

ČESKÉ VYSOKÉ UČENÍ TECHNICKÉ V PRAZE

FAKULTA ELEKTROTECHNICKÁ



**ZAŘÍZENÍ PRO LÉČENÍ A VYVOLÁNÍ
POTENCIÁLEM VYVOLANÉ DEGRADACE
(PID) U PV MODULŮ**

DIPLOMOVÁ PRÁCE

2020

AUTOR: BC. DAVID ROKUSEK

VEDOUCÍ PRÁCE: ING. PAVEL HRZINA PH.D.

I. OSOBNÍ A STUDIJNÍ ÚDAJE

Příjmení: **Rokusek** Jméno: **David** Osobní číslo: **434705**
Fakulta/ústav: **Fakulta elektrotechnická**
Zadávací katedra/ústav: **Katedra elektrotechnologie**
Studijní program: **Elektrotechnika, energetika a management**
Studijní obor: **Technologické systémy**

II. ÚDAJE K DIPLOMOVÉ PRÁCI

Název diplomové práce:

Zařízení pro léčení a vyvolání potenciálem vyvolané degradace (PID) u PV modulů

Název diplomové práce anglicky:

Equipment for the eliminate and creating potential induced degradation (PID) in a PV module

Pokyny pro vypracování:

- 1) Popište princip vzniku a léčení PID.
- 2) Navrhněte počítačem řízený VN zdroj pro vyvolání/léčení PID.
- 3) Navržený zdroj realizujte.
- 4) Ověřte funkci zdroje a popište jeho parametry.
- 5) Výsledky stručně zhodnoťte formou vědeckého článku, který bude přílohou práce.

Seznam doporučené literatury:

- [1] ROKUSEK, David. PID Efekt, diagnostika a důsledky. Praha, 2017. Bakalářská práce. České vysoké učení technické v Praze. Vedoucí práce Ing. Pavel Hrzina, PhD.
- [2] HAVLÁT, Ladislav. Zdroj 5 kV / 4 mA řízený procesorem. Praha, 2014. Bakalářská práce. České vysoké učení technické v Praze. Vedoucí práce Ing. Lubor Jirásek, CSc.
- [3] DIXON, L. H.: Magnetics Design for Switching Power Supplies Texas Instruments, 2001, [online]

Jméno a pracoviště vedoucí(ho) diplomové práce:

Ing. Pavel Hrzina, Ph.D., katedra elektrotechnologie FEL

Jméno a pracoviště druhé(ho) vedoucí(ho) nebo konzultanta(ky) diplomové práce:

Datum zadání diplomové práce: **11.02.2019**

Termín odevzdání diplomové práce: **07.01.2020**

Platnost zadání diplomové práce: **20.09.2020**

Ing. Pavel Hrzina, Ph.D.
podpis vedoucí(ho) práce

podpis vedoucí(ho) ústavu/katedry

prof. Ing. Pavel Ripka, CSc.
podpis děkana(ky)

III. PŘEVZETÍ ZADÁNÍ

Diplomant bere na vědomí, že je povinen vypracovat diplomovou práci samostatně, bez cizí pomoci, s výjimkou poskytnutých konzultací. Seznam použité literatury, jiných pramenů a jmen konzultantů je třeba uvést v diplomové práci.

_____ Datum převzetí zadání

_____ Podpis studenta

PROHLÁŠENÍ

Prohlašuji, že jsem předloženou práci vypracoval samostatně a že jsem uvedl veškeré použité informační zdroje v souladu s Metodickým pokynem o dodržování etických principů při přípravě vysokoškolských závěrečných prací.

V Praze dne

.....

Podpis studenta

PODĚKOVÁNÍ

Rád bych poděkoval Ing. Pavlu Hrzinovi, Ph.D. za odborné vedení mé práce. Dále mé poděkování patří firmě Ricardo Prague s.r.o., která mi umožnila použít několik licencovaných programů a vybavení v laboratoři, bez kterých by vypracování této práce bylo výrazně složitější.

ANOTACE

Práce je volným navázáním na bakalářskou práci „PID Efekt, diagnostika a důsledky“ [1] a lze jí rozdělit do několika sekcí. Nejprve se v práci zabývám jevem zvaným PID, tedy potenciálem indukovaná degradace, a zároveň se vracím k výsledkům naměřeným v uvedené bakalářské práci. Poté pokračuji návrhem zařízení, konkrétně zdroje napětí k vyvolání a léčení efektu PID. Samotný návrh začíná nejprve rešerší spínaných zdrojů vhodných pro danou aplikaci a volbou nejvhodnější varianty. Rešerše pak pokračuje rozbořem zvolené topologie. Významnou část práce jsem věnoval návrhu a popisu schématu a desky plošných spojů. V závěrečné části práce pak popisuji realizaci zdroje a měření jeho parametrů, například výstupního napětí nebo stability.

ANNOTATION

This document freely continues my bachelor's thesis "PID Effect, diagnostics and impact" [1] and it can be divided into several sections. At first, I talk about the effect called PID or Potential Induced Degradation and I also go back presenting the results of my Bachelor's thesis. Then I continue with designing a device, more specifically a power supply, that can both cause and revert the effect of PID. The design description starts with a short research on a switch mode power supplies and selection of the topology which fits my application best. The research then focuses more deeply on the selected topology – a Flyback converter. The longest section of this document describes the designing process of schematics and printed circuit board. Final part then describes the power supply build and the measurement of its parameters, such as output voltage or stability.

OBSAH

| | | |
|-------|--|----|
| 1 | Úvod..... | 9 |
| 1.1 | Použité zkratky..... | 9 |
| 2 | Úvod k PID..... | 10 |
| 2.1 | Degradace | 10 |
| 2.1.1 | Vliv klimatických faktorů | 10 |
| 2.1.2 | Vliv fotovoltaického systému..... | 11 |
| 2.1.3 | Vliv fotovoltaického článku a modulu..... | 11 |
| 2.2 | Léčení | 12 |
| 2.2.1 | Opakovatelnost Léčení..... | 13 |
| 3 | Úvod k návrhu zdroje | 14 |
| 4 | Spínaný zdroj..... | 15 |
| 4.1 | Součásti spínaných zdrojů..... | 15 |
| 4.1.1 | Spínací prvek | 15 |
| 4.1.2 | Akumulační prvek..... | 15 |
| 4.1.3 | Výstupní filtr..... | 16 |
| 4.2 | Topologie spínaných zdrojů | 16 |
| 4.2.1 | Základní pojmy | 16 |
| 4.2.2 | Flyback | 16 |
| 4.2.3 | Full-Bridge | 17 |
| 5 | požadavky na zdroj pro PID..... | 18 |
| 6 | Varianty návrhu..... | 19 |
| 6.1 | Varianta č. 1 - Topologie Flyback | 19 |
| 6.2 | Varianta č. 2 - DC/DC měnič napájený z můstkového usměrňovače..... | 20 |
| 6.3 | Srovnání obou variant..... | 20 |
| 6.3.1 | Řízení..... | 20 |
| 6.3.2 | Spolehlivost..... | 20 |
| 6.3.3 | Cena | 21 |
| 6.3.4 | Rozhodnutí..... | 21 |
| 7 | Topologie Flyback – doplnění | 21 |
| 7.1 | První stav – Sepnutý spínací prvek..... | 22 |
| 7.2 | Druhý stav – Rozepnutý spínací prvek | 23 |
| 7.3 | Průběhy veličin ve Flyback topologii..... | 25 |
| 7.3.1 | Průběhy při zanedbání vlivu parazitních prvků..... | 25 |

| | | |
|-------|--|-----|
| 7.3.2 | Průběhy bez zanedbání vlivu parazitních prvků..... | 28 |
| 8 | Návrh Zdroje | 30 |
| 8.1 | Funkční celky zdroje | 31 |
| 8.1.1 | Vstupní obvod zdroje | 32 |
| 8.1.2 | Hlavní část spínaného zdroje | 33 |
| 8.1.3 | Zpětná vazba | 50 |
| 8.1.4 | Měření výstupního napětí..... | 67 |
| 8.1.5 | Izolace I2C signálů..... | 68 |
| 8.1.6 | Pomocné zdroje | 69 |
| 8.1.7 | Přepínání výstupní polarity | 70 |
| 8.1.8 | Arduino Nano v3.0 | 72 |
| 8.2 | Simulace | 73 |
| 8.3 | Návrh DPS | 77 |
| 8.3.1 | Základní parametry DPS..... | 77 |
| 8.3.2 | DPS | 78 |
| 9 | Řídící SW..... | 79 |
| 9.1 | Funkce <i>readExternalPot</i> | 79 |
| 9.2 | Funkce <i>checkButtons</i> | 79 |
| 9.3 | Funkce <i>measureVoltage</i> | 80 |
| 9.4 | Funkce <i>setVoltageManual</i> | 80 |
| 9.4.1 | Pomocná funkce <i>setDigitalPot</i> | 80 |
| 9.5 | Funkce <i>outputLogic</i> | 81 |
| 9.6 | Funkce pro vypisování na display | 82 |
| 9.7 | Ovládání zdroje pomocí SCPI příkazů..... | 82 |
| 9.7.1 | Možné příkazy | 83 |
| 9.7.2 | Funkce pro obsluhu příkazů | 83 |
| 10 | Realizace zdroje | 84 |
| 10.1 | Parametry zdroje..... | 87 |
| 10.2 | Finální podoba zdroje..... | 91 |
| 10.3 | Měření výstupního napětí..... | 93 |
| 11 | Závěr..... | 97 |
| 12 | Citovaná literatura | 101 |

SEZNAM PŘÍLOH

| | |
|---|-----|
| PŘÍLOHA A: SCHÉMA ZDROJE | 103 |
| PŘÍLOHA B: DPS..... | 110 |
| PŘÍLOHA C: FLYBACK TRANSFORMÁTOR | 113 |
| PŘÍLOHA D: SIMULACE..... | 116 |
| PŘÍLOHA E: BOM..... | 122 |
| PŘÍLOHA F: ZHODNOCENÍ PRÁCE FORMOU VĚDECKÉHO ČLÁNKU | 125 |

1 ÚVOD

Táto práce volně navazuje na mou bakalářskou práci (PID efekt, diagnostika a důsledky) [1], ve které jsem popsal PID efekt jako takový a následně jsem provedl experiment, jehož cílem bylo zdegradovat fotovoltaický modul právě potenciálem indukovanou degradací a poté stejný modul takzvaně vyléčit. V rámci experimentu jsem použil několik odlišných diagnostických metod a všechny ukázaly, že modul po procesu léčení vykazuje stejný výkon jako před počátkem experimentu. Jeden z parametrů modulu, konkrétně paralelní odpor, se však na původní hodnotu nevrátil, a tuto skutečnost jsem vyhodnotil tak, že proces degradace a léčení lze možná úspěšně opakovat jen několikrát. K ověření této hypotézy se nabízí provést experiment, ve kterém by fotovoltaický modul byl opakovaně degradoval a léčen, přičemž by se sledovaly jeho vybrané parametry a byly by porovnávány s výchozími hodnotami. Takový experiment by ale z principu věci byl časově náročný a vyžadoval by neustále se opakující manuální zásahy (např. přepólování napětí), a proto mě napadlo navrhnout takové zařízení, které by umožnilo automatizování procesu cyklování degradace a léčby. Návrhem takového zařízení se budu zabývat v této práci.

Nejprve tedy krátce vysvětlím, co přesně je PID, jak vzniká, a jak probíhá proces zmíněného léčení. Dále uvedu výsledky získané v bakalářské práci. Následující a hlavní část práce se potom bude týkat návrhu nízkovýkonového zdroje vysokého napětí s možností změny polarity výstupního napětí.

1.1 POUŽITÉ ZKRATKY

| Reference | Význam |
|--------------------|---|
| PID | Potenciálem indukovaná degradace |
| ARC | Antireflexní vrstva ("Anti-reflective coating") |
| EVA | Ethylen-vinyl acetátová fólie |
| TCO | Transparentní vodivý oxid ("Transparent conductive oxide") |
| N/A | "Not applicable" (neaplikovatelné) |
| CCM | "Continuous mode" (režim nepřerušovaného proudu) |
| DCM | "Discontinuous mode" (režim přerušovaného proudu) |
| ESR | "Equivalent series resistance" (ekvivalentní sériový odpor) |
| EMI | "Electromagnetic interference" (elektromagnetické rušení) |
| RCD Snubber | Obvod pro omezení napěťových špiček způsobených parazitními prvky |
| DPS | Deska plošných spojů |
| SW | "Software" |
| HW | "Hardware" |
| LSB | "Least Significant Bit" |
| SCPI | "Standard Commands for Programmable Instruments" (Standardní příkazy pro programovatelné přístroje) |
| BOM | "Bill of Materials" (seznam součástek) |

Tabulka 1: Použité termíny a zkratky

2 ÚVOD K PID

2.1 DEGRADACE

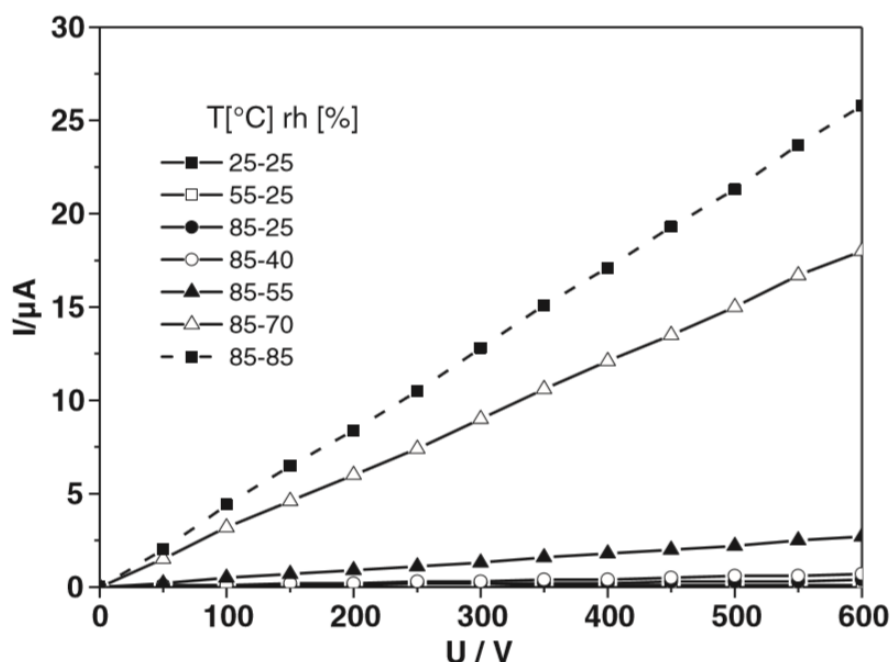
PID je degradace fotovoltaických modulů způsobená takzvaným vysokonapěťovým stresem, který vzniká při přítomnosti vysokého napětí na modulu. Pro degradaci toto napětí navíc musí být vůči zemnímu pólu záporné.

Pokud je na modulu záporné napětí, začne docházet k migraci kladných iontů (nejčastěji sodných) z krycího skla směrem k zemní elektrodě, což je z bezpečnostních důvodů nejčastěji rám modulu. Tok těchto iontů se označuje jako svodový proud (v anglické literatuře "leakage current") a řádově se pohybuje ve stovkách nA až desítkách μA .

Jak ukazuje Obrázek 1, svodový proud závisí na vnějších faktorech, a to zejména na teplotě a vlhkosti. Obecně však PID ovlivňují všechny faktory, které nějakým způsobem mění vodivost cest, kterými může svodový proud protékat. Faktorů ovlivňujících degradaci je tím pádem značné množství, a proto se dělí do několika skupin. Konkrétně jsou to klimatické faktory, vliv fotovoltaického systému a vliv fotovoltaického článku a modulu.

2.1.1 Vliv klimatických faktorů

Vliv klimatických faktorů ukazuje již zmiňovaný Obrázek 1. K vlivu teploty a vlhkosti by se dále mohl přidat například vliv jemného prachu a písku, obecně tedy znečištění povrchu modulu. Vyjmenované faktory mají velký vliv na vodivost povrchu fotovoltaického modulu. Pro simulaci těchto faktorů v laboratoři se často využívá pokrytí povrchu modulu nějakým vodivým materiálem, například hliníkovou fólií, což vede k výraznému urychlení procesu oproti reálným vnějším podmínkám.



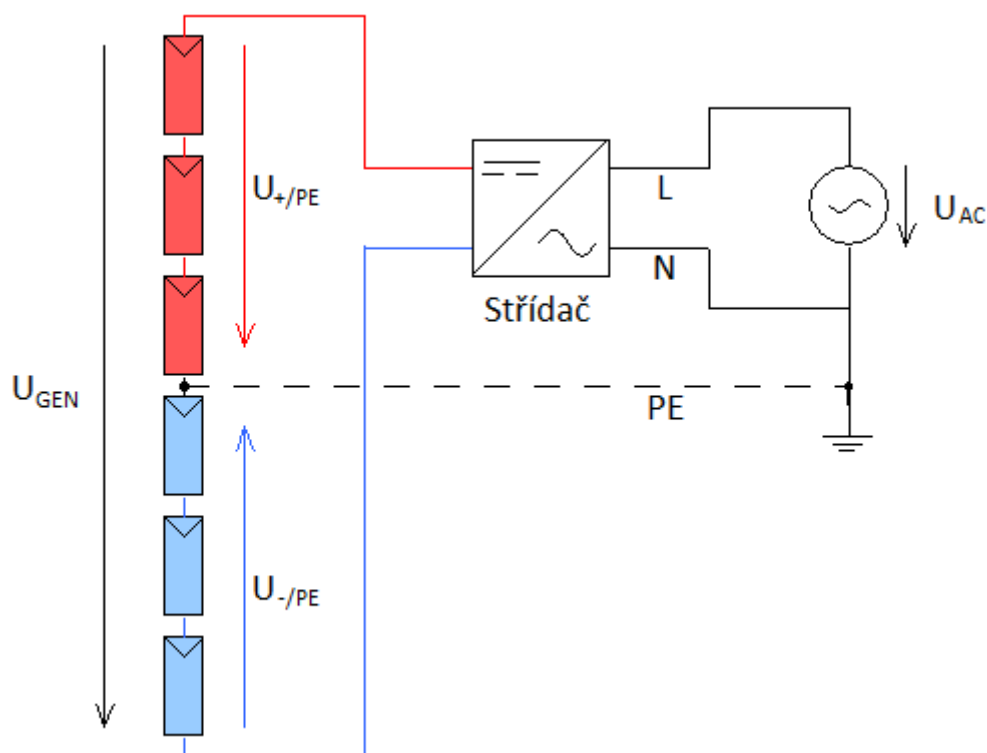
Obrázek 1: Svodový proud při různých vnějších podmínkách.

2.1.2 Vliv fotovoltaického systému

Z hlediska fotovoltaického systému je pro PID významný zejména počet modulů v jednom řetězci a způsob uzemnění. Moduly jsou v rámci řetězce spojeny do série a jejich napětí se tedy postupně sčítá. Počet modulů v řetězci ovlivňuje maximální výši napětí přítomného na modulech v systému a čím vyšší je napětí na modulu, tím vyšší je i svodový proud a tím rychleji dochází k procesům PID.

Způsob uzemnění závisí hlavně na použitém střídači. Pokud je použit střídač s transformátorem, můžeme přímo uzemnit kladný nebo záporný pól. V tomto případě se lze PID úplně vyhnout. Uzemníme-li totiž záporný pól, v celém řetězci bude pouze kladné napětí, které degradaci nezpůsobuje. Pokud by byl uzemněn pól kladný, PID by se projevil u většiny modulů, výrazněji u těch s vyšší hodnotou napětí, v tomto případě záporného. Problematictější jsou však beztransformátorové systémy, které jsou navíc mnohem častější. V takovém případě nelze přímo uzemnit systém. V tomto systému pak vzniká bod uprostřed řetězce, od kterého je napětí na jednu stranu kladné a na druhou záporné.

Situaci s beztransformátorovým střídačem zachycuje Obrázek 2, kde U_{GEN} je celkové stejnosměrné napětí generované fotovoltaickými moduly v řetězci, U_{AC} je střídavé napětí na výstupu střídače. Modrou barvou jsou označeny moduly se záporným potenciálem, červenou naopak moduly s kladným potenciálem.



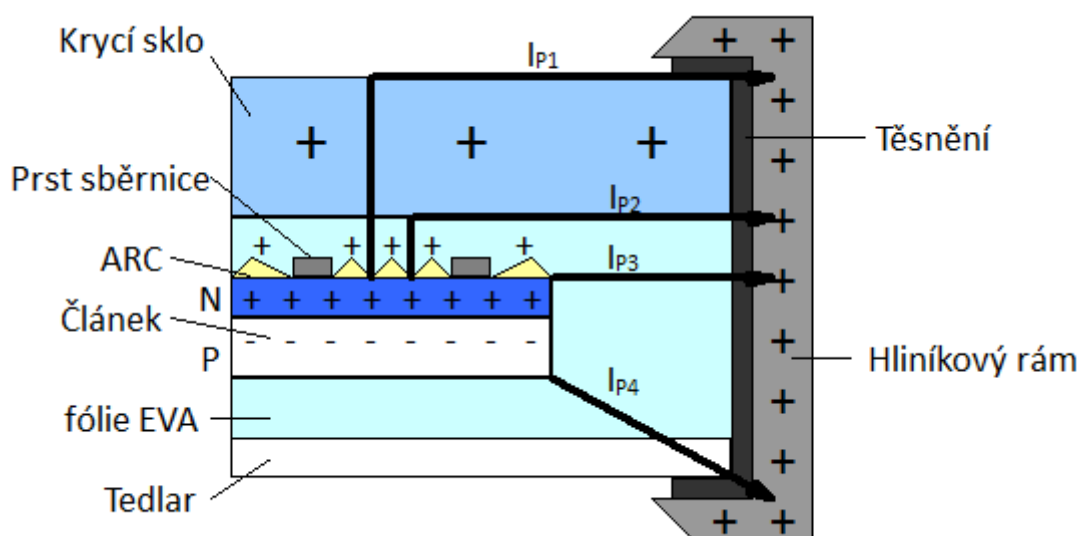
Obrázek 2: systém s beztransformátorovým střídačem

2.1.3 Vliv fotovoltaického článku a modulu

Z hlediska článku a modulu jsou podstatné zejména použité komponenty. V případě většiny modulů jsou to krycí fólie tedlar, ethylen-vinyl acetátová fólie (EVA), antireflexivní vrstva (ARC) a krycí sklo. Všechny komponenty jsou vloženy do hliníkového krycího rámu.

Fólie tedlar PID primárně zabraňuje, při jejím poškození však může do modulu začít pronikat vlhkost a v takovém případě dochází k výraznému urychlování degradačních procesů v důsledku zvýšení vodivosti cest svodového proudu. Zásadní vliv ale mají zbylé tři komponenty, tedy krycí sklo, ARC a EVA. Vliv na degradaci má zejména složení těchto materiálů, díky kterému dochází k migraci kladných iontů ze skla až do vrstvy ARC a na hranici mezi vrstvami ARC a EVA. Záporné ionty naopak migrují ze struktury fotovoltaických článků směrem k rámu modulu. Vzniká tedy svodový proud a dochází ke změně parametrů jednotlivých článků a následně celého modulu.

Situaci uvnitř článku znázorňuje Obrázek 3, na kterém je schematicky vyobrazen řez fotovoltaickým modulem. Dále jsou zvýrazněny čtyři možné cesty svodového proudu I_{P1} - I_{P4} , přičemž nejčastější je cesta I_{P2} , a to zejména pokud dovnitř modulu pronikne vlhkost. V laboratorních experimentech, nebo například při výrazném znečištění nebo zvlhnutí povrchu modulu, je naopak dominantní cesta I_{P1} .



Obrázek 3: Schématické znázornění fotovoltaického článku a cest svodového proudu

2.2 LÉČENÍ

PID se od většiny degradací odlišuje tím, že jeho proces může v některých případech probíhat i opačným směrem, v takovém případě hovoříme o léčení PID zdegradovaných modulů. PID většinou nelze léčit u modulů využívajících tenkovrstvé technologie. Důvodem je, že v reálných podmínkách PID nejčastěji vzniká ve spojení s vlhkostí, a v případě tenkovrstvých modulů tato vlhkost vede k elektrochemickým reakcím a ke korozi vrstvy TCO.

Naopak dobře probíhá léčení u modulů z krystalického křemíku. Léčení takového modulu spočívá v tom, že způsobíme opačnou polarizaci a vyvoláme tak opačný průběh PID. Tímto opačným procesem lze potom dosáhnout návratu k původním hodnotám parametrů modulu, nebo alespoň jejich zlepšení oproti zdegradovanému stavu. Stejně jako proces degradace je i proces léčení ovlivňován v předchozí části zmiňovanými faktory.

V případě systémů s beztransformátorovým měničem, kde není možné se PID úplně vyhnout se tedy často uplatňuje způsob provozu, kdy po určitém čase dojde k otočení polarit v rámci jednotlivých řetězců. Moduly, které doposud pracovaly se záporným potenciálem nyní budou pracovat s kladným a naopak. Přitom dojde k léčení potenciálně zdegradovaných modulů, a naopak k degradaci modulů

nepoškozených. Tento cyklus otáčení polarity se během životnosti systému pravidelně opakuje a omezuje se tak vliv PID.

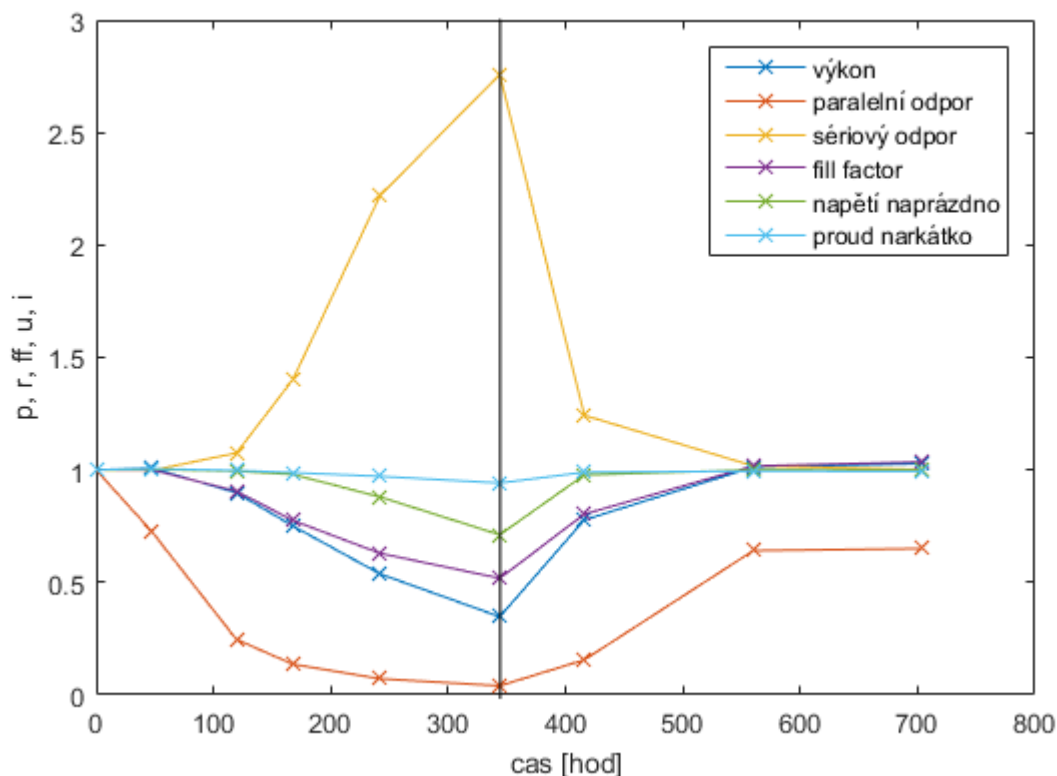
2.2.1 Opakovatelnost Léčení

Výsledky mé bakalářské práce naznačily, že proces degradace a léčení modulů by nemusel být opakovatelný ve vysokém počtu. Během experimentu jsem totiž provedl právě jeden takovýto cyklus, během kterého výkon modulu nejprve klesl až pod 50 % původní hodnoty a následně se léčením vrátil opět do výchozího stavu. Všechny použité metody měření však ukázaly rozdíly v modulu před degradací a po léčení. Pro účely této práce jsem vybral několik výsledných grafů, na kterých jsou tyto rozdíly dobře patrné.

Pro úplnost uvádím také průběh experimentu z [1]:

| Zdroj zap. | Zdroj vyp. | Napětí [V] | Polarita | Čas [hod] | Čas celk. [hod] |
|-------------|-------------|------------|----------|-----------|-----------------|
| 22.3. 8:30 | 24.3. 8:00 | 537 | + na rám | 47,5 | 47,5 |
| 24.3. 13:00 | 27.3. 13:00 | 715 | + na rám | 72 | 119,5 |
| 28.3. 11:00 | 30.3. 11:00 | 715 | + na rám | 48 | 167,5 |
| 31.3. 10:30 | 3.4. 13:00 | 715 | + na rám | 74,5 | 242 |
| 6.4. 9:00 | 10.4. 15:00 | 715 | + na rám | 102 | 344 |
| 18.4. 8:00 | 21.4. 8:00 | 715 | - na rám | 72 | 72 |
| 21.4. 15:00 | 27.4. 15:00 | 715 | - na rám | 144 | 216 |
| 28.4. 16:30 | 4.5. 16:30 | 715 | - na rám | 144 | 360 |

Tabulka 2: Průběh experimentu z [1]

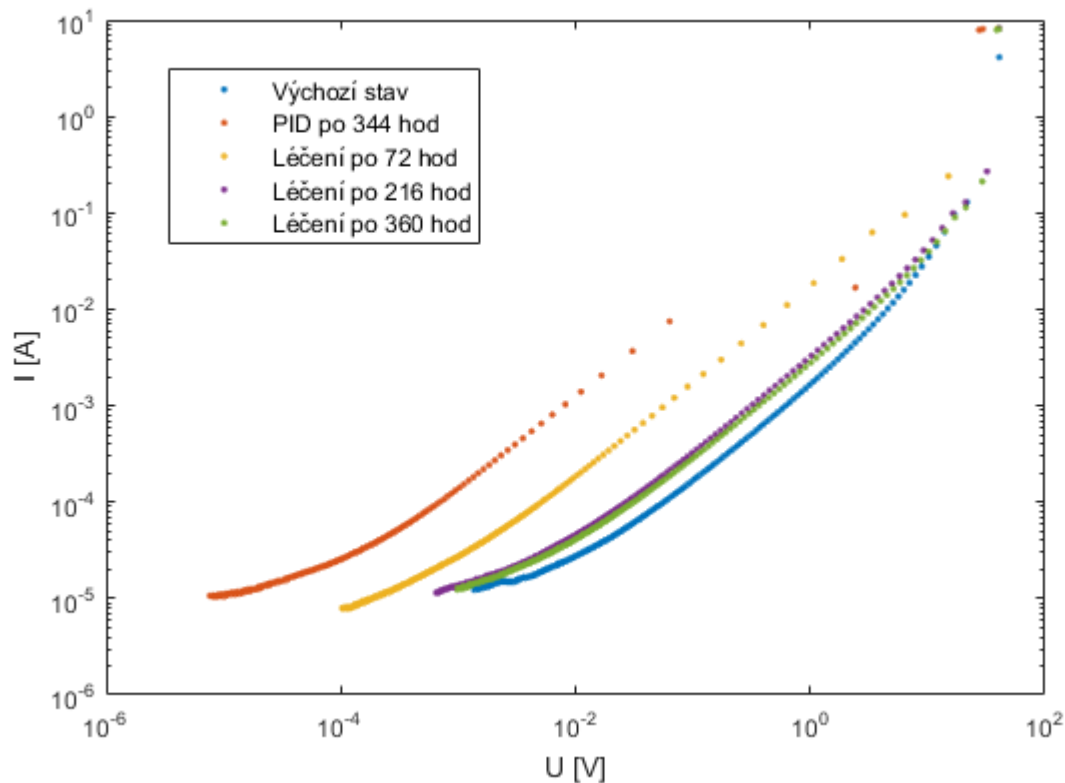


Obrázek 4: Změna parametrů fotovoltaického modulu během jednoho cyklu degradace a léčby

Obrázek 4 sleduje změny jednotlivých parametrů získaných z měření volt-ampérových charakteristik modulu. Veličiny jsou vztaženy k výchozím hodnotám před experimentem a v grafu jsou tedy

znázorněny bezrozměrně. Svislá čára znázorňuje přechod mezi degradací a léčbou. Za povšimnutí stojí zejména paralelní odpor (oranžová), který se jako jediný parametr nevrátil ke své původní hodnotě. Nebýt právě paralelního odporu, měření by bylo ukončeno už v předposledním bodě, tedy přibližně po 550 hodinách, kde již všechny ostatní parametry dosahovaly původní hodnoty. V rámci experimentu jsem však provedl ještě jedno měření, před kterým jsem na modul působil napětím (kladné polarity vůči zemi) po dalších téměř 150 hodin, což ovšem nepřineslo žádnou další změnu.

Další metoda ukazující stejný fakt je metoda měření temných volt-ampérových charakteristik. Výsledky této metody zobrazuje Obrázek 5. Temné charakteristiky také mohou být použity pro určování paralelního odporu, což je právě důvod, proč je na nich neúplnost léčení dobře patrná.



Obrázek 5: Temné volt-ampérové charakteristiky modulu získané v experimentu z [1]

Další metodou, která potvrdila neúplnost léčení je měření takzvaných Cole-cole diagramů, naopak jako zcela vyléčený se modul jevil po diagnostice měřením klasické volt-ampérové charakteristiky, nebo po získání elektroluminiscenčních snímků. Avšak v případě volt-ampérových charakteristik stačí z průběhů získat paralelní odpor a informaci o neúplnosti léčení dostaneme i z této metody.

Všechny zmíněné metody a jejich výsledky jsou dostupné v mé bakalářské práci [1].

3 ÚVOD K NÁVRHU ZDROJE

Především část dokumentu tedy shrnuje výsledky mé bakalářské práce [1], které mě dovedly k myšlence zmiňované v úvodu této práce. Konkrétně tedy ze získaných výsledků vyplývá předpoklad, že množství cyklů degradace a léčení je omezen nějakým počtem, který může záviset na různých faktorech, jako je například typ fotovoltaického modulu. Tento předpoklad bych rád ověřil za pomoci speciálního zdroje napětí, jehož návrh je hlavním předmětem této práce.

V následující kapitole uvedu jednotlivé topologie spínaných zdrojů vhodných pro zvyšování napětí. Dále zde popíšu dvě možné varianty využívající vhodné topologie pro mou konkrétní (poměrně atypickou) aplikaci.

4 SPÍNANÝ ZDROJ

Princip spínaného zdroje spočívá v generování vysokofrekvenčního napětí, které může následně být transformováno a následně opět usměrněno a vyhlazeno. Pracovní frekvence se pohybuje od jednotek kHz až do jednotek MHz. Výhodou, kterou přináší vysoká frekvence, je zejména podstatné zmenšení filtračních prvků nebo transformátoru oproti zdrojům pracujících se sítovou frekvencí 50 Hz. Výstup je regulován pomocí střídavy spínaných prvků, což přináší vysokou účinnost, a tedy snížení nároků na chlazení. Naopak hlavními nevýhodami je relativně složitě zapojení oproti tradičnímu řešení s transformátorem pracujícím se sítovou frekvencí. Spínané zdroje navíc mohou být také zdroji elektromagnetického rušení.

Existují různé způsoby zapojení spínaných zdrojů, využívající různé druhy elektronických součástek a prvků. Hovoříme o takzvaných topologiích. Různé topologie umožňují snižování nebo zvyšování napětí, případně i plynulou regulaci. Podle toho se potom topologiím říká snižovací nebo zvyšovací. Časté rozdělení je ovšem také podle galvanického oddělení vstupu a výstupu na izolované a neizolované. Z neizolovaných stojí za zmínku například topologie „Buck“ (snižující), „Boost“ (zvyšující) nebo „Buck-Boost“ (obrací polaritu). Pro účely této práce je však vzhledem k vysokému napětí výstupní strany nutné použít izolovaný zdroj, a proto se dále budu zabývat pouze tímto typem topologií.

4.1 SOUČÁSTI SPÍNANÝCH ZDROJŮ

Spínaný zdroj vždy obsahuje následující součásti:

4.1.1 Spínací prvek

Spínací prvek převádí vstupní stejnosměrné napětí na obdélníkový signál, který podle topologie zdroje může obsahovat stejnosměrnou složku nebo může být střídavý. Ideální spínací prvek se vždy nachází v jednom ze dvou stavů.

- Sepnutém, kdy prvkem protéká proud a je na něm nulové napětí
- Rozepnutém, kdy prvkem proud neprotéká a je na něm plné napětí

Je zřejmé, že ideální spínací prvek je bezztrátový. Ve skutečnosti se však u každého spínacího prvku ztráty vyskytují. Rozlišujeme tři typy těchto ztrát.

- Nenulový odpor při sepnutém stavu – tzv. Statické ztráty
- Spínací ztráty způsobené konečně rychlými změnami proudu a napětí – tzv. Dynamické ztráty
- Konečný odpor v rozepnutém stavu (obvykle zanedbatelné)

4.1.2 Akumulační prvek

Dalším prvkem spínaného zdroje je akumulční prvek. Jeho funkcí je dodávat energii do zátěže v momentech, kdy je tok ze zdroje přerušován spínacími prvky. Akumulační prvek může být realizován kapacitou nebo indukčností. Zdroje s kapacitou se zpravidla používají pro malé výstupní proudy.

Zdroje s indukčností jsou potom běžné od nejmenších výkonů až po velmi výkonné průmyslové aplikace.

4.1.3 Výstupní filtr

Výstupní filtr napomáhá splnit základní požadavek na zdroj stejnosměrného napětí, kterým je co nejmenší výstupní zvlnění, jinými slovy co nejnižší střídavá složka na výstupu. Filtr bývá nejčastěji realizován kondenzátorem.

4.2 TOPOLOGIE SPÍNANÝCH ZDROJŮ

4.2.1 Základní pojmy

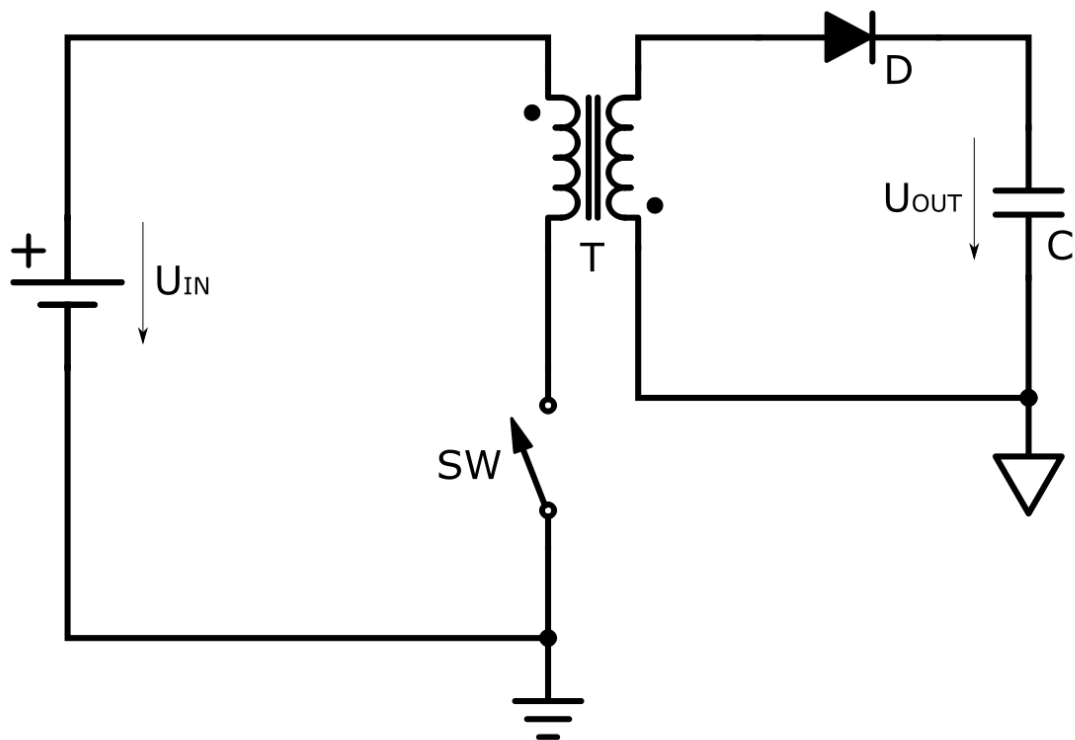
- **Propustný zdroj** – spínaný zdroj, kde se část energie předává přímo ze vstupu na výstup. Může se jednat například o přímý průtok proudu mezi vstupní a výstupní částí. Zbylá energie je ukládána do akumulačního prvku.
- **Blokující zdroj** – spínaný zdroj, ve kterém je veškerá energie nejprve uložena do akumulačního prvku a následně je ve druhé části pracovní periody opět vrácena do obvodu, tentokrát na výstupní straně zdroje.
- **Spojité režim (CCM)** – proud akumulačním prvkem, tedy indukčností, nikdy neklesá k nule. Indukčnost pracuje s jistou rezervou energie, která je pouze během činnosti zdroje doplňována a spotřebovávána.
- **Nespojitý režim (DCM)** – zdroj po určitou část periody nepřenáší energii. Napětí na výstupu udržuje v tuto chvíli pouze výstupní filtr.
- **Měrná doba sepnutí** – také nazývaná **střída** (anglicky „Duty cycle“) je poměr doby sepnutí spínače k periodě spínání

$$D = \frac{t_{ON}}{T} \quad (4.1)$$

- **Proud cívku** i_L – proud protékající indukčností zdroje, tedy akumulačním prvkem. Přenos energie je realizován změnou tohoto proudu. Kladné znaménko proudu cívku znamená tok energie ze vstupu zdroje.

4.2.2 Flyback

Tato topologie vychází z invertoru Buck-Boost, v jehož topologii nahrazuje obyčejnou cívku dvěma pracovními indukčnostmi na společném jádře, což je prvek často označovaný jako „Flyback transformátor“, který navíc přináší izolační funkci. Oproti klasickému transformátoru se liší tím, že vinutí jsou opačně orientována.



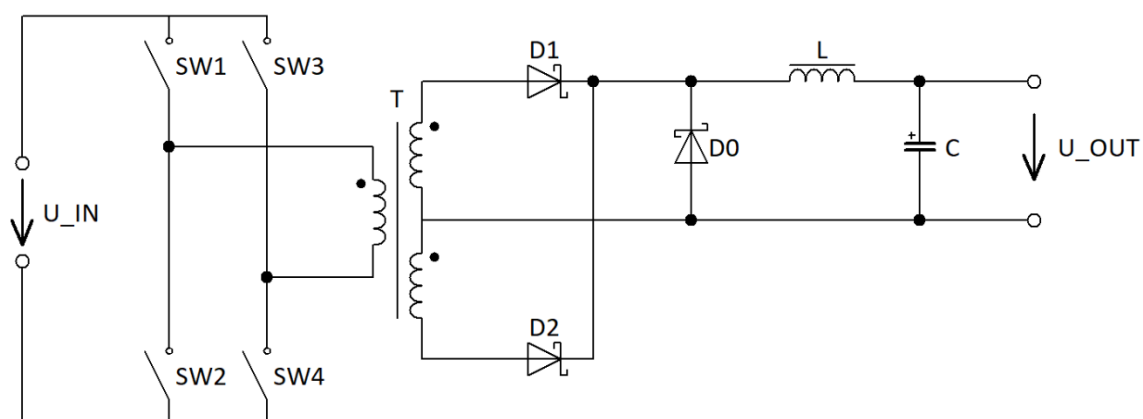
Obrázek 6: Základní schéma zapojení topologie Flyback

Obrázek 6 znázorňuje základní schéma této topologie. Během činnosti je nejprve sepnut spínací prvek SW a vstupním vinutím Flyback transformátoru T protéká proud. Díky společnému magnetickému jádru obou cívek se na výstupní straně objeví napětí. Proud však do zátěže téci nemůže, a to kvůli diodě D , která je polarizována závěrně právě díky opačné orientaci obou vinutí T . V další části pracovní periody je spínač SW rozeprt a vstupním vinutím přestane téci proud. Polarita napětí výstupního vinutí se otočí a energie naakumulovaná v T se vybije do zátěže. Jedná se tedy o izolovaný blokující jednočinný měnič.

Rozdělení cívky navíc umožňuje použití této topologie i ve zdrojích s velkým poměrem vstupního a výstupního napětí. Například pro snížení hodnoty napětí z vysoké na výrazně nižší hodnotu je třeba velmi nízká střída, a tedy velmi rychlé spínací pulzy, které by byly obtížně realizovatelné. V tomto případě však můžeme využít právě spojení obou cívek společným magnetickým jádrem a navinout vstupní cívku výrazně větší, tedy s větším počtem závitů. Využijeme tak transformátorových vlastností akumulací indukčnosti. Špičkový proud se potom transformuje v opačném poměru počtu závitů obou cívek. Naopak v aplikacích, kde potřebujeme napětí podstatně zvýšit, můžeme navinout větší cívku na výstupní stranu a dosáhneme vysokého napětí při malém proudu.

4.2.3 Full-Bridge

Topologie Full-Bridge, nebo také úplný můstek je topologie, jejíž základní schéma zapojení znázorňuje Obrázek 7.



Obrázek 7: Základní schéma topologie Push-pull

Primární vinutí je napájeno z můstkového spínače. Střídavým spínáním dvojic spínačů $SW1$, $SW4$ a $SW3$, $SW2$ je generován střídavý signál obdélníkového tvaru. Při rozeznutí všech spínačů primárním vinutím transformátoru T neprotéká proud.

Při sepnutí dvojice $SW1$ a $SW4$ je primární napětí kladné. Dioda $D2$ je tedy polarizována závěrně a veškerý proud teče přes horní sekundární vinutí a diodou $D1$, která je naopak otevřená. Protékající proud potom nabíjí akumulaci indukčnosti L . Naopak při sepnutí druhé dvojice spínačů je primární napětí záporné a proud teče přes dolní sekundární vinutí a diodou $D2$ a dále opět nabíjí indukčnost L . Při rozeznutém stavu proud teče přes nulovou diodu $D0$ a energie naakumulovaná v cívce L se vybíjí.

5 POŽADAVKY NA ZDROJ PRO PID

Jak uvádím v kapitole 2, PID je vyvolán přítomností vysokého napětí mezi fotovoltaickými články modulu a jeho hliníkovým rámem. Zda bude docházet k degradaci, nebo léčbě, určuje polarita připojeného napětí. Pokud připojíme kladnou polaritu na rám modulu, bude docházet k degradaci, a naopak. Hlavními požadavky na zdroj jsou tedy vysokonapěťový výstup a možnost změny polarity výstupu, aniž by se měnilo kabelové propojení modulu se zdrojem. Přesné požadavky uvádí následující tabulka.

| Požadavek | Hodnota | Poznámka |
|--------------------------------|------------------------------------|------------------|
| Výstupní napětí | 0,6 - 2 kV - plynule regulovatelné | Nutný požadavek |
| Výstupní proud | <1 mA | Vyplývá z funkce |
| Možnost změny polarity výstupu | N/A | Nutný požadavek |
| Měření výstupních veličin | N/A | Volitelně |

Tabulka 3: Tabulka základních požadavků na navrhovaný zdroj

Krajní hodnoty výstupního napětí vyplývají z potřeb hlavní funkce zdroje. Minimální hodnota napětí pro vyvolání PID je přibližně -200 V. Degradace při takto nízkém napětí by však byla pomalá a zdroj s příliš vysokým rozpětím výstupního napětí by navíc byl obtížně realizovatelný. Proto jsem zvolil jako spodní limit výstupního napětí 600 V. Horní limit je naopak jistým odhadem budoucnosti fotovoltaických systémů. Postupně totiž narůstá velikost jednotlivých řetězců, tedy počtu sériově spojených modulů. To vede ke zvýšení napětí na jednotlivých modulech vůči jejich uzemněným rámcům a k urychlení PID. Maximální výstupní napětí zdroje (2 kV) umožňuje ověřit chování nebo

životnost modulů, které mohou být vystaveny těmto vysokým hodnotám napětí. Při běžném používání zdroje očekávám hodnoty napětí v rozmezí 700 – 1500 V.

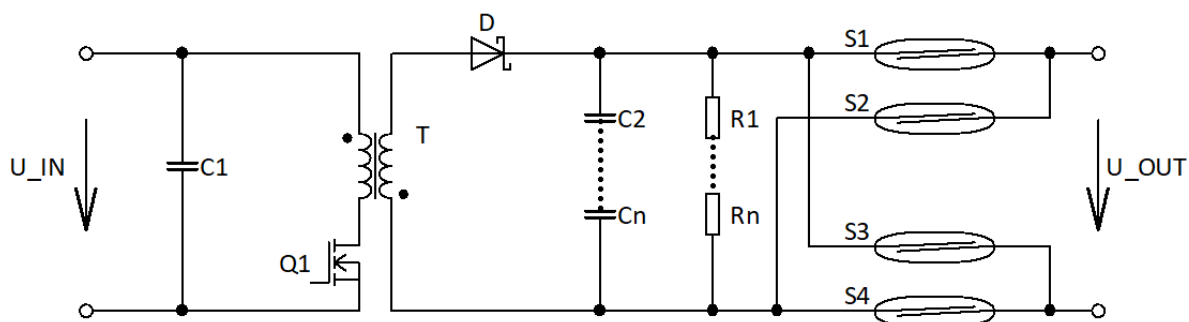
6 VARIANTY NÁVRHU

Z hlediska zdroje pro mou konkrétní aplikaci se jako vhodná zdá topologie Flyback, případně topologie využívající plný můstek (v anglické literatuře Full-Bridge nebo H-Bridge). Rozhodl jsem se tedy nejprve zkrátce zpracovat obě varianty. V obou případech půjde o první návrh hlavní části zdroje, tedy obvodu zvyšujícího napětí a výstupní vysokonapěťové strany s filtrem zvlnění.

Pro obě varianty následně zpracuji přibližný cenový odhad, který mi společně s dalšími výhodami a nevýhodami jednotlivých variant pomůže zvolit nejvhodnější topologii pro sestavení zdroje.

6.1 VARIANTA Č. 1 - TOPOLOGIE FLYBACK

První varianta návrhu využívá topologii rozebíranou v sekci 4.2.2. Jedná se tedy o variantu využívající flyback transformátor, který by v tomto případě byl navinut tak, aby zvyšoval napětí až na hodnotu 2 kV. Základní návrh zachycuje Obrázek 8. Regulace je v tomto zapojení zajišťována tranzistorem $Q1$, který spíná stejnosměrné vstupní napětí U_{IN} , vyhlazované kondenzátorem $C1$. Výstupní napětí je vyhlazováno kondenzátory $C2$ až Cn zapojenými v sérii za diodou D . Odporová série $R1$ až Rn slouží jako odporový dělič pro zpětnou vazbu nutnou pro regulační smyčku a pro vybití výstupního kondenzátoru po vypnutí. Zpětná vazba zatím není ve schématu zakreslena vzhledem k celkové absenci řídicí části. Jazyčková relé $S1$ až $S4$ slouží k měnění polaritě výstupního napětí U_{OUT} .



Obrázek 8: Varianta č.1 - topologie Flyback

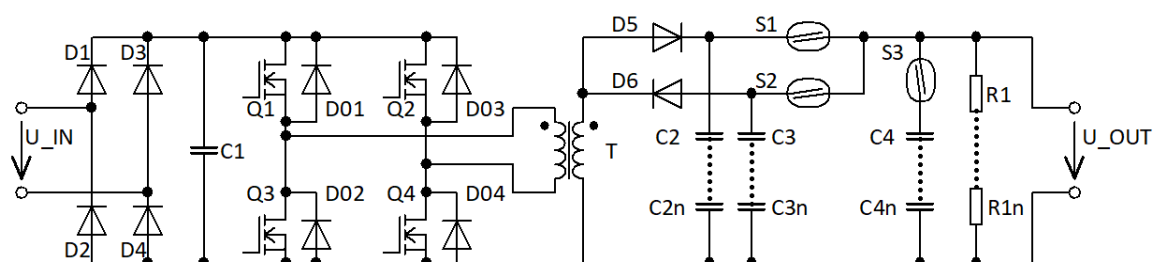
Vstupní napětí U_{IN} v tomto případě musí být stejnosměrné, čehož lze dosáhnout v zásadě dvěma jednoduchými způsoby. Jedním způsobem je využití jednoduchého adaptéru 230 V AC / 12 V DC, případně 24 V DC. Druhým způsobem je využití diodového můstku k usměrnění vstupního síťového napětí. Obě tyto varianty jsou možné a každá přináší své výhody.

Při použití adaptéru by vstupní strana zdroje pracovala se stejnosměrným napětím 12 V nebo 24 V. Výhodou této varianty je zejména použití tohoto stejnosměrného malého napětí k napájení řídicí elektroniky a také ke spínání výstupních jazyčkových relé. Navíc by potom bylo možné zdroj napájet i přímo z baterie, a byl by tedy využitelný i mimo laboratoř.

V druhém případě, při využití diodového můstku, by vstupní strana transformátoru pracovala s vyšším napětím, a zvyšující poměr transformátoru by tedy byl nižší. Bylo by ovšem nutné zajistit i nízké napětí pro řídicí elektroniku a spínání jazýčkových relé, což by znamenalo buď opět použít podobný adaptér jako v prvním případě, nebo do návrhu přidat další spínaný zdroj, tentokrát se snižující topologií. První případ se jeví na první pohled přívětivější. Volba by však závisela primárně na možnostech výroby transformátoru, který by bezesporu měl v prvním případě velmi rozdílné počty závitů svých vinutí.

6.2 VARIANTA Č. 2 - DC/DC MĚNIČ NAPÁJENÝ Z MŮSTKOVÉHO USMĚRŇOVAČE

Druhou možnou variantou je využití stejnosměrného měniče napětí. Situaci znázorňuje Obrázek 9.



Obrázek 9: Varianta č. 2 - DC/DC měnič

V tomto případě je vstupní napětí U_{IN} (230 V, 50 Hz) usměrňováno v diodovém můstku, a následně je za napěťovým meziobvodem (obsahuje kondenzátor $C1$) nastřídáváno pomocí úplného můstku. Střídavé napětí je následně zvýšeno pomocí transformátoru T , který v tomto případě neakumuluje energii. Vysoké napětí na výstupní straně T je usměrněno jednou z diod $D5$ nebo $D6$. Během činnosti bude sepnuto jedno z jazýčkových relé $S1$ nebo $S2$, což určí polaritu výstupního napětí. Zapojení dále umožňuje i střídavý výstup při sepnutí obou relé zároveň. V tuto chvíli by bylo navíc sepnuté i relé $S3$, připínající do obvodu další sérii kondenzátorů.

Podobně jako v předchozí variantě, odporová série $R1$ až $R1n$ slouží jako odporový dělič pro zpětnou vazbu a k vybití kondenzátorů po vypnutí zdroje.

6.3 SROVNÁNÍ OBOU VARIANT

6.3.1 Řízení

Z hlediska řízení je už na první pohled výrazně jednodušší varianta č. 1, kde musí být spínán pouze jeden spínací prvek – MOSFET $Q1$. Dále je v první variantě potřeba řídit výstupní jazýčková relé, přičemž je nutné zajistit blokování jednotlivých dvojic a zamezit tak nechtěnému zkratování výstupních svorek zdroje.

V druhé variantě je potřeba řídit plný můstek, což znamená PWM modulaci pro dvě dvojice tranzistorů MOSFET. Řízení výstupních relé je náročností podobné první variantě. Celkově je tedy tato varianta z hlediska řízení náročnější díky straně nízkého napětí.

6.3.2 Spolehlivost

Z hlediska spolehlivosti se jeví lépe druhá varianta, a to hlavně díky nižšímu počtu mechanických spínačů, tedy jazýčkových relé. Zároveň však bude nutné zajistit složitější spínání druhé varianty

generací PWM signálů z mikroprocesoru. V prvním případě je spínání jednodušší, a tedy je lze zajistit dostupným řídicím čipem.

6.3.3 Cena

Srovnání z hlediska ceny je složitější. V první řadě těžko srovnávat ceny transformátorů bez konkrétních výpočtů. Obecně však druhá varianta obsahuje více součástek na straně vysokého napětí a pravděpodobně by byla o něco dražší též díky složitějšímu řízení.

V první variantě by na ceně měly hlavní podíl jazýčková relé na vysoké napětí. Při pracovním napětí 2 kV je nutné použít relé dimenzovaná na napětí o něco vyšší, z dostupných součástek by to konkrétně bylo napětí 7,5 kV. Stejná relé by samozřejmě byla použita i v druhé variantě, kde je jejich počet ovšem nižší.

6.3.4 Rozhodnutí

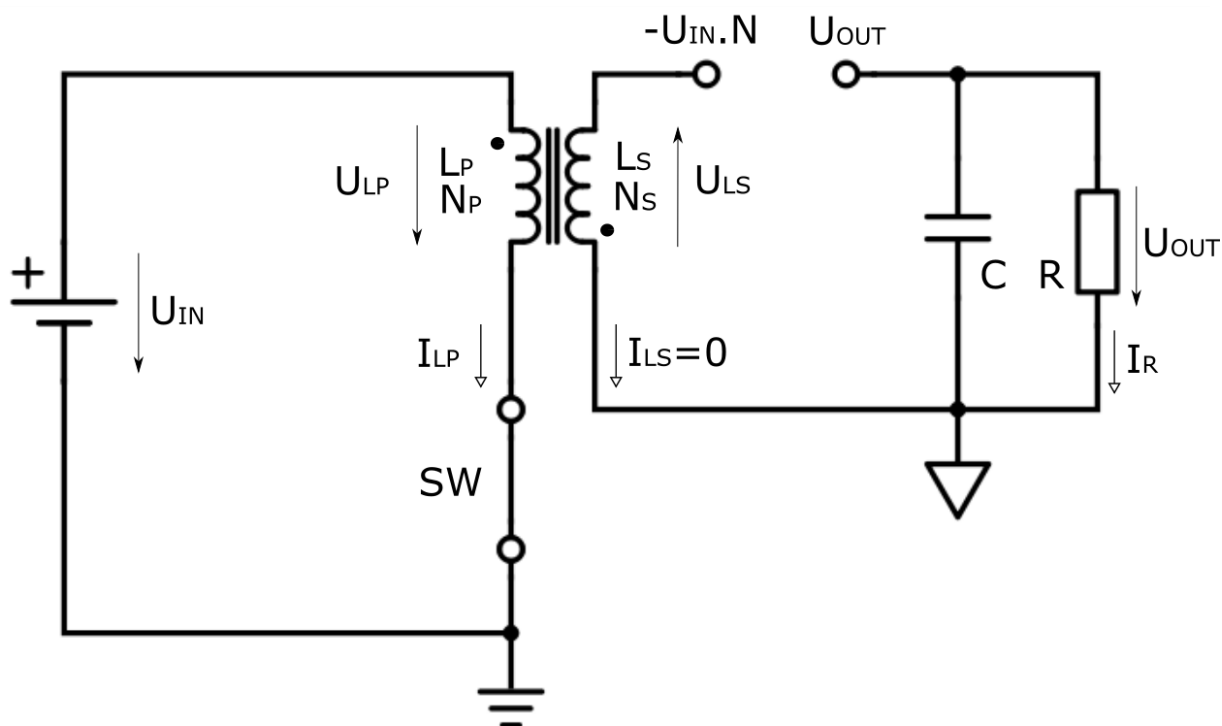
Zdroj budu navrhovat s topologií uvedenou ve variantě 1. Hlavním důvodem tohoto rozhodnutí je rozdíl v řízení. Ve variantě s topologií Flyback je třeba řídit pouze jeden spínací prvek, a to zajistí některý na trhu dostupný integrovaný obvod. Tyto integrované obvody navíc často mají spínací prvek již jako svou součást a výrazně tak zjednodušují a zlevňují zdroje právě s touto topologií. Dalším z důvodů je také celková velikost zdroje, který bude muset být poměrně veliký již z důvodu vysokého napětí a potřeby dodržení nutných izolačních vzdáleností. Ve variantě č. 2 by zdroj vyšel ještě větší z důvodu velikosti transformátoru. Když jsem tuto variantu více rozpracoval, zjistil jsem, že její největší výhodou představuje možnost použít síťový transformátor, který by pracoval na frekvenci 50 Hz. Tyto transformátory jsou celkově dobře dostupné. Na druhou stranu jsou ale poměrně drahé, protože jsou zpravidla proudově dimenzovány na několik jednotek až desítek ampér. Použití takového transformátoru je pro mou aplikaci velmi neefektivní. Výhodou neposkytuje ani nabízející se možnost odstranění plného můstku. Napájení transformátoru přímo ze sítě a následné usměrnění by totiž značně komplikovalo potřebnou regulaci výstupního napětí. Ta by v takovém případě musela být kompletně realizována na straně vysokého napětí. To by vedlo k výraznému zvýšení počtu součástek vysokonapěťové strany, a tedy opět k možnému zdražení celého zdroje.

7 TOPOLOGIE FLYBACK – DOPLNĚNÍ

V kapitole 4.2.2 jsem se teorii flyback topologie věnoval pouze povrchově, a to z toho důvodu, že jsem ještě nebyl rozhodnut, kterou variantu budu realizovat. Nyní, když rozhodnutí padlo, budu se věnovat vybrané topologii více.

Pro podrobnější vysvětlení funkce Flyback topologie je vhodné rozdělit činnost do dvou základních stavů. V anglické literatuře jsou tyto stavy označovány jako „on-time“ a „off-time“. Vzhledem k výstižnosti těchto názvů je budu takto používat i v této česky psané práci. Tyto stavy se liší stavem spínacího prvku.

7.1 PRVNÍ STAV – SEPNUTÝ SPÍNACÍ PRVEK



Obrázek 10: Zapojení Flyback během stavu „On-time“

Obrázek 10 zachycuje první ze dvou zmiňovaných stavů, během kterého je hlavní spínací prvek sepnutý. Napětí přes primární indukčnost L_P je během tohoto stavu rovno vstupnímu napětí (pokud zanedbáme úbytek na spínacím prvku SW) a je konstantní. Proud touto indukčností tedy roste lineárně s rychlostí definovanou vztahem:

$$S_{ON} = \frac{U_{IN}}{L_P} \quad (7.1)$$

Pokud rovnici 7.1 doplníme o proud zvaný „valley current“ a celkovou dobu sepnutí t_{ON} , dostaneme definiční vztah pro maximální hodnotu proudu primární strany:

$$I_{Peak} = I_{valley} + \frac{U_{IN}}{L_P} t_{ON} \quad (7.2a)$$

Přičemž proud I_{valley} reprezentuje proud tekoucí indukčností v čase sepnutí $t = 0$, tedy na začátku spínacího cyklu. Pokud je zdroj provozován v režimu s přerušovaným proudem (DCM), je tento proud nulový a vztah se zjednoduší na rovnici 7.2b.

$$I_{Peak} = \frac{U_{IN}}{L_P} t_{ON} \quad (7.2b)$$

Během tohoto stavu neteče sekundární stranou induktoru žádný proud, a to díky konfiguraci vinutí. Proud vstupuje do primárního vinutí na straně označené tečkou (viz. Obrázek 10) a na stejné označené straně by měl i opouštět vinutí sekundární. To ale není možné kvůli přítomnosti diody,

kteřá je v tuto chvíli polarizována závěrně. Vzhledem k tomu, že na katodě je kondenzátorem C drženo napětí výstupu zdroje, je maximální reverzní napětí U_{RRM} diody rovno:

$$U_{RRM} = U_{IN}N + U_{OUT} \quad (7.3)$$

Kde N je poměr závitů mezi sekundární a primární indukčností.

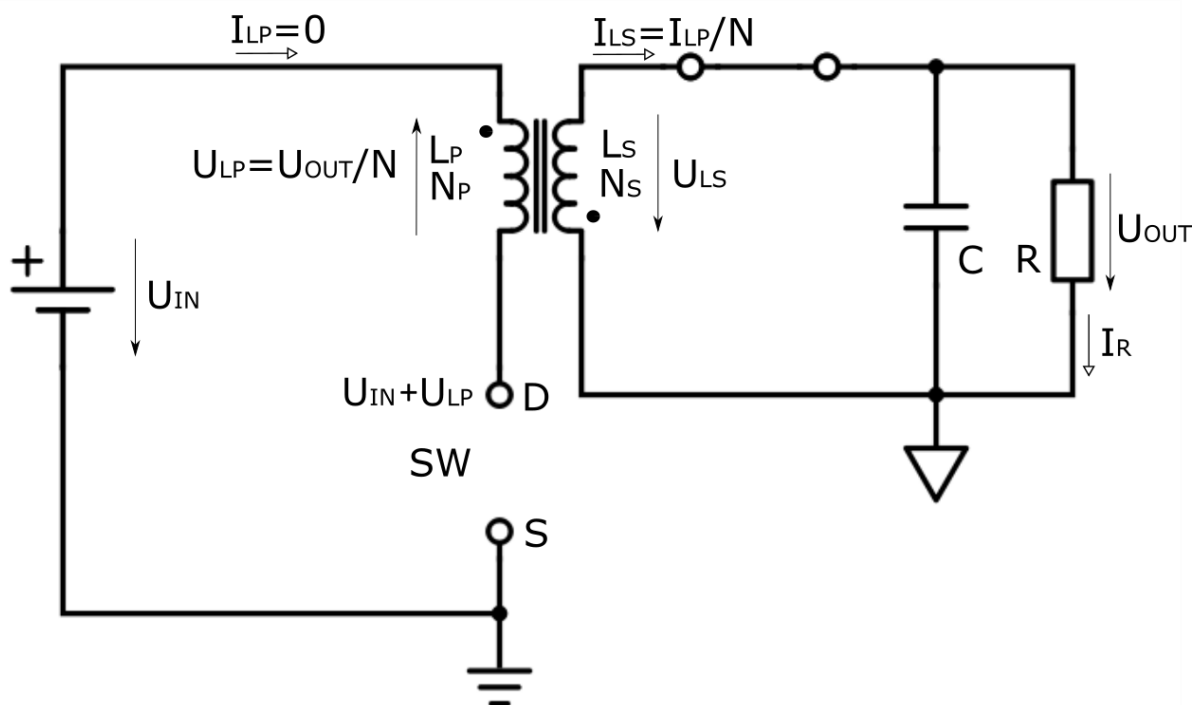
$$N = \frac{N_S}{N_P} \quad (7.4)$$

7.2 DRUHÝ STAV – ROZEPNUTÝ SPÍNACÍ PRVEK

Když je spínač SW rozeprt, napětí na primární straně induktoru skokově změní svou polaritu ve snaze zachovat konstantní hodnotu amper-závitů. Napětí přes primární indukčnost je tedy v tuto chvíli v sérii se vstupním napětím U_{IN} , což způsobí nárůst napětí vrchní svorky (drain v případě spínacího prvku MOSFET) spínače až na hodnotu $U_{DS,off}$.

$$U_{DS,off} = U_{IN} + U_{LP} \quad (7.5a)$$

Na sekundární straně je nyní kladné napětí na anodě výstupní diody, která tak může vést proud. Zanedbáme-li úbytek napětí na diodě, je výstupní strana transformátoru připojena na výstupní napětí zdroje. Toto napětí je tedy přes poměr závitů $1/N$ přeneseno i na primární stranu L_P . Napětí takzvaně „Přelétá zpět“ (v angličtině „flies back“ – odtud plyne název Flyback) přes transformátor během stavu „off-time“, který znázorňuje Obrázek 11.



Obrázek 11: Zapojení Flyback během stavu „Off-time“

Napětí spínače SW je tedy v okamžiku jeho otevření následující:

$$U_{DS,off} = U_{IN} + U_{OUT} \frac{N_P}{N_S} = U_{IN} + \frac{U_{OUT}}{N} = U_{IN} + U_R \quad (7.5b)$$

Kde U_R je nazýváno jako odražené (R z anglického „reflected“) napětí a platí pro něj:

$$U_R = \frac{U_{OUT}}{N} \quad (7.5c)$$

Napětí na indukčnosti je nyní záporné (vzhledem ke smyslu napětí během prvního stavu), tím pádem je energie z jádra odebírána. Za předpokladu, že výstupní napětí je drženo na konstantní hodnotě výstupním kondenzátorem, je rychlost tohoto poklesu dána vztahem:

$$S_{off} = -\frac{U_{OUT}}{NL_P} \quad (7.6)$$

Rovnici 7.6 lze doplnit podobně jako rovnici 7.1 a následně z ní lze vyjádřit proud I_{valley} , pokud zdroj pracuje v režimu s nepřerušovaným proudem (CCM)

$$I_{valley} = I_{peak} - \frac{U_{OUT}}{NL_P} t_{off} \quad (7.7a)$$

Pro případ DCM, kde proud indukčnosti klesá během druhého stavu vždy až k nule, platí vztah 7.7b.

$$I_{peak} = \frac{U_{OUT}}{NL_P} t_{off} \quad (7.7b)$$

Pokud nyní spojíme rovnice 7.2a a 7.7a, dostaneme funkci pro CCM flyback kontroler.

$$I_{valley} = I_{peak} - \frac{U_{OUT}}{NL_P} t_{off} = I_{valley} + \frac{U_{IN}}{L_P} t_{on} - \frac{U_{OUT}}{NL_P} t_{off} \quad (7.8)$$

Úpravou těchto rovnic dostaneme:

$$\frac{U_{OUT}}{NL_P} t_{off} = \frac{U_{IN}}{L_P} t_{on} \quad (7.9)$$

Vyjádříme-li nyní střídu D jako:

$$D = \frac{t_{on}}{t_{on} + t_{off}} = \frac{t_{on}}{T_{SW}} = 1 - \frac{t_{off}}{T_{SW}} \quad (7.10)$$

Dostaneme finální definiční vztah pro režim CCM.

$$\frac{U_{OUT}}{U_{IN}} = \frac{N t_{on}}{t_{off}} = \frac{ND T_{SW}}{(1-D) T_{SW}} = \frac{ND}{1-D} \quad (7.11)$$

7.3 PRŮBĚHY VELIČIN VE FLYBACK TOPOLOGII

V této kapitole se budu zabývat typickými průběhy významných veličin, konkrétně:

- vstupním proudem I_{IN}
- proudem induktoru I_{LP}
- napětím na spínači U_{DS}
- výstupním napětím U_{OUT}
- proudem diody I_D

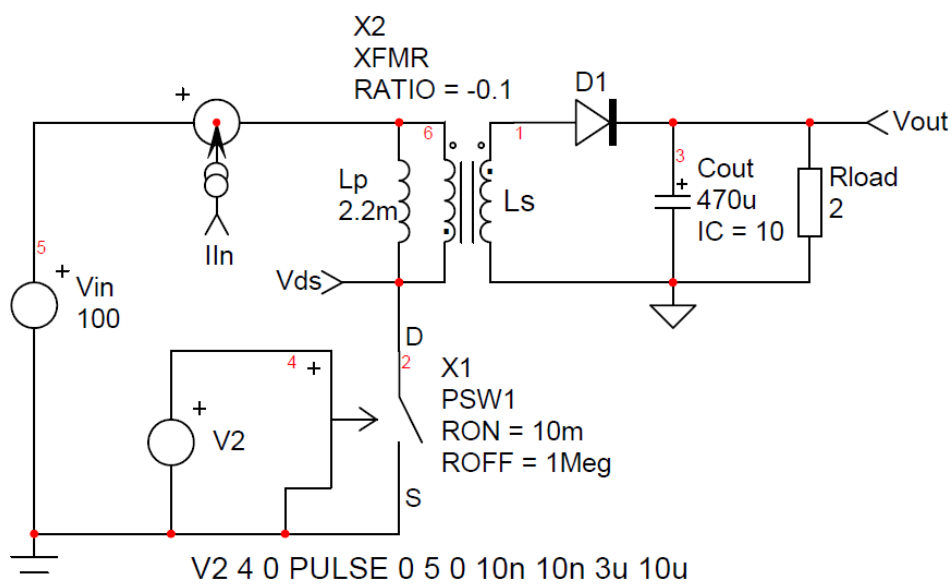
Obrázky v následujících podkapitolách jsou převzaty z literatury [2], která je psána anglickým jazykem, a proto je v nich použito jiné značení. Například napětí je značeno písmenem V .

7.3.1 Průběhy při zanedbání vlivu parazitních prvků

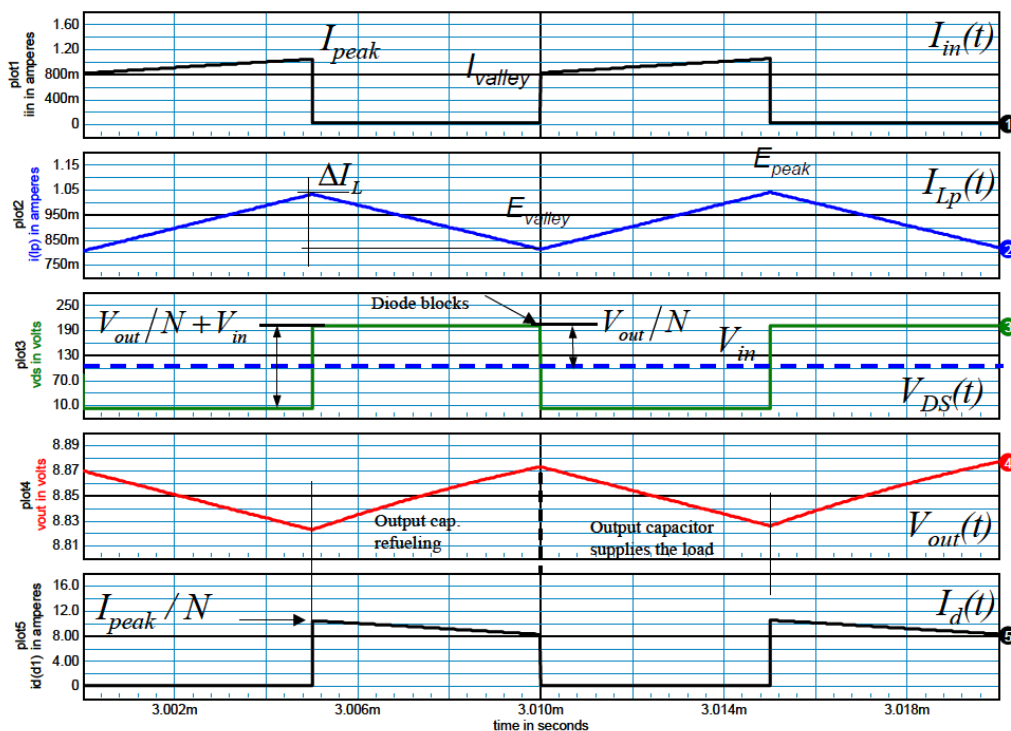
Pro pochopení typických průběhů a jejich vzniku může dobře posloužit jednoduchá simulace. Schéma pro takovou simulaci zachycuje Obrázek 12.

Průběhy veličin rozepsaných výše ukazuje Obrázek 13. Je zřejmé, že vstupní proud I_{IN} má pulzní charakter. Budeme-li nyní sledovat proud výstupní diodou I_D , uvidíme, že má také pulzní charakter stejně jako vstupní proud. Proud diodou se objevuje na konci stavu „on-time“ a skokově se mění z nuly na hodnotu danou poměrem závitů flyback transformátoru. Tyto nespojitosti v proudu potom způsobují zvlnění v napětí na výstupním kondenzátoru, často dále zhoršeného přítomností jeho ESR.

Na konci stavu „on-time“ je spínač rozepnut a úroveň napětí na jeho svorkách se skokově změní na úroveň napětí definovanou v rovnici (7.5b). V tomto případě, bez parazitní kapacity, je tato změna napětí okamžitá. Za povšimnutí stojí, že napětí spínače naroste na hodnotu přibližně 200 V, i když je vstupní napětí zdroje jen 100 V. Tento fakt je zřejmý již z rovnice (7.5b), kde je vidět, že spínač bude zatěžován napětím vstupní strany a navíc ještě napětím výstupní strany přeneseným přes flyback transformátor.



Obrázek 12: Simulační schéma pro získání základních průběhů



Obrázek 13: Průběhy významných veličin, vliv parazitních prvků je zanedbán, režim CCM

Pro odvození přeneseného výkonu lze vyjít z popisu energií. V momentě, kdy spínač sepne, je v režimu CCM proud ve svém minimu a dosahuje hodnoty I_{valley} . Energie uložená v induktoru na počátku periody je tedy:

$$E_{Lp,Valley} = \frac{1}{2} L_P I_{Valley}^2 \quad (7.12)$$

Na konci doby „on-time“ dosahuje proud naopak svého maxima, hodnoty I_{Peak} . Nově uložená energie v induktoru je:

$$E_{Lp,Peak} = \frac{1}{2} L_P I_{Peak}^2 \quad (7.13)$$

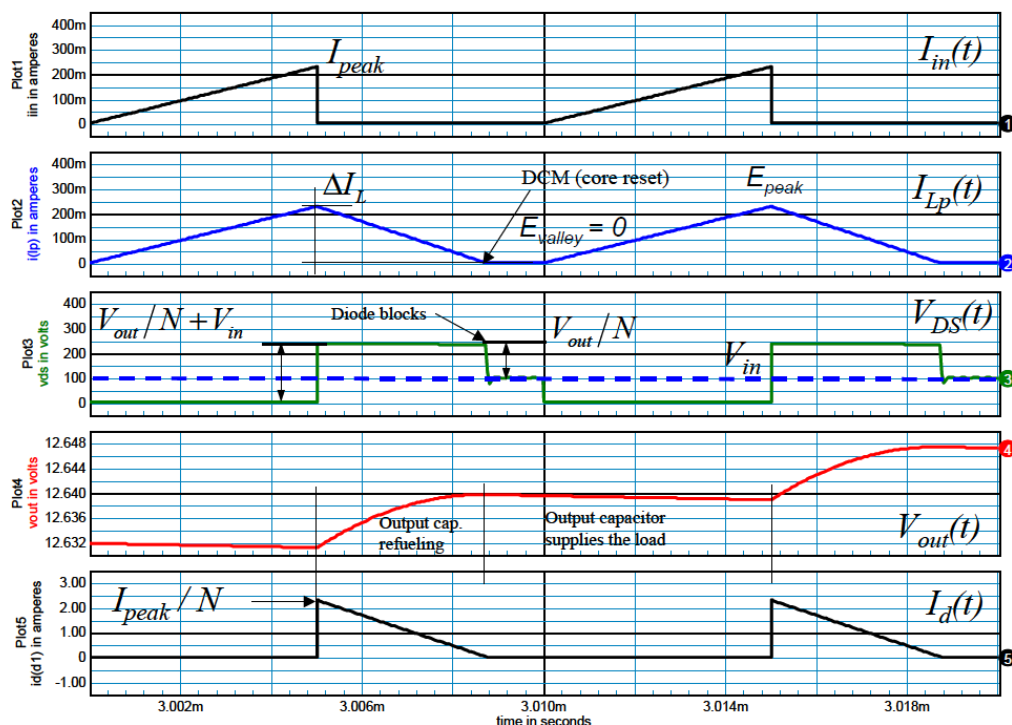
Konečně celková energie naakumulovaná induktorem lze vyjádřit odečtením rovnic (7.12) a (7.13).

$$E_{Lp,Aku} = \frac{1}{2} L_P I_{Peak}^2 - \frac{1}{2} L_P I_{Valley}^2 = \frac{1}{2} L_P (I_{Peak}^2 - I_{Valley}^2) \quad (7.14)$$

Výkon (W) lze vyjádřit jako energie (J) průměrovaná přes spínací cyklus. Pokud navíc uvážíme účinnost zdroje η , je přenesený výkon:

$$P_{OUT} = \frac{1}{2} L_P (I_{Peak}^2 - I_{Valley}^2) f_{sw} \eta \quad (7.14)$$

Pokud během stavu „off-time“ klesne proud na nulu ($I_{valley} = 0$), bude zdroj pracovat v režimu DCM a v induktoru nebude na konci spínacího cyklu zbývat žádná energie. Pozměněné průběhy zachycuje Obrázek 14.



Obrázek 14: Průběhy významných veličin, vliv parazitních prvků je zanedbán, režim DCM

Maximální hodnota napětí drain-source na spínači zůstává stejná, nyní však s jistým rozdílem. V momentě, kdy energie v indukčnosti klesne k nule, přejde výstupní dioda do blokujícího režimu. V tuto chvíli je magnetické jádro induktoru takzvaně resetováno, jinými slovy je demagnetizováno. Když dioda nevede, odražené napětí se ztratí a svorky spínače se vrátí na hodnotu vstupního napětí U_{IN} . Stav „off-time“ je následně dokončen dobou, během které neteče proud ani jedním vinutím induktoru. Tato doba je nazývána termínem „dead-time“. Pro případ DCM lze rovnici (7.14) jednoduše upravit na tvar:

$$P_{OUT} = \frac{1}{2} L_P I_{Peak}^2 f_{SW} \eta \quad (7.15)$$

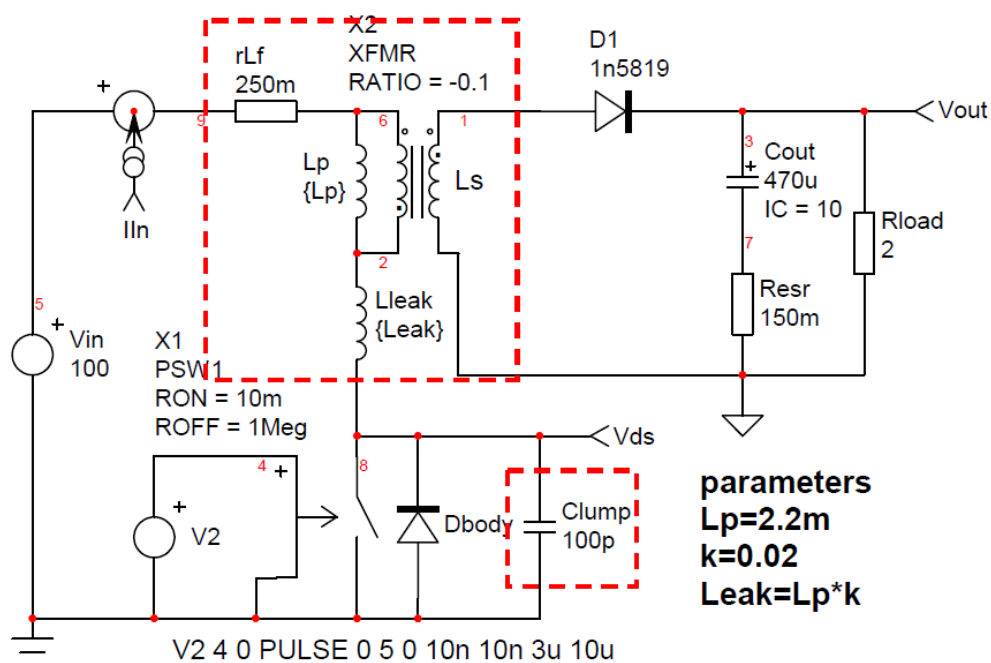
V obou případech (CCM i DCM, Obrázek 13 i Obrázek 14) zobrazuje druhý průběh shora primární (nebo magnetizující) proud induktoru. Je zřejmé, že induktor nejprve ukládá energii během doby „on-time“ a následně jí předává výstupní straně během doby „off-time“. V reálném zapojení není možné tento proud pozorovat, jelikož v něm magnetizační indukčnost není samostatně dostupná. Pro analýzu a charakterizaci požadavků na flyback transformátor je tedy nutné použít maximální a RMS hodnotu proudu primární strany.

Hodnoty zobrazovaných veličin nejsou v tuto chvíli podstatné, neboť jde pouze o obecnou simulaci průběhů Flyback topologie, nikoliv o simulaci chování zdroje, jehož návrhem se tato práce zabývá. Více informací ohledně simulací a přesných hodnot lze nalézt v literatuře [2].

7.3.2 Průběhy bez zanedbání vlivu parazitních prvků

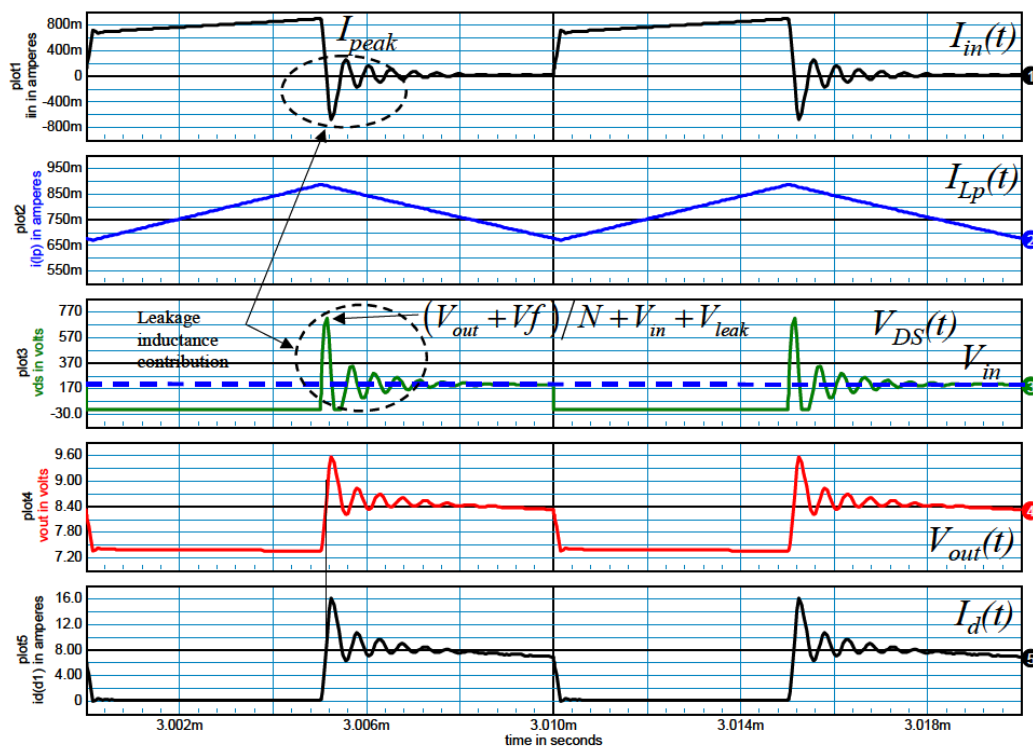
Náš svět bohužel není ideální a je tedy nutné zamyslet se nad tím, jak budou uvedené průběhy ovlivněny parazitními prvky:

- Transformátor zahrnuje několik kapacit rozdělených mezi jednotlivá vinutí a primární indukčnost. Tyto kapacity lze sloučit do jednoho kondenzátoru označeného jako C_{Lump} a zapojeného mezi elektrody spínače.
- Vazba mezi primární a sekundární stranou transformátoru není dokonalá. Část akumulované energie není předána sekundární straně. Důvodem je rozptylová indukčnost. V simulaci, ze které jsou získány průběhy zobrazené v této kapitole byla velikost rozptylové indukčnosti zvolena na 2% primární indukčnosti.
- Výstupní dioda také zahrnuje jistou úroveň kapacity, speciálně pokud je typu Schottky. Tato kapacita se odrazí na vstupní straně a je zahrnuta v hodnotě C_{Lump} .



Obrázek 15: Simulační schéma zahrnující vliv parazitních prvků

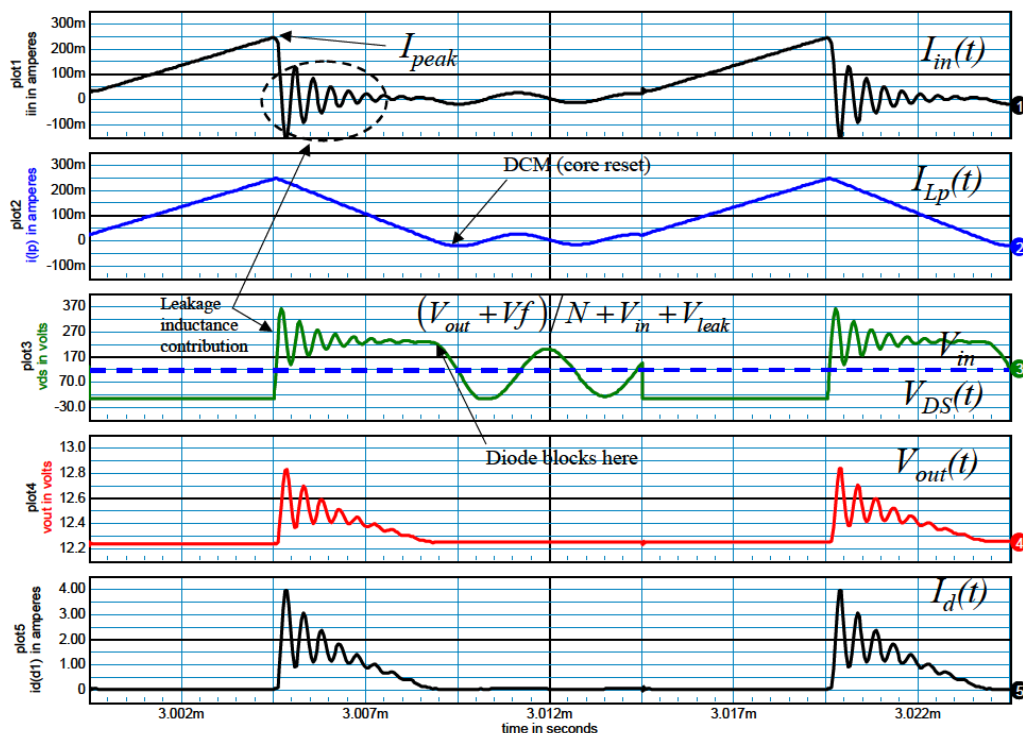
Upravené simulační schéma zachycuje Obrázek 15. Obrázek 16 a Obrázek 17 potom zachycují průběhy získané simulací z tohoto schématu.



Obrázek 16: Průběhy významných veličin, zahrnutí vlivu parazitních prvků, režim CCM

Na první pohled je vidět mnoho různých oscilací způsobených parazitními prvky, které mají celkem zřejmou roli ve vyzařování EMI. Výstupní napětí nyní obsahuje vliv ESR kondenzátoru, efekt způsobený nespojitostí proudu při rozepnutí spínače. Odražené napětí zahrnuje úbytek napětí na výstupní diodě. Když spínač na primární straně vede proud, je kromě primární indukčnosti nabíjena také indukčnost rozptylová. Ve chvíli, kdy je spínač rozepnut, se energie v rozptylové indukčnosti musí vybit, a musí tedy někudy protékat proud. Tento proud se uzavře přes kapacitu C_{Lump} a způsobí vysoký nárůst napětí. Pokud není omezena vrcholová hodnota napětí, může dojít až k napěťovému průrazu spínače. Kapacita C_{Lump} navíc s rozptylovou indukčností tvoří oscilující LC obvod, jehož oscilace můžeme vidět superponované na všech průbězích. Rozptylová indukčnost dále také zpožďuje nárůst výstupního proudu, což je vidět na mírnějších hranách proudu diodou.

V režimu DCM jsou průběhy velmi podobné. Hlavní rozdíl nastává ve chvíli, kdy proud klesne k nule a výstupní dioda přejde do blokujícího režimu. Nastane oscilace způsobená primární indukčností L_P a kapacitorem C_{Lump} . Napětí vrchní elektrody spínače pak kmitá až do chvíle, kdy je spínač znovu sepnut. Potom skokově padá z aktuální hodnoty k nule (na zem). Některé Flyback kontrolery mohou pracovat v režimu zvaném „valley switching“. V tomto režimu se spíná vždy v minimu („valley“) těchto oscilací, což vede ke snížení spínacích ztrát, a tedy zvýšení celkové účinnosti zdroje.



Obrázek 17: Průběhy významných veličin, zahrnutí vlivu parazitních prvků, režim DCM

8 NÁVRH ZDROJE

V následujících kapitolách se již budu věnovat návrhu zdroje, během kterého jsem postupoval zejména na základě literatury [7] a [8], přičemž rovnice v článku [7] vycházejí z literatury [2], ve které jsou i odvozeny.

Nyní je také vhodné uvést některé základní výpočty a definice, které vycházejí z požadavků na zdroj a budou potřebné k dalším výpočtům.

Vstupní napětí

$$U_{Line} = 230V \pm 10\%$$

$$\begin{aligned} U_{LineMin} &= 207 V \\ U_{LineMax} &= 253 V \end{aligned} \quad (8.1)$$

Frekvenci vstupního napětí budu vzhledem k její vysoké přesnosti během návrhu považovat za konstantní, tedy 50 Hz.

Výstupní napětí

$$\begin{aligned} U_{OutMin} &= 600 V \\ U_{OutMax} &= 2000 V \end{aligned} \quad (8.2)$$

Výstupní proudy

Proudový výstup zdroje bude tvořen jednak svodovým proudem způsobujícím degradaci/léčbu připojeného fotovoltaického panelu, a jednak proudem tekoucím předzátěží zdroje. První proud má index *Leak*, druhý proud potom index *Bleeder*.

$$\begin{aligned} I_{LeakMin} &= 5 \mu A \\ I_{LeakMax} &= 50 \mu A \\ I_{BleederMin} &:= 2 mA \\ I_{BleederMax} &= I_{BleederMin} \frac{U_{OutMax}}{U_{OutMin}} = 6,7 mA \end{aligned} \quad (8.3)$$

Proud předzátěže je nutný pro udržení stability výstupního napětí. Jeho hodnotu jsem tedy stanovil na potřebnou úroveň při minimálním výstupním napětí U_{OutMin} . Maximální hodnota tohoto proudu je pak úměrně navýšena přes poměr krajních hodnot výstupních napětí zdroje.

Předzátěž zdroje bude podrobněji rozebrána v příslušném funkčním celku.

Výkon

Výstupní výkon zdroje vychází z definovaných hodnot:

$$\begin{aligned} P_{OutMin} &= U_{OutMin}(I_{LeakMin} + I_{BleederMin}) = 1,2 W \\ P_{OutMax} &= U_{OutMax}(I_{LeakMax} + I_{BleederMax}) = 13,4 W \end{aligned} \quad (8.4)$$

Pro určení vstupujícího výkonu je nutné znát účinnost zdroje. Dobrým odhadem podle [7] je:

$$\eta_{Est} := 75\% \quad (8.5)$$

Potom platí:

$$\begin{aligned} P_{InMin} &= \frac{P_{OutMin}}{\eta_{Est}} = 1,6 W \\ P_{InMax} &= \frac{P_{OutMax}}{\eta_{Est}} = 17,9 W \end{aligned} \quad (8.6)$$

8.1 FUNKČNÍ CELKY ZDROJE

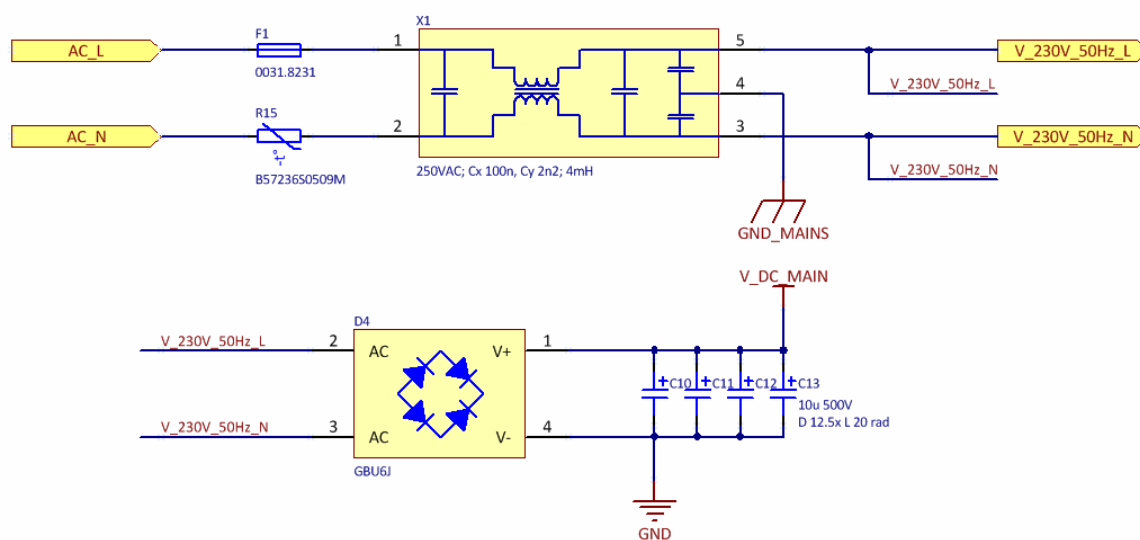
Pro přehlednost rozdělím zdroj do několika funkčních celků, jejichž návrh postupně rozeberu včetně výpočtu parametrů jednotlivých součástí v celku. Dále u každého celku uvedu odpovídající část ze schématu zdroje, které jsem kreslil za použití SW Altium Designer¹. Ve schématu se místy objevují červená označení (červený kruh s malým *i* uprostřed, viz. například Obrázek 23). Jedná se o tzv. „net-

¹ <https://www.altium.com/altium-designer/>

class“ a jejich funkce se projevuje v návrhu DPS. Z hlediska schématu tedy nejsou podstatné a není třeba se jím nyní věnovat. Celé schéma je k náhledu v příloze A.

8.1.1 Vstupní obvod zdroje

Prvním funkčním celkem je vstupní obvod zdroje. Ten začíná vstupem síťového napětí 230 V při kmitočtu 50 Hz, obsahuje ochranný obvod, filtr a končí usměrňovačem s výstupním kapacitním filtrem.



Obrázek 18: Část schématu 1 - Vstupní obvod zdroje

Zdroj je tedy napájen ze síťového napětí, které bude na DPS přivedeno z jednofázové zásuvky pomocí tří vodičů (fázový vodič – L , nulový vodič – N , ochranný zemní vodič – PE , ve schématu připojen do bodu GND_MAINS). Za vstupem síťového napětí je nejprve ochranný obvod tvořen pojistkou $F1$ s vybavovacím proudem 1,5 A a dále termistorem $R15$. Termistor je typu NTC a slouží k omezení nárazového proudu po zapnutí zdroje. Hlavním důvodem vzniku tohoto proudového rázu jsou kondenzátory $C10$ až $C13$ v následujícím stejnosměrném obvodu.

Za ochranným obvodem následuje filtr, jehož hlavní funkce spočívá v odstranění vysokofrekvenčního rušení. EMI, neboli elektromagnetické rušení, může být ve formě emisí šířených vedením nebo vyzařováním. EMI je ve spínaném zdroji generováno zejména vysokofrekvenčním spínáním tranzistorů, v mém případě spínáním tranzistoru MOSFET označeného v předchozích kapitolách jako SW . EMI filtr se skládá z pasivních součástek, konkrétně z kondenzátorů a cívek, které dohromady tvoří LC obvody. Induktor ve filtru umožní průchod stejnosměrného nebo nízkofrekvenčního proudu, a naopak zablokuje průchod vysokofrekvenčních proudů. Kondenzátory potom vytvoří nízkaimpedanční cesty pro signály s vysokou frekvencí, které tedy neprojdou dál za filtr. Jsou svedeny buď do země nebo zpět do zdroje. Dva kondenzátory ve filtru se označují jako typ X a jsou zapojeny mezi fázový a nulový vodič. Jeden z nich je před tlumivkou a druhý za tlumivkou. Další dva kondenzátory jsou naopak zapojeny mezi fázový nebo nulový vodič a zemní ochranný vodič, tedy vodič PE . Tyto kondenzátory se označují jako typ Y .

Poslední část vstupního obvodu je tvořena usměrňovačem s výstupním filtrem. Konkrétně se jedná o jednofázový neřízený usměrňovač v můstkovém zapojení. Výstupní filtr je potom tvořen celkem čtyřmi paralelně zapojenými elektrolytickými kondenzátory. Výsledná kapacita filtru je:

$$C_{DC} = C_{10} + C_{11} + C_{12} + C_{13} = 40 \mu F \quad (8.7)$$

Hodnota v tomto případě vychází z doporučeného minima, které je 1 – 2 μF na Watt výstupního výkonu zdroje [7]. V mém případě by tedy měla vyhovovat hodnota kapacity asi 15 – 30 μF . Já jsem však během návrhu postupně kapacitu zvětšil až na 40 μF , a to zejména z důvodu omezení zvlnění napětí označeného ve schématu jako V_{DC_MAIN} . Maximální zvlnění nastává při maximálním výstupním výkonu a platí pro něj:

$$U_{DCMin} = \sqrt{U_{LineMin}^2 - \frac{P_{InMax}(1 - D_{Ch})}{C_{DC}f_{Line}}} = 280,2 V \quad (8.8)$$

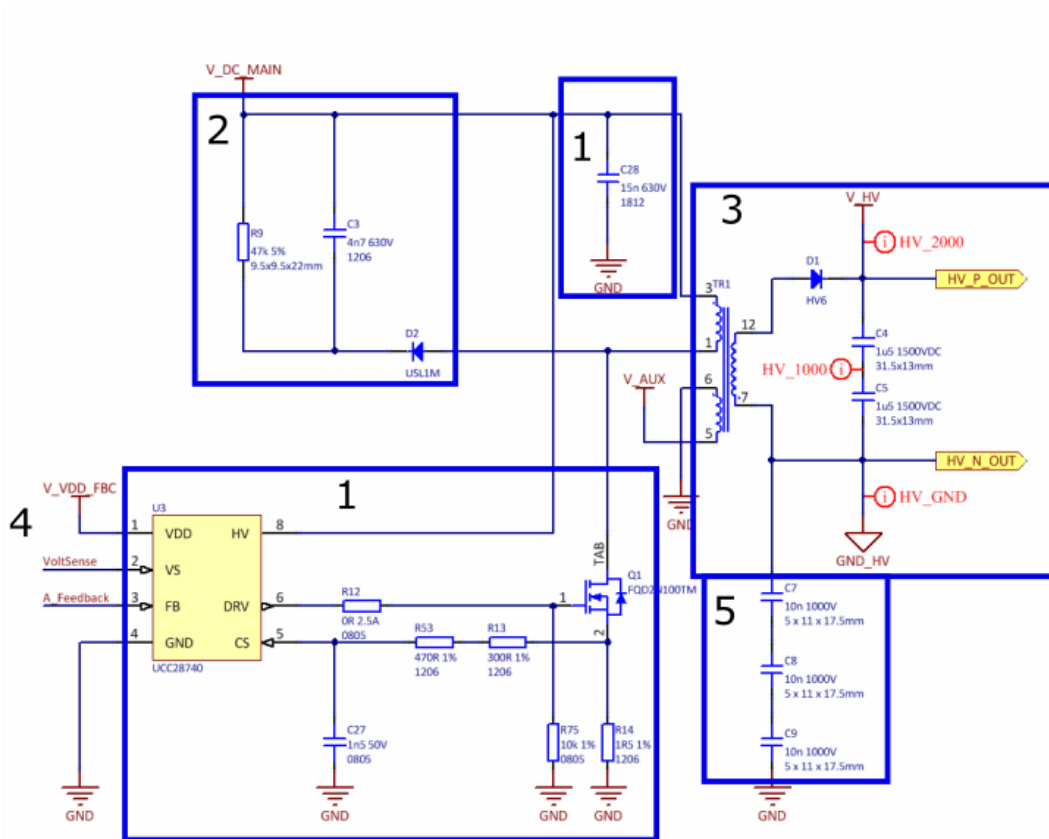
$$U_{DCMax} = \sqrt{2}U_{LineMax} = 357,8 V \quad (8.9)$$

$$U_{DCRipple} = U_{DCMax} - U_{DCMin} = 77,6 V \quad (8.10)$$

Zvlnění se může zdát poměrně vysoké, pro mé účely je však dostatečné. Jeho velikost se totiž projevuje v některých dalších výpočtech, konkrétně spíše minimální a maximální hodnota napětí U_{DCMin} a U_{DCMax} . Zmíněným zvyšováním kapacity C_{DC} jsem tedy během návrhu ovlivňoval tyto hodnoty tak, abych v těchto výpočtech dosáhl požadované hodnoty.

8.1.2 Hlavní část spínacího zdroje

Tento funkční celek tvoří srdce celého zdroje a sestává z akumulčního prvku, tzv. Flyback transformátoru, spínacího prvku a integrovaného obvodu UCC28740. Dále je hlavní část zdroje doplněna o tzv. „RCD Snubber“ obvod, který slouží k omezení zatížení spínacího prvku napěťovými oscilacemi, které jsou způsobeny parazitními prvky Flyback transformátoru při zániku proudu primární stranou. Tyto parazitní prvky jsou rozptylová indukčnost transformátoru a kapacita označena v předchozím textu jako C_{Lump} , a jsou popsány v kapitole 7.3.2.



Obrázek 19: Část schématu 2 - hlavní část spínaného zdroje

Obrázek 19 zobrazuje celou hlavní část zdroje, kterou lze pro další zjednodušení rozdělit do několika menších sekcí. Sekce č. 4 na obrázku z důvodu své velikosti chybí, bude však uvedena zvlášť v příslušné kapitole.

8.1.2.1 TR1 – Flyback transformátor

Prvek, který spojuje hned několik zmíněných sekcí je Flyback transformátor, a proto se mu budu nyní věnovat samostatně. Je tvořen celkem třemi vinutími. První vinutí (piny 3 a 1) lze označit jako primární. Jeho začátek je připojen k napětí V_{DC_MAIN} a jeho konec je přiveden na elektrodu Drain tranzistoru $Q1$. Další vinutí na „primární“ straně (piny 6 a 5) lze označit jako vedlejší nebo pomocné a slouží k napájení Flyback kontroléru $U3$. Poslední vinutí transformátoru (piny 7 a 12) je potom vinutím sekundárním, a tedy výstupním.

Transformátor jsem nechal navinout v české firmě TRONIC spol. s.r.o.² K výrobě transformátoru jsem specifikoval následující parametry:

| Specifikovaný parametr | Hodnota |
|-------------------------------------|---------------------|
| Maximální výstupní výkon | 13,5 W |
| Napětí primární strany | 300 V |
| Indukčnost primárního vinutí | 5,481 mH \pm 20 % |
| Napětí sekundární strany | 600 – 2000 V |
| Maximální proud sekundárního vinutí | 6,7 mA |
| Vedlejší vinutí | 35 V DC |

² <http://trafo.cz/cms/index.php>

| | |
|--------------------------------|--------------|
| Proud vedlejšího vinutí | 10 mA |
| Montáž | SMT nebo THT |

Tabulka 4: Požadované parametry transformátoru

Uvedené parametry jsou záměrně jmenovité nebo typické pracovní hodnoty, označení maximální tedy odpovídá jen maximálnímu napětí zdroje. Krajiní limity těchto hodnot a příslušné rezervy transformátoru jsem s firmou TRONIC řešil v dodatečné komunikaci. Uvést lze například izolační schopnost transformátoru, která je na doporučení firmy TRONIC 5 kV, tedy dostatečná pro provozní stav s maximálním výstupním napětím.

Z uvedených parametrů jsem neznal pouze dva. Proud vedlejšího vinutí jsem získal z doporučení uvedených v produktovém listu čipu UCC28740 [8]. Indukčnost primárního vinutí transformátoru jsem určil pomocí následujícího vztahu [7]:

$$L_m = \frac{(D_{Max} U_{DCMin})^2}{2P_{InMax} f_{SW} K_{RF}} = 5,481 \text{ mH} \quad (8.11a)$$

$$D_{Max} = 1 - D_{MAGCC} - \left(\frac{t_R}{2} f_{MaxSet} \right) = 0,5 \quad (8.11b)$$

Kde:

- D_{Max} je maximální střída a určí se ze vztahu (8.11b)
- K_{RF} je faktor zvlnění za podmínky plné zátěže a minimálního vstupního napětí. V režimu DCM je $K_{RF} = 1$, v režimu CCM je pak $K_{RF} < 1$
- D_{MAGCC} je limit střídny pro vedení výstupní diody $D1$ v režimu konstantního proudu čipu UCC28740. Hodnota je nastavena výrobcem na $D_{MAGCC} = 0,425$ [8]
- t_R je perioda rezonance DCM, hodnotu jsem zvolil dle doporučení v [8], tedy $t_R = 1 \mu s$
- f_{MaxSet} je preferovaná hodnota spínací frekvence. Jde o zvolenou hodnotu v pásmu spínacích frekvencí čipu UCC28740. $f_{MaxSet} = 75 \text{ kHz}$

Při výpočtu indukčnosti dle vztahu (8.11a) jsem poprvé uplatnil důležitý předpoklad, a to že zdroj bude neustále pracovat v režimu nespojitého proudu, tedy v režimu DCM. Tento předpoklad vychází zejména z nízkého zátěžného proudu. Na základě několika různých článků nebo jiných zdrojů z literatury (např. [2], [7]) lze dokonce předpokládat, že zdroj bude spínat přerušovaně.

Vysokofrekvenční spínání by v takovém případě přicházelo v pulzech opakujících se s jinou, výrazně nižší frekvencí. Tento způsob spínání je typický pro zdroje ve stavech nízké nebo žádné zátěže a často se nazývá „hiccup mode“ od slova hiccup – škytavka.

Dále jsem stanovil počty závitů jednotlivých vinutí:

$$N_{Pmin} = \frac{L_m I_{limit}}{B_{sat} A_e} = 89,482 \quad (8.12a)$$

$$N_P := 90 \quad (8.12b)$$

Kde:

- L_m je indukčnost primárního vinutí
- I_{limit} je maximální povolený proud na primární straně zdroje. Hodnotu jsem určil podle povolené horní hranice proudu tranzistorem Q1. S přidanou rezervou je $I_{\text{limit}} = 300 \text{ mA}$ [10]
- $B_{\text{sat}} = 0,35 \text{ T}$ je odhad saturační magnetické indukce jádra [7]
- $A_e = 52,5 \text{ mm}^2$ je hodnota pro feritové jádro EPCOS B66317G0000X127

$$N_S = \frac{N_P}{n} \quad (8.13a)$$

$$n = \frac{U_{RO}}{U_{\text{OutMax}} + U_{F\text{max}}} = 0,14 \quad (8.13b)$$

$$U_{RO} = \frac{D_{\text{Max}}}{1 - D_{\text{Max}}} U_{DC\text{Min}} = 280,2 \text{ V} \quad (8.13c)$$

$$N_S := 645 \quad (8.13d)$$

Kde:

- n je poměr závitů z primární na sekundární stranu
- U_{RO} je napětí výstupu odražené na primární stranu transformátoru
- U_{OutMax} je maximální hodnota výstupního napětí
- $U_{F\text{max}} = 6 \text{ V}$ je maximální hodnota úbytku napětí na výstupní diodě [9]

Pro stanovení počtu závitů, respektive potřebného poměru, vedlejšího vinutí je nutné nejprve znát některé hodnoty pro obvod UCC28740:

$$U_{VDD\text{max}} = 32 \text{ V} \quad (8.14a)$$

$$U_{VDD\text{min}} = 9 \text{ V} \quad (8.14b)$$

Kde U_{VDD} je napájecí napětí pro čip. [8] Uvádí maximální hodnotu 35 V, kterou jsem o danou rezervu zmenšil tak, aby požadované limity byly v krajích regulačního pásma zdroje bezpečně dodrženy.

Potom:

$$N_{A\text{min}} = \frac{U_{VDD\text{max}} + U_{Fa}}{U_{\text{OutMax}} + U_{F\text{max}}} N_S = 10,836 \quad (8.15a)$$

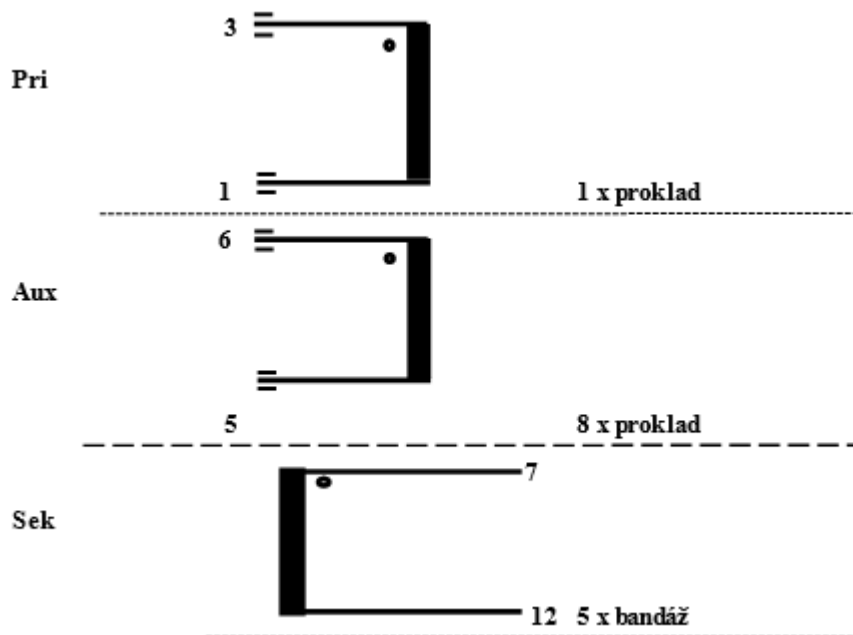
$$N_A := 11 \quad (8.15b)$$

Kde $U_{Fa} = 1,7 \text{ V}$ je úbytek napětí na diodě $D2$ (viz. Sekce 2).

Je nutné uvést, že uvedené hodnoty přímo neodpovídají finálnímu výrobku. Stanovené počty závitů se během návrhu společností TRONIC mohly změnit, stejně jako například magnetické jádro. Jinými slovy, firma TRONIC využila své výpočty a zvolila komponenty transformátoru tak, aby byla zajištěna daná indukčnost a dané napěťové poměry. Uvedené vztahy jsem ale využil k jiné věci. Z předchozích stránek vyplývá, že jsem se rozhodl provozovat zdroj ze síťového napětí. To je ovšem rozhodnutí, které jsem zatím nijak nezdůvodnil a vyplynulo právě ze vztahů (8.11a) až (8.15b). Pokud by totiž transformátor pracoval s primárním napětím 12 nebo 24 V, vycházely by z těchto vztahů nesmyslné poměry závitů. Pokud bych totiž uvažoval napětí $U_{DCmin} = 24 \text{ V}$, vyšel by z rovnice (8.13b) poměr závitů $n = 0,012$ a při počtu závitů primárního vinutí $N_P = 90$ by tedy byl počet závitů sekundárního vinutí $N_S = 7500$.

Finální výrobek má tyto parametry (celý produktový list je k nahlédnutí v příloze C):

- Jádro – ETD29 N87 (CF139) s celkovou mezerou 0,4 mm, $A_L = 235 \text{ (H)}$
- Kostra – ETD29/v12/-1/rtg – stojatá NORWE 2x6 pinů
- Krabička – ETD 29 vg/44,5/A RV250 nat. – Bestellcode 93129-106
- Napěťové poměry – 300;35/2000 V (Pri;Aux/Sec)

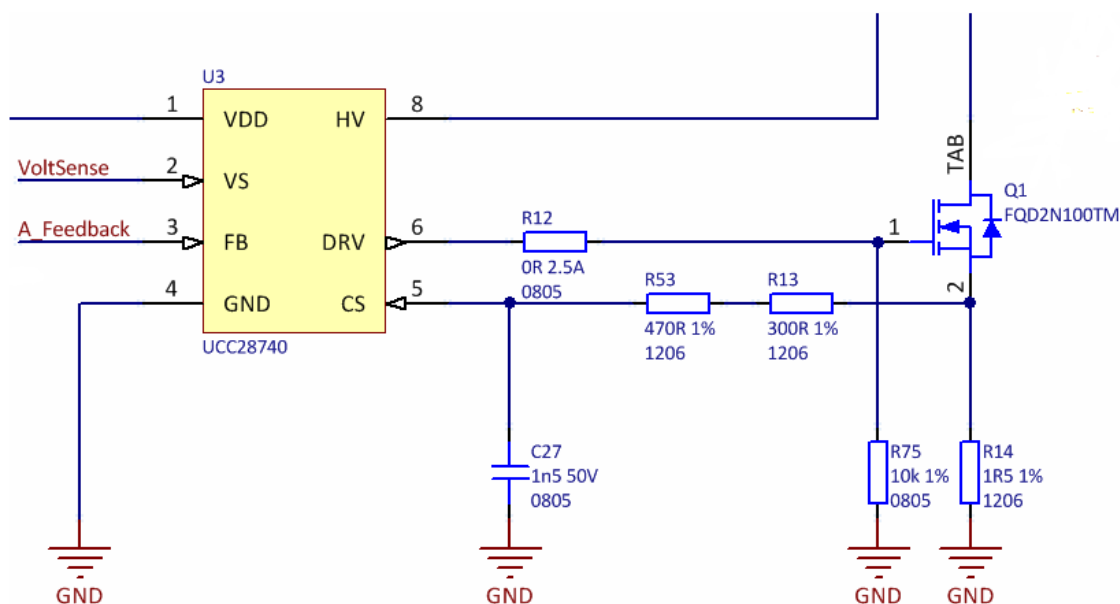


Obrázek 20: Nákres Transformátoru kde Pri označuje primární vinutí, Sek sekundární a Aux vedlejší

Transformátor je na doporučení společnosti TRONIC vakuově zalitý. Po výrobě byla provedena zkouška VN napětí 5000 V mezi kombinací primární a vedlejšího vinutí a sekundárním vinutím.

8.1.2.2 Sekce 1 – Řídící obvod

První sekce (označena dvěma obdélníky „1“, viz. Obrázek 19) je tvořena hlavně řídicím čipem s integrovaným obvodem UCC28740 a tranzistorem Q1 typu MOSFET. Detail sekce zobrazuje Obrázek 21.



Obrázek 21: Část schématu 2.1 – Řídící obvod

Hlavním prvkem je již zmiňovaný integrovaný obvod UCC28740 [8]. Jednotlivé piny obvodu plní následující funkce:

- **Pin 1, VDD** – Napájení čipu
- **Pin 4, GND** – Připojení země, reference pro analogové signály (VS, CS, FB)
- **Pin 8, HV** – Přímé připojení k V_{DC_MAIN} , poskytuje proud k nabití kondenzátoru C_{VDD} (viz. sekce 4) při startu zdroje.
- **Pin 2, VS** – připojení odporového děliče (viz. sekce 4) pro měření napětí vedlejšího vinutí. Hodnotu napětí na děliči čip používá k řízení výstupního proudu v režimu konstantního proudu. Tvar tohoto napětí je pak používán k již zmiňovanému „Valley switching“.
- **Pin 3, FB** – Pin 3 je připojen na emitor optočlenu U7 (viz. Část 3 – zpětná vazba). Jde o zpětnovazební pin.
- **Pin 6, DRV** – Pin 6 je přímo spojen s elektrodou Gate tranzistoru Q1. Maximální výše spínacího napětí je 14 V.
- **Pin 5, CS** – Pin určený pro snímání proudu přes rezistorem R14. Rezistory R13 a R53 tvoří společně s kondenzátorem C27 filtr.

Hodnoty odporů R14, R13 a R53 jsem stanovil na základě vztahů uvedených v [8]:

$$R_{14} = R_{CS} = \frac{V_{CCR} N_{PS}}{2I_{OCC}} \sqrt{\eta_{XMF\overline{R}}} = 1,452 \Omega \quad (8.16a)$$

$$I_{OCC} = I_{LeakMax} + I_{BleederMax} + Margin = 15mA \quad (8.16b)$$

Kde:

- $V_{CCR} = 330 \text{ mV}$ – hodnota daná výrobcem [8] („Constant-current regulation factor“, tedy faktor regulace na konstantní proud)
- N_{PS} je poměr závitů primárního a sekundárního vinutí ($N_{PS} = n = 0,14$)
- I_{OCC} je proud, při kterém přejde obvod UCC28740 do režimu konstantního proudu (*Margin* ve vztahu pro výpočet tohoto proudu představuje rezervu)
- $\eta_{XMF\overline{R}}$ je účinnost transformátoru při maximálním výkonu (vzhledem k neznalosti této hodnoty jsem do vztahu dosadil $\eta_{XMF\overline{R}} = 89,5 \%$, což je hodnota uváděná výrobcem čipu UCC28740 jako dobrý odhad)

$$R_{13} + R_{53} = R_{LC} = \frac{K_{LC} R_{S1} R_{CS} t_D N_{PA}}{L_P} = 755,739 \Omega \quad (8.17)$$

Kde:

- R_{S1} je horní rezistor z děliče u pinu VS (viz. sekce 4)
- R_{CS} je hodnota rezistoru R_{14}
- t_D je celkové zpoždění snímání proudu, které se skládá z vypínacího zpoždění Q1 (40 ns, [10]) a vnitřního zpoždění UCC28740 (přibližně 50 ns, [8])
- N_{PA} je poměr závitů primárního a vedlejšího vinutí
- L_P je indukčnost primárního vinutí ($L_P = L_m$)
- $K_{LC} = 25 \text{ (A} \cdot \text{A}^{-1}\text{)}$ je proudová převodní konstanta [8]

Klíčovou součástí je hlavní spínací prvek MOSFET. Při jeho volbě jsem musel posoudit maximální možné napětí U_{DS} , maximální proud protékající tranzistorem a výkonovou ztrátu na tranzistoru. Zvolil jsem součástku FQD2N100 [10].

| Symbol | Parametr | Hodnota |
|-----------|--|--------------------|
| U_{DSS} | Maximální napětí Drain-Source | 1000 V |
| I_D | Proud elektrodou Drain – nepřetržitý ($T_C = 25 \text{ }^\circ\text{C}$) | 1,6 A |
| | nepřetržitý ($T_C = 100 \text{ }^\circ\text{C}$) | 1,0 A |
| I_{DM} | Proud elektrodou Drain – pulzní | 6,4 A |
| V_{GSS} | Maximální napětí Gate-Source | $\pm 30 \text{ V}$ |

Tabulka 5: Parametry tranzistoru Q1 [10]

Maximální proud tranzistoru vychází přímo z hodnoty rezistoru R_{14} a z kritické hodnoty napětí U_{CSTH} na pinu CS čipu UCC28740.

$$U_{CSTH} = 773 \text{ mV} \quad (8.18a)$$

$$I_{Dmax} = R14 * U_{CSTH} \doteq 1,16 A \quad (8.18b)$$

Vzhledem k tomu, že se jedná o maximální hodnotu proudu, která bude tranzistorem protékat pouze pulzně, je proudová zatížitelnost součástky víc než dostatečná. Napěťové zatěžování je poněkud složitější. Jde o vliv rozptylové indukčnosti transformátoru, kterému se více budu věnovat v další sekci, kde také uvedu výpočet maximální hodnoty U_{DS} . Zbývá ještě výkonová ztráta tranzistoru. Výkonové ztráty na tranzistoru lze rozdělit na vodivostní a spínací. Pro výpočet vodivostních ztrát lze použít jednoduchý vztah:

$$P_{conduction} = R_{DSon} I_{DRMS}^2 = 0,03 W \quad (8.19)$$

Kde:

- $R_{DSon} = 9 \Omega$ je odpor tranzistoru v sepnutém stavu (jedná se o maximální hodnotu dle [10])
- I_{DRMS} je střední hodnota proudu primární stranou zdroje a lze jí spočítat například z výstupního výkonu

$$I_{DRMSmax} = \frac{P_{OutMax}}{\eta_{est} U_{InMin}} = 61,18 mA \quad (8.20)$$

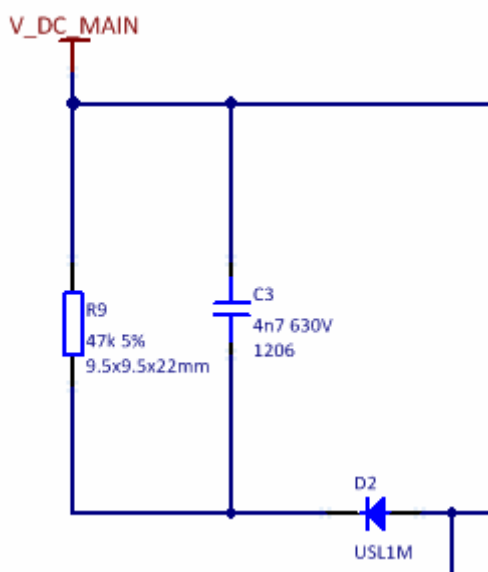
Spínací ztráty záleží zejména na frekvenci spínání, proto také ve většině spínaných zdrojů způsobují značné potíže. Já však navrhnu zdroj, který bude mít minimální výstupní výkon. Lze tedy předpokládat fakt, který již uvádím v předchozí sekci zabývající se samotným transformátorem, tedy že zdroj bude pracovat v tzv. „hiccup“ módu. V takovém případě je v podstatě tranzistor zatěžován jen pulzně a vzhledem k jeho nízké tepelné kapacitě lze předpokládat, že mezi jednotlivými sériemi pulzů bude jeho teplota poměrně rychle klesat. Dle [10] dokáže tranzistor při teplotě pouzdra $25 \text{ }^\circ\text{C}$ vydržet krátkodobé zatížení až 50 W. Spínané ztráty jsou navíc výrazně omezeny již rozebíranou metodou spínání „valley switching“, kterou čip UCC28740 podporuje. Celkově lze tedy předpokládat, že zvolený tranzistor je výkonově dostatečně dimenzovaný.

Další součástky v této sekci plní spíše doplňkové funkce. Rezistor $R12$ je umístěn pro možnost úpravy, jeho hodnota je v návrhu nastavena na 0Ω . Pokud to bude nutné, lze přidáním dodatečného odporu do obvodu Gate snížit spínací du/dt tranzistoru $Q1$. Rezistor $R75$ plní zejména bezpečnostní funkci. Pokud se něco stane s obvodem $U3$, tento odpor zajistí, že tranzistor $Q1$ zůstane rozepnutý a výstup zdroje tak nebude pod napětím. Kondenzátor $C27$ potom stabilizuje napětí na pinu CS čipu $U3$. Dle [8] tento kondenzátor není nutný, ale jeho osazením lze filtrovat oscilace způsobené parazitními prvky transformátoru.

Hodnotu kondenzátoru $C27$ ($1,5 \text{ nF}$) jsem určil testováním. Vyšší hodnoty kapacity způsobovaly příliš velké zpomalení signálu na pinu CS a proud primární stranou transformátoru rostl nad specifikované maximum. Nižší hodnoty kapacity naopak nedostatečně filtrovaly zmíněné oscilace a proud transformátorem byl příliš brzy vyhodnocen jako maximální povolená hodnota. V prvním případě bylo na sekundární stranu přenášeno více energie, než by bylo třeba, a výstupní napětí stále narůstalo. V druhém případě naopak napětí zůstávalo nulové (všechna naakumulovaná energie se během stavu „off-time“ stihla vybit do zátěže). Z obou případů je zřejmé, že kapacita kondenzátoru $C27$ má velmi výrazný vliv na stabilitu zdroje.

8.1.2.3 Sekce 2 – RCD Snubber

Další sekce je tvořena pouze třemi součástkami, i přesto je její přítomnost rozhodující pro funkčnost zdroje. Tento obvod, v anglické literatuře nazývaný jako RCD Snubber, totiž plní ochrannou funkci hlavního spínacího prvku, tranzistoru *Q1*. Jak jsem již naznačil v kapitole 7.3.2, Flyback transformátor vždy obsahuje také rozptylovou indukčnost. V momentě, kdy tranzistor na primární straně rozezne, dojde reálně k rozeznutí obvodu s indukčností, a to v maximu proudu. To znamená, že bychom měli očekávat obrovské přepětí. Protože však proud může protékat sekundární stranou Flyback transformátoru, nezaniká skokově, jak by se na první pohled mohlo zdát. To ovšem neplatí pro zmíněnou rozptylovou indukčnost, která opravdu přispěje k přepětí na primární straně transformátoru. Zapojením diody, rezistoru a kondenzátoru však vytvoříme cestu, kterou se proud rozptylové indukčnosti může uzavřít, a zamezíme tak vzniku přepětí na elektrodě Drain tranzistoru.



Obrázek 22: Část schématu 2 - Sekce 2 - RCD Snubber

Pro výpočet hodnot jednotlivých součástí je nutné znát velikost rozptylové indukčnosti transformátoru. Tu je možno změřit, nebo odhadnout přibližně jako 5 % hodnoty indukčnosti primárního vinutí [7]. Vzhledem k tomu, že v době návrhu transformátor ještě nebyl vyroben, využil jsem druhou variantu.

$$L_{\sigma} = 0,05L_m = 274 \mu H \quad (8.21)$$

Pro určení hodnot kapacity a odporu je třeba z něčeho vyjít. Zdroj [7] uvádí doporučenou úroveň zvlnění napětí na kondenzátoru C3. Další důležitý faktor pro výběr součástí je výkon na odporu R9.

$$P_{SN} = \frac{U_{SN}^2}{R_{SN}} = \frac{1}{2} f_{SW} L_{\sigma} I_{limit}^2 \frac{U_{SN}}{U_{SN} - U_{RO}} \quad (8.22)$$

$$U_{SN} := 2U_{RO} \quad (8.23)$$

$$\Delta U_{SN} = \frac{U_{SN}}{C_{SN} R_{SN} f_{SW}} \quad (8.24)$$

$$U_{SN2} = \frac{U_{RO} + \sqrt{U_{RO}^2 + 2R_{SN}L_{\sigma}f_{SW}I_{DS2}^2}}{2} \quad (8.25)$$

$$I_{DS2} = \sqrt{\frac{2P_{InMax}}{f_{SW}L_m}} \quad (8.26)$$

Kde:

- U_{SN} je napětí snubber kondenzátoru $C3$ při minimálním vstupním DC napětí a maximální zátěži. Rovnice (8.23) je definiční vztah. Jde o zvolení hodnoty napětí U_{SN} na základě doporučení v článku [7].
- U_{SN2} je napětí snubber kondenzátoru při maximálním vstupním napětí a maximální zátěži.
- C_{SN} je hodnota kondenzátoru $C3$
- R_{SN} je hodnota rezistoru $R9$
- I_{DS2} je proud tranzistorem za příslušných podmínek

Doporučené zvlnění ΔU_{SN} je 5 – 10 % [7]. Důležitější pro provoz zdroje je však maximální napěťový stres tranzistoru, který jsme nyní omezili. Výši maximálního napětí U_{DS} nyní lze spočítat s pomocí předchozích vztahů jako:

$$U_{DSmax} = U_{DCmax} + U_{SN2} \quad (8.27)$$

Záměrně neuvádím číselné hodnoty u jednotlivých vztahů. Během návrhu jsem totiž několikrát měnil hodnoty odporu $R9$ a kondenzátoru $C3$, přičemž jsem sledoval výsledky uvedených vztahů a simulace (ta bude rozebrána později v této práci). Následně jsem podle výsledků zvolil nejvhodnější součástky:

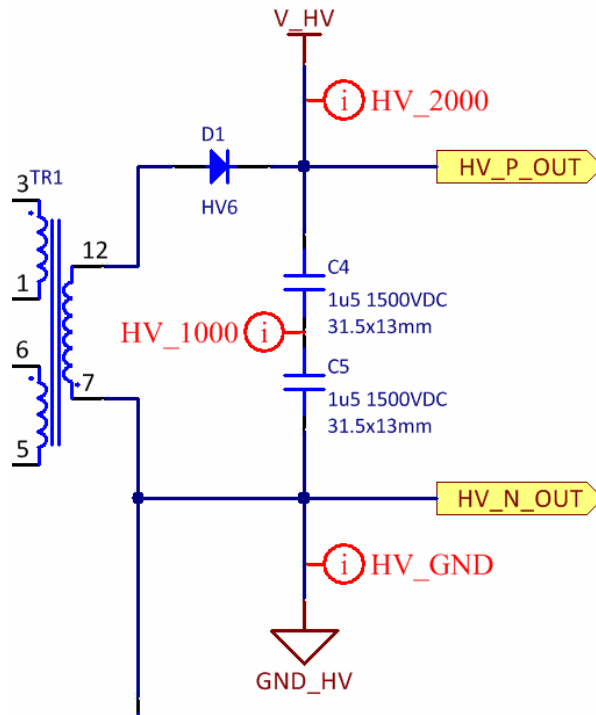
| Součástka | Parametr | Hodnota |
|------------------------------------|----------------------------|---------------|
| Rezistor $R9$ | Elektrický odpor | 47 k Ω |
| | Maximální disipovaný výkon | 5 W |
| Kondenzátor $C3$ | Kapacita | 4,7 nF |
| | Maximální pracovní napětí | 630 V |
| Dioda $D2$ | Maximální pracovní napětí | 1000 V |

Tabulka 6: Vybrané součástky pro obvod RCD Snubber

Hodnotu maximálního napětí U_{DS} jsem také porovnal s hodnotou maximálního povoleného napětí specifikovaného pro tranzistor $Q1$, která je dle [10] rovna 1000 V. Vypočtená hodnota by neměla přesáhnout 90 % této hranice, což nepřesahuje (dosahuje přibližně 800 V, jak je vidět ve výsledcích simulace v příloze D).

8.1.2.4 Sekce 3 – Výstupní strana zdroje

Výstup zdroje je tvořen sekundárním vinutím transformátoru, diodou $D1$ a kondenzátory $C4$ a $C5$. Detail obvodu ukazuje Obrázek 23.



Obrázek 23: Část schématu 2 - Sekce 3 - výstupní strana zdroje

Transformátor a jeho vinutí jsem již rozebral v předcházejícím textu. Nyní se tedy věnuji diodě a kondenzátorům. Pro výběr vhodné diody je nezbytné znát maximální napětí v blokujícím směru a proud, který bude diodou za provozu protékat. Napětí lze určit pomocí vztahu:

$$U_{Dmax} = U_{OutMax} + \frac{U_{DCmax}(U_{OutMax} + U_{Fmax})}{U_{RO}} = 4,561 \text{ kV} \quad (8.28)$$

Proud jsem potom určil podle:

$$I_{DRMS} = I_{SRMS} = I_{DSRMS} \sqrt{\frac{1 - D_{Max}}{D_{Max}}} * \frac{U_{RO}}{U_{OutMax} + U_{Fmax}} \quad (8.29a)$$

$$I_{DSRMS} = \sqrt{\left(3I_{EDC}^2 + \frac{\Delta I^2}{4}\right) \frac{D_{Max}}{3}} \quad (8.29b)$$

$$I_{EDC} = \frac{P_{InMax}}{U_{DCmin} D_{Max}} \doteq 128 \text{ mA} \quad \Delta I = \frac{U_{DCmin} D_{Max}}{L_m f_{MaxSet}} \doteq 341 \text{ mA} \quad (8.29c)$$

Kde:

- I_{DRMS} je efektivní hodnota proudu diodou
- I_{DSRMS} je efektivní hodnota proudu primární stranou zdroje

Dosažením rovnic (8.29c) do (8.29b) a následným dosažením do rovnice (8.29a) dostaneme:

$$I_{DRMS} = 15,935 \text{ mA} \quad (8.30)$$

Z uvedených hodnot je zřejmé, že problematické při výběru diody bylo zejména závěrné napětí. Hodnotám nakonec vyhověla vysokonapěťová dioda HV6 [9] s hodnotou $U_{RRM} = 6 \text{ kV}$ a $I_{Fmax} = 200 \text{ mA}$.

Při návrhu kondenzátoru je rozhodující velikost zvlnění výstupního napětí:

$$\Delta U_{OutMax} = \frac{I_{OutMaxRMS} D_{Max}}{C_{Out} f_{SW}} + \frac{I_{DSpeak} U_{RO} R_{CESR}}{V_{OutMax} + U_{Fmax}} \quad (8.31a)$$

$$I_{OutMaxRMS} = I_{BleederMax} + I_{LeakMax} = 6,7 \text{ mA} \quad (8.31b)$$

$$I_{DSPeak} = I_{EDC} + \frac{\Delta I}{2} \doteq 300 \text{ mA} \quad (8.31c)$$

$$C_{Out} = \left(\frac{n_{caps}}{C_{OutCap}} \right)^{-1} \quad R_{CESR} = n_{caps} R_{ESR} \quad (8.31d)$$

Kde:

- C_{Out} je celková kapacita výstupních kondenzátorů
- C_{OutCap} je kapacita jednoho výstupního kondenzátoru
- R_{CESR} je celkový ekvivalentní sériový odpor výstupních kondenzátorů
- R_{ESR} je ekvivalentní sériový odpor jednoho výstupního kondenzátoru
- I_{DSPeak} je vrcholová hodnota proudu primární stranou zdroje

Pro výběr kondenzátoru je dále nutné znát proudové zvlnění právě na kondenzátoru:

$$I_{CapMaxRipple} = \sqrt{I_{DRMS}^2 - I_{OutMaxRMS}^2} = 14,451 \text{ mA} \quad (8.32)$$

Práci s rovnicemi (8.31a) až (8.31d) jsem se dopracoval k volbě kapacitoru o následujících parametrech:

| Parametr | Hodnota |
|---------------------------------------|-------------------|
| Počet kondenzátorů (sériové zapojení) | 2 |
| Kapacita | 1,5 μF |
| ESR | 0,0177 Ω |
| Maximální pracovní napětí | 1500 V |

Tabulka 7: Parametry vybraných výstupních kondenzátorů

Dosažením parametrů do rovnic (8.31d) dostaneme:

$$C_{Out} = 0,75 \mu\text{F} \quad (8.33a)$$

$$R_{CESR} = 0,035 \Omega \quad (8.33b)$$

A následným dosažením hodnot do rovnice (8.31a):

$$\Delta U_{OutMax} = 46 \text{ mV} \quad (8.34)$$

Zvlnění výstupního napětí je očividně velmi nízké i při poměrně malé kapacitě výstupního kondenzátoru. Důvodem je zejména velmi nízký odběr proudu.

8.1.2.5 Sekce 4 – Napájecí obvod pro UCC28740

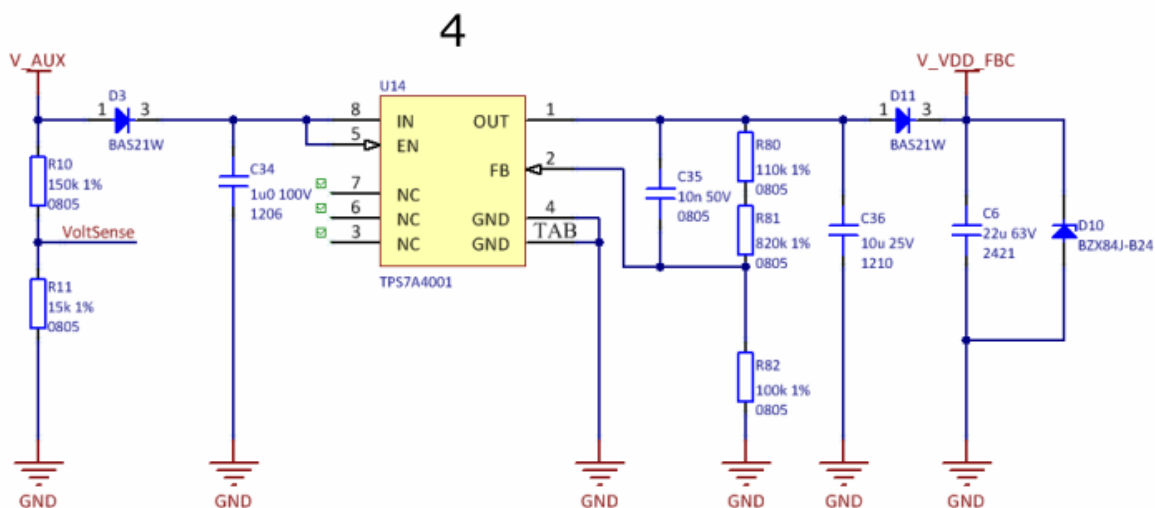
Další sekce zajišťuje napájení kontrolního čipu UCC28740. Jedná se vlastně o další výstup Flyback transformátoru, který je tvořen vedlejším vinutím, diodou D3, kondenzátorem C6 a odporovým děličem pro snímání napětí tvořeným rezistory R10 a R11.

Tento obvod jsem však musel v průběhu testování zdroje poměrně výrazně rozšířit. Důvodem byl transformátor TR1, který od výrobce TRONIC přišel se specifikací 300;35/2000 V. Při testování transformátoru jsem však měření indukčností zjistil mírně odlišné poměry jednotlivých vinutí, konkrétně 300;55/2000 V. Napětí V_VDD_FBC navíc slouží také pro napájení tranzistorové strany optočlenu ve zpětné vazbě zdroje (ta bude rozebrána později), což je poměrně významný důvod pro jeho stabilizaci. Do napájecího obvodu čipu jsem tedy musel vložit regulátor, který snižuje a stabilizuje napětí pomocného vinutí transformátoru. Regulátor je tvořen čipem TPS7A4001 od firmy Texas Instruments³, který je dále doplněn několika pasivními součástkami. Podrobněji regulátor rozeberu později v této kapitole.

Volba diody D3 je podobná, jako v případě diody D1 (výstupní strana zdroje). Hlavním rozdílem je výše maximálního napětí tohoto vinutí. Proud diodou je s dostatečnou přesností známý od výrobce čipu UCC28740 [8]. Vzhledem k cenám tak jednoduchých součástek, jako jsou diody, nebylo v tomto případě nutné zabývat se přesnými vztahy, a stačilo zvolit součástku s dostatečnou rezervou:

| Parametr | Hodnota |
|--------------------------|---------|
| Maximální závěrné napětí | 250 V |
| Maximální proud | 225 mA |

Tabulka 8: Parametry diody D3



Obrázek 24: Část schématu 2 – sekce 4 - napájení kontrolního čipu UCC 28740

³ <http://www.ti.com/>

Při volbě kondenzátoru $C6$ a rezistorů $R10$, $R11$ již bylo nutné hodnoty spočítat. V tomto případě jsem postupoval podle vztahů uvedených výrobcem čipu UCC28740 [8].

Hodnoty rezistorů $R10$ a $R11$ vycházejí ze vztahů:

$$R_{10} = R_{VS1} = \frac{U_{INrun}\sqrt{2}}{N_{PA}I_{VSLrun}} \quad (8.35a)$$

$$R_{11} = R_{VS2} = \frac{R_{VS1}U_{OVP}}{n_{AS}(U_{OV} - U_{Fmax}) - U_{OVP}} \quad (8.35b)$$

Kde:

- $U_{INrun} = 130$ V je hodnota DC napětí na vstupu zdroje, při které čip UCC28740 umožní nepřetržité spínání pinu DRV.
- $I_{VSLrun} = 225$ μ A je hodnota proudu tekoucího do pinu VS. Hodnota je uvedena v [8].
- $U_{OV} = 2050$ V je maximální vrcholová hodnota výstupního napětí. Jde o definovanou hodnotu včetně mírné rezervy.
- $U_{OVP} = 4,6$ V je hranice přepětí. Hodnota je opět uvedena výrobcem v [8]. Je-li toto napětí detekováno na pinu VS, dojde k přerušení spínacích impulsů a řídicí čip projde resetem.

Dosažením hodnot do rovnic (8.35a) a (8.35b) dostaneme:

$$R_{VS1} = 144,248 \text{ k}\Omega \quad (8.36a)$$

$$R_{VS2} = 13,882 \text{ k}\Omega \quad (8.36b)$$

Dělicí poměr vzniklého děliče je:

$$D_{VS} = \frac{R_{VS2}}{R_{VS1} + R_{VS2}} = 0,088 \quad (8.36c)$$

Rezistory $R10 = 150$ k Ω a $R11 = 15$ k Ω jsou potom zvoleny z dostupných součástek co nejbližší hodnotám R_{VS1} a R_{VS2} tak, aby byl s dostatečnou přesností zachován poměr odporového děliče, který tyto rezistory tvoří.

$$D_{VS_set} = \frac{R_{11}}{R_{10} + R_{11}} = 0,091 \quad (8.36d)$$

Kondenzátor $C6$ je dle [8] vhodné zvolit tak, aby vyhověl nejvyššímu výsledku jedné ze tří následujících podmínek. První podmínka vychází z nabíhání zdroje, druhá podmínka zachycuje nejhorší provozní stav – změnu zátěže z plné na nulovou. Třetí podmínka vychází ze snahy zachovat danou úroveň zvlnění napětí při ustáleném stavu s nulovou zátěží.

$$C_{VDD1} \geq \frac{(I_{Run} + Q_{Gmax}f_{SWmax}) \frac{C_{out}U_{OCC}}{I_{OCC}}}{U_{VDDon} - (U_{VDDoff} + 1)} \quad (8.37a)$$

$$C_{VDD2} \geq 2 \frac{I_{AUXNLmax} t_{OV}}{U_{VDDFL} - (U_{VDDoff} + 1)} \quad (8.37b)$$

$$C_{VDD3} \geq \frac{I_{AUXNL} \frac{1}{f_{SWNL}}}{\Delta U_{VDD}} \quad (8.37c)$$

Kde:

- $I_{Run} = 2 \text{ mA}$ je proud spotřebováváný čipem UCC28740 za chodu. Hodnota je uvedena v [8].
- $Q_{Gmax} = 7,2 \text{ nC}$ je v součinu s f_{SWmax} odhadnutý proud pro řízení elektrody Gate tranzistoru MOSFET. Odhad vychází z doporučení uvedených v [8].
- $U_{OCC} = 2000 \text{ V}$ je cílená minimální hodnota výstupního napětí v režimu s konstantním proudem.
- $U_{VDDon} = 21 \text{ V}$ je hranice zapnutí čipu UCC28740. Hodnota je uvedena v [8].
- $U_{VDDoff} = 7,75 \text{ V}$ je hranice vypnutí čipu UCC28740. Hodnota je uvedena v [8] a pro účely těchto výpočtů je navýšena o rezervu 1 V.
- I_{AUXNL} a $I_{AUXNLmax}$ jsou hodnoty proudu (očekávaná a maximální) tekoucího vedlejším vinutí při nulové zátěži zdroje.
- $t_{OV} = 1 \text{ ms}$ je doba přechodového děje, kdy se změní zátěž z plné na žádnou a kapacita C_{Out} je nabíjena přes hodnotu nejvyššího dovoleného výstupního napětí. Děj končí, když předzátěž výstupu spotřebuje přebytečnou energii v kapacitě C_{Out} .
- $f_{SWNL} = 600 \text{ Hz}$ je odhadnutá frekvence spínání při nulové zátěži. Odhad vychází z [8].
- $\Delta U_{VDD} = 1 \text{ V}$ je cílená maximální úroveň vzlnění napájecího napětí čipu UCC28740.
- $U_{VDDFL} = 33,5 \text{ V}$ je napětí pro napájení čipu UCC28740 při plném výstupním napětím (2000 V) a plné zátěži

Z popisu jednotlivých veličin vystupujících v rovnicích (8.37a) až (8.37c) je zřejmé, že rovnice obsahují různé odhady či předpoklady. Proto je například v rovnici (8.37b) bezpečnostní faktor 2, a proto jsem také výslednou kapacitu volil se značnou rezervou.

Abych mohl uvést číselné výsledky uvedených rovnic, je nutné ještě doplnit hodnoty proudů I_{AUXNL} a $I_{AUXNLmax}$:

$$I_{AUXNL} = I_{Wait} + I_{OptoFB} \quad (8.38a)$$

$$I_{AUXNLmax} = I_{WaitMax} + I_{OptoFB} \quad (8.38b)$$

$$\begin{aligned} I_{Wait} &= 95 \mu A \\ I_{WaitMax} &= 125 \mu A \end{aligned} \quad I_{OptoFB} = 127 \mu A \quad (8.38c)$$

Hodnoty proudů I_{Wait} a $I_{WaitMax}$ jsou přímo uvedeny v [8] a jedná se o napájecí proud čipu UCC28740 ve stavu „Wait“. Proud I_{OptoFB} potom vychází z podmínky, při které je určována kapacita C_{VDD2} . Jde tedy o proud, který poteče tranzistorovou stranou zpětnovazebního optočlenu při plném otevření zpětné vazby (viz. následující kapitola)

Zpětným dosazováním číselných hodnot do rovnic (8.37a) až (8.38b) dostaneme:

- $C_{VDD1} = 6,77 \mu F$
- $C_{VDD2} = 0,02 \mu F$
- $C_{VDD3} = 0,37 \mu F$

Pro splnění podmínky musí být splněno:

$$C_{VDD} \geq \max(C_{VDD1}, C_{VDD2}, C_{VDD3}) \geq 6,77 \mu F \quad (8.39)$$

Nyní je nutné podotknout, že jsem v době návrhu počítal s mírně odlišnými hodnotami a výsledky jednotlivých podmínek tak vycházely vyšší. Proto je hodnota kapacity C_{VDD} ve schématu $22 \mu F$. Tuto hodnotu jsem se však rozhodl neměnit, neboť vyšší kapacita nezpůsobuje výrazný problém. Pouze zpomaluje startování řídicího čipu. Kondenzátor $C6$ je totiž nabíjen konstantním proudem z pinu HV .

Jak jsem již avizoval v úvodu této kapitoly, dále bylo nutné vložit mezi diodu $D3$ a kondenzátor $C6$ blok regulátoru napětí. Jako výchozí součástku pro regulátor jsem zvolil integrovaný obvod $TPS7A4001$ [18] označený jako $U14$. Jedná se o lineární regulátor napětí s nastavitelným výstupem, který může pracovat s hodnotami vstupního napětí až $100 V$. Při výpočtu pasivních součástek regulátoru jsem vycházel z následující specifikace:

| Parametr | Očekávaná / Žádaná hodnota |
|-----------------|----------------------------|
| Vstupní napětí | 15 – 55 V |
| Výstupní napětí | 12 V |
| Výstupní proud | 3 mA |

Tabulka 9: Specifikace parametrů napěťového regulátoru v napájecím obvodu čipu $UCC28740$

Přičemž vstupní napětí jsem počítal ze vztahu:

$$U_{VDDmin} = n_{ASmeas} * (U_{OUTmin} + U_{Fmax}) - U_{FD3} = 15,35 V \quad (8.40a)$$

$$U_{VDDmax} = n_{ASmeas} * (U_{OUTmax} + U_{Fmax}) - U_{FD3} = 55,55 V \quad (8.40b)$$

Kde:

- n_{ASmeas} je změřená hodnota poměru pomocného a sekundárního vinutí. Poměr jsem změřil nepřímo měřením indukčností jednotlivých vinutí. $n_{ASmeas} = 0,027$.
- U_{FD3} je úbytek na diodě $D3$ v propustném směru

Výstupní napětí pak muselo být uvnitř intervalu udaného v [8] minimální a maximální hodnotou napájecího napětí pro čip $UCC28740$, a zároveň muselo být nižší než U_{VDDmin} . Každý lineární regulátor má navíc parametr zvaný „Dropout“ napětí. Jde o hodnotu napětí, o kterou je výstup regulátoru nižší než jeho vstup. Hodnota tohoto parametru pak závisí na zatížení regulátoru a maximálně dosahuje dle [18] úrovně $1,3 V$. Tyto tři podmínky tedy zúžily interval hodnot výstupního napětí na:

$$U_{regOUTmin} = U_{UCCmin} = 9 V \quad (8.41a)$$

$$U_{regOUTmax} = U_{VDDmin} - U_{DOmax} = 15,35 - 1,3 = 14,05 \text{ V} \quad (8.41b)$$

Na základě těchto jednoduchých výpočtů jsem tedy zvolil hodnotu výstupního napětí 12 V. Posledním parametrem regulátoru je výstupní proud. Hodnota 3 mA je maximální hodnota proudu odebíraná čipem UCC28740 ze zdroje během činnosti a je výrazně nižší než maximální proudová zatížitelnost regulátoru – 50 mA [18].

Nyní již bylo možné zabývat se výpočtem jednotlivých pasivních součástí. Nejprve jsem vybral kondenzátory C34, C36 a C35. První dva slouží jako vstupní a výstupní kondenzátor a jejich cílem je stabilizovat regulátor. Hodnotu 1 μF , resp. 10 μF , jsem vybral na základě doporučení od výrobce v [18]. Stejným způsobem jsem zvolil také hodnotu posledního ze tří kondenzátorů.

Pro výpočet odporového děliče je nutné vedle výstupního napětí určit ještě hodnotu proudu, který bude děličem protékat. Dle výrobce musí tento proud být za každých okolností vyšší nebo roven 10 μA . Pro volbu konkrétních hodnot jednotlivých odporů je tedy třeba řešit rovnici:

$$R_1 = R_2 \left(\frac{U_{regOUT}}{U_{regREF}} - 1 \right) \quad (8.42a)$$

Za podmínky:

$$\frac{U_{regOUT}}{R_1 + R_2} \geq 10 \mu\text{A} \quad (8.42b)$$

Kde:

- R_1 je horní rezistor napěťového děliče a ve schématu je tvořen rezistory R80 a R81
- R_2 je spodní rezistor napěťového děliče a ve schématu je tvořen rezistorem R82
- $U_{regOUT} = 12 \text{ V}$ je výstupní napětí regulátoru
- $U_{regREF} = 1,173 \text{ V}$ je hodnota napětí vnitřní reference čipu U14 [18]

Jedním z možných řešení, které jsem použil ve svém návrhu, je:

$$\begin{aligned} R_1 &= 931 \text{ k}\Omega \\ R_2 &= 100 \text{ k}\Omega \end{aligned} \quad (8.42c)$$

$$\frac{U_{regOUT}}{R_1 + R_2} = \frac{12 \text{ V}}{(931 + 100)\text{k}\Omega} = 12 \mu\text{A} \quad (8.42d)$$

Posledními dvěma součástkami v této části schématu jsou diody D10 a D11. První zmíněná plní ochrannou funkci, neboť jde o zenerovu diodu, která omezuje napětí na kondenzátoru C6 na maximální hodnotu 24 V. Druhá zmíněná dioda zajišťuje připojení napěťového regulátoru k samotnému čipu UCC28740. Nutnost této diody je dána způsobem startování čipu UCC28740, který nejprve nabíjí kondenzátor C6 přímo ze vstupního napětí zdroje, neboť na sekundárním vinutí transformátoru, a tedy ani na pomocném vinutí, není v době startování čipu žádné napětí. Pokud by v obvodu dioda D11 nebyla, regulátor by se dostal do zakázaného stavu, kdy je napětí výstupní strany vyšší než napětí vstupní strany.

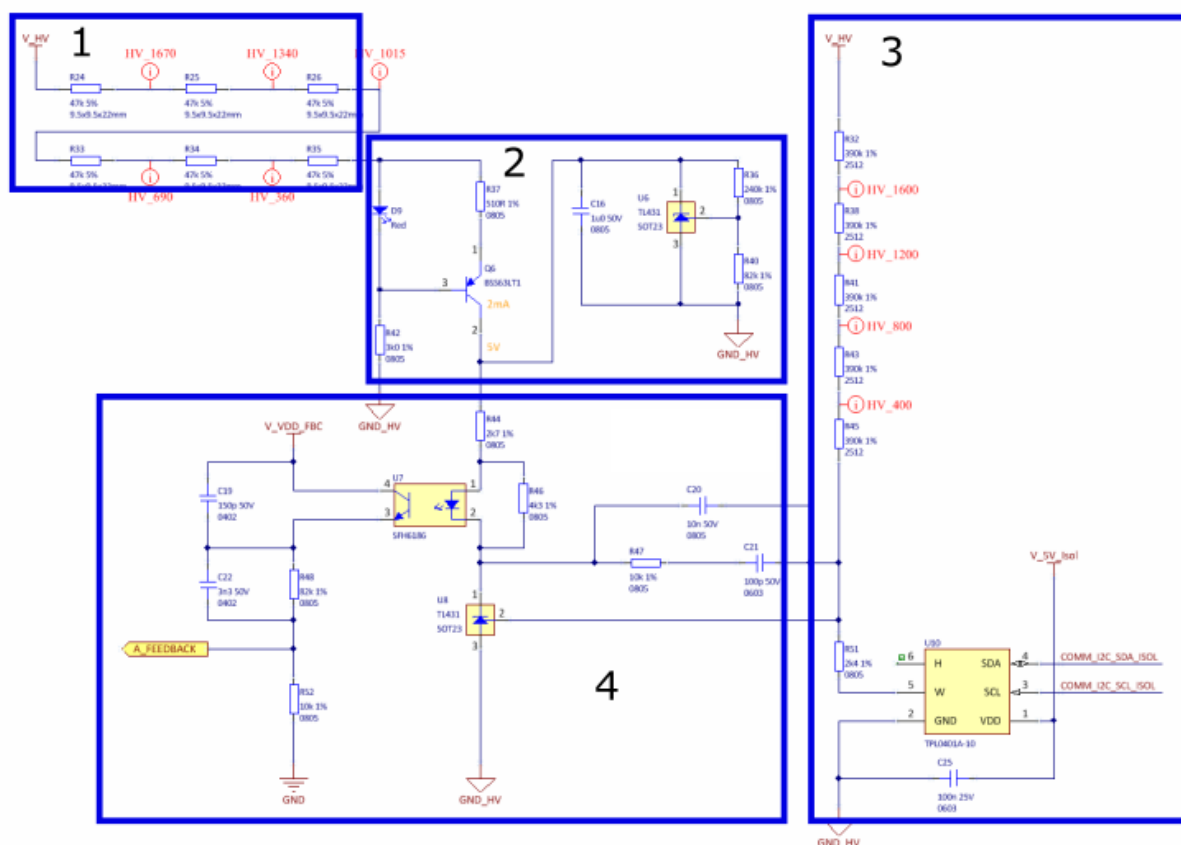
8.1.2.6 Sekce 5 – Kondenzátory typu Y

Poslední sekci hlavní části zdroje jsou kondenzátory C7, C8 a C9. Jedná se o kondenzátory typu Y, které jsou zapojeny sériově mezi dvě izolované země – GND a GND_HV. Hlavním důvodem přítomnosti těchto kondenzátorů je parazitní kapacita, tentokrát mezi uvedenými zeměmi. Přítomnost této parazitní kapacity způsobí tok kapacitních proudů, které tak vytvoří nedefinované velkou proudovou smyčku, která může představovat problém z hlediska rušení. Přítomnost kondenzátorů typu Y a jejich umístění co nejbližší transformátoru poskytne kapacitním proudům jasně definovanou cestu a výsledná proudová smyčka tak bude mít co nejmenší plochu. Celková hodnota kapacity není až tak podstatná a měla by být spíše nízká. V mém případě jsem tedy vybíral z dostupných kondenzátorů určených pro použití na vysokém napětí.

8.1.3 Zpětná vazba

V následující části práce se budu věnovat zpětné vazbě zdroje. Vzhledem ke složitosti zapojení považuji za vhodné tuto část opět rozdělit do jednotlivých sekcí, viz. Obrázek 25.

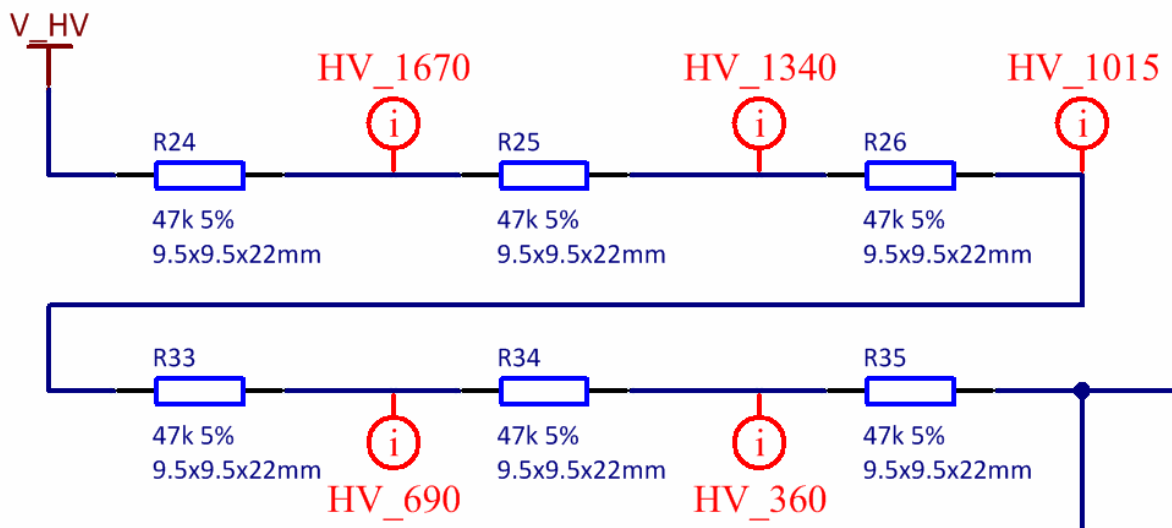
Hlavním prvkem zpětné vazby je napěťový dělič (Obrázek 25, sekce 3), jehož výstup je nutné přenést přes izolační bariéru zdroje. K tomu slouží kombinace regulátoru napětí TLV431 a optočlenu (Obrázek 25, sekce 4). Aby bylo možné regulovat výstupní napětí zdroje, je ve spodní větvi zpětnovazebního děliče kromě rezistoru s fixní hodnotou odporu navíc ještě elektronicky řízený potenciometr. Obrázek 25 dále vyznačuje část, která představuje zdroj napětí pro optočlen (sekce 2), který je napájen z děliče napětí (sekce 1), ten navíc tvoří předzátěž zdroje.



Obrázek 25: Část schématu 3 - zpětná vazba

8.1.3.1 Sekce 1 – Předzátěž zdroje

První vyznačená sekce představuje vrchní větev napěťového děliče, jehož výstup je dále stabilizován a napájí optočlen. Hlavním účelem tohoto děliče je tedy snížit napětí na přiměřenou hodnotu, a dále zajistit odběr proudu o hodnotě uváděné v předcházejících kapitolách jako $I_{Bleeder}$, tedy přibližně 7 mA při výstupním napětí 2 kV a 2 mA při výstupním napětí 600 V.



Obrázek 26: Část schématu 3 - sekce 1 - předzátěž zdroje

Vzhledem k tomu, že dělič snižuje hodnotu napětí přibližně na 1,5 % (30 V při výstupním napětí 2000 V), je hodnota proudu předzátěží dána převážně vrchní větví děliče. Budeme-li uvažovat napětí $V_{HV} = 2000$ V, můžeme psát:

$$R_{Tot} = \frac{U_{HV}}{I_{BleederMax}} \doteq 300 \text{ k}\Omega \quad (8.43)$$

Pro volbu vhodné součástky je dále důležité vyjádřit výkon:

$$P_{R_{Tot}} = U_{HV} I_{BleederMax} = 13,4 \text{ W} \quad (8.44)$$

Nyní bylo nutné zvolit celkový počet rezistorů, které budou společně v sériovém zapojení tvořit hodnotu R_{Tot} . Hlavním faktorem zde bylo maximální přípustné napětí přes součástku. Ze schématu je zřejmé, že jsem se rozhodl použít celkem 6 rezistorů. Zanedbáme-li vliv spodní větve děliče, můžeme říct, že na každém odporu bude nyní napětí rovno:

$$U_R = \frac{U_{HV}}{6} \doteq 333,3 \text{ V} \quad (8.45)$$

A výkon disipovaný na každém rezistoru bude:

$$P_R = U_R I_{BleederMax} = \frac{U_{HV}}{6} I_{BleederMax} = \frac{P_{R_{Tot}}}{6} \doteq 2,23 \text{ W} \quad (8.46)$$

Z dostupných součástek jsem zvolil rezistor s parametry (jde o stejnou součástku jako v obvodu RCD Snubber):

| Parametr | Hodnota |
|----------------------------|---------|
| Elektrický odpor | 47 kΩ |
| Maximální disipovaný výkon | 5 W |
| Maximální pracovní napětí | 500 V |

Tabulka 10: Parametry rezistorů R24, R25, R26, R33, R34 a R35

Výsledná hodnota elektrického odporu je pak:

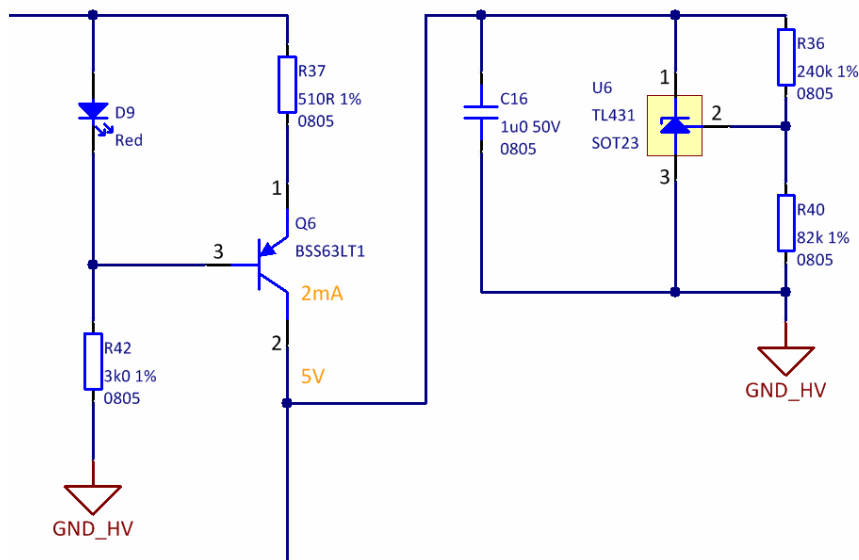
$$R_{Tot} := 282 \text{ k}\Omega \quad (8.47)$$

Hodnota se samozřejmě mírně liší od uvedených 300 kΩ. Celkově nižší hodnota odporu znamená mírně vyšší proud $I_{Bleeder}$. Zvýšení by mohlo způsobit potíže pouze z hlediska výkonového zatížení odporu, kde je ovšem dostatečná rezerva.

8.1.3.2 Sekce 2 – Zdroj napětí pro optočlen

Úkolem tohoto obvodu je poskytnout konstantní úroveň napětí pro napájení optočlenu napříč celým regulačním pásmem výstupního napětí zdroje. To je ovšem poměrně problematické právě kvůli velkému rozsahu výstupního napětí.

První část obvodu tvořená součástkami D9, R37, R42 a Q6 představuje zdroj konstantního proudu, který napájí druhou část tvořenou součástkami U6, R36 a R40 (kondenzátor C16 je v návrhu pro případ potřeby, ale primárně nebude osazen) představující zdroj konstantního napětí. Hlavní důraz jsem kladl na konstantnost napětí, jehož hodnota mohla být maximálně 7 V. Výstupní proud prvního zmíněného zdroje musí být dostatečně velký, aby zajistil správnou funkci obvodů TLV431 (U6 a U8) a zároveň dokázal dostatečně otevřít zpětnovazební optočlen (viz. sekce 3).



Obrázek 27: Část schématu 3 - sekce 2 - Zdroj napětí pro optočlen

Pro konečné určení hodnot jsem použil následující vztahy:

$$R_{37} = \frac{U_{LED} - U_{BE}}{I_C} \quad (8.48)$$

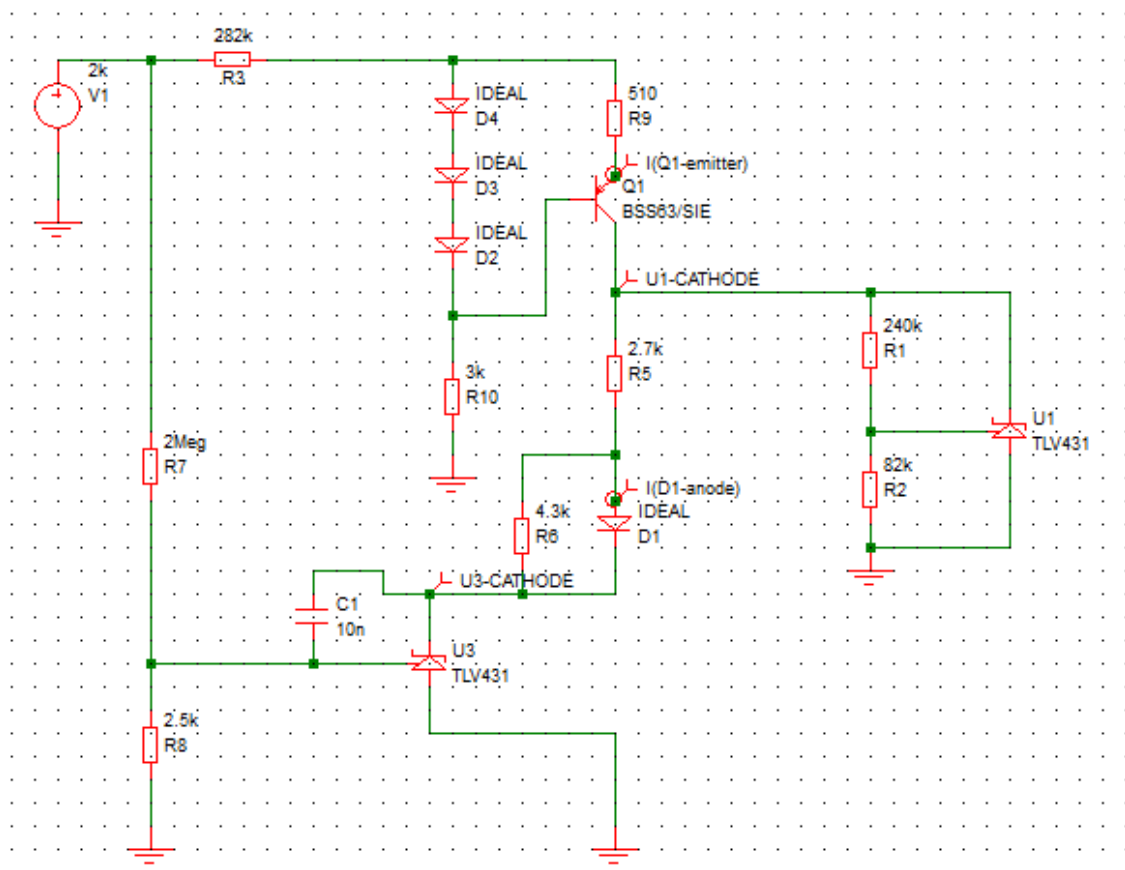
$$R_{36} + R_{40} = \frac{5 \text{ V}}{15 \mu\text{A}} \doteq 333 \text{ k}\Omega$$

$$1,24 \text{ V} = 5 \text{ V} * \frac{R_{40}}{R_{36} + R_{40}} \quad (8.49)$$

Číselné hodnoty v soustavě (8.49) vycházejí z parametrů součástky TLV431 [11] a z mých požadavků. 5 V je přibližná cílová hodnota konstantního napětí. 1,24 V je hodnota vnitřní napěťové reference obvodu TLV431 a během provozu to bude hodnota napětí na rezistoru R_{40} zajištěná regulační činností právě obvodu TLV431. 15 μA ve jmenovateli první rovnice soustavy (8.49) je pak cílený proud tekoucí děličem tvořeným odpory R_{36} a R_{40} .

Uvedené vztahy jsem použil pro prvotní určení startovních hodnot pro simulaci chování zdroje. Za pomoci této simulace jsem pak došel až k hodnotám součástek, které jsou dostupné na trhu a zároveň v tomto zapojení splňují mé požadavky. Tyto hodnoty jsou uvedeny ve schématu.

Pro simulaci jsem použil software SIMetrix⁴. Obrázek 28 znázorňuje simulační schéma (již s finálními hodnotami). Zdroj V_1 představuje výstupní napětí Flyback konvertoru, proto jsem jej nejprve nastavil na 2000 V a následně na 600 V. Rezistor R_3 představuje vrchní větev napěťového děliče rozebraného výše. Sériově zapojené ideální diody D_2 až D_4 nahrazují červenou LED diodu, jejíž úbytek napětí je asi třikrát větší než úbytek napětí na ideální diodě v programu SIMetrix. Další ideální dioda D_1 představuje diodu v optočlenu a k ní paralelní rezistor odpovídá rezistoru R_{46} ze schématu (viz. Obrázek 25, sekce 4).



Obrázek 28: Schéma pro simulaci chování zdroje pro napájení optočlenu

⁴ <https://www.simetrix.co.uk/>

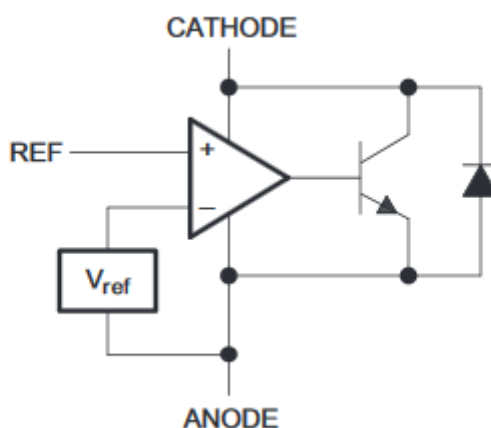
Výsledkem simulace je napětí označené $U1\text{-CATHODE}$, které v tomto zapojení vychází:

$$U1_{\text{CATHODE}} = 4,9 \text{ V} = \text{konst.} \quad (8.50)$$

Hodnota je konstantní napříč celým regulačním pásmem výstupu zdroje, tedy pro výstupní napětí U_{OUT} od 600 V do 2 kV.

8.1.3.3 Sekce 3 – Zpětnovazební napěťový dělič

Další sekci je hlavní dělič zpětné vazby podložený elektronickým potenciometrem pro možnost regulace výstupního napětí. Výstup děliče je přiveden na referenční elektrodu integrovaného obvodu TLV431, jehož funkci jsem již naznačil v předchozím textu a nyní jeho funkci popíšu podrobněji.



Obrázek 29: Zjednodušené schéma obvodu TLV431

Obrázek 29 zobrazuje zjednodušené schéma obvodu TLV431 [11]. V_{ref} je vnitřní referenční napětí, které je rovno 1,24 V. Obvod porovnává napětí na vstupu REF právě s touto referencí a následně reguluje proud tekoucí od vstupu $CATHODE$ k výstupu $ANODE$ tak, aby napětí na vstupu REF bylo rovné napětí V_{ref} . Pro správnou funkci obvodu je nutno zajistit stálý průtok proudu od katody k anodě (přibližně 100 μA). Maximální hodnota proudu do pinu REF je 0,5 μA . Uvedené hodnoty platí pro většinu variant obvodu včetně té, kterou jsem zvolil pro svůj zdroj.

Detailní schéma společně s hodnotami jednotlivých proudů a napěťové reference pro všechny varianty obvodu lze najít v [11].

Spodní větev zpětnovazebního napěťového děliče (viz. Obrázek 30) tedy bude obvodem TLV431 ($U8$, viz. Obrázek 25, sekce 4) vždy držena na napětí 1,24 V. Změnou hodnoty elektronického potenciometru tak bude možné měnit poměr děliče, a tak měnit hodnotu výstupního napětí celého zdroje. Platí jednoduché vztahy:

$$U_{\text{ref}} = U_{\text{Out}} \frac{R_{\text{Lower}}}{R_{\text{Lower}} + R_{\text{Upper}}} \quad (8.51a)$$

$$R_{\text{Lower}} = R_{51} + R_{U10} \quad (8.51b)$$

$$R_{Upper} = R_{32} + R_{38} + R_{45} + R_{43} + R_{41} = 5 * 390 \text{ k}\Omega = 1,95 \text{ M}\Omega \quad (8.51c)$$

Jednoduchými úpravami lze z rovnice (8.51a) vyjádřit R_{Lower} jako:

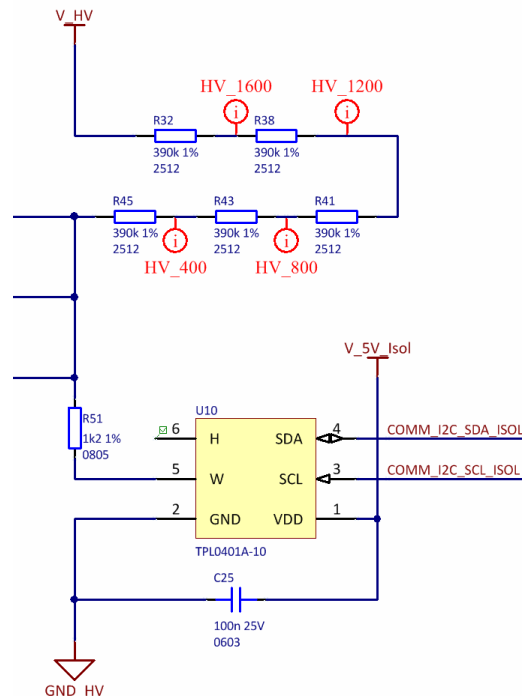
$$R_{Lower} = \frac{U_{ref} R_{Upper}}{U_{Out} \left(1 - \frac{U_{ref}}{U_{Out}}\right)} \quad (8.52)$$

Dosadíme-li nyní do rovnice známé hodnoty U_{ref} a R_{Upper} , a dále za U_{Out} hodnotu 2000 V, respektive 600V, dostaneme:

$$R_{Lower}(U_{Out} = 2000 \text{ V}) \doteq 1,24 \text{ k}\Omega \quad (8.53a)$$

$$R_{Lower}(U_{Out} = 600 \text{ V}) \doteq 4,14 \text{ k}\Omega \quad (8.53b)$$

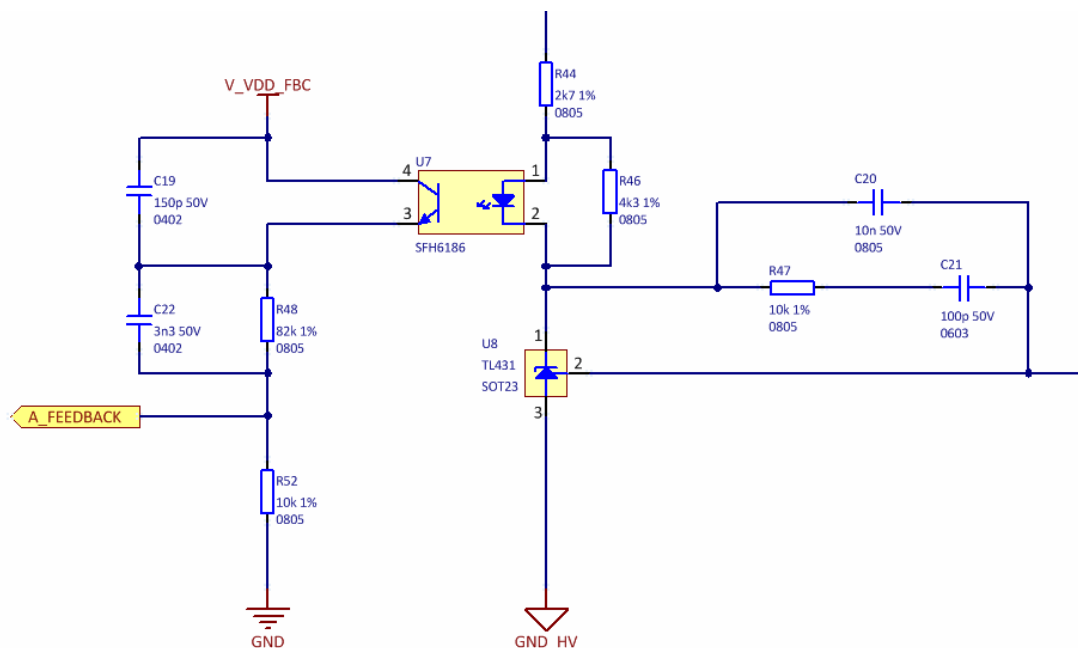
Hodnota odporu R_{Lower} pro výstupní napětí 2000 V je zajištěna rezistorem $R51$, a to hlavně z důvodu bezpečnosti. Pokud se totiž stane, že potenciometr $U10$ bude z nějakého důvodu nastaven na nulový odpor, nepřesáhne výstupní napětí zdroje specifikované maximum. Celkovou hodnotu elektrického odporu děliče jsem určil s ohledem na proud tekoucí děličem. Z jedné strany jsem chtěl, aby tento proud byl co nejnižší z důvodu nevyužitého výkonu, z druhé strany ale nesmí být proud příliš malý, aby proud, který teče do referenčního pinu obvodu TLV431 příliš neovlivnil přesnost nastavení výstupního napětí. Dělič jsem napočítal na celkový proud 1 mA při výstupním napětí 2000 V.



Obrázek 30: Část schématu 3 - sekce 3 - Zpětnovazební napěťový dělič

8.1.3.4 Sekce 4 – Optočlen

Čtvrtá sekce obvodu zpětné vazby zdroje zajišťuje přechod izolační bariéry. Detail sekce zachycuje Obrázek 31. Hlavními prvky potom jsou optočlen *U7* a regulátor typu TLV431 *U8*.



Obrázek 31: Část schématu 3 – sekce 4 – optočlen

Jedná se o známé a poměrně často používané zapojení, které je doplněno o několik prvků požadovaných výrobcem čipu UCC28740. Typicky však bývá strana optočlenu s diodou připojena přes pull-up rezistor přímo k výstupnímu napětí zdroje, což v mém případě není s konvenčními optočleny možné. Proto také můj návrh obsahuje zdroj konstantního napětí pro napájení optočlenu rozebíraný v předchozí kapitole této práce.

Rezistory *R48* a *R52* jsou doporučeny výrobcem čipu [8] a jejich hodnota je určena dle tohoto doporučení, přičemž výrobce udává přímo hodnoty nebo vztahy pro počáteční odhad a upozorňuje, že během testování zdroje je často nutné změnit hodnoty těchto součástek. Pro úplnost uvádím zmíněné vztahy:

$$R_{48} = R_{FB3} = \frac{V_{VDDNL} - 1}{I_{CENL}} \quad (8.54a)$$

$$I_{CENL} = I_{FBMAX} + \frac{V_{FBMAX}}{R_{FB4}} \quad (8.54b)$$

Kde:

- V_{VDDNL} je napájecí napětí pro čip UCC28740, které je zároveň připojeno na kolektor optočlenu, při nulové zátěži.
- I_{CENL} je výstupní proud optočlenu při nulové zátěži
- $I_{FBMAX} = 23 \mu A$ a $V_{FBMAX} = 880 mV$ jsou hodnoty uvedené v [8].
- R_{FB4} je elektrický odpor rezistoru *R52*

Je zřejmé, že pro výpočet odporu R_{FB3} je nutné znát hodnotu odporu R_{FB4} , která má být dle [8] zvolena empiricky podle použitého optočlenu, přičemž typicky tato hodnota končí v rozmezí 10 až 100 k Ω . Nižší hodnota tohoto odporu vede k rychlejší odezvě zpětné vazby, vyšší hodnota naopak přináší nižší spotřebu proudu, a tím pádem vyšší účinnost zdroje. V rámci návrhu jsem zvolil hodnotu $R_{FB4} = 10$ k Ω a následně jsem dle vztahu (8.54a) dopočítal hodnotu R_{FB3} . S ohledem na tento výpočet jsem potom z dostupných součástek zvolil hodnotu $R_{FB3} = 330$ k Ω . Jak ovšem výrobce upozorňoval, během testování se hodnota 330 k Ω ukázala jako příliš vysoká. Obvod zpětné vazby nebyl schopen dodat dostatečně velký proud do pinu FB čipu UCC28740. Zpětná vazba tak nebyla schopna regulace. Hodnotu rezistoru R_{FB3} jsem nakonec snížil až na 82 k Ω .

Kondenzátor C_{22} je umístěn pro zlepšení odezvy na přechodné děje (např. Změna zátěže zdroje). Hodnotu kapacity jsem určil tak, aby časová konstanta prvků C_{22} a R_{FB3} byla přibližně 1 ms [8]. Platí tedy vztah:

$$C_{22} = \frac{1}{R_{FB3}} = 3,03 \text{ nF} \quad (8.55a)$$

$$C_{22} := 3,3 \text{ nF} \quad (8.55b)$$

Je zřejmé, že tato hodnota kapacity odpovídá původní hodnotě rezistoru R_{FB3} . Hodnotu kapacity ale nebylo nutné měnit a hodnota v rovnici (8.55b) je tedy finální.

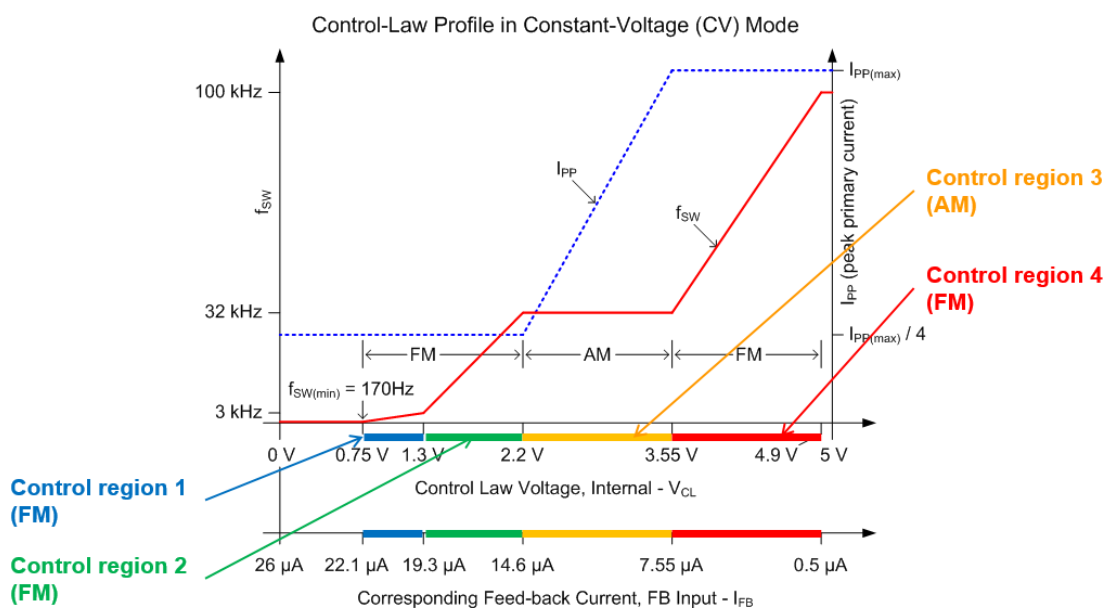
Další součástí, kterou bylo nutné určit, je rezistor R_{46} . Jeho funkcí je zajistit minimální nutný průtok proudu do katody obvodu TLV431 v době, kdy je obvod zpětné vazby nečinný (výstupní napětí je nižší nebo rovné požadované hodnotě). Podle [11] je to proud o velikosti 100 μ A. Vzhledem k faktu, že jsem celý obvod zpětné vazby simuloval, jsem i hodnotu pro tento odpor určil právě pomocí simulace na hodnotu $R_{46} = 4,3$ k Ω .

Zbývají součástky C_{19} , C_{20} , C_{21} , R_{44} a R_{47} . Tyto součástky ovlivňují stabilitu zpětnovazební smyčky a jejich hodnoty tak vycházejí ze simulace chování této smyčky, podobně jako již zmíněná hodnota rezistoru R_{46} . Z uvedených součástek se nyní budu zabývat pouze třemi, konkrétně kondenzátory C_{19} a C_{20} a rezistorem R_{44} . Zbylé dvě totiž nebudou osazeny a jejich hodnoty ve schématu nejsou relevantní. V návrhu jsou pouze z toho důvodu, aby je bylo možné dodatečně umístit na DPS v případě, že smyčka by nebyla za některých pracovních podmínek stabilní.

Pro rozbor zpětnovazební smyčky je důležité nejprve pochopit funkci čipu UCC28740. Ten totiž neovlivňuje pouze střídu spínacího cyklu tranzistoru na primární straně zdroje, ale také frekvenci jeho spínání. Hodnotu frekvence čip určuje na základně proudu vstupujícího do pinu $FB - I_{FB}$. Tento proud potom ve vnitřní struktuře čipu tvoří tzv. „Control Law Voltage“ U_{CL} , tedy kontrolní napětí. Na základě velikosti tohoto napětí je pak zvolena spínací frekvence f_{sw} . Situaci popisuje Obrázek 32. Na spodní vodorovné ose je vynášen právě proud I_{FB} vstupující do zpětnovazebního pinu čipu UCC28740. Na vrchní vodorovné ose je potom zmíněné kontrolní napětí, které klesá, pokud proud I_{FB} roste. Na svislé ose je vynášena spínací frekvence a konečně na vedlejší svislé ose je vynášen maximální proud primární stranou flyback transformátoru.

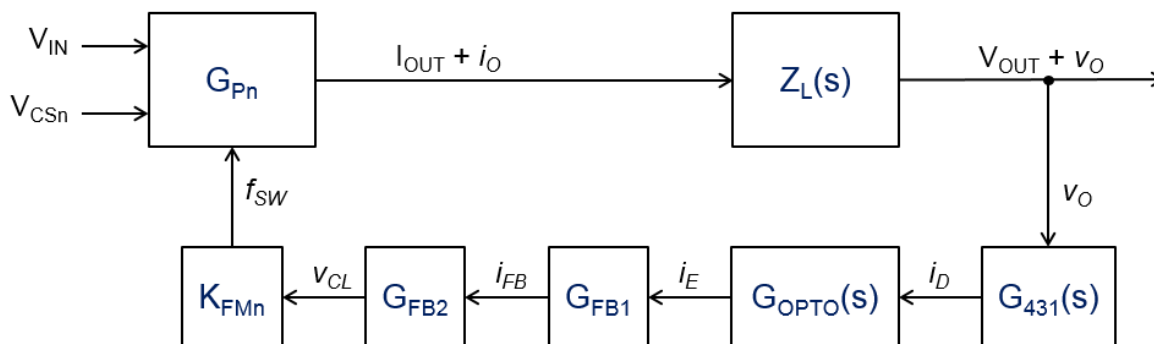
Pracovní oblast čipu je rozdělena do čtyř oblastí, z nichž tři jsou oblasti frekvenční modulace (FM) a jedna je oblast amplitudové modulace (AM). V oblastech FM frekvence vždy lineárně roste se zvyšujícím se kontrolním napětím a proud primární stranou flyback transformátoru je držen na

konstantní hodnotě. V oblasti AM je naopak frekvence konstantní a lineárně roste maximální proud primární stranou flyback transformátoru.



Obrázek 32: Kontrolní oblasti čipu UCC28740

Nyní lze sestavit blokové schéma zpětnovazební smyčky, které se liší pro každou oblast. V případě oblastí FM se naštěstí liší jen ve výsledných hodnotách zesílení a bloková schémata budou tedy pouze dvě. Bloková schémata a jim odpovídající rovnice vycházejí z literatury [12]. Jedná se o dokument vydaný přímo výrobcem čipu, který popisuje i jinde nezveřejněné děje uvnitř integrovaného obvodu UCC28740.



Obrázek 33: Blokové schéma zpětnovazební smyčky – oblasti FM

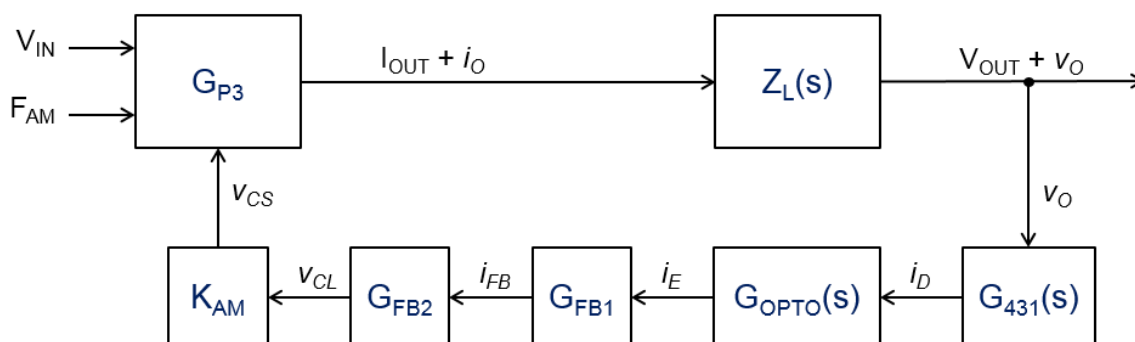
První blokové schéma platí pro oblasti FM, znázorňuje jej Obrázek 33 a lze popsat rovnicí:

$$A_V = G_{431}(s)G_{OPTO}(s)G_{FB1}G_{FB2}K_{FMn}G_{Pn}Z_L(s) \quad (8.56)$$

Kde:

- $G_{431}(s)$ je zesílení obvodu TLV431
- $G_{OPTO}(s)$ je zesílení optočlenu
- G_{FB1} je zesílení od optočlenu k pinu FB
- G_{FB2} je zesílení od proudu I_{FB} k napětí U_{CL}
- K_{FMn} je zesílení od napětí U_{CL} k části čipu zajišťující spínání tranzistoru $Q1$. Index n označuje danou oblast FM ($n = 1, 2$ a 4)
- G_{Pn} je zesílení od spínací části k výstupu zdroje
- $Z_L(s)$ je zesílení od výstupního proudu k výstupnímu napětí

Blokové schéma pro oblast AM ($n = 3$) je podobné.



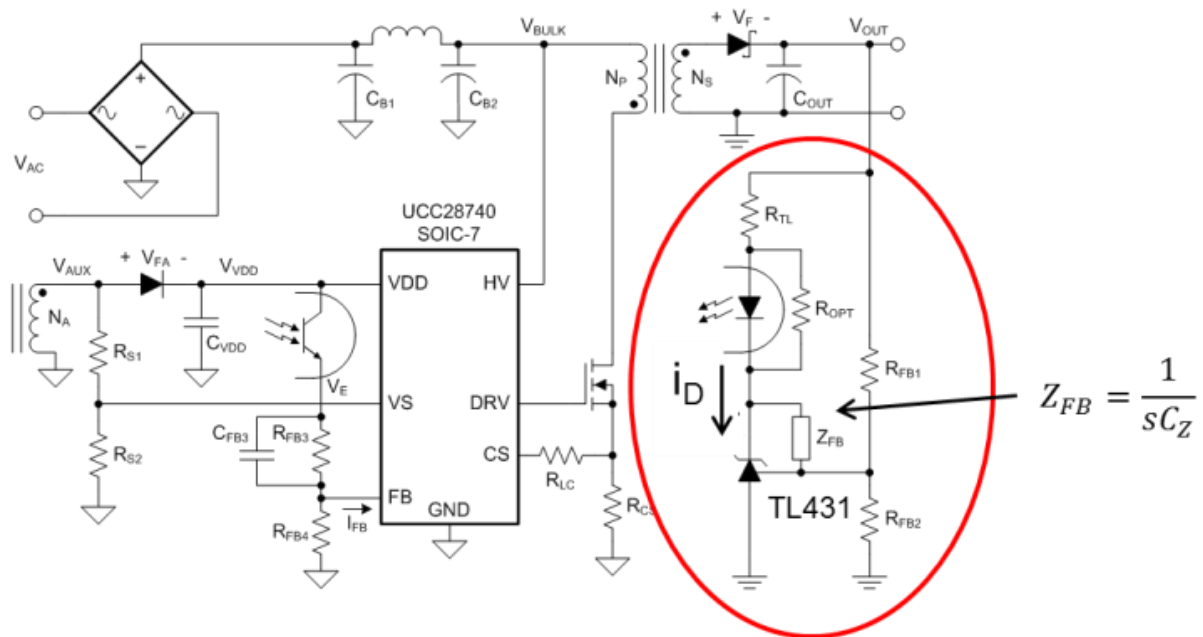
Obrázek 34: Blokové schéma zpětnovazební smyčky – oblast AM

Rovnice popisující schéma se také liší jen mírně. Jednotlivé členy v ní popisují stejná zesílení, jako ty v rovnici (8.56).

$$A_V = G_{431}(s)G_{OPTO}(s)G_{FB1}G_{FB2}K_{AM3}G_{P3}Z_L(s) \quad (8.57)$$

Nyní je nutné se postupně zabývat jednotlivými částmi obvodu a vyjádřit členy z rovnic (8.56) a (8.57). Vzhledem k větvení mého konkrétního schématu (počty rezistorů v děličích apod.) považuji za vhodnější uvádět k jednotlivým členům obrázky z [12], které jsou zjednodušené, a tím pádem kompaktnější. Vzhledem k tomu, že autorem [12] je americká společnost Texas Instruments, některé symboly se mohou lišit od evropských (např. rezistor).

1. Člen – $G_{431}(s)$



Obrázek 35: část řídicího obvodu určující přenosovou funkci prvního členu z rovnic (8.56) a (8.57) [12]

Přenosová funkce prvního členu regulačního schéma je popsána rovnicí:

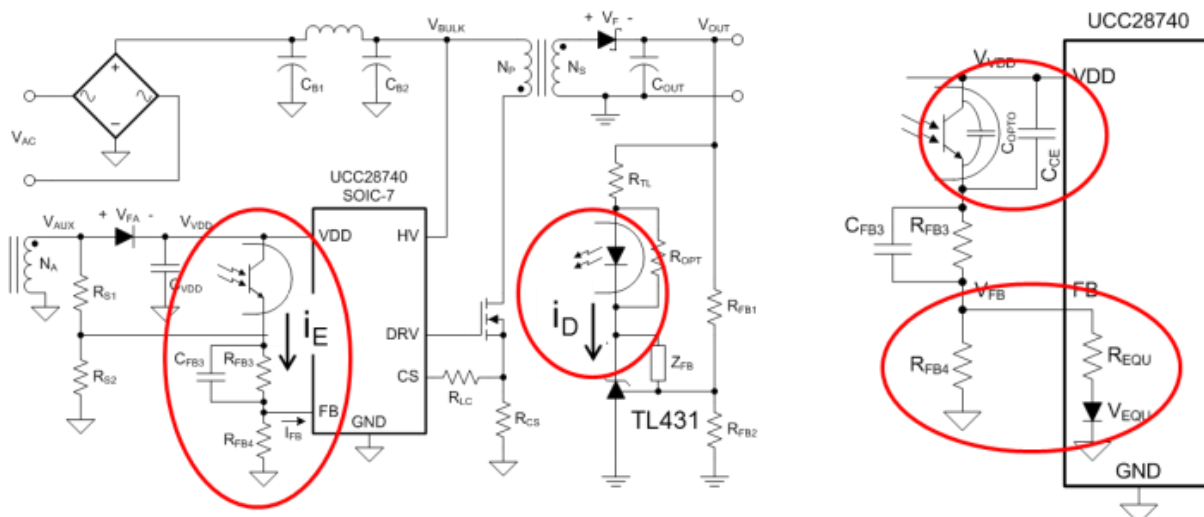
$$G_{431}(s) = \frac{I_D}{V_O} \doteq \frac{1}{R_{TL}} \left(\frac{1 + sC_Z R_{FB1}}{sC_Z R_{FB1}} \right) \quad (8.58)$$

Kde:

- I_D je proud tekoucí diodou optočlenu
- V_O je výstupní napětí zdroje
- R_{TL} je v podstatě pull-up rezistor diodové strany optočlenu. V mém schématu je označen jako R_{44} (viz. Obrázek 31)
- C_Z je kapacita mezi katodou a referenčním pinem obvodu TLV431 (viz. C_{20} , Obrázek 31)
- R_{FB1} je rezistor zahrnující celou horní část zpětnovazebního napěťového děliče

2. Člen – $G_{opto}(s)$

Přenosová funkce druhého členu regulační smyčky je dána především optočlenem. Zapojuje se do ní ale také část vnitřní struktury obvodu UCC28740.



Obrázek 36: část řídicího obvodu určující přenosovou funkci druhého členu z rovnic (8.56) a (8.57) [12]

Přenosová funkce zvýrazněných částí lze vyjádřit jako:

$$G_{OPTO}(s) = \frac{I_E}{I_D} \doteq CTR \left(\frac{1}{1 + sC_P(R_{FB4} \parallel R_{EQU})} \right) \quad (8.59)$$

Kde:

- I_E je emitorový proud optočlenu
- CTR je proudové zesílení optočlenu
- C_P je kapacita optočlenu, která se skládá z parazitní kapacity C_{OPTO} mezi kolektorem a emitorem a z vnější kapacity C_{CE} (viz. C_{19} , Obrázek 31) k ní připojené paralelně.
- R_{FB4} je již rozebírán v předchozím textu. Dvě svislé čáry ve jmenovateli naznačují paralelní kombinaci s rezistorem R_{EQU}
- R_{EQU} a V_{EQU} jsou dynamický odpor a napětové posunutí („offset“). Jde o součást vnitřní struktury čipu UCC28740. Hodnoty obou veličin závisejí na aktuální zátěži zdroje. Pro plnou zátěž je $R_{EQU} = 40 \text{ k}\Omega$ a $V_{EQU} = 0,44 \text{ V}$ a pro nízkou až nulovou zátěž je $R_{EQU} = 14 \text{ k}\Omega$ a $V_{EQU} = 0,54 \text{ V}$

Aby rovnice (8.59) platila, musí být kapacita C_{FB3} (viz. C_{22} , Obrázek 31) výrazně větší (alespoň 10x) než kapacita C_P a CTR optočlenu musí být konstantní pro daný operační bod. Při splnění této podmínky je pak důležitá přítomnost kapacity označené jako C_{CE} , která je výrazně větší než parazitní kapacita optočlenu. V důsledku pak můžeme zanedbat vliv této neznámé parazitní kapacity a počítat jen s jasně určenou kapacitou C_{CE} .

3. Člen – GFB1

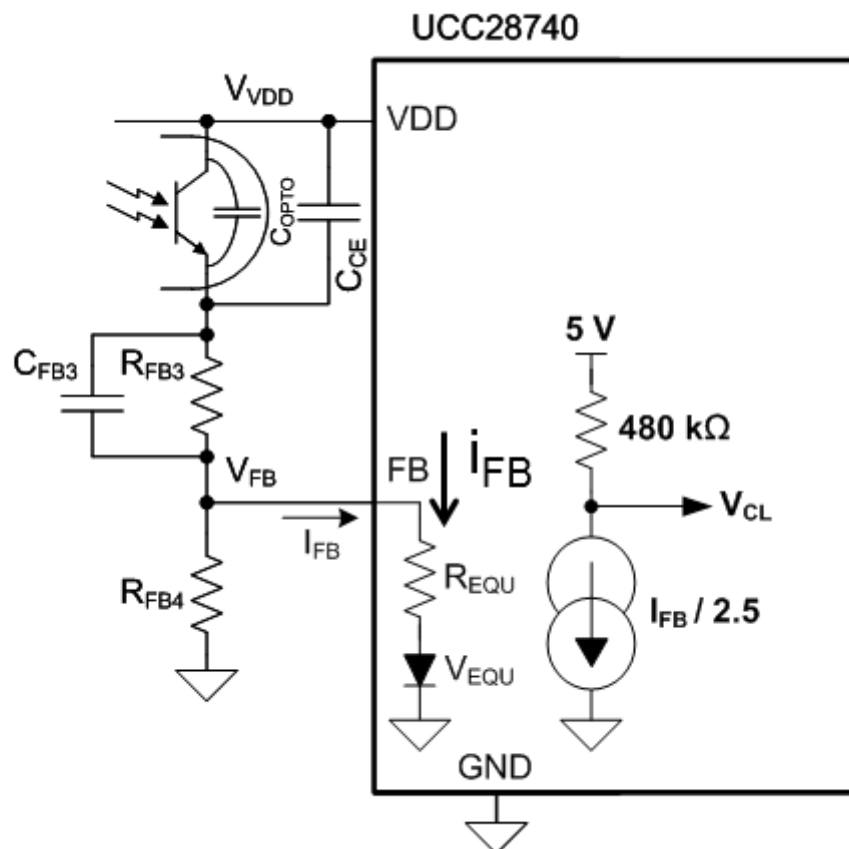
Přenosová funkce třetího členu je dána pouze proudovým rozdělením mezi odpory R_{FB4} a R_{EQU} , platí tedy:

$$G_{FB1} = \frac{I_{FB}}{I_E} = \frac{R_{FB4}}{R_{FB4} + R_{EQU}} \quad (8.60)$$

Kde:

- I_{FB} je proud tekoucí do pinu FB

4. Člen – G_{FB2}



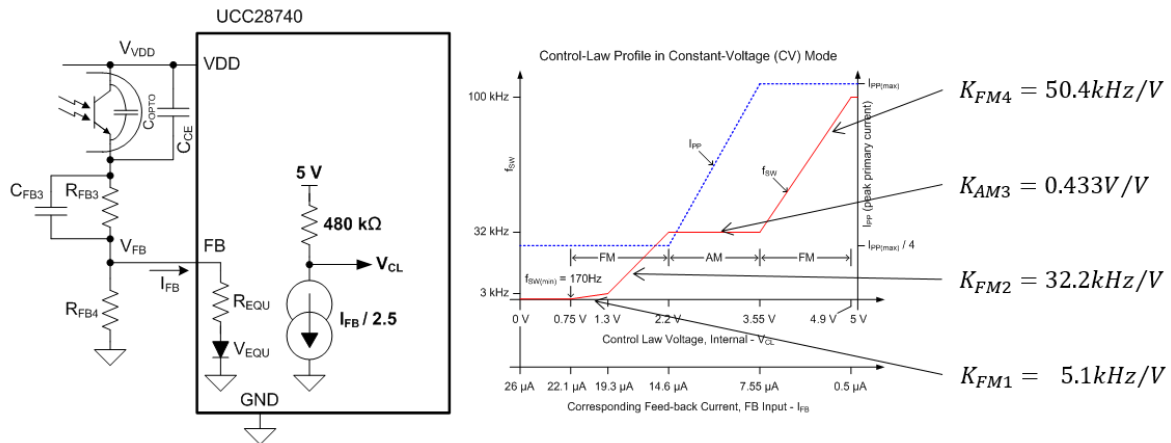
Obrázek 37: část řídicího obvodu určující přenosovou funkci čtvrtého členu z rovnic (8.56) a (8.57) [12]

Další člen je dán čistě vnitřní strukturou čipu UCC28740 a jedná se o přenosovou funkci z proudu I_{FB} na kontrolní napětí U_{CL} .

$$G_{FB2} = \frac{V_{CL}}{I_{FB}} = \frac{480k\Omega}{-2,5} \quad (8.61)$$

Za povšimnutí stojí záporné znaménko ve jmenovateli, které znamená, že kontrolní napětí s rostoucím proudem I_{FB} klesá.

5. Člen – KFMn a KAM3



Obrázek 38: část řídicího obvodu určující přenosovou funkci pátého členu z rovnic (8.56) a (8.57) [12]

Další členy závisí na regulační oblasti, ve které se čip zrovna pohybuje. Oblasti jsou celkem čtyři a rozebírá je Obrázek 32, který je znovu zobrazen výše společně s odpovídající částí obvodu UCC28740. Jednotlivé přenosové funkce jsou pak dány vztahy:

$$K_{FM1} = \frac{F_{SW}}{V_{CL}} = \frac{5,1kHz}{V} \quad (8.62a)$$

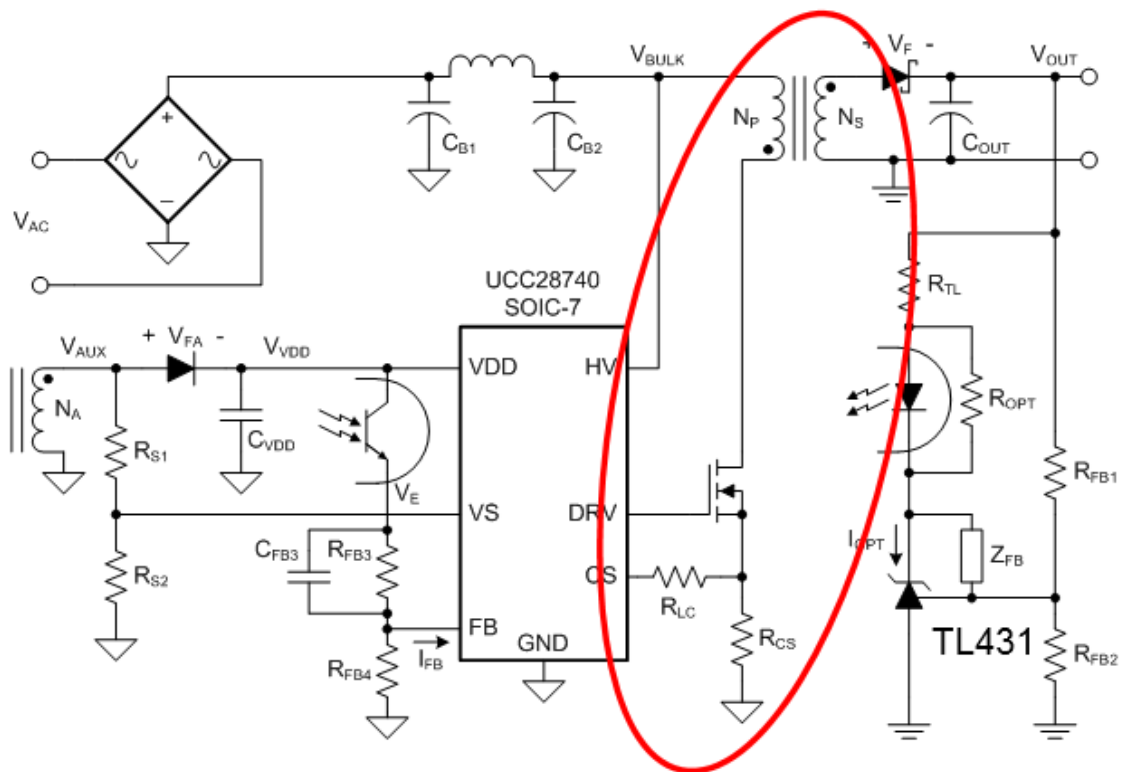
$$K_{FM2} = \frac{F_{SW}}{V_{CL}} = \frac{32,2kHz}{V} \quad (8.62b)$$

$$K_{AM3} = \frac{V_{CS}}{V_{CL}} = \frac{0,433 V}{V} \quad (8.62c)$$

$$K_{FM4} = \frac{F_{SW}}{V_{CL}} = \frac{50,4kHz}{V} \quad (8.62d)$$

6. Člen – GPn a GP3

Šestý člen je tvořen silovou částí zdroje, tedy transformátorem, tranzistorem a rezistory pro snímání proudu.



Obrázek 39: část řídicího obvodu určující přenosovou funkci šestého členu z rovnic (8.56) a (8.57) [12]

Vzhledem k odlišnostem ve spínání tranzistoru se přenosová funkce opět liší pro dané operační oblasti čipu UCC28740:

$$G_{P1} = \frac{I_O}{F_{SW}} = \left(\frac{P_{MAX}}{F_{MAX}} \right) \left(\frac{I_{P1}}{I_{P_{MAX}}} \right)^2 \left(\frac{1}{V_{OUT}} \right) \quad (8.63a)$$

$$G_{P2} = \frac{I_O}{F_{SW}} = \left(\frac{P_{MAX}}{F_{MAX}} \right) \left(\frac{I_{P2}}{I_{P_{MAX}}} \right)^2 \left(\frac{1}{V_{OUT}} \right) \quad (8.63b)$$

$$G_{P3} = \frac{I_O}{V_{CS}} = F_{AM} \left(\frac{P_{MAX}}{F_{MAX}} \right) \left(\frac{I_P}{I_{P_{MAX}}} \right) \left(\frac{2}{V_{CS_{MAX}}} \right) \quad (8.63c)$$

$$G_{P4} = \frac{I_O}{F_{SW}} = \left(\frac{P_{MAX}}{F_{MAX}} \right) \left(\frac{I_{P4}}{I_{P_{MAX}}} \right)^2 \left(\frac{1}{V_{OUT}} \right) \quad (8.63d)$$

Přičemž:

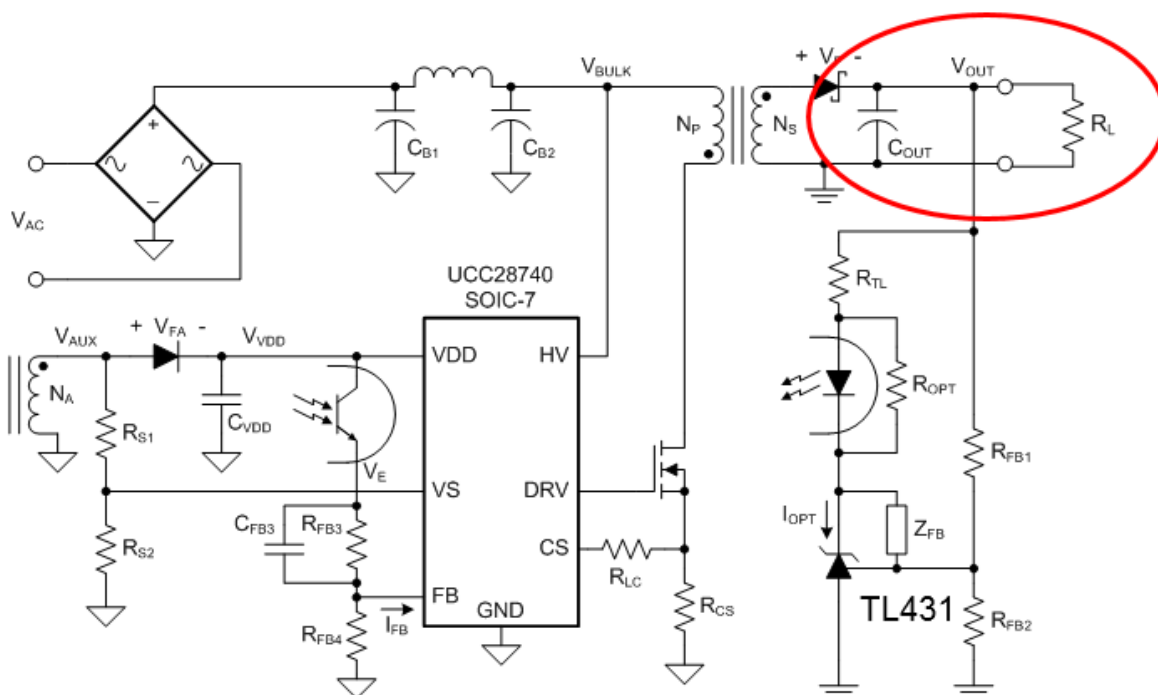
$$I_{P4} = I_{P_{MAX}}; I_{P1} = I_{P2} = \frac{I_{P_{MAX}}}{4} \quad (8.63e)$$

Kde:

- I_P je vrcholová hodnota primárního proudu za dané zátěže
- F_{AM} je frekvence spínání v regionu amplitudové modulace

7. Člen – $Z_L(s)$

Sedmý a poslední člen zahrnuje výstupní část zdroje a její impedanci.



Obrázek 40 část řídicího obvodu určující přenosovou funkci sedmého členu z rovnic (8.56) a (8.57) [12]

Přenosová funkce je dána jako:

$$Z_L(s) = \frac{V_O}{I_O} = \frac{R_L}{2} \left(\frac{1}{1 + sC_{OUT} \frac{R_L}{2}} \right) \quad (8.64)$$

Kde:

- R_L je odpor zátěže a v mém případě je dán zejména předzátěží zdroje. Faktor $\frac{1}{2}$ zahrnuje možnost proměnlivosti zátěže a v mém případě s ním není přímo nutné počítat (zátěž se bude měnit jen minimálně vzhledem k charakteru aplikace).

Nyní je možné vztahy pro jednotlivé členy dosadit do rovnic (8.56) a (8.57). Dostaneme:

$$A_V(FM_4) = \left[\frac{1}{R_{TL}} \left(\frac{1 + sC_Z R_{FB1}}{sC_Z R_{FB1}} \right) \right] \left[CTR \left(\frac{1}{1 + sC_P (R_{FB4} \parallel R_{EQU})} \right) \right] \left[\frac{R_{FB4}}{R_{FB4} + R_{EQU}} \right]^* \quad (8.65)$$

$$* \left[\frac{480k\Omega}{-2,5} \right] \left[\frac{50,4kHz}{V} \right] \left[\frac{P_{MAX}}{F_{MAX}} \right] \left(\frac{I_{P_{MAX}}}{I_{P_{MAX}}} \right)^2 \left(\frac{1}{V_{OUT}} \right) \left[\frac{R_L}{2} \left(\frac{1}{1 + sC_{OUT} \frac{R_L}{2}} \right) \right]$$

Podobné rovnice bychom dostali také pro oblasti $FM1$, $FM2$ a AM .

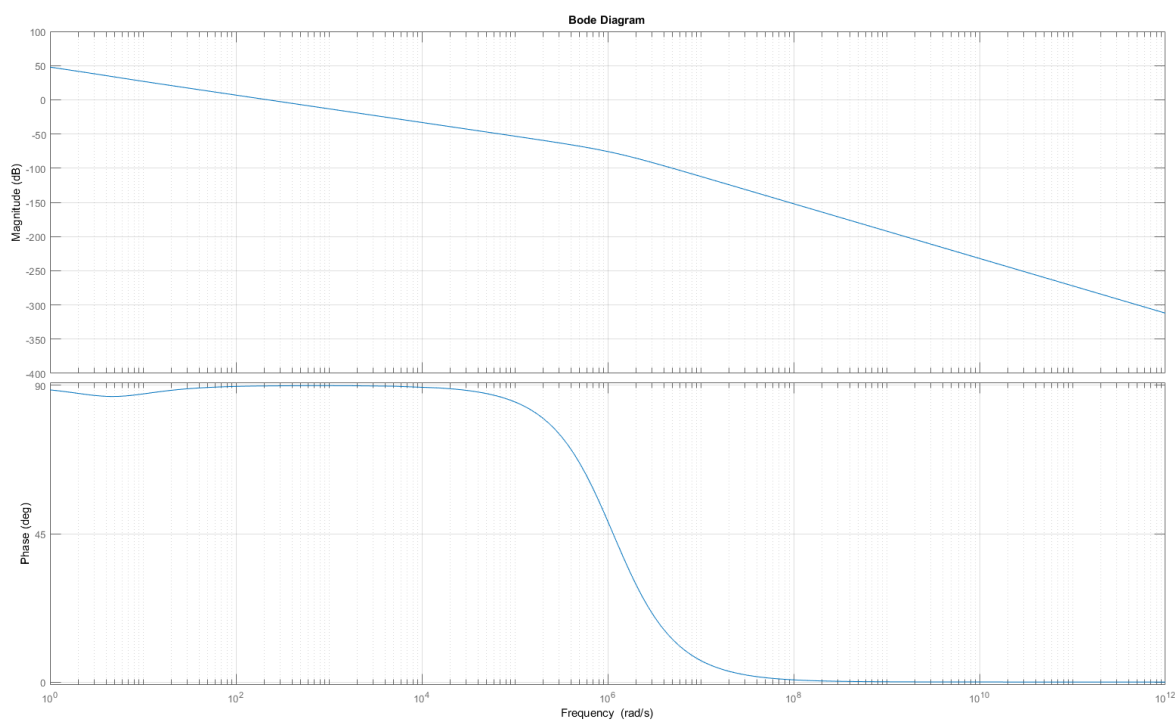
Při znalosti uvedených rovnic už bylo možné vyjádřit přenosovou funkci celé regulační smyčky jako podíl dvou polynomů (jde pouze o roznásobení rovnice (8.65) a jí podobných rovnic pro ostatní

regulační oblastí a není tedy nutné je zde v tomto tvaru uvádět) a tyto polynomy pak použít pro vykreslení Bodeho diagramu, což jsem udělal pomocí výpočetního programu *MATLAB*⁵.

Nyní se dostávám k hodnotám součástek *C19*, *C20* a *R44*, které ve vztazích určujících stabilitu figurují. Jejich hodnoty jsem určoval metodou pokus-omyl tak, aby regulační smyčka byla stabilní, přičemž za stabilní jsem smyčku prohlásil, pokud byla hodnota fáze v bodě nulového zesílení nižší než 135°. Jinými slovy, pokud byl tzv. „Phase-margin“ vyšší než 45°. Tak jsem dospěl k následujícím hodnotám:

- *C19* = 150 pF
- *C20* = 10 nF
- *R44* = 2,7 kΩ

Těmto hodnotám pak odpovídá např. Bodeho diagram sestrojený pro oblast *FM4*, který ukazuje Obrázek 41.



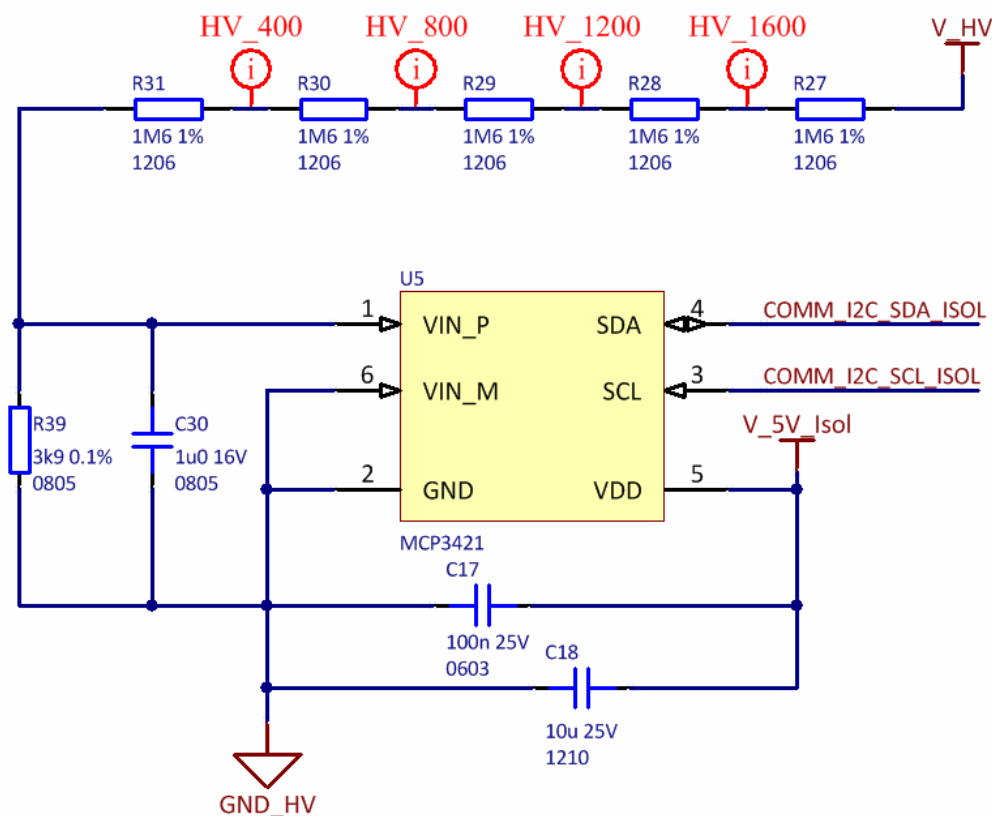
Obrázek 41: Bodeho diagram regulační smyčky pro oblast *FM4*

Z diagramu lze odečíst zmíněný „Phase Margin“, který je v tomto případě roven 90°. Hodnota se získá tak, že se od 180° odečte hodnota grafu fáze (dole) v bodě, kdy graf zesílení (nahore) projde nulou. Stabilní smyčka by měla mít hodnot „Phase Margin“ vyšší než 45°, což je v mém případě splněno.

⁵ <https://www.mathworks.com/products/matlab.html>

8.1.4 Měření výstupního napětí

Další neméně důležitou částí zdroje, která by se dala v podstatě brát jako druhá (pomalejší) zpětná vazba je obvod pro měření výstupního napětí. Jedná se opět o odporový dělič napětí, jehož výstup je ale tentokrát přiveden na vstup AD převodníku. Obvod zachycuje Obrázek 42.



Obrázek 42: Část schématu 4 - měření výstupního napětí

Hlavní součástí v obvodu je AD převodník, který je ve formě integrovaného obvodu. Jedná se o čip MCP3421 [13], který obsahuje kromě samotného převodníku ještě I2C rozhraní a vnitřní napěťovou referenci. Právě díky této referenci klade výrobce přímé požadavky na kondenzátory C17 a C18, jejichž hodnoty jsou tak přímo určeny [13]. Třetí kondenzátor v obvodu, C30, má za úkol filtrovat vstupní, tedy měřené, napětí. Jeho hodnota je víceméně odhadnuta a funkčnost měřícího obvodu je tak nutné ověřit v závěrečném testování zdroje. Poslední částí obvodu je odporový dělič navržený tak, aby jím protékal proud o velikosti maximálně 250 μA . Platí tedy:

$$I_{Div} := 250 \mu\text{A} \quad (8.66a)$$

$$R_{TOT} = \frac{V_{OutMax}}{I_{Div}} = 8 \text{ M}\Omega \quad (8.66b)$$

Další podmínkou, kterou jsem pro dělič určil je, aby při maximálním výstupním napětí ($V_{OutMax} = 2 \text{ kV}$) bylo měřené napětí rovno 1 V. Poměr děliče je tedy:

$$Div = \frac{1}{2000} \quad (8.66c)$$

Nyní lze vyjádřit hodnotu spodní a vrchní větve děliče jako:

$$R_{Lower} = Div R_{Tot} = 4 \text{ k}\Omega \quad (8.66d)$$

$$R_{Upper} = R_{Tot} - R_{Lower} = 7,996 \text{ M}\Omega \quad (8.66e)$$

Dále lze vyjádřit proud vstupující do pinu AD převodníku, který způsobí nepřesnost v měření, jelikož neproteče spodní větví děliče.

$$I_{leakIn600} = \frac{600 * Div}{Z_{In}} \doteq 133 \text{ nA} \quad (8.66f)$$

$$I_{leakIn2000} = \frac{2000 * Div}{Z_{In}} \doteq 444 \text{ nA} \quad (8.66g)$$

Kde:

- $Z_{IN} = 2,25 \text{ M}\Omega$ je vstupní impedance AD převodníku

Při znalosti tohoto proudu pak lze vyjádřit napětí na spodní větvi děliče, tedy napětí měřené převodníkem:

$$U_{In600} = \left(\frac{600}{R_{Tot}} - I_{LeakIn600} \right) R_{Lower} = 299,467 \text{ mV} \quad (8.66h)$$

$$U_{In2000} = (I_{Div} - I_{LeakIn2000}) R_{Lower} = 998,222 \text{ mV} \quad (8.66i)$$

Po převodu je měřené napětí:

$$U_{Meas600} = \frac{V_{In600}}{Div} = 598,933 \text{ V} \quad (8.66j)$$

$$U_{Meas2000} = \frac{V_{In2000}}{Div} = 1,996 \text{ kV} \quad (8.66k)$$

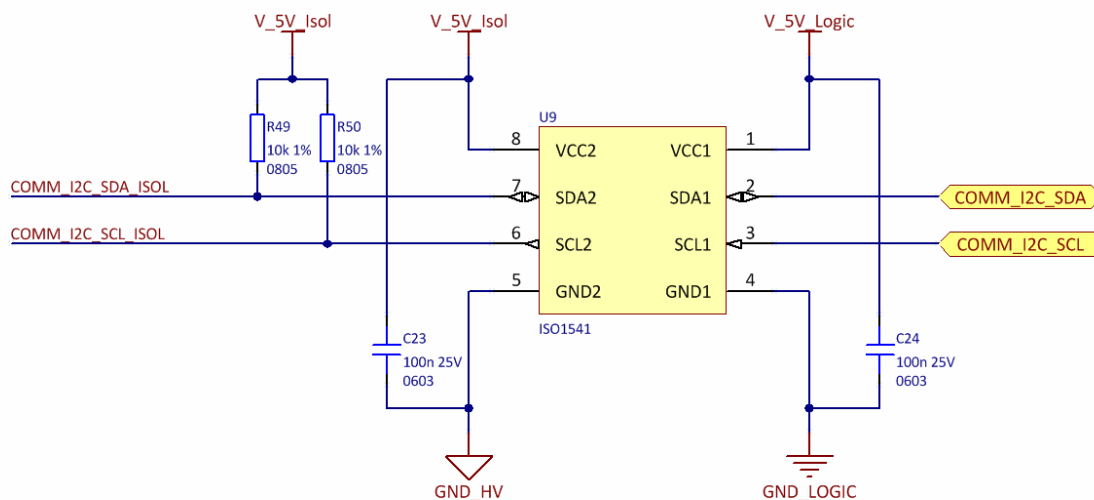
Chyba měření je vzhledem k měřenému napětí dostatečně nízká. Nutno podotknout, že cílem měřícího obvodu je poskytnutí okamžité informace o výstupním napětím, nikoliv vysoce přesné měření.

8.1.5 Izolace I2C signálů

V předchozím textu jsem již uvedl dvě součástky řízené pomocí rozhraní I2C, konkrétně jde o elektronický potenciometr ve zpětnovazebním odporovém děliči a o AD převodník v měřícím obvodu napětí. Oba tyto čipy jsou na vysokonapěťové straně a jejich referenční piny jsou tedy připojeny k zemi této strany. Pro správnou funkci je nutné, aby referenční I2C signálů (*SDA* a *SCL*) byla také země

vysokonapěťové strany. To by však znamenalo, že by i hlavní řídicí obvod (Arduino Nano v3.0) musel být k této zemi připojen. To ale není z hlediska bezpečnosti možné, a proto je nutné zmíněné signály nějakým způsobem odizolovat.

Řešením je integrovaný obvod ISO1541 [14], který takovou izolaci poskytuje. Jedna strana izolátoru je připojena k napětí V_{5V_Logic} , což je napájecí napětí pro ovládací obvody zdroje o velikosti 5 V s referencí GND_LOGIC . Na stejné straně vstupují I2C signály od hlavního řídicího obvodu. Druhá strana je potom připojena také k napětí o velikosti 5 V, tentokrát však s referencí GND_HV . Na této straně jsou připojeny již izolované I2C signály. Obě strany čipu jsou navíc ještě vybaveny kondenzátorem o velikosti 100 nF, jehož účel je stabilizovat napájecí napětí čipu a pokrýt proudové špičky vznikající při činnosti integrovaného obvodu. Dále jsou oba izolované signály doplněny o „pull-up“ rezistor.

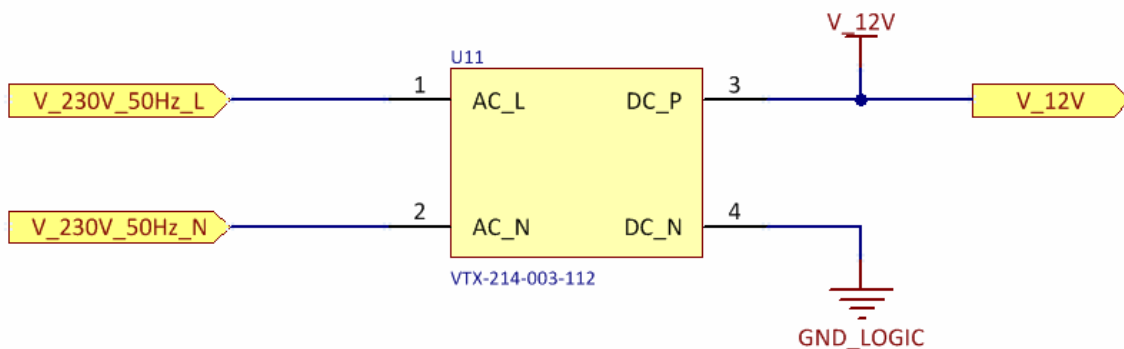


Obrázek 43: Část schématu 5 - I2C Izolátor

8.1.6 Pomocné zdroje

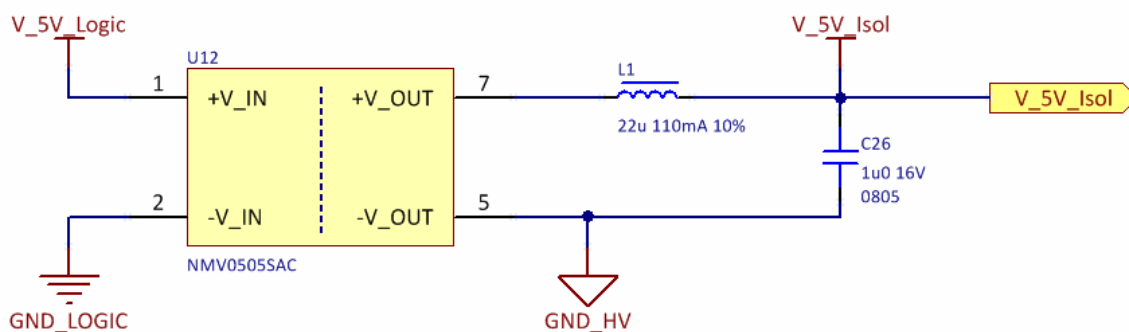
Další částí návrhu jsou pomocné zdroje, které zajišťují napájení pro jiné, zejména řídicí, části zdroje. Celkem se jedná o dva zdroje stejnosměrného napětí.

První je 12V stejnosměrný zdroj, který je napájen z filtrovaného střídavého napětí 230 V, 50 Hz. Jeho hlavní funkcí je napájení cívek výstupních jazýčkových relé a hlavního řídicího obvodu – Arduino Nano v3.0. Jedná se o součástku VTX-214-003-112 [15], která obsahuje samotný zdroj včetně filtrací.



Obrázek 44: Část schématu 6 - pomocný zdroj 12 V

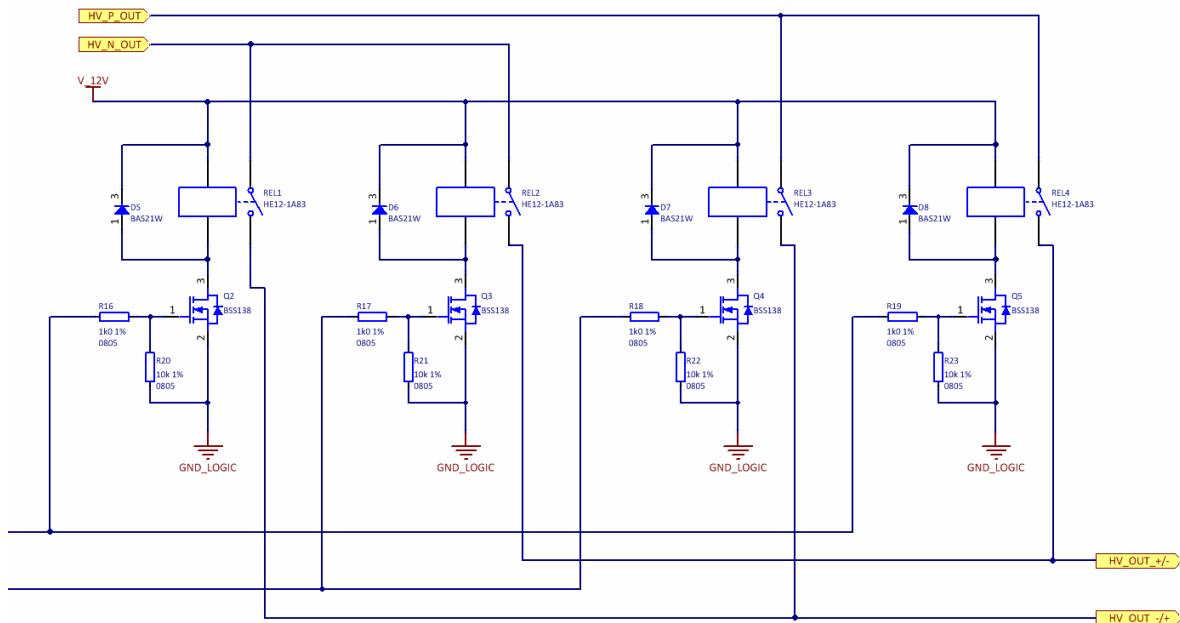
Druhý pomocný zdroj nemění úroveň napětí, ale plní izolační funkci. Jedná se o izolovaný zdroj napájený z 5 V stejnosměrných s výstupním napětím také 5 V. Jeho výstup je ovšem proti zemi vysokonapěťové strany a může být použit k napájení I2C izolátoru, elektronického potenciometru a měřicího A/D převodníku. Součástka NMV0505SAC [16] je doplněna pouze o výstupní LC filtr. Hodnoty 22 μ H a 1 μ F jsou přímo dány výrobcem zdroje a jsou uvedeny v [16].



Obrázek 45: Část schématu 6 - pomocný zdroj 5 V

8.1.7 Přepínání výstupní polarity

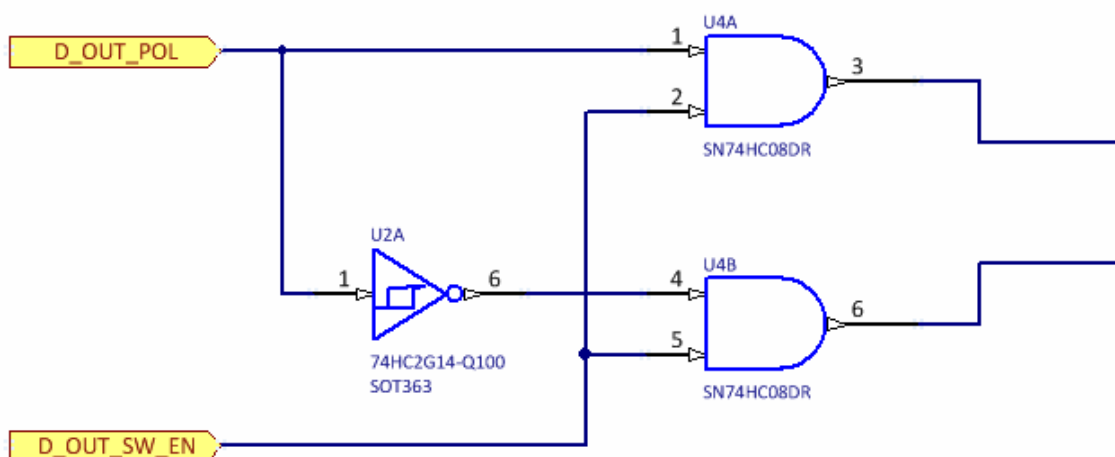
Další část schématu zajišťuje elektronické přepínání polarit výstupního napětí zdroje. Skládá se ze čtyř jazýčkových relé HE12-1A83 [17], která jsou ovládána cívkou na 12 V.



Obrázek 46: Část schématu 7 - přepínání polaroty výstupního napětí

Obvod každého relé je dále doplněn o diodu pro omezení spínacího přepětí na ovládacích cívkách. Cívky jsou spínány pomocí tranzistorů MOSFET, jejichž elektrody *GATE* jsou přes ochranný sériový odpor o hodnotě 1 kΩ připojeny k výstupům logického obvodu (viz. Obrázek 47), jenž je ovládán z hlavního řídicího obvodu – Arduino Nano v3.0. Každá elektroda *GATE* je dále vybavena „pull-down“ rezistorem, kde hlavním důvodem je bezpečnost. Pokud z nějakého důvodu dojde k odpojení řízení, tyto rezistory zajistí, že jednotlivá relé zůstanou otevřená a výstup zdroje tak nebude pod napětím.

Logický obvod zajišťuje, aby nikdy nedošlo k sepnutí špatné dvojice relé nebo obou dvojic zároveň. Obvod je řešen pomocí dvou logických hradel *AND* a jednoho invertujícího hradla, přičemž řízen je pomocí dvou signálů – *D_OUT_POL* a *D_OUT_SW_EN*.



Obrázek 47: Část schématu 7 - logický obvod pro spínání výstupních relé

| D_OUT_POL | D_OUT_SW_EN | OUT_POL |
|-----------|-------------|---------|
| 1 | 1 | +/- |
| 1 | 0 | N/A |
| 0 | 1 | -/+ |
| 0 | 0 | N/A |

Tabulka 11: Pravdivostní tabulka logického obvodu

Jednotlivé stavy výstupní strany zdroje popisuje Tabulka 11, ve které jsou zobrazeny možné stavy digitálních proměnných D_OUT_POL a $D_OUT_SW_EN$. Pravý sloupec tabulky pak popisuje stav výstupu zdroje, přičemž:

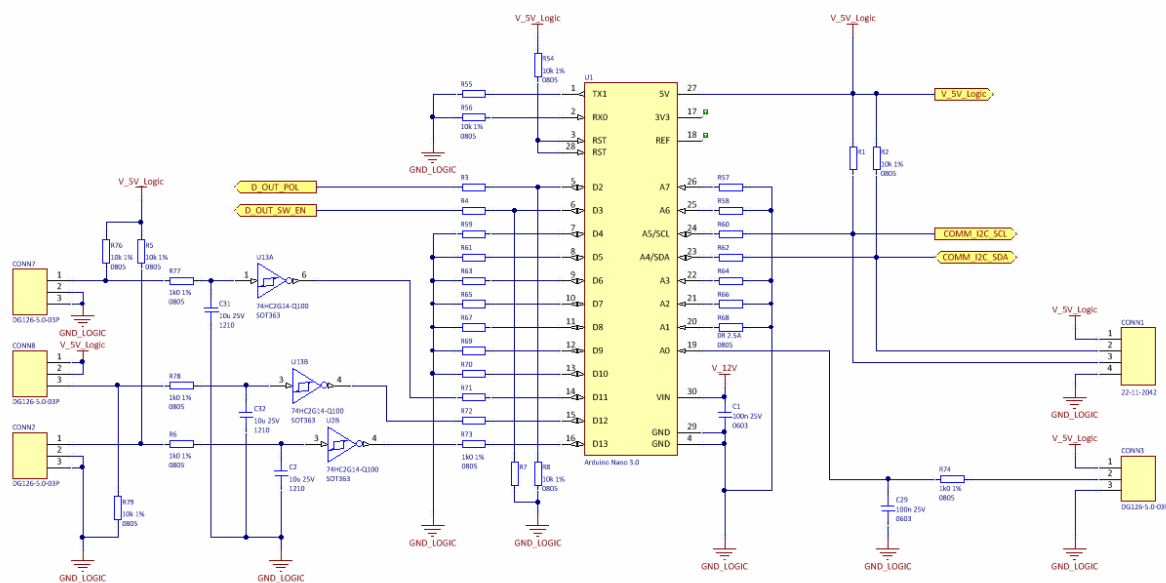
- $OUT_POL = +/-$; Polarita výstupního napětí je kladná na první výstupní svorce
- $OUT_POL = -/+$; Polarita výstupního napětí je záporná na první výstupní svorce
- $OUT_POL = N/A$; Výstupní svorky zdroje nejsou pod napětím

Logická hradla jsou napájena z napětí V_{5V_Logic} .

8.1.8 Arduino Nano v3.0

Poslední, ne však nepodstatnou, částí schématu je hlavní řídicí obvod Arduino Nano v3.0. Obvod obsahuje kromě samotného Arduina několik „pull-down“ a „pull-up“ rezistorů, jejichž funkcí je stejně jako ve zbytku schématu definovat úroveň daného signálu v případě neočekávaného nebo i očekávaného odpojení vstupu. Hodnoty těchto rezistorů jsou 10 k Ω (stejně jako ve zbytku schématu), což je poměrně dobrý kompromis mezi nevyužitou spotřebou a funkčností. Dále jsou všechny vstupy doplněny o ochranný sériový rezistor o hodnotě 1 k Ω .

Digitální výstupy $D2$ a $D3$ jsou využity pro spínání polarity výstupního napětí, jejich funkce byla probrána v předchozím textu. Digitální vstup $D13$ je přes vstupní filtr připojen k externímu spínači. Tento spínač bude určovat, zda je zdroj ovládán z řídicího panelu nebo z počítače, a bude připojen ke konektoru $CONN2$. Za tímto konektorem je opět „pull-up“ rezistor následovaný již zmíněným filtrem pro odstranění zámků vznikajících při přepnutí spínače. Hlavním prvkem tohoto filtru je invertor typu „Schmitt“, který využívá hysterese. Vstup invertoru je tvořen RC filtrem, který zpomalí změny napěťové úrovně při změně stavu spínače tak, že při zámkách nedojde k vícenásobnému překročení úrovně hysterese invertoru. Stejně obvody jsou také u digitálních vstupů $D12$ a $D11$. Ty slouží k připojení externích spínačů pro ovládání polarity a zapínání výstupu, tedy pro ovládání zmíněných digitálních výstupů $D2$ a $D3$.



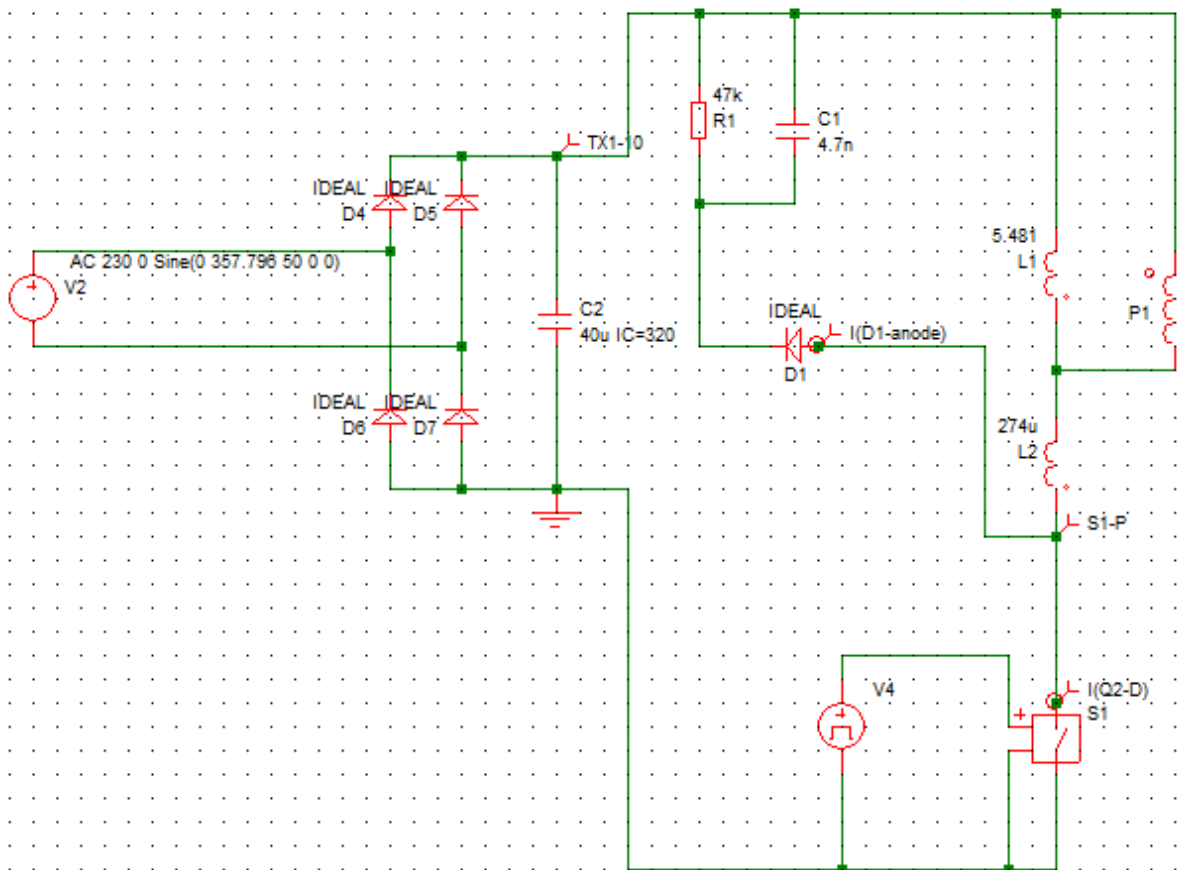
Obrázek 48: Část schématu 8 - Arduino Nano v3.0

Analogové vstupy A4 a A5 jsou výrobcem čipu Arduino určeny pro rozhraní I2C. Přes odpory o hodnotě 0Ω jsou vyvedeny jednak na již probíraný I2C izolátor, a dále na konektor *CONN1*, přes který bude připojen externí display. 0Ω odporem jsou vybaveny všechny ostatní nevyužité analogové vstupy. Důvodem je hlavně prostor pro případné modifikace. Jediným využitým analogovým vstupem (pokud neuvažují I2C rozhraní) je vstup A0, který je přes jednoduchý RC filtr připojen k externímu potenciometru přes konektor *CONN3*. Tento potenciometr je umístěn na řídicím panelu zdroje a umožňuje manuální nastavení výstupního napětí.

8.2 SIMULACE

Dalším krokem návrhu bylo teoretické ověření funkčnosti zdroje pomocí simulace hlavního obvodu. Pro tyto účely jsem zjednodušeně překreslil schéma hlavní části zdroje a zpětné vazby v programu SIMetrix. Vzhledem k velikosti simulačního schématu považuji za přehlednější jej rozdělit na primární a sekundární stranu. V celku je schéma uvedeno v příloze D.

Primární stranu zobrazuje Obrázek 49. Vstupní napětí je vytvářeno ze střídavého zdroje simulujícího síťové napětí, které je dále usměrněno pomocí diodového můstku. Dále obvod obsahuje $40\mu\text{F}$ vyhlazovací kondenzátor *C2*, RCD Snubber (součástky *R1*, *C1* a *D1*) a spínací prvek *S1* včetně zdroje *V4*, který umožňuje nastavení střídy spínání. Vše je stejné jako ve schématu zdroje s výjimkou diod a spínacího prvku, které jsem pro účely simulace nahradil ideálními ekvivalenty. Poslední nezmíněné součásti simulačního schématu představují transformátor a jeho parametry. Samotný transformátor (ve schématu je jeho primární strana) je tvořen ideálním transformátorem, do kterého jsem vložil poměry jednotlivých vinutí vzhledem k primárnímu.



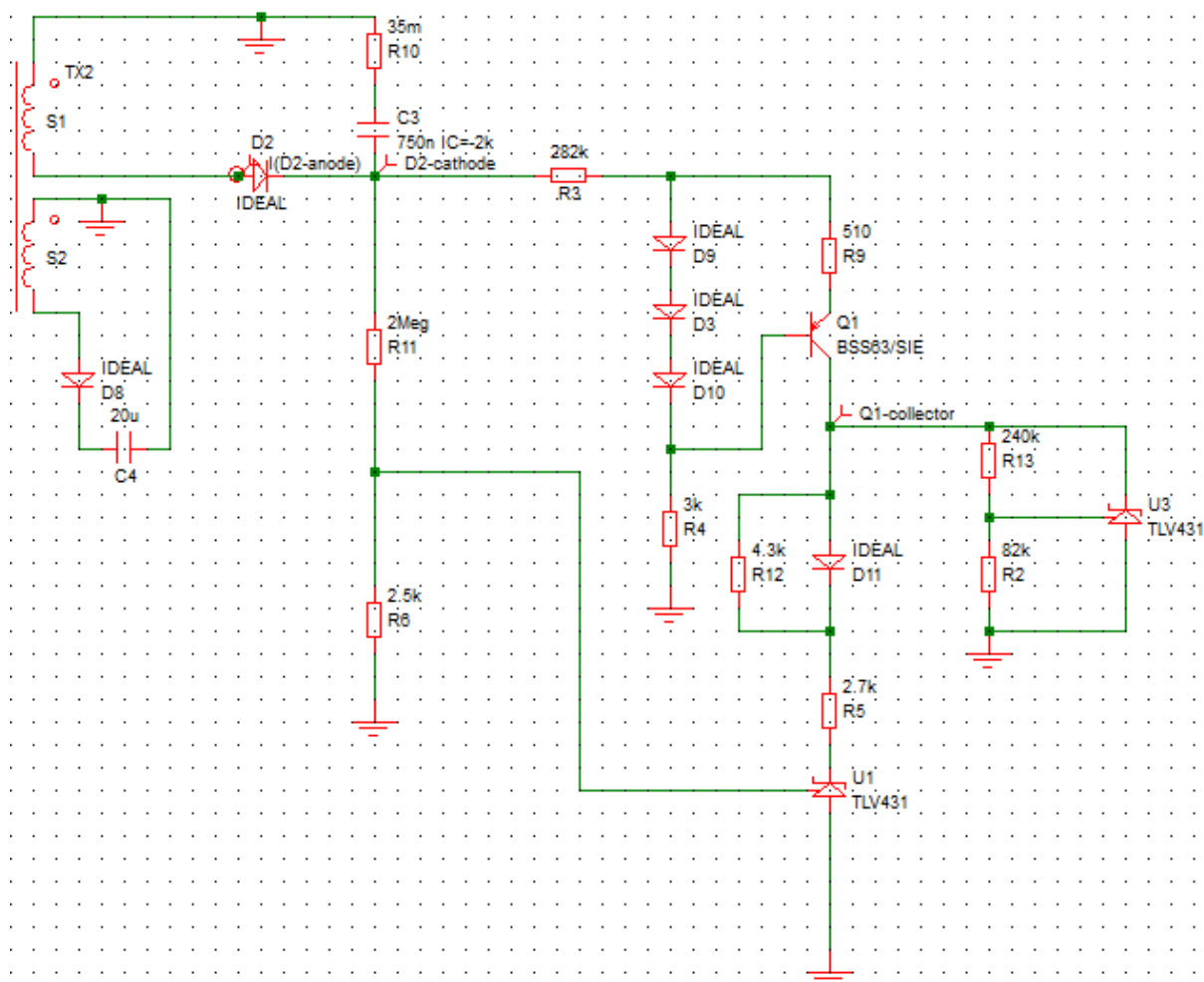
Obrázek 49: Primární strana pro simulaci chování zdroje

$$N_{SP} = \frac{N_S}{N_P} = \frac{645}{90} = 7,167 \quad (8.67a)$$

$$N_{AP} = \frac{N_A}{N_P} = \frac{11}{90} = 0,122 \quad (8.67b)$$

V kapitole 8.1.2.5 jsem zmiňoval nepřesnost z výroby transformátoru, která způsobila jiné napětové poměry jednotlivých vinutí. Čísla uvedená v rovnicích (8.67a) a (8.67b) tedy neodpovídají vyrobenému transformátoru. To jsem však během simulace nemohl vědět a musel jsem ji provést s uvedenými hodnotami. Naopak v době, kdy byl transformátor již vyroben, bylo vhodnější jednotlivé součástky měnit přímo na DPS a důsledky daných změn ověřovat měřením.

Transformátor je dále doplněn o indukčnosti $L1$ a $L2$. Hodnota $L1$ je hodnota indukčnosti primárního vinutí vypočtená v rovnici (8.11a). Indukčnost $L2$ představuje rozptylovou indukčnost primárního vinutí rozebíranou již v sekci 8.1.2.3. Hodnotu rozptylové indukčnosti $L2$ jsem odhadnul na 5% indukčnosti primárního vinutí. Umístění indukčností v obvodu je převzato z literatury [2].



Obrázek 50: Sekundární strana pro simulaci chování zdroje

Obrázek 50 zobrazuje zbytek simulačního schématu – sekundární stranu zdroje. Navíc je přítomno také pomocné vinutí transformátoru, kde jsem si ověřoval velikost napětí pro řídicí čip zdroje. Zapojení jinak odpovídá schématu (výjimkou jsou opět pouze diody, které jsou nahrazeny ideálními prvky) a jeho velká část je již rozebírána v kapitole 8.1.3.2. Zde je ovšem místo ideálního zdroje napětí použita sekundární strana Flyback topologie.

Simulace jsem provedl s následujícími parametry:

| Parametr simulace | Hodnota |
|----------------------------------|---|
| Napětí zdroje V2 | 230 V AC, 50 Hz, sinusový průběh |
| Počáteční napětí kondenzátoru C2 | 320 V |
| Napětí zdroje V4 | Amplituda 10 V, 5 V posunutí (offset), 75 kHz, obdélníkový průběh |
| Střída zdroje V4 | 36% (pro $U_{OUT} = 2$ kV); 10,5% (pro $U_{OUT} = 600$ V) |
| Doba simulace | 20 ms |
| Rozlišení (krok) | 400 μ s |

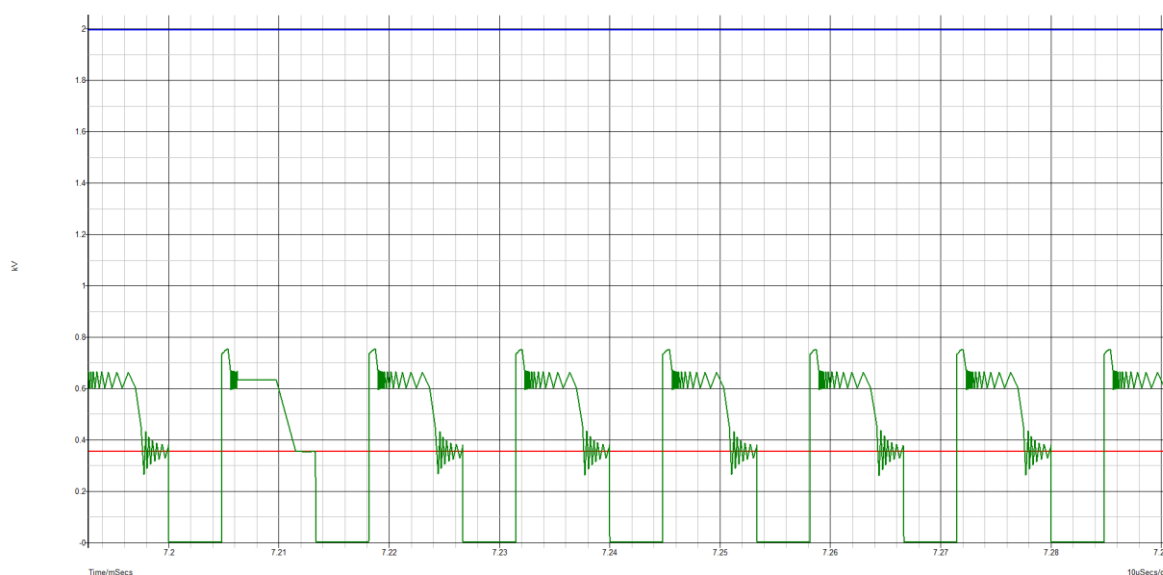
Tabulka 12: Parametry simulace chování zdroje

Jak je patrné z uvedené tabulky, simulaci jsem spustil dvakrát se dvěma různými nastaveními zdroje V4. Uvedené hodnoty střídý jsem odhadl a následně doladil podle výsledků simulace. Čip samozřejmě mění i spínací frekvenci, tu jsem ale pro účely simulace ponechal konstantní. Tento přístup jsem si mohl dovolit, protože hlavním cílem simulace bylo ověřit, zda je s daným obvodem vůbec možné dosáhnout požadovaného výstupního napětí, a to v mezích regulační oblasti čipu UCC28740.

Z výsledků simulace jsem zobrazil tyto průběhy:

| Veličina | Měřicí bod |
|---|----------------------------|
| Vstupní napětí | Napěťová sonda TX1-10 |
| Napětí Drain-Source spínacího prvku | Napěťová sonda S1-P |
| Výstupní napětí zdroje | Napěťová sonda D2-cathode |
| Proud spínacím prvkem (primární vinutí, sepnutý spínací prvek) | Proudová sonda I(Q2-D) |
| Proud ochranného obvodu RCD (primární vinutí, rozeprnutý spínací prvek) | Proudová sonda I(D1-anode) |
| Proud sekundárním vinutím | Proudová sonda I(D2-anode) |

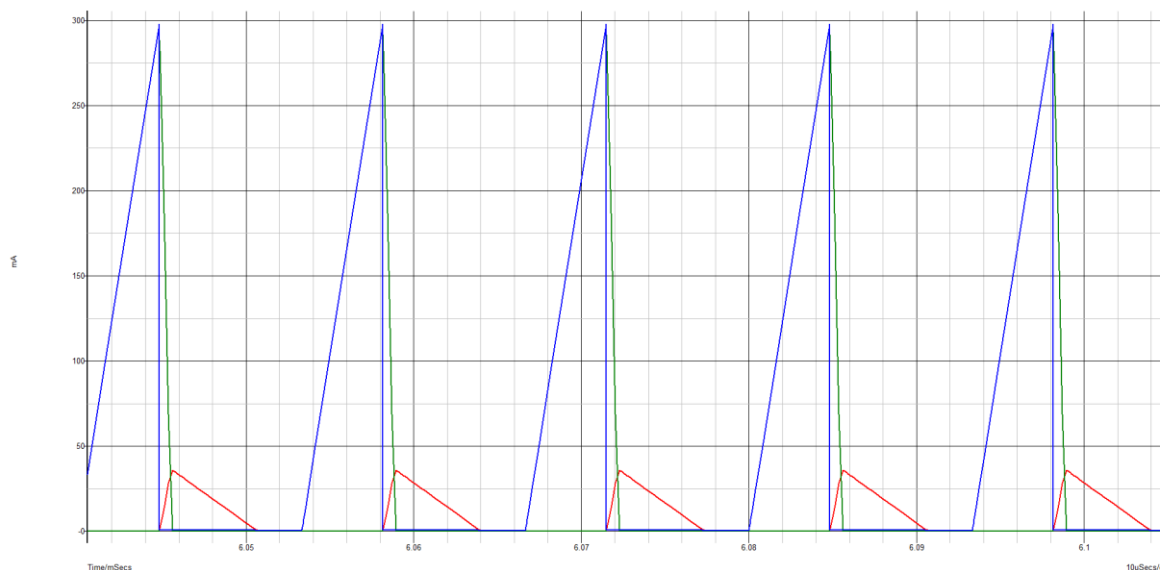
Tabulka 13: Zobrazované veličiny, výsledky simulace



Obrázek 51: Výsledky simulace, Střída spínání 36%, Napěťové průběhy

Uvedené obrázky zachycují výsledky simulace. V obou případech jde o přibližný segment celé simulace tak, aby byly průběhy dobře viditelné v několika periodách. První uvedený Obrázek 51, zobrazuje průběh výstupního napětí (modře), napětí Drain-Source spínacího prvku (zeleně) a vstupního napětí zdroje (červeně). Druhý graf, Obrázek 52, zobrazuje naopak průběhy proudů. Konkrétně jde o proud primárním vinutím při sepnutém spínacím prvku (modře) a při rozeprnutém spínacím prvku (zeleně) a dále o proud sekundárním vinutím (červeně).

Uvedené obrázky zde plní zejména ilustrační účel a jejich zvětšené verze, včetně stejných průběhů pro druhé nastavení střídý, jsou součástí přílohy D.



Obrázek 52: Výsledky simulace, Střída spínání 36%, Proudové průběhy

Cílem této simulace bylo ověřit, zda vůbec existuje nějaký pracovní bod, ve kterém může navrhnutý zdroj pracovat a splnit požadavky na výstupní napětí. Výsledky ukázaly, že takový pracovní bod existuje, a tedy že by zdroj měl být v této konfiguraci schopen pracovat dle dříve uvedených požadavků.

8.3 NÁVRH DPS

S hotovým schématem a po jeho ověření pomocí simulace jsem se mohl začít věnovat návrhu DPS. Ten už nebudu rozebírat tak podrobně jako schéma, v této kapitole ale uvedu alespoň některé základní parametry, které je nutné udat i výrobci, a pokusím se popsat základní filozofii návrhu.

DPS vyrobila firma PragoBoard s.r.o.⁶ na základě výrobních dat, která jsou součástí přílohy B.

8.3.1 Základní parametry DPS

DPS je realizována jako dvouvrstvá. Základní materiál je běžně používaný kompozit FR-4 dále doplněný měděnou fólií o tloušťce 35 µm a nepájivou maskou o tloušťce 10 µm. Celková skladba vrstev lze přehledně znázornit pomocí následující tabulky.

| |
|--------------------------|
| Nepájivá maska – 0,01 mm |
| Měděná fólie – 0,035 mm |
| Jádro FR-4 – 1,5 mm |
| Měděná fólie – 0,035 mm |
| Nepájivá maska – 0,01 mm |

Tabulka 14: Skladba vrstev DPS

Celková tloušťka DPS je necelých 1,6 mm.

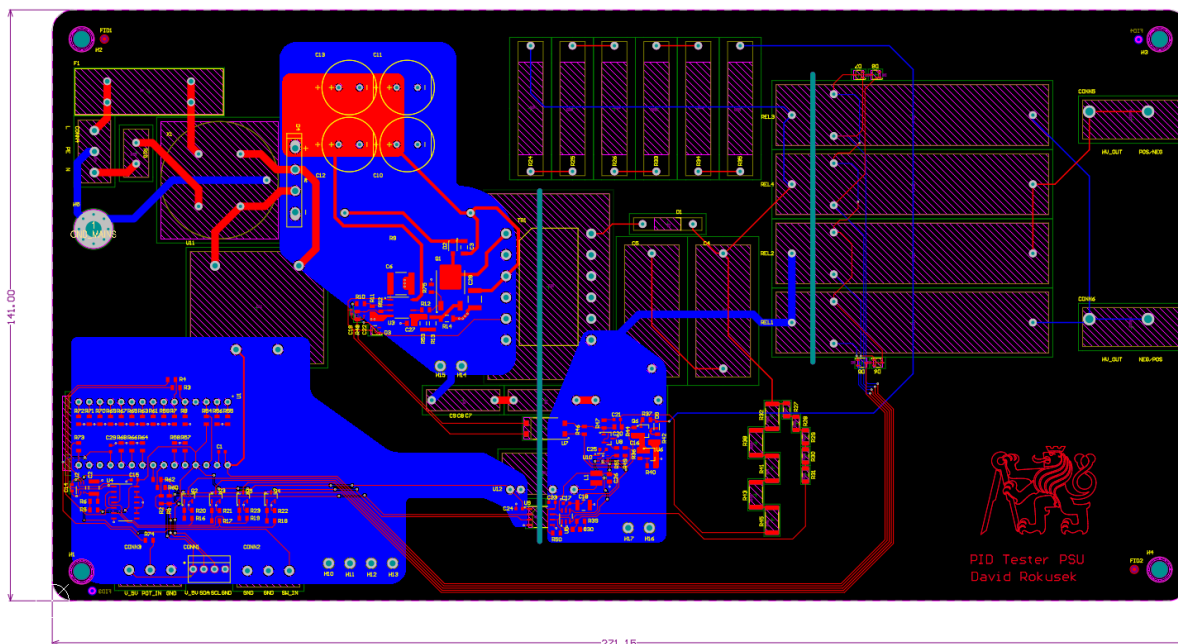
Při výrobě je dále nutné specifikovat následující parametry:

- Nejmenší mezera mezi dvěma spoji – 0,2 mm

⁶ <https://pragoboard.cz/>

- Nejmenší tloušťka spoje – 0,2 mm
- Nejmenší průměr vrtaného otvoru – 0,2 mm
- Rozměry DPS – 271,15 mm x 141,00 mm

8.3.2 DPS



Obrázek 53: Finální podoba DPS (v SW Altium Designer 19.1.5)

Obrázek 53 zobrazuje finální návrh DPS. Na první pohled je na desce dost prázdného prostoru. To je však zapříčiněno přítomností rozměrných součástek dimenzovaných na vysoké napětí. Při návrhu jsem nejprve rozmístil tyto součástky, čímž byly definovány rozměry desky. Zbylé menší součástky jsem následně rozmístil do vhodných míst.

Vlevo nahoře je vstup střídavého napětí následovaný můstkovým usměrňovačem a filtračními kondenzátory. Dále spíše ve středu desky je hlavní řídicí obvod včetně spínacího prvku MOSFET a flyback transformátoru. Za izolační bariérou ve formě vyfrézovaného otvoru jsou potom umístěny výstupní kondenzátory, vysokonapěťová dioda a výstupní relé pro přepínání polarity. Uprostřed nahoře je odporový dělič pro napájení obvodu zpětné vazby. Uprostřed dole jsou umístěny obvody zpětné vazby a měření. Vlevo dole, v bezpečné vzdálenosti od vysokonapěťových částí, je umístěn řídicí logický obvod s platformou Arduino.

Velké rozměry spojené s vysokým napětím se netýkají pouze samotných součástek, ale také jednotlivých spojů na DPS. Nyní se dostávám k již zmíněným červeným označením „net class“, která se vyskytovala na různých místech schématu. Jde o přiřazení parametru danému spoji a všem jeho částím („net“), jako je např. vývod součástky nebo prokov v DPS. Tento parametr jsem následně využil k definici pravidel pro izolační vzdálenosti, které jsou tak automaticky kontrolovány na celém DPS. Izolační vzdálenost je vždy 1 mm na 100 V.

9 Řídící SW

Zadání práce uvádí požadavek na plynulou regulovatelnost zdroje. Jak vyplývá z předešlého textu, rozhodl jsem se zajistit tento požadavek měněním odporu ve zpětné vazbě zdroje. Tento odpor je zajišťován digitálním potenciometrem a měnění jeho hodnoty je primární funkcí mikroprocesoru ATmega328 na platformě Arduino Nano. Hlavním důvodem použití digitálního potenciometru namísto obvyklého analogového je další požadavek zadání – řízení z počítače. Dalším pádným důvodem je bezpečnost. Potenciometr je totiž zapojen přímo v obvodu vysokého napětí a nebylo by vhodné s ním přímo (ručně) manipulovat.

Ze zadání sice vyplývá požadavek na digitální řízení zdroje, zdroj ale musí být ovladatelný také ručně, a to ze zřejmých důvodů. Řídící software tedy na základě polohy jednoho ze tří spínačů (*driveOptionSwitch*) reaguje v jednom případě na manuální vstupy a v druhém případě na digitální vstupy. Manuální vstupy jsou řešeny pomocí spínačů a potenciometru na předním panelu zdroje. Digitální vstupy jsou řešeny pomocí SCPI příkazů, které udává standard *IEEE 488*.

Hlavní funkce SW zběžně rozeberu v následujících kapitolách, zde uvádím jejich výčet pro přehlednost:

- *readExternalPot* – Funkce pro čtení externího potenciometru
- *checkButtons* – Funkce pro čtení stavu externích spínačů
- *measureVoltage* – Funkce pro měření výstupního napětí
- *setVoltageManual* – Funkce pro nastavení žádané hodnoty výstupního napětí (manuálně)
- *outputLogic* – Funkce pro měnění polarity a zapínání/vypínání výstupu zdroje (manuálně)
- *displayVoltageSet* – Funkce pro zobrazení žádané hodnoty napětí
- *displayVoltageMeas* – Funkce pro zobrazení měřené hodnoty napětí
- *displayPolarity* – Funkce pro zobrazení polarity výstupního napětí
- *displayOutEn* – Funkce pro zobrazení stavu výstupu (zapnutý/vypnutý)
- *displayDriveOption* – Funkce pro zobrazení stavu řízení (manuálně/z počítače)
- Funkce pro obsluhu SCPI příkazů
 - *Identify, setVoltage, getVoltage, setOutputEnable, getOutputEnable, setPolarity, getPolarity*

Některé z uvedených funkcí ještě obsahují pomocné funkce, které zde není třeba zatím uvádět.

9.1 FUNKCE *READEXTERNALPOT*

První funkcí na seznamu je funkce *readExternalPot*. Jde o velmi jednoduchou funkci, jejímž úkolem je měření elektrického odporu externího potenciometru. Ten je umístěn na řídicím panelu zdroje a jeho polohou lze nastavovat výstupní napětí. Hlavní výhodou je, že potenciometr je připojen k bezpečnému malému napětí (5 V). Jezdec potenciometru je připojen k analogovému pinu *A0*, kde je následně měřeno napětí pomocí AD převodníku procesoru ATmega328.

9.2 FUNKCE *CHECKBUTTONS*

Funkce *checkButtons* čte digitální stav externích spínačů. Ty jsou opět přítomny na řídicím panelu zdroje a stejně jako externí potenciometr jsou určeny k manuálnímu nastavování zdroje. Spínače jsou dohromady tři a lze jimi nastavit stav výstupu (vypnutý/zapnutý), polaritu výstupního napětí a způsob řízení (manuálně/z počítače).

9.3 FUNKCE *MEASUREVOLTAGE*

Další funkce, *measureVoltage*, zajišťuje měření výstupního napětí. K měření využívám AD převodník MCP3421 (*U5*, viz. Obrázek 42), jehož rozlišení (hodnota LSB) je 1 mV. Výsledek měření převodníku je dvanáctibitové číslo, které lze převést na napětí pomocí vztahu:

$$voltageMeas = (adcCounts * LSB) * \frac{1}{divRatio} \quad (9.1)$$

Kde:

- *voltageMeas* je hodnota měřeného napětí.
- *adcCounts* je výstup AD převodníku. Jde o bezrozměrné číslo o velikosti 12 bitů.
- *LSB* = 0,001 V
- $1/divRatio \approx 2052$ je převrácená hodnota poměru napěťového děliče u AD převodníku.

9.4 FUNKCE *SETVOLTAGEMANUAL*

Funkce *setVoltageManual* nastavuje hodnotu výstupního napětí během ručního řízení zdroje. Přesněji řečeno nastavuje elektrický odpor digitálního potenciometru, k čemuž používá pomocnou funkci *setDigitalPot*.

Nejprve však funkce musí určit žádanou hodnotu napětí. K tomu je použit vztah:

$$voltageSet = (outVoltageMax - outVoltageMin) * \frac{\frac{(long)extPotValue}{4}}{\frac{1023}{4}} + outVoltageMin \quad (9.2)$$

Kde:

- *voltageSet* je žádaná hodnota napětí
- *outVoltageMax* (resp. *outVoltageMin*) je maximální (resp. minimální) hodnota výstupního napětí
- *extPotValue* je hodnota napětí externího potenciometru změřená funkcí *readExternalPot*
- *1023* je maximální hodnota čísla o velikosti 10 bitů, což je počet bitů hodnoty *extPotValue*

Výraz *(long)* slouží k přetypování proměnné *extPotValue* na datový typ *long*. Hodnoty *extPotValue* a *1023* jsou vyděleny číslem 4 pro omezení šumu hodnot zobrazovaných na displeji zdroje. Dělení číslem 4 v podstatě znamená bitový posun o dva bity ($4 = 2^2$) doprava, což vede k zahazení dvou posledních bitů, které jsou svým rozlišením za hranicí přesnosti AD převodníku.

9.4.1 Pomocná funkce *setDigitalPot*

Funkce *setDigitalPot* pracuje se vstupem *setPoint*, do kterého dosazují proměnnou *voltageSet* z funkce *setVoltage*. Nejprve je potřeba určit požadovanou hodnotu odporu digitálního potenciometru:

$$resU10 = \left(\frac{voltageRef * resFbHv}{setPoint - voltageRef} \right) - resR51 \quad (9.3)$$

Kde:

- *voltageRef* = 1,24 V je napěťová reference obvodu TLV431

- $resFbHv = 1,95 \text{ M}\Omega$ je hodnota odporu vrchní části zpětnovazebního děliče
- $setPoint = voltageSet$ je žádané napětí ve voltech
- $resR51 = 1,2 \text{ k}\Omega$ je hodnota odporu rezistoru *R51*

Dále funkce pomocí cyklu *Do – While* prochází tabulku obsahující 128 hodnot odporu digitálního potenciometru uvedenou v [18] a najde polohu jezdce, která je svou hodnotou odporu nejbližší hodnotě vypočtené pomocí rovnice (9.3). Poloha je následně po I2C sběrnici odeslána potenciometru, a ten nastaví příslušný odpor.

9.5 FUNKCE *OUTPUTLOGIC*

Další z hlavních funkcí je funkce *outputLogic*. Jejím úkolem je obsluha vysokonapěťových relé na výstupu zdroje během manuálního ovládání. Činnost funkce vychází z logické tabulky uvedené v kapitole 8.1.7 (Tabulka 11). Funkce tedy v zásadě přechází mezi čtyřmi stavy, které jsou definovány proměnnými *outEnState* (stav proměnné pro zapnutí/vypnutí výstupu zdroje) a *outPolState* (stav proměnné pro určování polaritu výstupního napětí). Tyto proměnné jsou potom nastavovány do hodnot 0 nebo 1 na základě polohy spínačů na řídicím panelu. Aktuální stav spínačů se ukládá do proměnných *outEnSwitchState* a *outPolSwitchState* během funkce *checkButtons*.

Přechody mezi jednotlivými stavy nejsou stejné, proto funkce musí nejprve vyhodnotit, ve kterém stavu se zdroj nachází, a do kterého by měl přejít. Aktuální stav je vyhodnocen z proměnných *outEnState* a *outPolState*. Požadovaný stav potom z proměnných *outEnSwitchState* a *outPolSwitchState*. Stav jsou zapsány do proměnných *currentState* a *desiredState*, ze kterých se dále určí potřebný přechod *transition*. Obě proměnné (*currentState*, *desiredState*) mohou nabývat hodnot 0 až 3, a proto je možných přechodů celkem 12.

Poslední část této funkce využívá struktury *Switch – Case*, jejímž vstupem je právě proměnná *transition*. Ta je typu *enum* a její stavy se nazývají *trXtoY*, kde *X* je aktuální stav a *Y* je žádaný stav (čísla 0 až 3). Pokud platí, že $X = Y$, aktuální stav je stejný jako žádaný a funkce nic nedělá. Pokud ale dojde ke změně žádaného stavu, například přijde požadavek na změnu polaritu, řekněme *tr2to3*, funkce požadavek obsluží příslušným nastavením proměnných používaných pro ovládání výstupních relé. Konkrétně v tomto případě dojde nejprve k vypnutí všech relé (proměnná *outEN* je nastavena do hodnoty 0), následně je změněna proměnná *outPol* a konečně po zpoždění 15 ms je opět změněna proměnná *outEn* a tím jsou spuštěna relé zajišťující požadovanou polaritu výstupního napětí. Zpoždění je nutné z důvodu, že relé nevypínají okamžitě. Pokud by SW pracoval bez tohoto zpoždění, mohlo by nastat současné sepnutí všech výstupních relé, a tím by došlo ke zkratu výstupních svorek zdroje. Výrobce uvádí čas rozepnutí 1,5 ms [17]. Z bezpečnostních důvodů používám jako zpoždění spínání desetinásobek tohoto času.

Po nastavení požadovaného stavu zbývá poslední krok, a tím je zapsání aktuálního stavu proměnných *outEnSwitchState* a *outPolSwitchState* do *outEnState* a *outPolState*. Tím je zajištěno, že funkce v dalším průchodu bude pracovat se správným současným stavem (*currentState*).

9.6 FUNKCE PRO VYPISOVÁNÍ NA DISPLAY

Všechny funkce z výpisu v úvodu této kapitoly začínající klíčovým slovem *display* slouží k vypisování jednotlivých veličin na display zdroje. Display je dvouřádkový, přičemž každý řádek má 16 znaků. Následující tabulka zobrazuje rozmístění jednotlivých informací na displeji.

| | 0 | 1 | 2 | 3 | 4 | 5 | 6 | 7 | 8 | 9 | 10 | 11 | 12 | 13 | 14 | 15 |
|---|---|---|---|---|---|---|---|---|---|---|----|----|----|----|----|----|
| 0 | M | : | X | X | X | X | . | X | V | | | | | D | : | X |
| 1 | S | : | X | X | X | X | V | | P | : | X | | E | N | : | X |

Tabulka 15: Rozmístění vypisovaných veličin na displeji

- *M: XXXX.X V* je hodnota měřeného napětí ve voltech, vypisovaná na jedno desetinné místo
- *D: X* udává informaci o tom, jak je zdroj momentálně řízen. *D* znamená, že je řízen digitálně, tedy z počítače. *M* naopak označuje manuální řízení.
- *S: XXXX V* je požadovaná hodnota výstupního napětí ve voltech
- *P: X* je informace o polaritě výstupního napětí a nabývá hodnot *+* nebo *-*
- *EN: X* je informace o stavu výstupu. Nabývá hodnot *Y* a *N* (výstup zapnutý/vypnutý)

Jednotlivé funkce vždy pracují s proměnnými typu string, které v nich vznikají z proměnných používaných v jiných funkcích (např. *voltageSet*). Jednotlivé „stringy“ jsou následně vypisovány na display do příslušných pozic včetně úvodních znaků (např. *M:*, apod.). Všechny tyto funkce pracují v zásadě stejně a není nutné se jim podrobně věnovat.

9.7 OVLÁDÁNÍ ZDROJE POMOCÍ SCPI PŘÍKAZŮ

Poslední částí řídicího SW je zajištění digitálního řízení. Většina na trhu dostupných přístrojů (generátory signálů, zdroje, měřící přístroje) využívá ke komunikaci s počítačem SCPI příkazy, tedy „Standard Commands for Programmable Instruments“. Pomocí SCPI příkazů lze komunikovat po sběrnicích RS232, GPIB nebo jako v mém případě USB. Výhoda těchto příkazů je, že jsou standardizované (*IEEE 488*), a tedy dobře známé a použitelné vždy ve stejné struktuře. Struktura příkazů SCPI je stromová. Pokud tedy budeme chtít nastavit například napětí mého zdroje, příkaz bude vypadat následovně:

$$\text{SYSTem:PID_PSU:VOLTage 700} \quad (9.4)$$

V příkazu je na prvním místě klíčové slovo *SYSTem*, dále označení „systému“ *PID_PSU* a konečně veličina, kterou chceme nastavovat. Jednotlivé stupně příkazu jsou oddělovány dvojtečkou. Příkaz je v tomto případě zakončen číslem, což znamená, že chceme nastavit hodnotu uvedené veličiny (napětí) na 700 V. Dalším možným zakončením je otazník. Otazníkem se zakončují příkazy k měření nebo obecně k zjištění aktuálního stavu vybrané veličiny.

Dále si můžeme povšimnout, že klíčová slova v příkazech mají vždy první čtyři písmena velká. To umožňuje zkrácený zápis ve tvaru:

$$\text{SYST:PID_PSU:VOLT 700} \quad (9.5)$$

9.7.1 Možné příkazy

V případě mého zdroje je potřeba obsloužit jen několik příkazů. Konkrétně jde o nastavení a měření výstupního napětí a o nastavení a čtení stavu výstupu (resp. polarity). Možné příkazy pro ovládání zdroje tedy jsou:

- *SYSTEM:PID_PSU:VOLTAGE X* – Příkaz pro nastavení výstupního napětí na *X* V. Je obsloužen funkcí *setVoltage*.
- *SYSTEM:PID_PSU:VOLTAGE?* – Příkaz pro měření výstupního napětí. Je obsloužen funkcí *getVoltage*.
- *SYSTEM:PID_PSU:OUTPut:ON* – Příkaz pro zapnutí výstupu zdroje. Je obsloužen funkcí *setOutputEnable*.
- *SYSTEM:PID_PSU:OUTPut:OFF* – Příkaz pro vypnutí výstupu zdroje. Je obsloužen funkcí *setOutputEnable*.
- *SYSTEM:PID_PSU:OUTPut?* – Příkaz pro zjištění stavu výstupu. Je obsloužen funkcí *getOutputEnable*.
- *SYSTEM:PID_PSU:POLARity:POSitive* – Příkaz pro nastavení kladné polarity. Je obsloužen funkcí *setPolarity*.
- *SYSTEM:PID_PSU:POLARity:NEGative* – Příkaz pro nastavení záporné polarity. Je obsloužen funkcí *setPolarity*.
- *SYSTEM:PID_PSU:POLARity?* – Příkaz pro zjištění polarity. Je obsloužen funkcí *getPolarity*.
- **IDN?* – Základní SCPI příkaz pro ověření komunikace. Je obsloužen funkcí *identify*

9.7.2 Funkce pro obsluhu příkazů

setVoltage

Slouží k nastavení požadované hodnoty výstupního napětí. Hodnota napsaná na konci příkazu je zapsána do proměnné *voltageSet* pomocí funkce *constrain*, která je součástí integrované knihovny od výrobce platformy Arduino. Funkce *constrain* zajišťuje dvě věci. Převedení proměnné typu *string* na číselnou proměnnou typu *integer* a meze této hodnoty na 600 a 2000 V. Zadá-li tedy uživatel jako požadované napětí hodnotu mimo regulační rozsah, zdroj se nastaví jen do svých krajních limitů.

getVoltage

Slouží k vyčtení aktuálně měřené hodnoty výstupního napětí. Reaguje na příkaz odesláním hodnoty napětí ve voltech. Hodnota je zobrazena stejně jako na displeji na jedno desetinné místo.

setOutputEnable

Pokud příkaz končí slovem *:ON*, funkce zajistí zapnutí výstupu zdroje. Naopak končí-li příkaz slovem *:OFF*, dojde k vypnutí výstupu zdroje. Dále je přepsána proměnná *outEnState* tak, aby odpovídala aktuálnímu stavu výstupu.

Funkce ovládá výstupní vysokonapěťové relé.

getOutputEnable

Slouží k vyčtení aktuálního stavu výstupu. Podle stavu proměnné *outEnState* dojde k odeslání slova *ON* nebo *OFF*.

setPolarity

Pokud příkaz končí slovem :POSitive, funkce zajistí kladnou polaritu výstupního napětí a naopak pro slovo :NEGative. Následuje přepsání proměnné *outPolState* tak, aby odpovídala současnému nastavení.

Stejně jako funkce *setOutputEnable* ovládá i tato funkce výstupní vysokonapěťová relé.

getPolarity

Slouží k vyčtení aktuálního stavu výstupu. Podle stavu proměnné *outPolState* dojde k odeslání slova *POSITIVE* nebo *NEGATIVE*.

identify

Slouží k ověření komunikace zdroje s počítačem. Na příkaz reaguje odesláním identifikačního kódu „*PID Tester PSU, v1.0*“.

10 REALIZACE ZDROJE

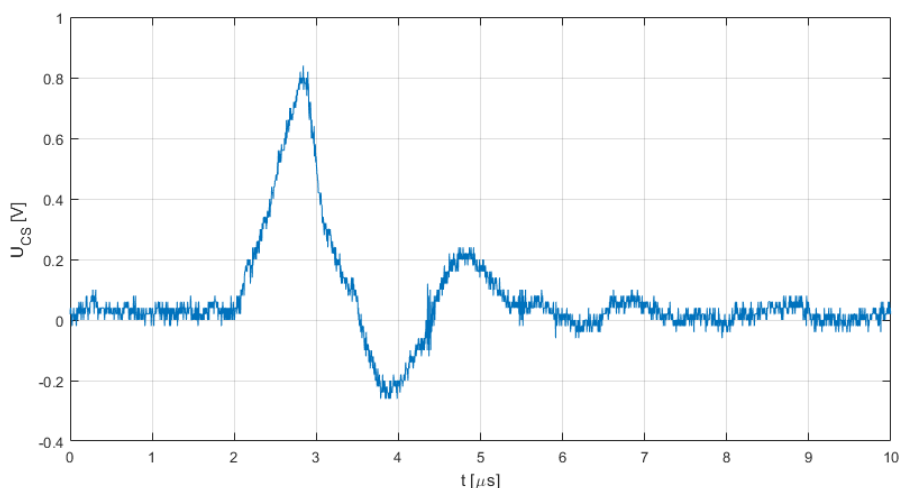
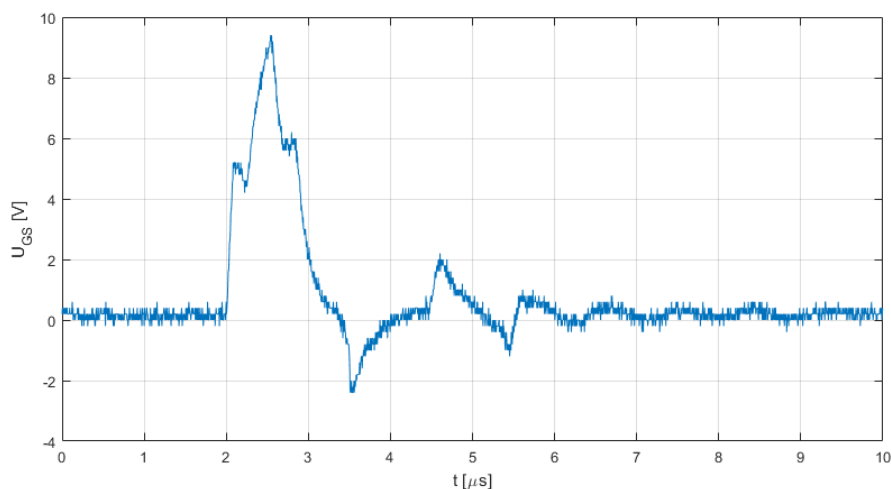
S hotovým návrhem jsem se posunul k dalšímu bodu zadání této práce, tedy k realizaci zdroje. Pro sestavení zdroje bylo nejprve nutné zadat výrobu transformátoru a DPS a objednat všechny součástky. Kompletní BOM je součástí přílohy E.

DPS jsem následně začal postupně osazovat od primárních funkčních celků. Mým cílem bylo vždy osadit danou část zdroje a otestovat ji. V kapitolách o návrhu zdroje rozebírám již finální podobu, ke které jsem se částečně dostal i tímto testováním. Některé součástky jsem totiž musel během testování měnit, nebo jsem dokonce přímo musel využít testování k určení hodnoty dané součástky.

Dobrým příkladem takového postupu je RC filtr na vstupu *CS* hlavního řídicího čipu (viz. *U3*, Obrázek 21), tedy filtr na výstupu obvodu snímání proudu primární stranou zdroje. V původním návrhu byl kondenzátor v tomto filtru neosazen. Výsledkem byl nedostatečně filtrovaný průběh snímaného napětí (respektive proudu).

V následujícím textu již budu uvádět změřené průběhy. Nejprve je ale nutné objasnit, jaké přístroje jsem k testování využil:

- Laboratorní zdroj 0 – 360 V/0 – 15 A, 1,5 kW EA-PS-8360-15-2U
- Osciloskop Tektronix TPS2024 s izolovanými kanály, kalibrovaný

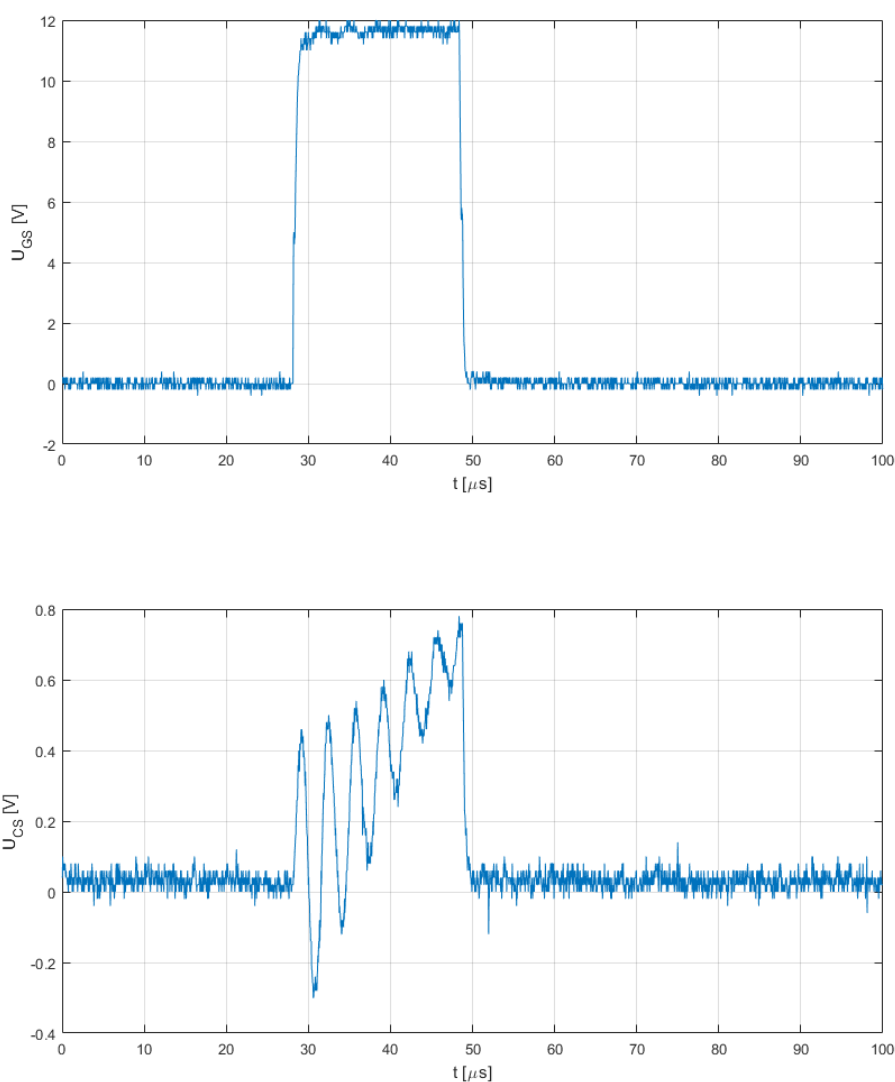


Obrázek 54: Průběhy napětí na vývodech DRV a CS řídicího čipu U3; Kondenzátor C27 neosazen

Zobrazené průběhy jsou měřeny osciloskopem přímo na vývodech čipu U3. Horní průběh U_{GS} je měřen na vývodu DRV, dolní průběh pak na vývodu CS. Na první pohled je zřejmé, že pulz je velmi rychlý – trvá jen zhruba 1 μs . To je způsobeno právě rychlým nárůstem druhého průběhu, přesněji tedy nárůstem proudu primární stranou transformátoru. Druhý průběh totiž představuje napětí na odporu R14. Přeroste-li hodnota tohoto napětí krajní limit čipu U3, který je přibližně 730 – 810 mV, dojde k přerušení spínání, neboť to pro čip znamená, že bylo dosaženo maximálního proudu primární stranou zdroje.

Z průběhu na obrázku je zřejmé, že bylo dosaženo kritické hodnoty napětí na vývodu CS ve velmi krátkém čase, a proto je i pulz vyslaný na elektrodu Gate velmi krátký. Pokud by ovšem proud transformátorem opravdu narostl na svou maximální hodnotu, muselo by se to projevit na výstupní straně. Znamenalo by to totiž, že se v transformátoru naakumulovala energie, která by se během doby s vypnutým spínačem musela projevit nárůstem napětí na výstupním kondenzátoru. Výstupní

napětí ale během zobrazeného spínání nijak nenarůstalo. Rychlý nárůst napětí na vývodu CS tedy evidentně nebyl způsoben rychlým nárůstem proudu transformátorem. Možným vysvětlením rychlého nárůstu proudu by byl zkratovaný transformátor. Proud by proud netekl přes jeho vysokou indukčnost, rychle by narůstal a nedošlo by ani k akumulaci energie v transformátoru. Jako druhá možnost se nabízí oscilace způsobené parazitními prvky spínače. Pro vyloučení zkratu jsem ještě zkusil snížit napájecí napětí zdroje. Toho jsem dosáhl vcelku snadno, neboť jsem během prvotního testování zdroj napájel stejnosměrným napětím z laboratorního zdroje. Pokud by se opravdu jednalo o zkrat, proud by narůstal rychle i se sníženým napětím. Pokud by se ale jednalo o oscilace, měly by při snížení vstupního napětí dosahovat nižší amplitudy a neměly by tedy přerušit spínací impuls.

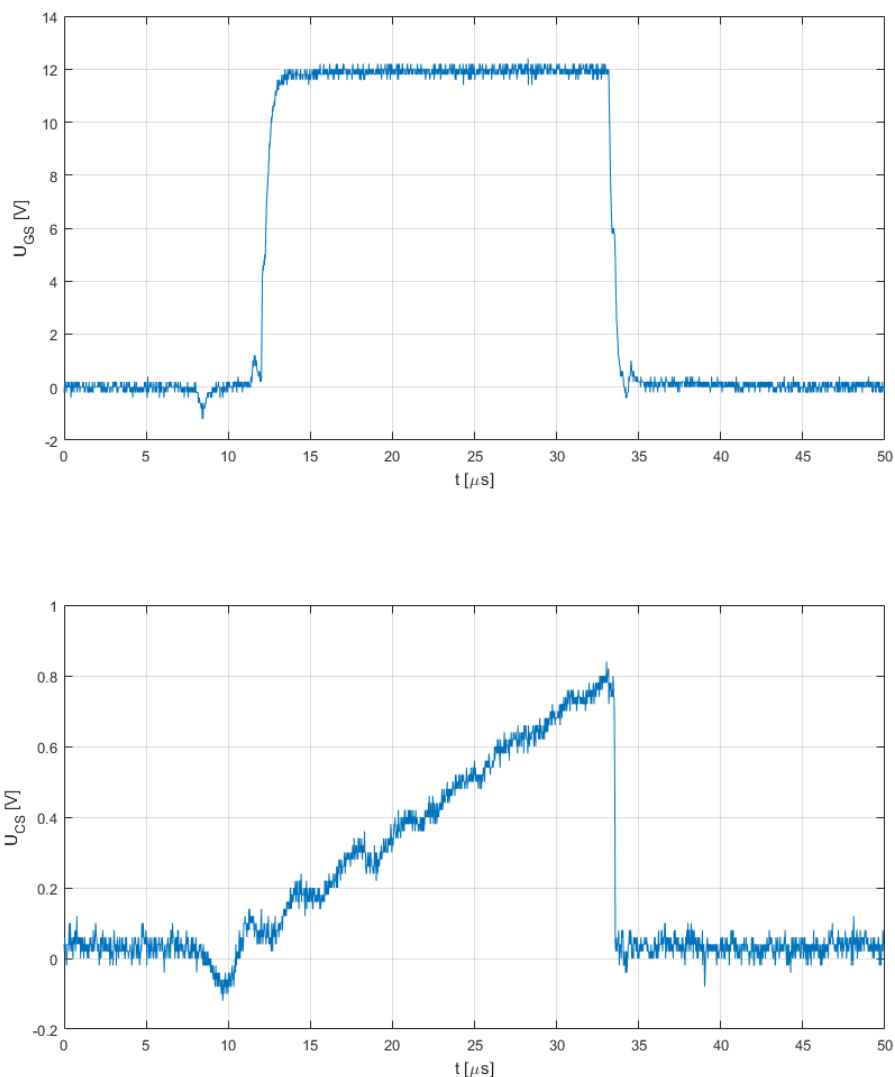


Obrázek 55: Průběhy napětí na vývodech DRV a CS řídicího čipu U3; Kondenzátor C27 neosazen, snížené vstupní napětí

Při sníženém napětí jsou již oscilace naprosto jednoznačné. Pro jejich odfiltrování bylo nutné osadit kondenzátor C27. Testováním různých hodnot jsem došel až k finální kapacitě 1,5 nF. Vyšší hodnoty vedly k příliš velkému zpomalení nárůstu napětí, a tedy k výraznému zpoždění v měření proudu. Ten

potom narůstal nad limit daný rezistorem $R14$ a vlastnostmi čipu $U3$ (viz. Rovnice (8.16a) a (8.16b) v kapitole 8.1.2.2), což dále vedlo ke zvyšování výstupního napětí. Nižší hodnoty kapacity naopak nebyly dostatečné a docházelo k přerušování spínacího impulsu v příliš krátkých časech.

Průběhy po odfiltrování oscilací vypadají následovně:



Obrázek 56: Průběhy napětí na vývodech DRV a CS řídicího čipu $U3$; Kondenzátor $C27$ osazen

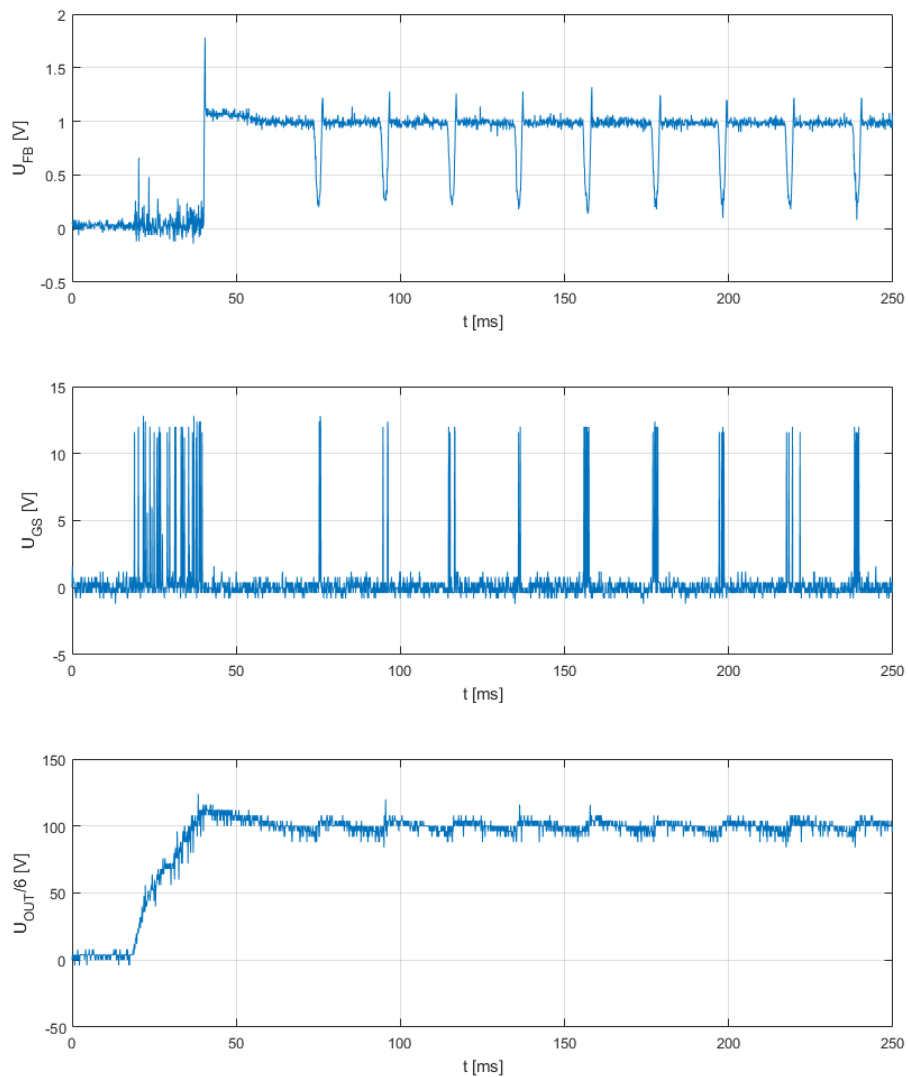
Během testování se objevila řada dalších problémů, kterým jsem se již částečně věnoval v kapitole 8 a nebudu je zde podrobně rozebírat.

10.1 PARAMETRY ZDROJE

Po odstranění všech menších či větších problémů jsem změřil průběhy několika významných veličin. Vzhledem k nutnosti manipulace se sondami osciloskopu jsem měřil v dolní části regulačního rozsahu zdroje.

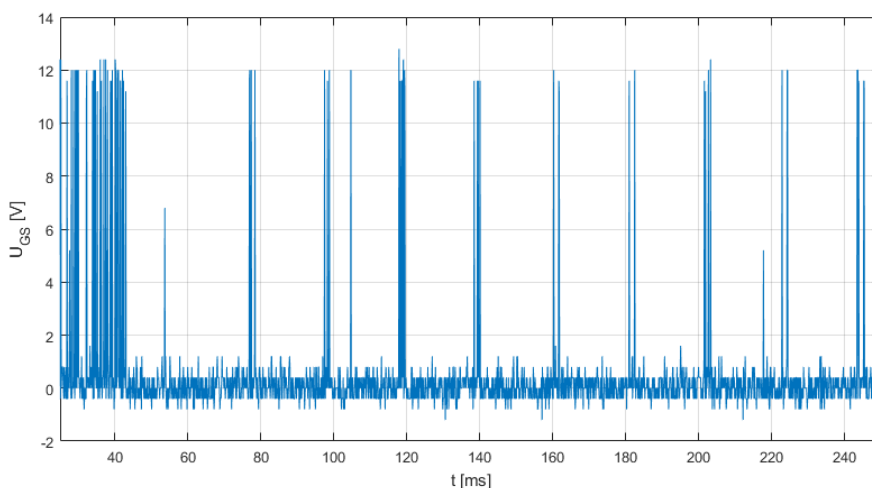
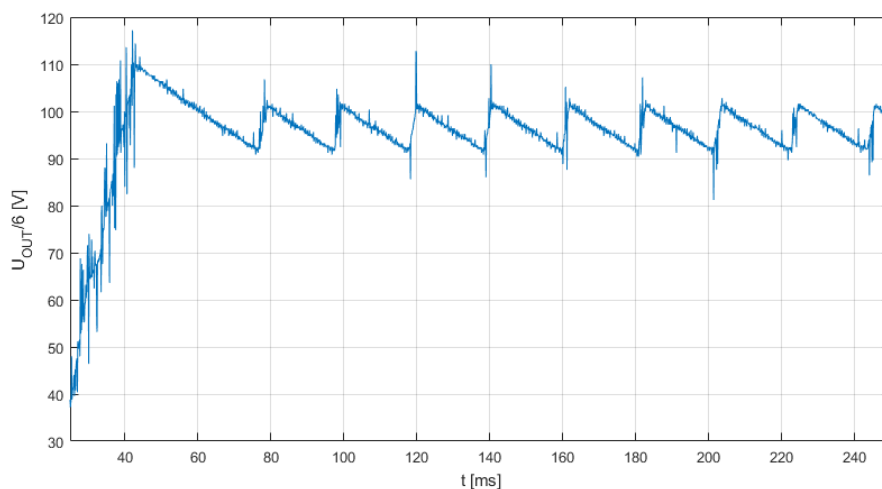
Následující obrázek obsahuje celkem tři průběhy. První z nich (nahore) zobrazuje průběh napětí na vývodu *FB* čipu *U3*. Jde tedy o zpětnou vazbu zdroje. Druhý průběh zobrazuje spínání tranzistoru *Q1*. Konečně třetí průběh zobrazuje výstupní napětí. To je měřeno na posledním rezistoru napěťového děliče pro napájení obvodů zpětné vazby. Jde tedy přibližně o jednu šestinu výstupního napětí.

Hodnota žádaného napětí je v tomto případě 600 V. Z průběhů je tedy patrné, že zpětná vazba pracuje správně. Po spuštění je nejprve neaktivní (pulzy viditelné na osciloskopu jsou pravděpodobně způsobeny nedokonalostí měření) až do doby, kdy výstupní napětí překročí 600 V (na obrázku jednu šestinu této hodnoty, tedy 100 V). Potom následuje rychlá změna a napětí na vývodu *FB* vyskočí na svou maximální hodnotu, což vede k přerušení spínání tranzistoru *Q1*. Následuje pomalé vybíjení výstupního kondenzátoru zdroje, a tedy pomalý pokles výstupního napětí. Když hodnota výstupního napětí klesne pod žádaných 600 V, dojde k poklesu napětí zpětné vazby a řídicí čip vygeneruje několik spínacích impulzů. Výstupní napětí vyrostě zpět k žádané hodnotě a spínání je opět přerušeno zpětnou vazbou. Takhle zdroj stabilně pokračuje v činnosti a výstupní napětí je regulováno kolem žádané hodnoty.



Obrázek 57: Průběhy významných veličin. Žádaná hodnota výstupního napětí 600 V

V průběhu výstupního napětí je viditelný mírný rozkmit kolem žádané hodnoty. Jedná se o zvlnění výstupního napětí, které je lépe patrné z dalšího obrázku.



Obrázek 58: Zvlnění výstupního napětí

Průběh je opět zobrazen společně s průběhem spínání tranzistoru $Q1$. Nyní můžeme dobře vidět krátký růst napětí během každé sady spínacích impulsů a následný pozvolný pokles v době bez spínání. Zanedbáme-li prvotní překmit napětí, můžeme z prvního průběhu odečíst velikost zvlnění výstupního napětí. Stačí jen odečíst maximum a minimum výstupního napětí a tento rozdíl následně vynásobit šesti.

$$\Delta U_{OUT} \doteq 60 \text{ V} \quad (9.5)$$

10% zvlnění se může zdát jako znepokojivé. V mé aplikaci však není požadována výrazná přesnost a pokud zvlnění nebude narůstat s vyšším výstupním napětím, není ho nutné snižovat.

10.2 FINÁLNÍ PODOBA ZDROJE

Z hlediska bezpečnosti není možné zdroj používat pouze ve formě DPS. Naopak je nutné DPS uzavřít do vhodného pouzdra a získat tak dostatečnou formu krytí. Vzhledem k aplikaci je předpokládáno místo použití zdroje laboratoř, a proto stačí krytí proti vniknutí cizích těles, nástrojů a zejména pro zamezení dotyku živých částí.

Vzhledem k značným rozměrům DPS jsem se po krátkém průzkumu trhu rozhodl pro 3D tisk vlastní krabice. Důvodem byla zejména cena, ale také fakt, že krabice z 3D tisku je svou velikostí přiměřená potřebám zdroje.

Na jednotlivé panely krabice jsem následně umístil elektromechanické součástky potřebné k ovládání a používání zdroje. Tyto součástky nejsou součástí BOMu a informace o nich proto uvedu zde. Jde o zástrčku se spínačem pro vstupní síťové napětí, potenciometr pro ruční nastavování výstupního napětí, 3 spínače pro nastavování digitálních parametrů zdroje, display a konečně banánkové zástrčky pro vyvedení výstupního napětí. Ke zdroji jsem ještě vyrobil dva vysokonapěťové kabely. Další materiál jako například distanční sloupky není nutné uvádět.

| Součástka a výrobce | Počet | Výrobní číslo | Popis |
|---|-------|--------------------------|---|
| Napájecí konektor SCHURTER | 1 | DC11.0001.001 | Zásuvka se spínačem, 12A/250V AC |
| Rotační potenciometr VISHAY | 1 | P16NP103KAB15 | Cermetový, 10 kΩ, lineární, 1 otáčka |
| Přepínač MULTICOMP | 3 | 1MS1T1BM1QE | Zap-Vyp, SPDT |
| Displej ARDUINO | 1 | IIC I2C Displej LCD 1602 | 16x2 znaků, včetně řadiče pro čtyř-drátové zapojení |
| Zásuvka (banánek) HIRSCHMANN, červená | 1 | SEB2610F4.8RT | 4mm, 25 A/1 kV DC, zlacený kontakt |
| Zásuvka (banánek) HIRSCHMANN, modrá | 1 | SEB2610F4.8BL | 4mm, 25 A/1 kV DC, zlacený kontakt |
| Zástrčka (banánek) HIRSCHMANN, červená | 2 | LASSGRT | 4mm, 24 A/1 kV DC, s krytkou |
| Zástrčka (banánek) HIRSCHMANN, modrá | 2 | LASSGBL | 4mm, 24 A/1 kV DC, s krytkou |
| Vysokonapěťový kabel STÄUBLI | 5 m | 61.7630-22 | Licna, 0,5 mm ² , izolace 5 kV |

Tabulka 16: Elektro-mechanické součástky

Z tabulky je zřejmé, že použité banánkové zásuvky a zástrčky sice nejsou dostačující z hlediska výdržného napětí, podobné součástky s vyšším výdržným napětím však neexistují a jejich nahrazení jiným typem součástek není vhodné z hlediska použitelnosti v laboratoři.

Rozhodl jsem se tedy tyto součástky použít. S výstupními kabely zdroje je díky tomu nutné manipulovat pouze bez napětí, což ale nijak nenarušuje funkci zdroje.



Obrázek 59: Ovládací panel zdroje

Na ovládacím panelu jsou zleva: potenciometr pro nastavení výstupního napětí, spínač pro zapnutí/vypnutí výstupu, spínač pro ovládání polarity, spínač pro přepnutí mezi manuálním/digitálním ovládáním a konečně vpravo display. Dále je na obrázku vidět zadní strana vstupní zásuvky pro střídavé napětí, která je umístěna na zadním panelu zdroje. Na pravém panelu jsou potom umístěny výstupní svorky.

Na dalším obrázku je již finální podoba DPS po umístění do krabice. Na obou fotkách je odstraněno víko, které jinak samozřejmě krabici kompletně uzavírá.



Obrázek 60: Finální podoba zdroje

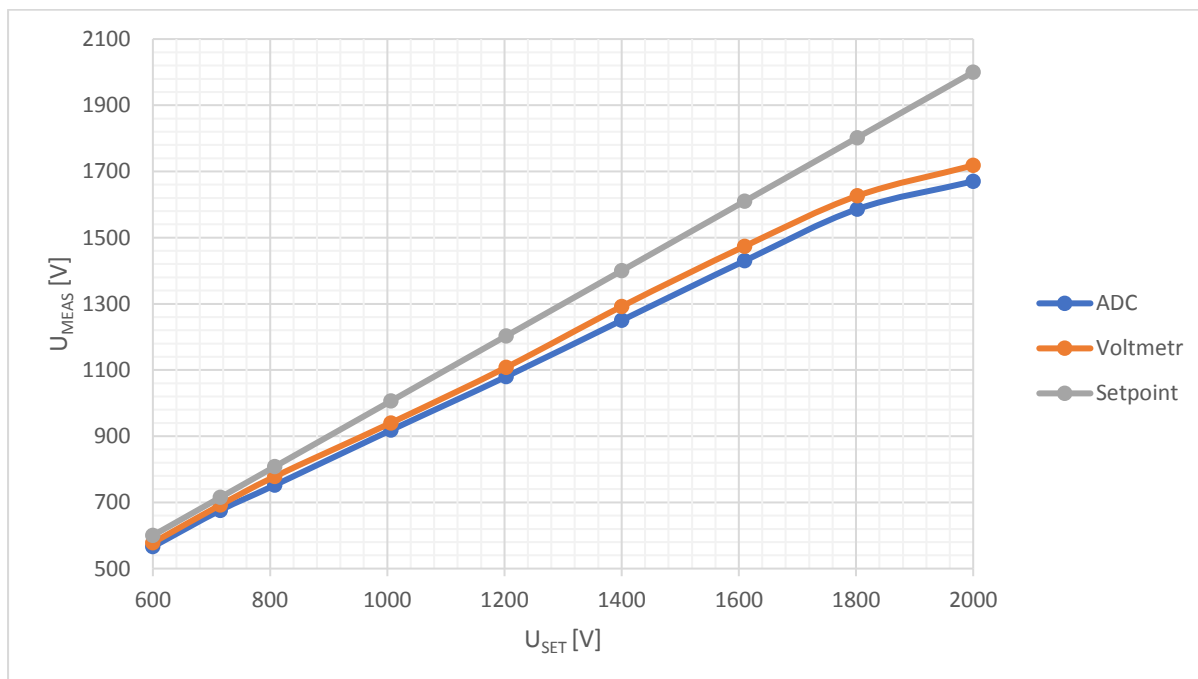
10.3 MĚŘENÍ VÝSTUPNÍHO NAPĚTÍ

Na začátek této kapitoly musím podotknout, že se na zdroji projevil EMC problém. Pokud je vstupní napětí zdroje vyšší než 220 V AC, dojde k problému zpětné vazby. Když žádané napětí přesáhne přibližně 900 V, zdroj přestane regulovat a výstupní napětí kmitá kolem střední hodnoty přibližně 1 kV. Měření výstupní charakteristiky zdroje jsem tedy musel provést se sníženým napětím 200 V AC.

Následující tabulka a grafické znázornění jejích dat zachycuje měření výstupního napětí zdroje. První údaj v tabulce je žádaná hodnota výstupního napětí nastavena pomocí ovládacího potenciometru nebo příkazu z počítače. V druhém sloupci je hodnota změřená pomocí integrovaného AD převodníku. Třetí sloupec obsahuje hodnotu změřenou externím voltmetrem UNI-T M3900. Jde o digitální multimetr s napěťovým rozsahem až 1 kV. Vzhledem k požadavku měřit 2 kV jsem výstup zdroje připojil do voltmetru přes předřadný odpor o velikosti 10 MΩ. Vnitřní vstupní odpor voltmetru je také 10 MΩ, a proto je měřené napětí poloviční. Poslední sloupec tabulky obsahuje skutečné výstupní napětí zdroje (dvojnásobek napětí měřeného voltmetrem).

| U_{OUT}^* [V] | U_{M_ADC} [V] | U_{M_VM} [V] | U_{OUT_Real} [V] |
|-----------------|------------------|-----------------|---------------------|
| 600 | 566 | 289 | 578 |
| 715 | 676 | 346 | 692 |
| 808 | 752 | 389 | 778 |
| 1006 | 918 | 470 | 940 |
| 1203 | 1080 | 554 | 1108 |
| 1400 | 1250 | 646 | 1292 |
| 1610 | 1430 | 737 | 1474 |
| 1802 | 1586 | 813 | 1718 |
| 2000 | 1670 | 859 | 1718 |

Tabulka 17: Měření výstupního napětí



Obrázek 61: Výstupní charakteristika zdroje

Z výsledků jsou patrné dvě skutečnosti. Za prvé je vidět jistá odchylka AD převodníku od externího multimetru a za druhé je vidět poněkud významnější odchylka výstupního napětí zdroje od žádané hodnoty.

Budeme-li považovat hodnotu napětí U_{OUT_Real} měřenou digitálním multimetrem za správnou, můžeme vyjádřit nepřesnost měření převodníku jako:

$$\varepsilon_{ADC} = 1 - \frac{U_{ADC}}{U_{OUTReal}} \quad (10.1)$$

Použijeme-li rovnici (10.1) na změřené údaje uvedené v předešlé tabulce, zjistíme, že průměrná nepřesnost měření je 2,68 %. Takovou přesnost považuji v tomto případě za dostatečnou, neboť jde zejména o informativní ukazatel zdroje, nikoliv o přesné měření.

Druhá skutečnost má již vyšší význam. Z výsledků je patrné, že výstupní napětí zdroje dosahuje maximálně jen něco přes 1,7 kV namísto žádaných 2 kV. To je téměř 15% odchylka od žádaného napětí. Rozdíl mezi žádaným a skutečným výstupním napětím může mít v zásadě dvě příčiny. Mohlo by jít o špatně nastavený odpor digitálního potenciometru, a tedy špatně nastavený regulační bod, nebo by mohlo jít o chybu ve zpětné vazbě jako takové. Pokud by šlo o druhý případ, regulační smyčka by byla nějakým způsobem nestabilní, a to by se mělo projevit kmitáním skutečné hodnoty napětí. Měřené napětí by pak představovalo střední hodnotu rozkmitaného skutečného napětí. Změřil jsem tedy výstupní napětí pomocí osciloskopu a sledoval jsem jeho zvlnění. To je však stabilní napříč celým regulačním rozsahem a je přibližně 60 V. Toto zvlnění ukazuje například Obrázek 58.

Pro ověření druhé možné příčiny jsem potřeboval změřit odpor spodní části zpětnovazebního děliče. To lze naštěstí provést bez přítomnosti vysokého napětí. Stačí pouze napájet řídicí obvod Arduino pomocí USB vstupu. Obvody jako I2C izolátor, digitální potenciometr nebo AD převodník jsou pak napájeny z 5V zdroje *U12*, který je napájen právě z 5V výstupu Arduina. Aktivní Arduino tedy zajistí jak napájení digitálního potenciometru, tak i možnost nastavení regulačního bodu. Na takto napájeném zdroji jsem nastavil hodnotu žádaného napětí nejprve na 600 V a následně na 2 kV. V obou případech jsem změřil hodnotu odporu spodní větve zpětnovazebního děliče.

| $U^*_{OUT} [V]$ | $R_{51} + R_{U10} [k\Omega]$ | $U^*_{Real} [V]$ |
|-----------------|------------------------------|------------------|
| 600 | 1,40 | 574 |
| 200 | 4,22 | 1728 |

Tabulka 18: Regulační bod zdroje

Poslední sloupec tabulky představuje skutečnou hodnotu žádaného napětí tak, jak ji vidí zpětná vazba. Je tedy zřejmé, že zdroj reguluje správně a špatně je nastaven regulační bod. Příčinou je nízké rozlišení digitálního potenciometru způsobené zejména faktem, že je využívána jen malá část jeho rozsahu. V původním návrhu zdroje jsem použil napěťové regulátory TL431, které jsem později musel nahradit jiným typem této součástky – TLV431. Druhý zmíněný obvod má však poloviční referenční napětí, což vede ke snížení odporových hodnot ve spodní větvi zpětnovazebního děliče také na polovinu. Původně měl tedy být potenciometr využíván v rozmezí hodnot 0 – 6 k Ω , tento rozsah se však později snížil na 0 – 3 k Ω a nyní tak využívám necelou třetinu rozsahu potenciometru.

Tento problém má vcelku jednoduché řešení. Stačí zvýšit celkovou hodnotu odporu zpětnovazebního děliče. Ten byl v původním návrhu napočítán tak, aby jím protékal proud 1 mA při výstupním napětí o velikosti 2 kV. To je ovšem opět číslo původem z návrhu s integrovaným obvodem TL431. Proud

tekoucí do pinu *REF* je ale u obvodu TLV431 téměř 10x nižší než v případě obvodu TL431, a proto si nyní mohu dovolit úměrně snížit i celkový proud zpětnovazebního děliče.

Pokusme se tedy nyní optimalizovat hodnoty odporu jednotlivých částí děliče tak, abychom využili co největší rozsah hodnot digitálního potenciometru. Ideálně bych chtěl využít krajních hodnot potenciometru pro krajní hodnoty regulačního rozsahu napětí. Nejnižší hodnota odporu potenciometru je 0Ω , nejvyšší je pak $9,92 \text{ k}\Omega$.

Pro celý dělič platí známý vztah:

$$U_{Ref} = U_{Out} \frac{R_{PrePot} + R_{Pot}}{R_{PrePot} + R_{Pot} + R_U} \quad (10.2)$$

Kde:

- $U_{Ref} = 1,24 \text{ V}$ je hodnota napěťové reference obvodu TLV431
- U_{Out} je výstupní napětí zdroje
- R_{PrePot} je hodnota odporu předřazeného digitálnímu potenciometru
- R_{Pot} je odpor digitálního potenciometru
- R_U je celkový odpor vrchní větve děliče

Z rovnice lze snadno vyjádřit R_{Pot} :

$$R_{Pot} = \frac{U_{Ref}(R_{PrePot} + R_U) - U_{Out}R_{PrePot}}{U_{Out} - U_{Ref}} \quad (10.3)$$

Z této rovnice již lze určit hodnota, kterou by potenciometr měl nastavit s aktuálními součástkami. Zkrátka dosadíme za jednotlivé veličiny hodnoty součástek, které jsou aktuálně ve zdroji osazeny. Vzhledem k tomu, že nás zajímá maximální odpor potenciometru, za U_{Out} dosadíme hodnotu 600 V . Dostaneme:

$$R_{Pot} = 2,838 \text{ k}\Omega \quad (10.4)$$

Nyní můžeme vyjádřit koeficient K jako:

$$K = \frac{2,838 \text{ k}\Omega}{9,92 \text{ k}\Omega} = 3,495 \quad (10.5)$$

Tento koeficient představuje číslo, kterým musíme vynásobit hodnoty odporů všech rezistorů v děliči, aby byl plně využit rozsah digitálního potenciometru. Ideální hodnoty rezistorů zpětnovazebního děliče tedy jsou:

$$R_{32} = R_{38} = \dots = R_{45} = K \frac{R_U}{5} = 1,363 \text{ M}\Omega \quad (10.6)$$

$$R_{51} = KR_{PrePot} = 4,194 \text{ k}\Omega \quad (10.7)$$

Hodnota odporu digitálního potenciometru potom podle rovnice (10.3) bude:

$$R_{pot}(U_{out} = 600 V) = 9,92 k\Omega \quad (10.8)$$

$$R_{pot}(U_{out} = 2000 V) = 34,08 \Omega \quad (10.9)$$

Jedná se samozřejmě o vypočtené hodnoty, které nepůjde naprosto přesně dodržet vzhledem k daným hodnotám běžně vyráběných součástek. Zvolené hodnoty by měly být v každém případě o trochu nižší než tyto vypočtené, které dosahují krajního limitu potenciometru. Dobrým kompromisem by bylo využít koeficient $K = 3,3 - 3,4$. Následně by mělo dojít k výraznému zlepšení přesnosti nastavení výstupního napětí zdroje, neboť budeme využívat téměř celý rozsah digitálního potenciometru.

11 ZÁVĚR

Hlavním cílem této práce bylo navrhnout a sestavit zdroj vysokého napětí pro testování fotovoltaických modulů. Konkrétně by zdroj měl být využit zejména k vyvolání a odstranění efektu známého ve fotovoltaice jako PID. Efektu, který jsem rozebral v úvodní části práce, a kterému jsem se věnoval i ve své bakalářské práci.

Má práce začala návrhem, kde jsem nejprve musel zvolit topologii zdroje. Jsem toho názoru, že topologie Flyback byla správná volba i přesto, že jsem musel překonat několik problémů zapříčiněných přítomností vysokého napětí. Dá se ovšem předpokládat, že podobné problémy by se vyskytly také u jiných topologií. V této práci jsem vybíral již pouze ze dvou variant a myslím, že zvolená varianta č. 1 je pro mou aplikaci efektivnější a celkově vhodnější. Hlavním důvodem, který uvádím na začátku práce, je jednoduchost řízení. To byl ovšem rozhodující faktor hlavně pro mě jako pro návrháře. Pokud bych se ale mezi variantami rozhodoval jako uživatel, viděl bych jako hlavní důvod spíše velikost a hmotnost zdroje. S topologií Flyback jsem se dostal až ke kompaktnímu zdroji, který je snadno přenositelný mezi laboratořemi a není nijak náročné s ním manipulovat. Pokud bych se naopak rozhodl pro druhou variantu, zdroj by byl velký a těžký a bylo by náročné s ním pracovat. Dále také můžeme přihlédnout k celkové ceně zdroje. Samozřejmě znám jen náklady spojené s rozpracovanou variantou, ale i tak můžu bezpečně říct, že jen použitý transformátor je přibližně 10x levnější než běžně dostupný síťový transformátor, který bych pravděpodobně využil v druhé variantě. Celkově jsem tedy toho názoru, že volba topologie je v rámci zadání správná.

Když jsem měl jasno v topologii, musel jsem vybrat také klíčové součástky zdroje. První z těchto součástek byl bezpochyby řídicí čip UCC28740. Podstatná část návrhu se pak totiž řídila požadavky výrobce tohoto čipu. Několik těchto požadavků jsem během návrhu špatně pochopil a narazil jsem tak na první problémy při následném testování. Později jsem ovšem tyto problémy dokázal odstranit díky podrobnějšímu studiu produktového listu, a hlavně díky faktu, že už jsem si mohl některé vlastnosti čipu přímo ověřit měřením pomocí osciloskopu.

Kontrolní čip přímo řídí další, podle mého názoru klíčovou součástku, kterou je tranzistor typu MOSFET. Tranzistor jsem volil zejména s ohledem na maximální zátěžné napětí v rozepnutém stavu. V tomto případě se potvrdily mé výpočty a tranzistor se ukázal jako vhodně zvolený. Maximální hodnota napětí během rozepnutého stavu totiž dosahuje asi 85 % maximální hodnoty udané výrobcem a to znamená, že součástka není zbytečně předimenzována.

Další klíčovou součástkou je transformátor. Ten se projevil jako poměrně problematický, a to při realizaci zdroje. V době návrhu jsem se hlavně snažil ověřit, zda je transformátor vůbec vyrobitelný pro můj zdroj s jeho specifickými požadavky. To se nakonec potvrdilo a transformátor se podařilo objednat u firmy Tronic, kde byl následně vyroben na míru zmíněným požadavkům.

Poslední klíčovou součástkou jsou vysokonapěťová relé, která přímo plní požadavek vyplývající ze zadání. Konkrétně mám na mysli požadavek na vyvolání a léčení mechanismu PID. Vyvolat a léčit PID totiž nutně vede k potřebě oboupolaritního výstupu zdroje. Opačnou polaritu lze samozřejmě zajistit přepojením výstupních kabelů tak, jak jsem to dělal již dříve během experimentu v bakalářské práci. To by ovšem nesplňovalo požadavek na automatické řízení, a právě proto považuji výstupní relé za klíčové součástky.

Zdroj by jistě nemohl fungovat bez ostatních součástek. Za klíčové jsem ale označil ty součástky, na kterých jsem celý svůj návrh stavěl. Záměrně proto jako klíčovou součástku neuvádím například

Arduino Nano, neboť v počátku návrhu jsem měl pouze hrubou představu, že budu nějakým způsobem ovlivňovat zpětnou vazbu zdroje a že k tomu bude potřeba mikroprocesor. Zpětná vazba ani její řízení ale rozhodně nebyly základními kameny celého návrhu. Jejich podobu jsem naopak odvodil až později na základě ostatních částí zdroje.

Kromě návrhu HW části byl v zadání práce také požadavek na možnost řízení zdroje z počítače. Tento bod zadání jsem se rozhodl vyřešit pomocí mikroprocesoru ATmega328 na platformě Arduino a nevyhnul jsem se tak psaní SW. Zdroj je tedy připraven na komunikaci s počítačem pomocí sériové linky, přičemž přijímá příkazy typu SCPI dle standardu IEEE 488. Díky tomu lze snadno využít například prostředí LabVIEW⁷. Prostředí LabVIEW pracuje s funkčními bloky, které se nazývají „Virtual Instruments“ (zkráceně VI). Výhodou využití SCPI příkazů pro komunikaci je, že právě tyto funkční bloky VI jsou dobře známé a dostupné od dodavatele platformy LabVIEW. Je tedy snadné v takovém prostředí vytvořit testovací aplikace a plně zautomatizovat testování fotovoltaických modulů. Zdroj dokáže na základě SCPI příkazů nastavovat své výstupní napětí, měnit polaritu tohoto napětí a zapnout nebo vypnout svůj výstup. U všech nastavitelných parametrů také zdroj dokáže přečíst a odeslat jejich aktuální stav.

Další velmi důležitou částí SW je zajištění regulace výstupního napětí zdroje. To sice není přímo požadováno v zadání této práce, vyplývá to ale z podstaty mechanismu PID a z rozvoje podoby fotovoltaických systémů. Zdroj je díky tomu připraven na růst napětí jednotlivých panelů ve fotovoltaických řetězcích a systémech. Dále díky tomu lze posuzovat vliv výše napětí na rychlost degradace. Celkově tedy možnost změny velikosti výstupního napětí rozšiřuje možnosti využití zdroje.

Zbývající část SW pak zajišťuje zejména manuální ovládání zdroje, který lze díky tomu ovládat i bez připojení k počítači, a konečně také vypisování důležitých informací na displej. Jde o stejné informace, které jsou k dispozici pro vyčtení pomocí SCPI příkazů.

S hotovým návrhem zdroje jsem se posunul k jeho realizaci, při které jsem se dostal k prvním větším problémům. Většinou stačilo vyměnit některé pasivní součástky za jiné s odlišnými parametry, někdy jsem musel upravit samotnou DPS a ve dvou případech jsem musel k DPS připojit obvod sestavený na pájivém poli.

Největším problémem při realizaci zdroje byl jednoznačně špatně navinutý transformátor. Nabízela se samozřejmě reklamace nebo alespoň výměna za nový a lépe navinutý kus. To by ale mohlo vést ke stejnému problému, neboť transformátor byl pravděpodobně výrobně složitý vzhledem k výrazně odlišným parametrům jednotlivých vinutí. Proto jsem se rozhodl raději upravit obvody kolem transformátoru tak, aby vyhověly jeho aktuálním parametrům. Problém jsem vyřešil napěťovým regulátorem a na DPS tak přibyl jeden ze dvou zmíněných obvodů sestavených na pájivém poli.

Druhý přidaný obvod řešil spíše chybu z nepozornosti, neboť jsem do původního návrhu zapomněl přidat vstupní obvody pro spínače sloužící k ovládání polarity výstupu a k ovládání výstupu jako takového. Nešlo tedy o závažný problém a řešení bylo celkově snadné.

Zdroj jsem nejprve testoval tak, že jsem ho napájel ze zdroje stejnosměrného napětí, což mi umožnilo pracovat jednak s omezením proudu a jednak se sníženým vstupním napětím. Po odstranění všech menších i větších problémů zdroj při napájení ze stejnosměrného napětí již dělal to, co by se od něj dalo očekávat. Zbývalo tak otestovat zdroj s napájením přímo ze sítě. Zde se ovšem

⁷ <http://www.ni.com/cs-cz.html>

objevil problém, jehož příčinu se mi zatím nepodařilo definovat.. Tento problém způsobuje ztrátu regulace výstupního napětí, které se od určitého regulačního bodu (přibližně 1 kV) zastaví na hodnotě poblíž 1 kV. Na nižších hodnotách výstupního napětí zdroj funguje v pořádku a problém úplně zmizí, když se sníží vstupní napětí zdroje.

Celkově se tedy dá o zdroji říct, že může být v současném stavu použit k experimentu, jehož hlavní myšlenkou je degradovat a léčit fotovoltaický panel mechanismem PID, což byl primární účel jeho návrhu. Jsou zde jen dvě omezení. Prvním omezením je fakt, že maximální napětí zdroje je 1,7 kV namísto zamýšlených 2 kV. Ovšem toto omezení je minimální, neboť 1,7 kV je napětí téměř 3x vyšší než to, které jsem použil v experimentu ve své bakalářské práci, a pro PID je více než dostatečné. Druhé omezení spočívá v nutnosti napájení zdroje přes oddělovací transformátor s regulací střídavého napětí. Vstupní napětí by mělo mít parametry síťového napětí se sníženou střední hodnotou na 200 V. Použití oddělovacího transformátoru je ale na místě i v případě, že problém bude odstraněn, a to z bezpečnostních důvodů. V každém případě se jedná o zařízení s přítomností vysokého napětí, a i když jsem v návrhu dělal vše pro to, aby bylo zařízení bezpečné, je třeba dbát na zvýšenou opatrnost.

Úplným závěrem bych rád ještě shrnul, čemu bych se chtěl dále věnovat ve spolupráci s katedrou technologie a s Ing. Pavlem Hrzinou, Ph.D. samozřejmě ve spojení s navrženým a sestaveným zdrojem. V první řadě bych rád provedl experiment, kvůli kterému jsem celý zdroj navrhoval a stavěl. Jak jsem již psal výše, zdroj je v současném stavu takového experimentu schopný. Dále je na místě několik zlepšení zdroje, která vyplynula z testování ale také ze zkušeností získaných během této práce jako takové. První takové zlepšení spočívá v úpravě návrhu DPS, a to zejména v zakomponování dodatečných obvodů přímo na DPS. Další možnou změnu už jsem částečně rozpracoval v poslední kapitole této práce a jde o výměnu součástek v hlavním napěťovém děliči zpětné vazby. Aplikace uvedeného řešení by vedla k výraznému zlepšení. Jeden krok digitálního potenciometru totiž činí 80 Ω (v některých speciálních případech 70 Ω). To se projeví zejména při požadavku na vysoké výstupní napětí, kdy oněch 80 Ω činí největší procentuální část celkového odporu spodní větve děliče a způsobuje tak největší nepřesnost v nastaveném napětí. Celkové zvýšení odporových hodnot v děliči tak vede k výraznému snížení této chyby, neboť krok potenciometru zůstává stále stejný, jen využijeme celý jeho rozsah. Pokud by ani takové zlepšení nestačilo, bylo by dále možné nahradit potenciometr nějakou přesnější variantou s vyšším počtem kroků. Nepřesnost lze také řešit na úrovni SW, kde se nabízí zavedení zpětné vazby. Nyní příslušná funkce jen vypočítá požadovaný odpor a nastaví potenciometr na nejbližší hodnotu tomuto odporu. To je ovšem za předpokladu, že potenciometr nastaví hodnotu přesně uvedenou v jeho produktovém listu odpovídající dané pozici jezdce. Přesnost absolutní hodnoty odporu digitálních potenciometrů ale může být až $\pm 20\%$. SW bych tedy vylepšil tak, že současná funkce by sloužila k nalezení počáteční polohy jezdce a dále bych využil napětí měřeného AD převodníkem k doregulování na hodnotu nejbližší požadovanému napětí. Odpor potenciometru by se tedy dále měnil na základě hodnoty výstupního napětí. Tato dodatečná regulace by navíc omezila i změny výstupního napětí způsobené například změnami teplot.

Poslední věcí k řešení je samozřejmě problém částečné ztráty funkce při napájení z napětí o velikosti 230 V AC. V zásadě může tento problém mít dvě příčiny. Jednou příčinou může být elektromagnetické rušení, které ve spínaných zdrojích vždy vzniká. Tato příčina se dá řešit ze své podstaty na dvou místech. Jednak je to v místě, kde rušení vzniká a je vysíláno do okolí, a dále je to v místě, kde rušení škodí.

Obvod, který ztratí svou funkci je obvod zpětné vazby. Pokud je tady příčinou elektromagnetická kompatibilita, mělo by být možné problém odstranit zlepšením rozložení obvodu zpětné vazby na DPS. Konkrétně bych se snažil omezit kapacitní a induktivní vazby obvodu, tedy minimalizovat plochy smyček a optimalizovat uzemnění obvodu. Dále bych se snažil omezit rušení v místě jeho vzniku. Hlavním zdrojem elektromagnetických emisí je s největší pravděpodobností samotný transformátor. Důvodem jsou vysokofrekvenční proudy protékající jeho vinutími. Změny by v tomto případě spočívaly s nejvyšší pravděpodobností v novém návrhu transformátoru. Dalším potenciálním místem vzniku emisí jsou diody v obou výstupních vinutích transformátoru. Tyto emise by mělo být možné potlačit RC snubbery umístěnými paralelně k jednotlivým diodám.

Další možnou příčinou problému je nestabilita zpětnovazební smyčky. Chování smyčky jsem však analyzoval poměrně podrobně a dle výsledků těchto simulací by smyčka měla být stabilní. Rovnice má však v tomto případě mnoho proměnných a simulace obsahovala několik odhadů. Nyní, když zdroj funguje (se sníženým napětím) by bylo možné přesně analyzovat chování smyčky. To znamená přesně změřit veličiny jako je spínací frekvence nebo proud transformátorem. Obecně tedy ty veličiny, které figurují v jednotlivých členech pro vyjádření zesílení smyčky. Se znalostí těchto veličin napříč regulačním pásmem zdroje už bude možné přesně vyjádřit zesílení smyčky pro všechny pracovní podmínky a možná tak i určit nějaký nestabilní pracovní bod, jehož odstraněním by se problém mohl vyřešit.

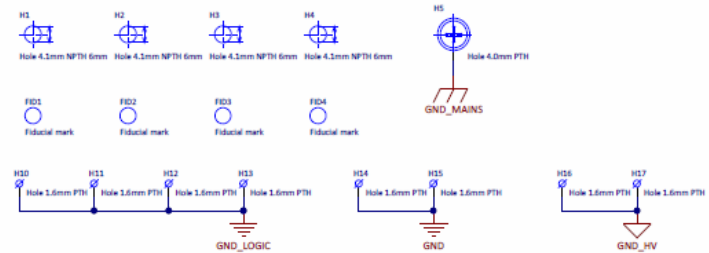
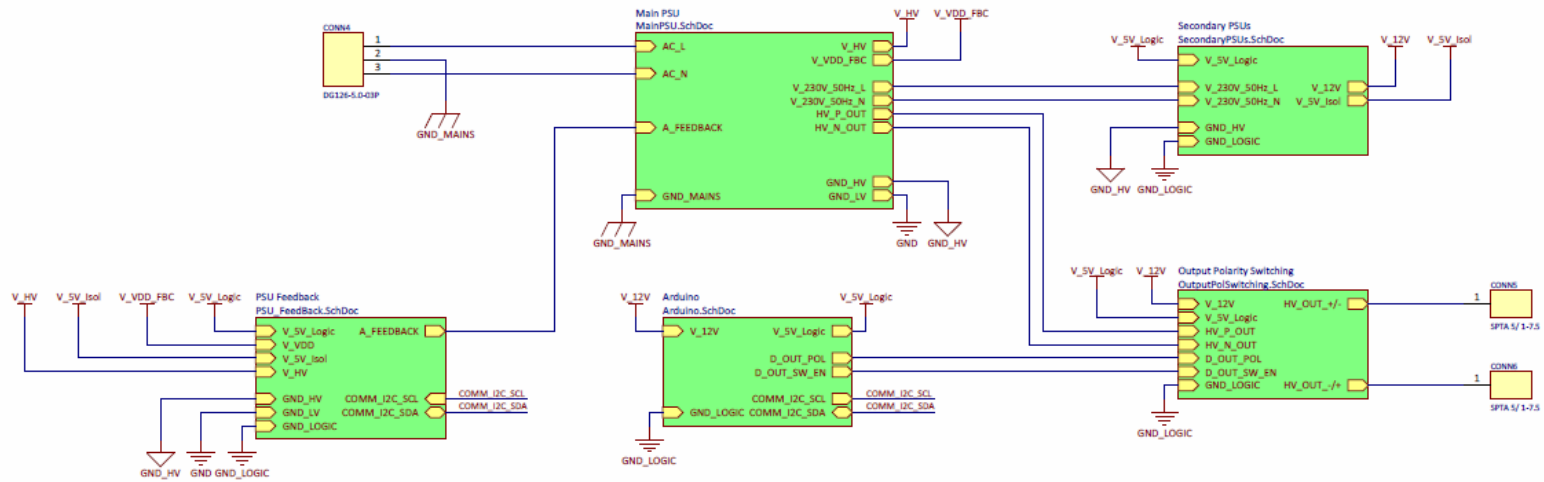
12 CITOVANÁ LITERATURA

- [1] ROKUSEK, David. *PID Efekt, diagnostika a důsledky*. Praha, 2017. Bakalářská práce. České vysoké učení technické v Praze. Vedoucí práce Ing. Pavel Hrzina, PhD.
- [2] BASSO, Christophe P. *Switch-mode power supplies: SPICE simulations and practical designs*. New York: McGraw-Hill, c2008. McGraw-Hill professional engineering. ISBN 978-0-07-150858-2.
- [3] HAVLÁT, Ladislav. *Zdroj 5 kV / 4 mA řízený procesorem*. Praha, 2014. Bakalářská práce. České vysoké učení technické v Praze. Vedoucí práce Ing. Lubor Jirásek, CSc.
- [4] DIXON, L. H.: *Magnetics Design for Switching Power Supplies. Section 1: Introduction and Basic Magnetics*. Texas Instruments, 2001, [\[online\]](#)
- [5] DIXON, L. H.: *Magnetics Design for Switching Power Supplies. Section 4: Power Transformer Design*. Texas Instruments, 2001, [\[online\]](#)
- [6] DIXON, L. H.: *Magnetics Design for Switching Power Supplies. Section 5: Inductor and Flyback Transformer Design*. Texas Instruments, 2001, [\[online\]](#)
- [7] FAIRCHILD, Semiconductor. *Application Note AN4137: Design Guidelines for Off-line Flyback Converters Using Fairchild Power Switch (FPS)* [online]. [cit. 2019-04-29]. Dostupné z: <https://www.onsemi.com/pub/Collateral/AN-4137.pdf.pdf>
- [8] TEXAS INSTRUMENTS. *UCC28740: Constant-Voltage Constant-Current Flyback Controller Using Optocoupled Feedback* [online]. [cit. 2019-04-29]. Dostupné z: <http://www.ti.com/lit/ds/symlink/ucc28740.pdf>
- [9] DIOTEC SEMICONDUCTOR. *HV3 ... HV6: Fast Recovery High Voltage Rectifier Diodes* [online]. [cit. 2019-04-29]. Dostupné z: https://diotec.com/tl_files/diotec/files/pdf/datasheets/hv3.pdf
- [10] FAIRCHILD SEMICONDUCTOR. *FQD2N100 / FQU2N100 N-Channel QFET[®] MOSFET: 1000 V, 1.6 A, 9 Ω* [online]. [cit. 2019-04-29]. Dostupné z: <https://www.onsemi.com/pub/Collateral/FQU2N100-D.PDF>
- [11] TEXAS INSTRUMENTS. *TLV431x: Low-Voltage Adjustable Precision Shunt Regulator* [online]. [cit. 2019-04-30]. Dostupné z: <http://www.ti.com/lit/ds/symlink/tlv431a.pdf>
- [12] TEXAS INSTRUMENTS. *UCC28740 Feedback Loop Compensation Design* [online]. [cit. 2019-05-02]. Dostupné z: e2e.ti.com/cfs-file/__key/communityserver-discussions-components-files/196/UCC28740-Feedback-Loop-_2600_-Compensation-Design.pptx
- [13] MICROCHIP. *MCP3421: 18-Bit Analog-to-Digital Converter with I2C Interface and On-Board Reference* [online]. [cit. 2019-05-06]. Dostupné z: <http://ww1.microchip.com/downloads/en/DeviceDoc/22003b.pdf>
- [14] TEXAS INSTRUMENTS. *ISO154x: Low-Power Bidirectional I2C Isolators* [online]. [cit. 2019-05-07]. Dostupné z: <http://www.ti.com/lit/ds/symlink/iso1540.pdf>
- [15] VIGOTRONIX. *3 Watt AC-DC Converters* [online]. [cit. 2019-05-07]. Dostupné z: http://www.farnell.com/datasheets/2060418.pdf?_ga=2.126917892.805405094.1553694419-94419-842997062.1508165441&_gac=1.45346448.1553694419.EAlaIQobChMI2qHO27qi4QIVS_PIRCh3LhQ8QEAYASAAEgK8I_D_BwE

- [16] MURATA. NMV 5V, 12V & 15V Series: 3kVDC Isolated 1W Single & Dual Output DC/DC Converters [online]. [cit. 2019-05-07]. Dostupné z:
http://www.farnell.com/datasheets/2282932.pdf?_ga=2.65115559.805405094.1553694419-842997062.1508165441&_gac=1.3328900.1553694419.EAlaIQobChMI2qHO27qi4QIVSPIRCh3LhQ8QEAAAYASAAEgK8l_D_BwE
- [17] MEDER, electronic. HE12-1A83 [online]. [cit. 2019-05-07]. Dostupné z:
<https://www.tme.eu/Document/a39e765310f0a82e2df623f4d5520d39/8512183000.pdf>
- [18] TEXAS INSTRUMENTS. *TPS7A4001: 100-V Input Voltage, 50-mA, Very High Voltage Linear Regulator* [online]. [cit. 2019-10-07]. Dostupné z:
<http://www.ti.com/lit/ds/symlink/tps7a4001.pdf>

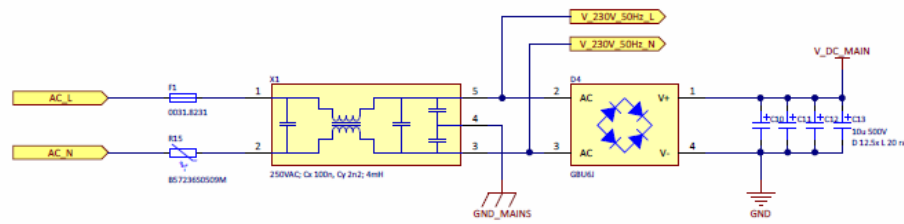
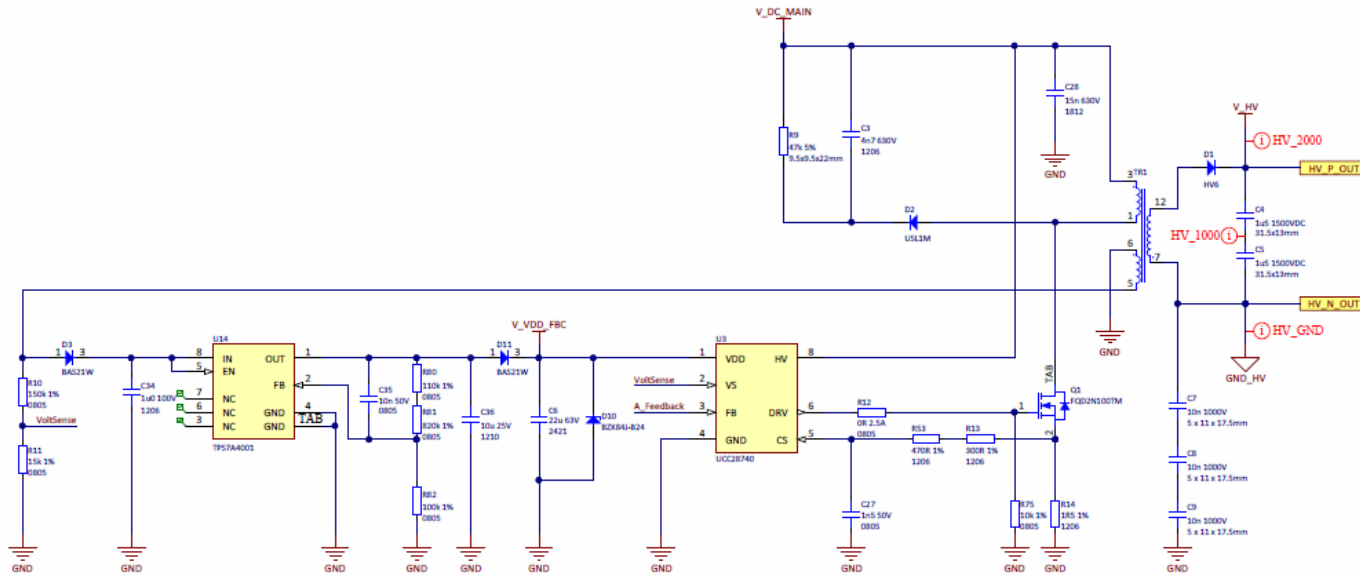
Příloha A
Schéma zdroje

PID Tester PSU

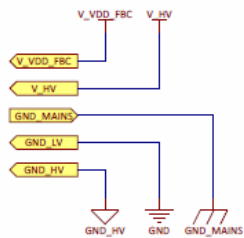



| | | | | |
|--|--|-----------------------------------|-----------------------------|-----------------------------|
| | Sheet Name: PID Tester PSU <small>PID_Tester_PSU.SchDoc</small> | | Drawn by: David Rokusek | |
| | Project Name: PID Tester PSU <small>PID_Tester_PSU.PriPcb</small> | | Variant Name: Default | |
| | Project Number: DIP | Schematic RD Number: PID_TST_SCH- | BOM RD Number: PID_TST_BOM- | PCB RD Number: PID_TST_PCB- |
| | Vault Item | | Windchill ID: N/A | Date: 19/06/2019 |
| | | | Page: 1 / 6 | |

PSU Main

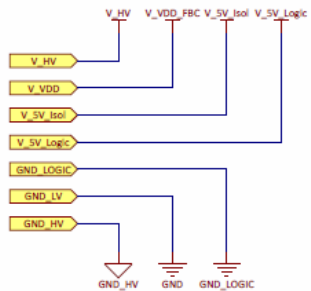
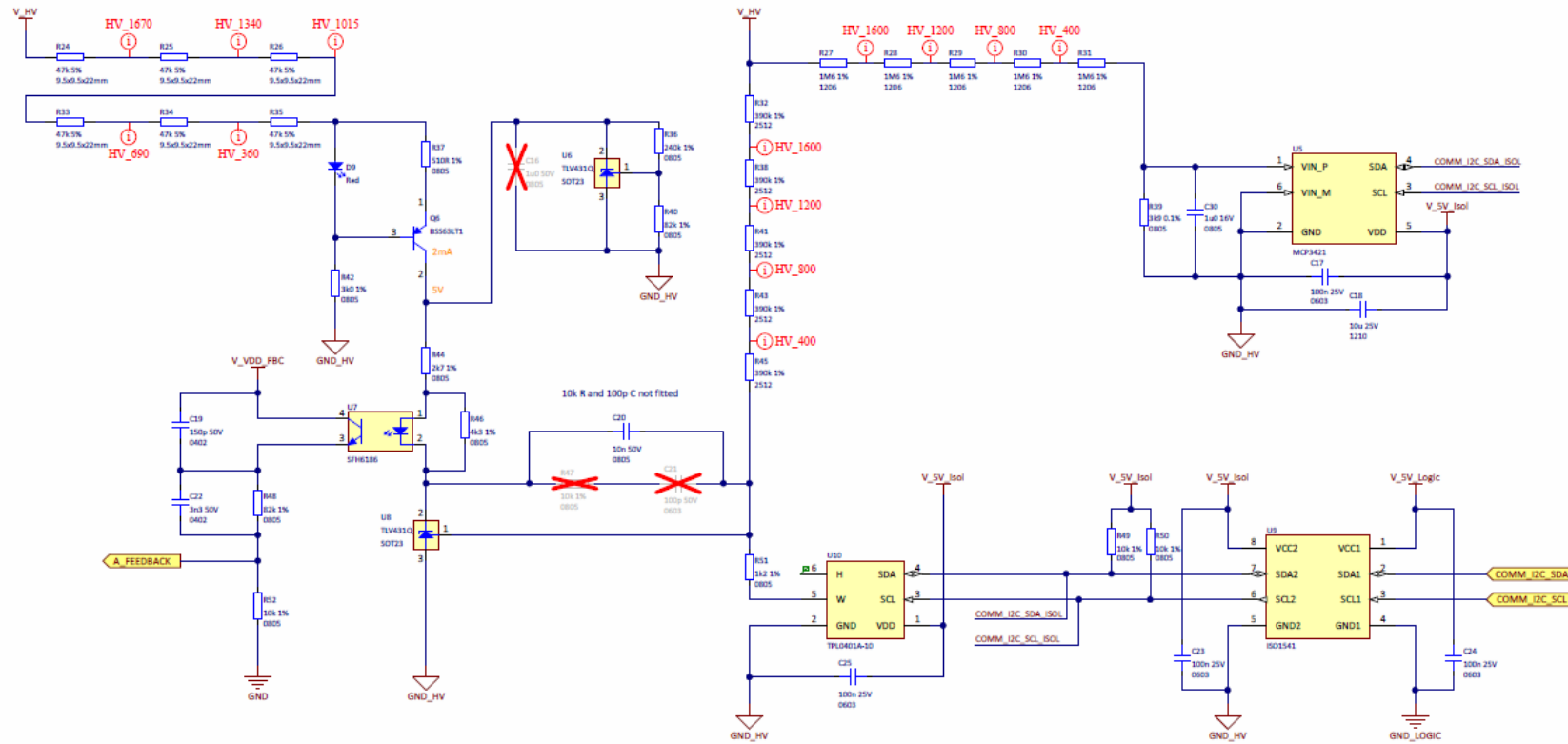



A FEEDBACK A.Feedback



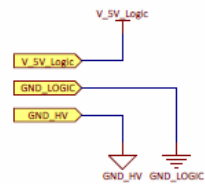
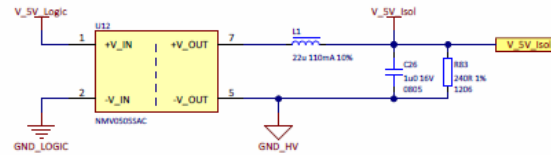
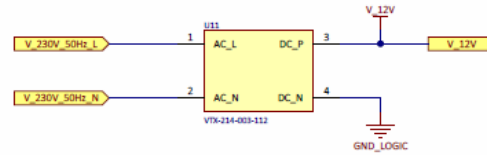
| | | | | | |
|---|----------------------------------|---------------------------------------|----------------------------|-------------------------|--|
|  | | Sheet Name PSU Main MainPSU.SchDoc | | Drawn by: David Rokusek | |
| Project Name PID Tester PSU | | PID Tester PSU.PriPcb | | Variant Name Default | |
| Project Number DIP | Schematic RD Number PID_TST_SCH- | BOM RD Number PID_TST_BOM- | PCB RD Number PID_TST_PCB- | | |
| Vault Item | | Windchill ID N/A | Date 09/09/2019 | Page 2 / 6 | |

Main PSU Feedback



| | | | | |
|---|---|-----------------------------------|-----------------------------|-----------------------------|
|  | Sheet Name: Main PSU Feedback PSU_Feedback_SchDoc | | Drawn by: David Rokusek | |
| | Project Name: PID Tester PSU PID_Tester_PSU_PriPcb | | Variant Name: Default | |
| | Project Number: DIP | Schematic RD Number: PID_TST_SCH- | BOM RD Number: PID_TST_BOM- | PCB RD Number: PID_TST_PCB- |
| | Vault Item | | Windchill ID: N/A | Date: 26/11/2019 |
| | | | Page: 3 / 6 | |

Secondary PSUs

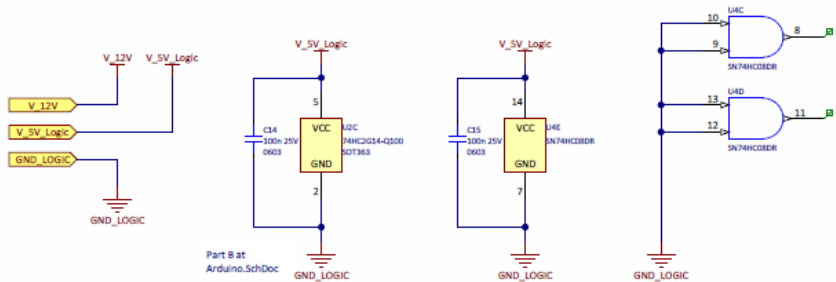
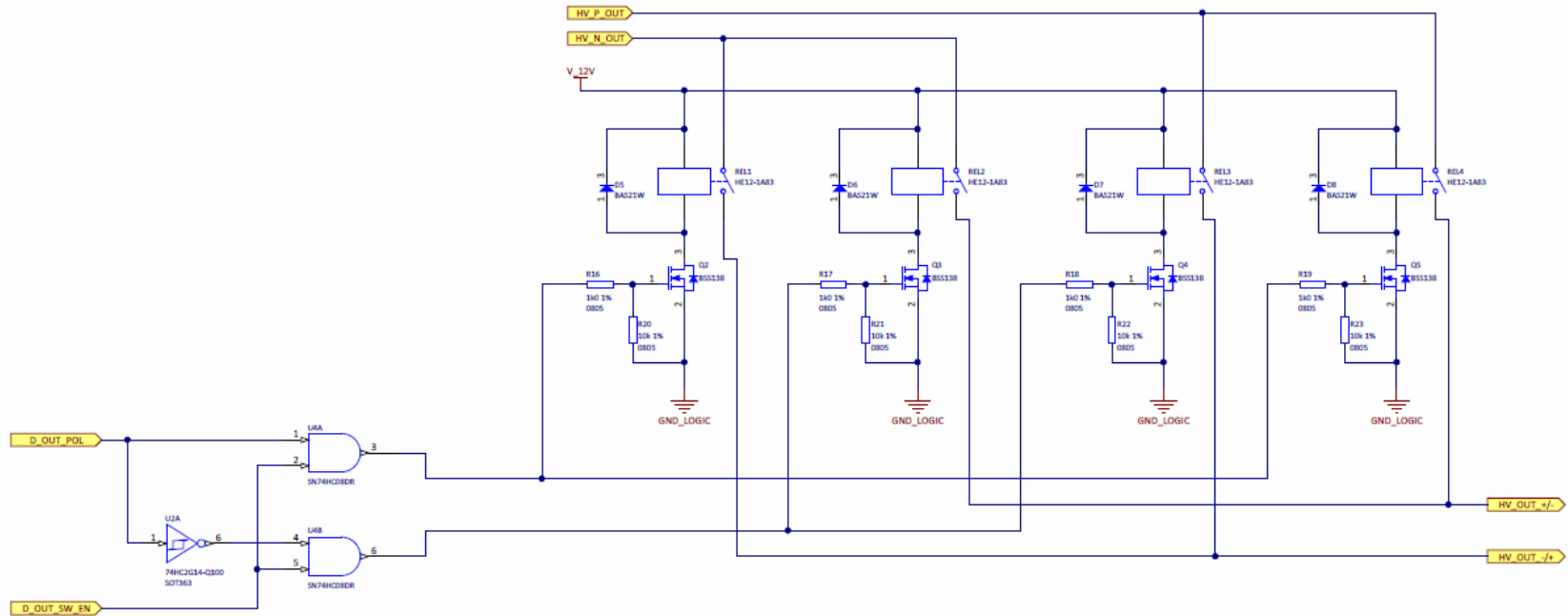


| | | | | | |
|--|--|---|-----------------------------------|-----------------------------------|-------------------|
| | Sheet Name Secondary PSUs <small>SecondaryPSUs.SchDoc</small> | | | Drawn by: David Rokusek | |
| | Project Name PID Tester PSU <small>PID_Tester_PSU.PrjPcb</small> | | | Variant Name Default | |
| | Project Number DIP | Schematic RD Number PID_TST_SCH- | BOM RD Number PID_TST_BOM- | PCB RD Number PID_TST_PCB- | |
| | Vault Item | | Windchill ID N/A | Date 09/09/2019 | Page 4 / 6 |


Altium Designer 19.1.L2.96

SW: revision: Not in version control

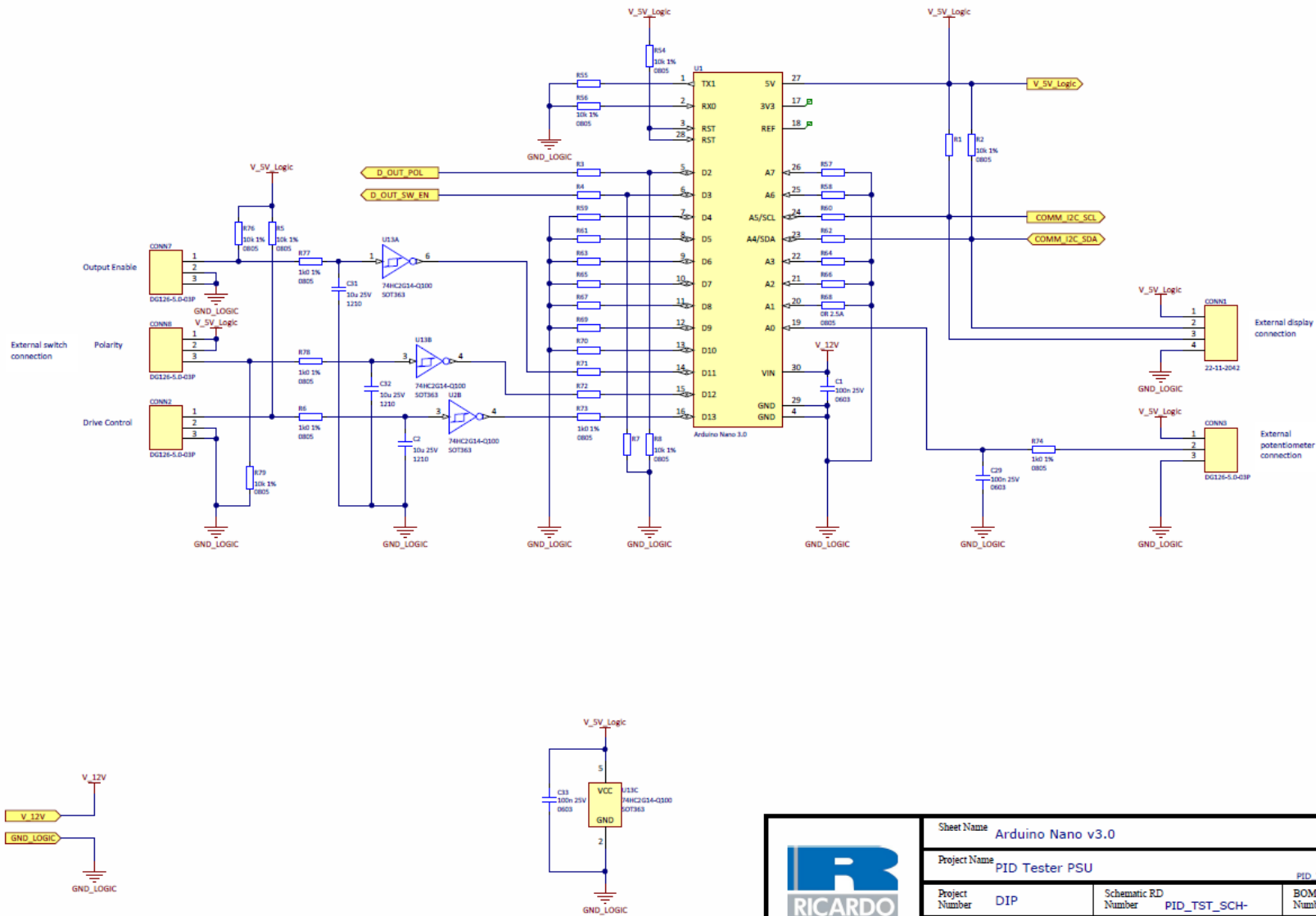
Output Polarity Switch




Part B at Arduino.SchDoc

| | | | | | |
|---|-----------------------------------|---|-----------------------------|-------------------------|-------------|
|  | | Sheet Name: Output Polarity Switch OutputPolSwitching_SchDoc | | Drawn by: David Rokusek | |
| Project Name: PID Tester PSU | | PID_Tester_PSU.PrjPcb | | Variant Name: Default | |
| Project Number: DIP | Schematic RD Number: PID_TST_SCH- | BOM RD Number: PID_TST_BOM- | PCB RD Number: PID_TST_PCB- | Date: 19/06/2019 | |
| Vault Item: | | Windchill ID: N/A | Page: 5 / 6 | | Page: 5 / 6 |

Arduino Nano v3.0

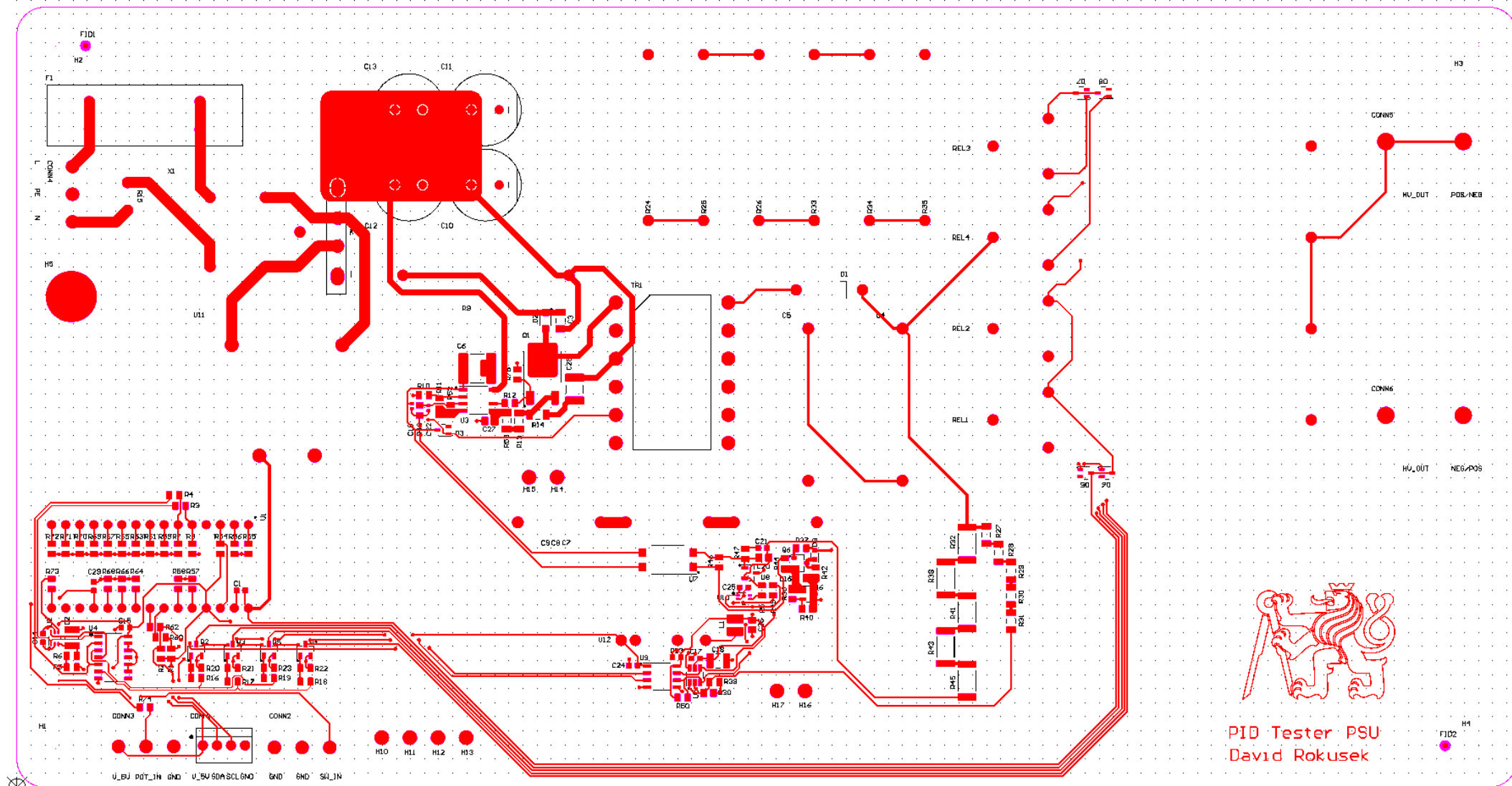


| | | | | |
|---|---|-----------------------------------|--|-----------------------------|
|  | Sheet Name: Arduino Nano v3.0 Project Name: PID Tester PSU | | Drawn by: David Rokusek Variant Name: Default | |
| | Project Number: DIP | Schematic RD Number: PID_TST_SCH- | BOM RD Number: PID_TST_BOM- | PCB RD Number: PID_TST_PCB- |
| Vault Item: | | Windchill ID: N/A | Date: 08/10/2019 | Page: 6 / 6 |

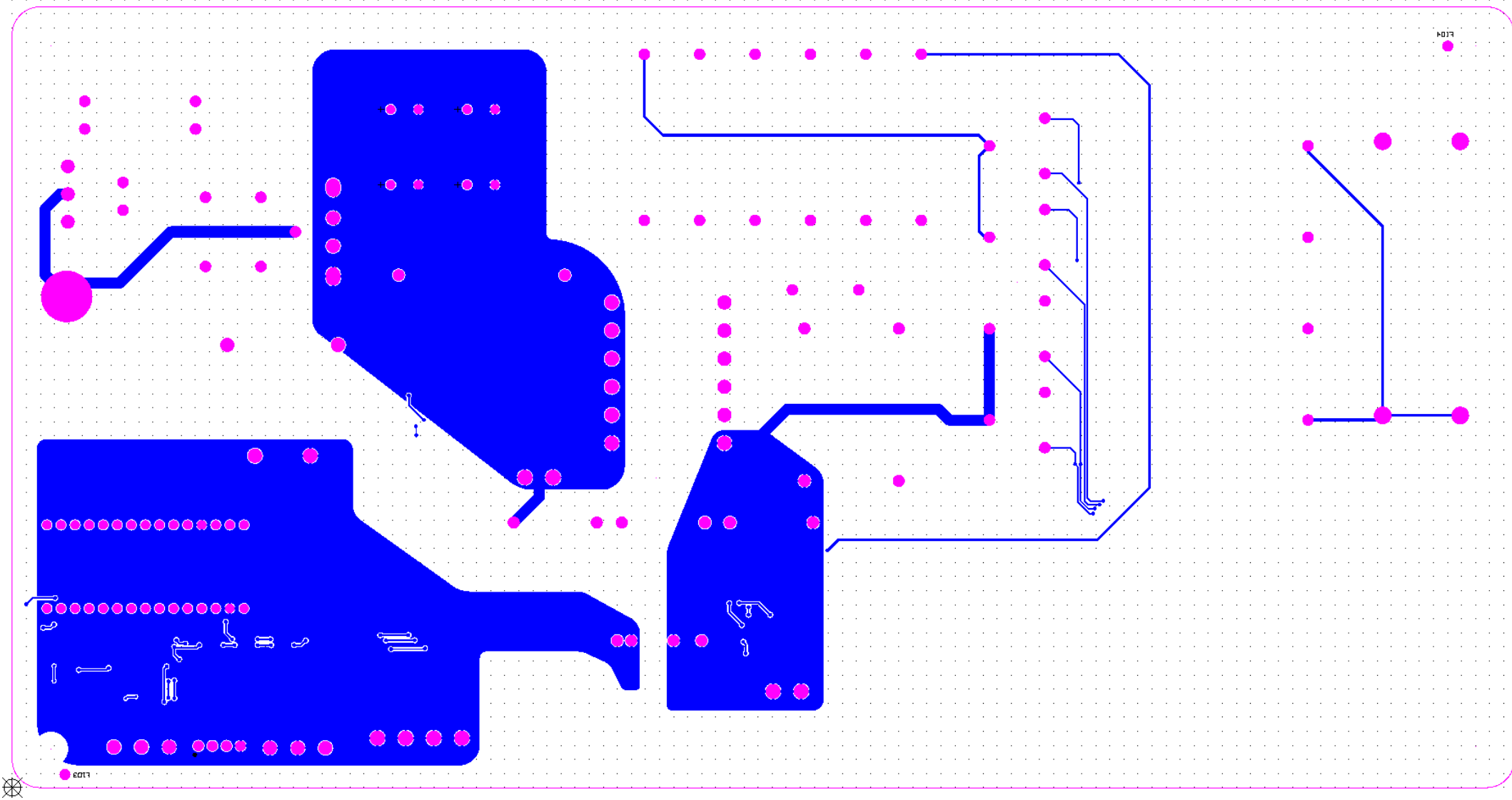
Příloha B

DPS

- B.1 Gerber Soubory: TOP, TOP SOLDER MASK, SILK SCREEN TOP, OUTLINE
- B.2 Gerber Soubory: BOTTOM, BOTTOM SOLDER MASK, SILK SCREEN BOTTOM, OUTLINE



PID Tester PSU
David Rokusek



Příloha C
Flyback transformátor

| | | |
|--|----------|-------------------|
| Počet ks: | % | Typ č.: 19 008 75 |
| Pro: | | Zak. č.: |
| | | Termin: |
| Pozn.: Výpis z navíjecího předpisu | | Doprava: |
| Popis: Transformátor 300;35/2000V 13.5W ETD29 PZ flyback | | |

Jádro: ETD29 N87 (CF139) s celkovou mezerou 0,4 mm $A_L = 235$

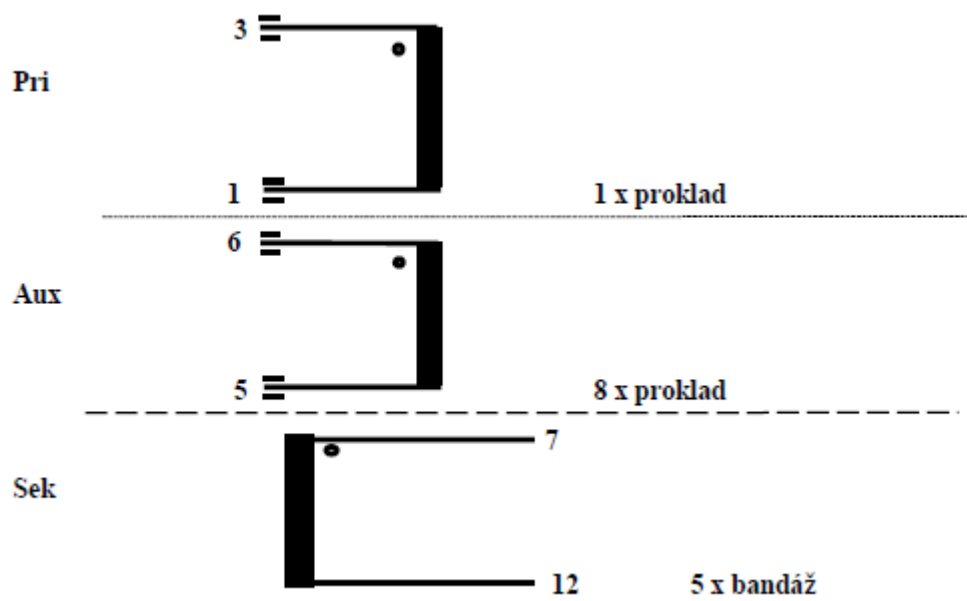
Kostra: ETD29/v12/-1/rtg - stojatá NORWE 2 x 6 pinů

Krabička: ETD 29 vg/44,5/A RV250 nat. – Bestellcode 93129-106

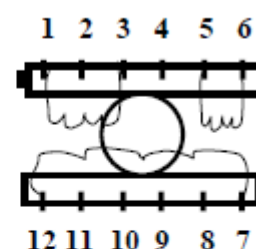
Platí číslování pinů dle obrázku !!

Nákres

Vyštípnout piny č.2, 9, 10 !!



Pohled na piny (zespoda) !!



- složit jádro s mezerou cca 0,4 mm na středu a slepit
 - kontrola $L_{1-3} = 5,15 \div 5,65$ mH (1 V/1000 Hz)
 - kontrola $L_{7-12} = 215 \div 240$ mH (1 V/1000 Hz)
 - montáž do krabičky
- měření orientace - součet indukčností $L =$
- vakuové zalití !!
- zkouška $V_N = 5000$ V mezi P + Aux proti S
- štítkování + balení

Rozměry kostry a krabičky ETD29 NORWE:

Coilformer: ETD 29/v12/-1/rtg

Solder-pin: z113/ua

Self-tapping screw: DIN 7981-St 2,9 x 6,5-F-H

90641-087

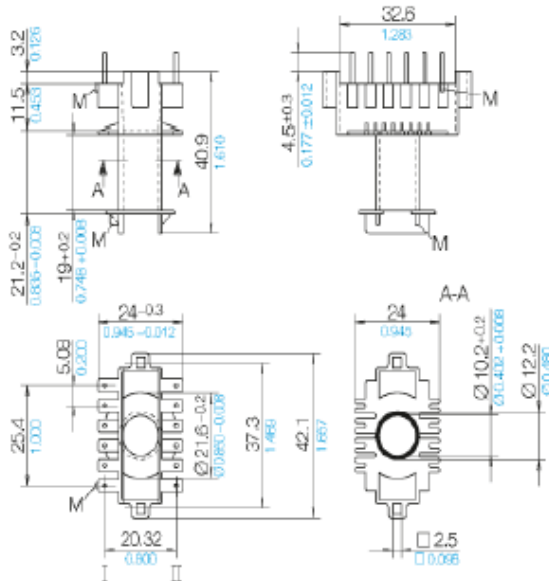
73323-212

N0049-000 

Clip FK-ETD 29

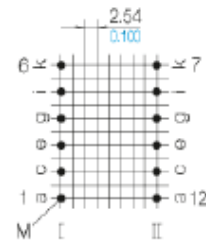
Spacers DR

Potting Box ETD 29 vg



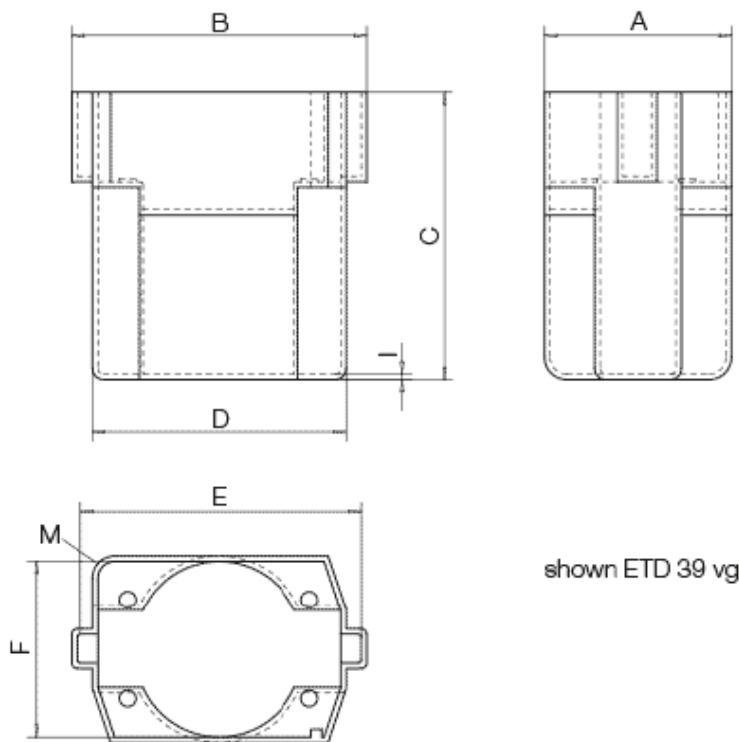
Grid

View pin-side



© 09/2011 NORWE

| Type | Order-Code | A | B | C | D | E | F | I |
|-----------------------------|------------|------|------|------|------|------|------|-----|
| ETD 29 vg/44.5/A RV250 nat. | 93129-106 | 29.0 | 44.3 | 44.5 | 37.2 | 42.3 | 27.0 | 1.0 |



shown ETD 39 vg

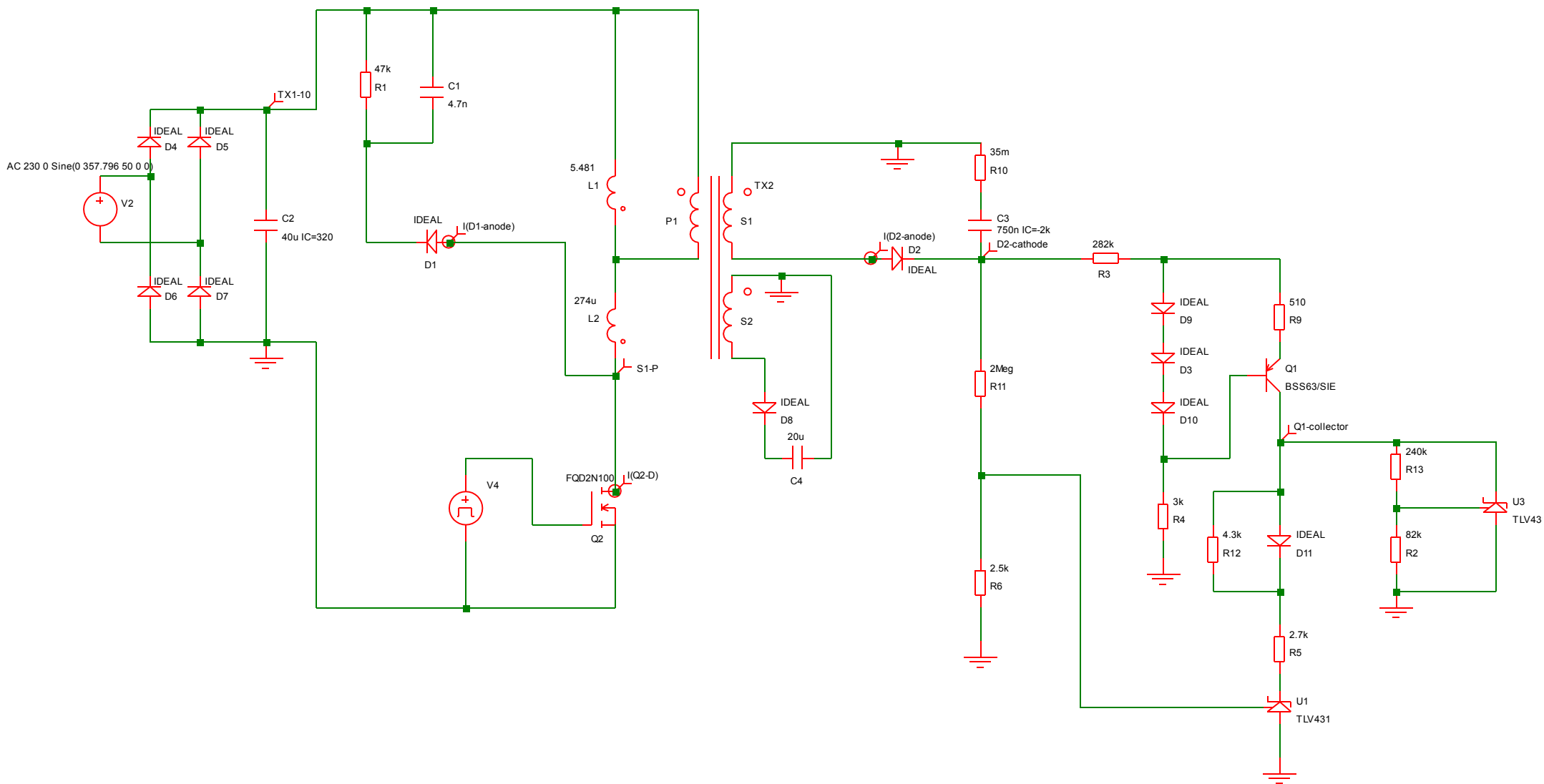
Příloha D

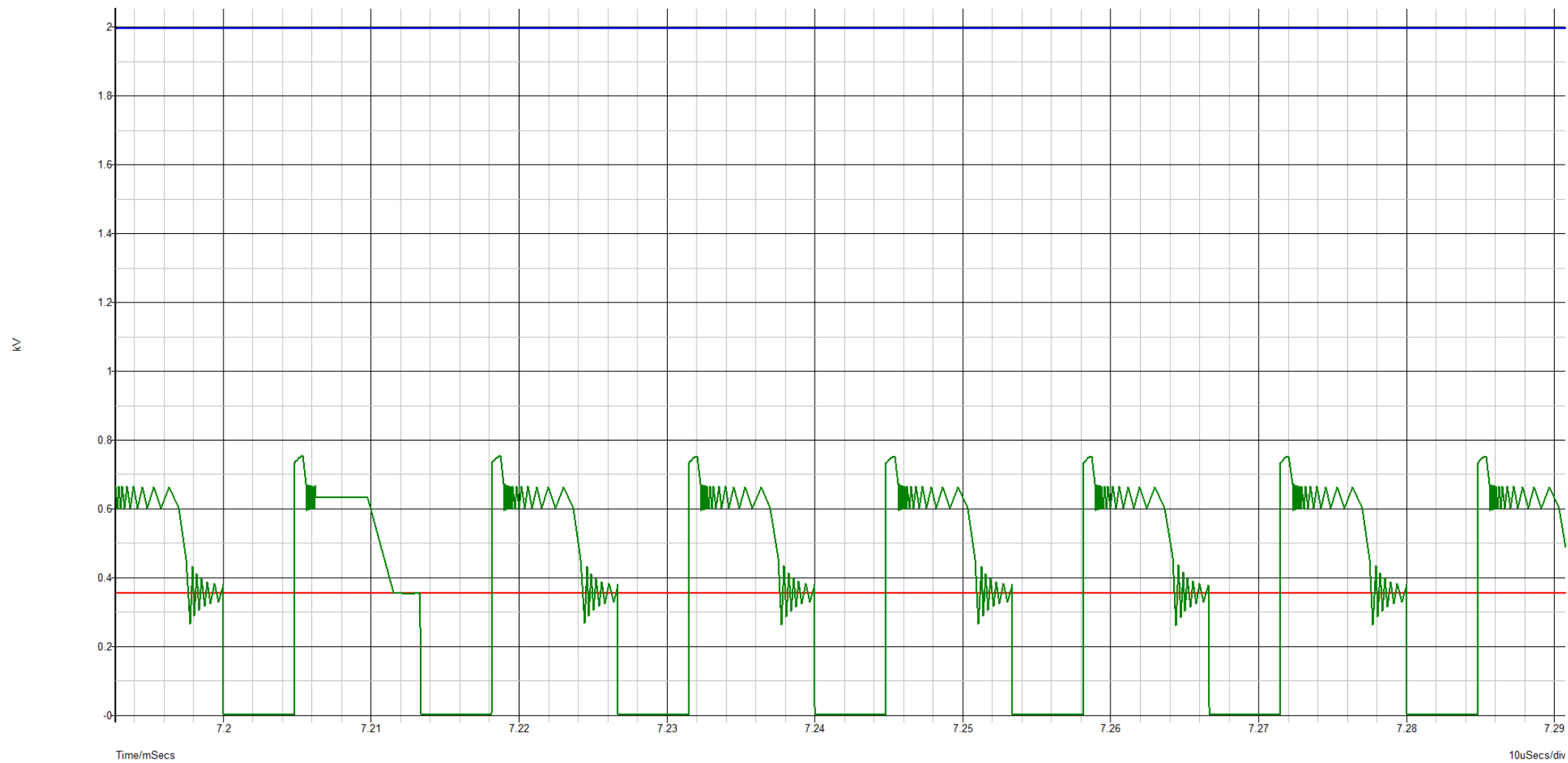
Simulace

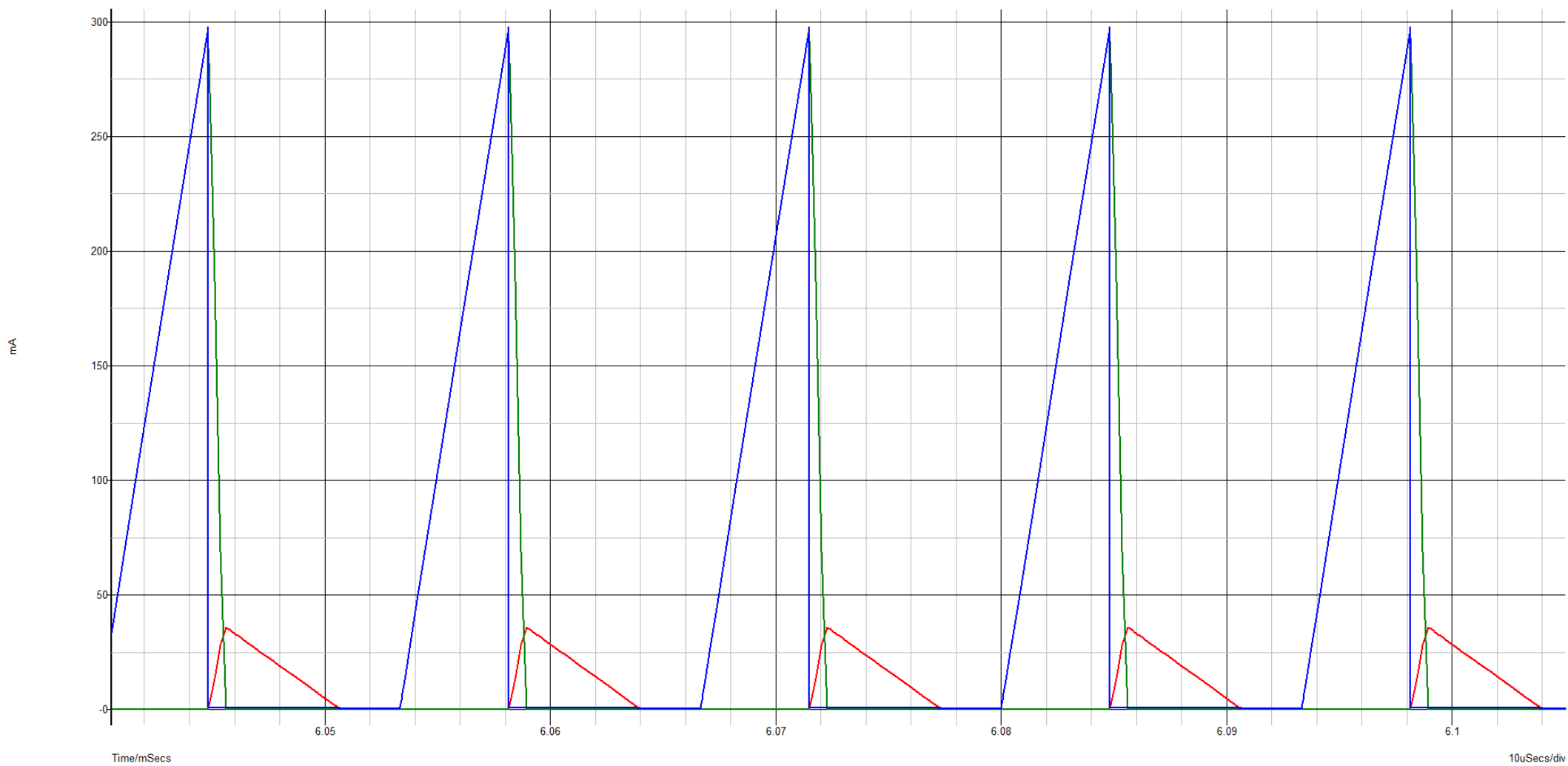
- D.1 Simulační schéma
- D.2 Výsledky simulace v ustáleném stavu
- D.2.1 Průběhy napětí při $U_{OUT} = 2 \text{ kV}$
- D.2.2 Průběhy proudů při $U_{OUT} = 2 \text{ kV}$
- D.2.3 Průběhy napětí při $U_{OUT} = 600 \text{ V}$
- D.2.4 Průběhy proudů při $U_{OUT} = 600 \text{ V}$

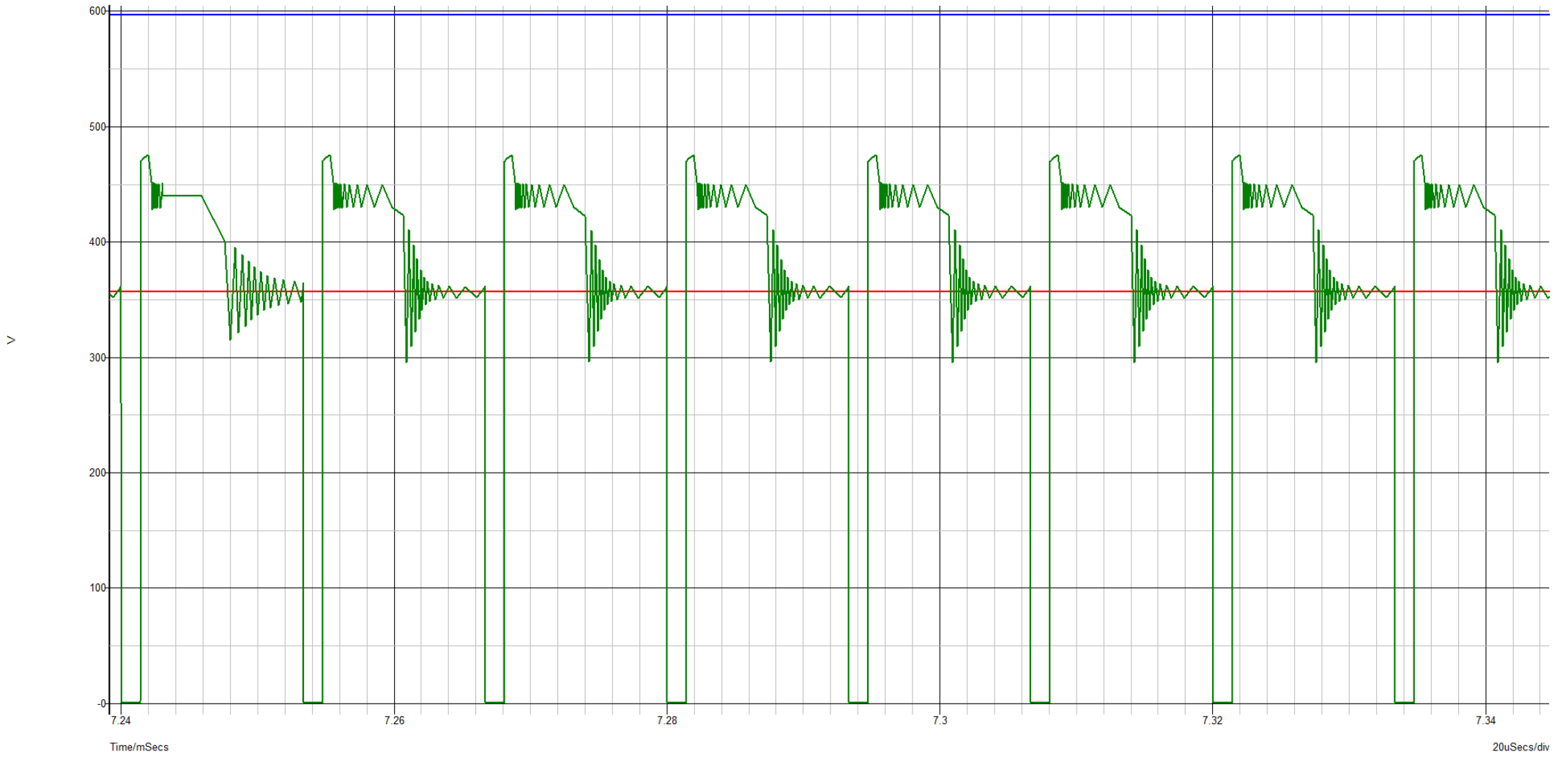
Popis výsledků simulace (názvy psané kurzívou odpovídají názvům sond v simulačním schématu):

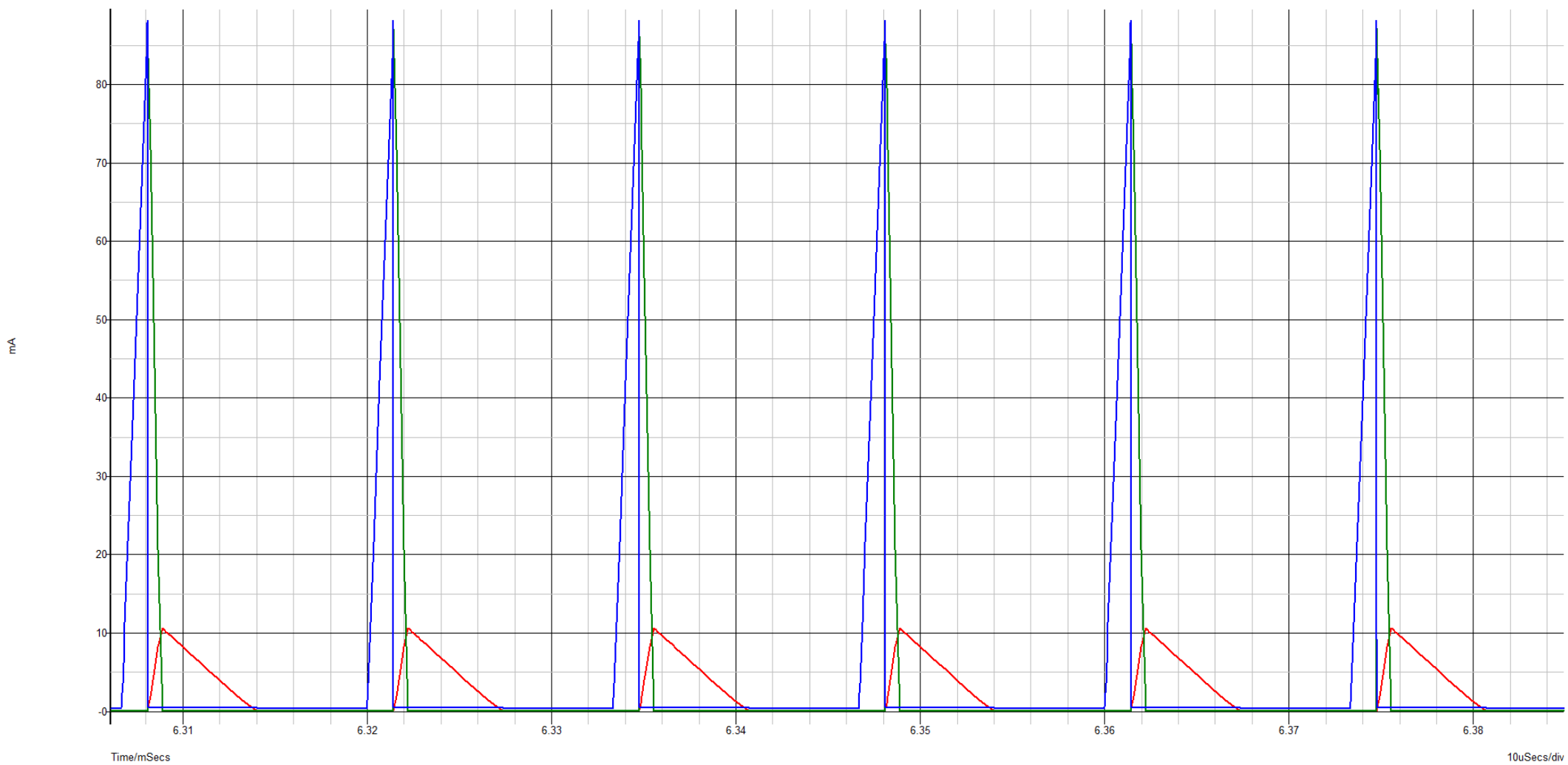
- Průběhy napětí
 - Vodorovná osa představuje čas v [ms]. Svislá osa pak napětí v [kV] nebo ve [V]
 - Modře: Výstupní napětí zdroje *D2-cathode*
 - Zeleně: Napětí U_{DS} spínacího prvku MOSFET *S1-P*
 - Červeně: Vstupní napětí *TX1-10*
- Průběhy proudu
 - Vodorovná osa opět představuje čas v [ms]. Svislá osa proud v [mA]
 - Modře: Proud primárního vinutí transformátoru během doby "On-Time" *I(Q2-D)*
 - Zeleně: Proud primárního vinutí transformátoru během doby "Off-Time" *I(D1-anode)*
 - Červeně: Proud sekundárního (výstupního) vinutí transformátoru *I(D2-anode)*.











Příloha E
Seznam součástek (BOM)

PID Tester PSU

Diplomova Práce

| # | Reference | Quantity | Value | Part number | Description |
|----|---|----------|---------------------------|----------------------|--|
| 1 | TR1 | 1 | Transformer, 2x secondary | | Transformer, Flyback, Offline, regulated 600 - 2000 V output |
| 2 | R12, R57, R58, R60, R62, R64, R66, R68 | 8 | 0R 2.5A 0805 | CRCW08050000Z0EA | Zero ohm 0805, 2.5A at 70degC |
| 3 | R14 | 1 | 1R5 1% 1206 | CRCW12061R50FKEA | 1R5 1% 1206 thick film |
| 4 | R83 | 1 | 240R 1% 1206 | CRCW1206240RFKEA | 240R 1% 1206 thick film |
| 5 | R13 | 1 | 300R 1% 1206 | CRCW1206300RFKEA | 300R 1% 1206 thick film |
| 6 | R53 | 1 | 470R 1% 1206 | CRCW1206470RFKEA | 470R 1% 1206 thick film |
| 7 | R37 | 1 | 510R 1% 0805 | CRCW0805510RFKEA | 510R 1% 0805 thick film |
| 8 | R3, R4, R6, R16, R17, R18, R19, R59, R61, R63, R65, R67, R69, R70, R71, R72, R73, R74, R77, R78 | 20 | 1k0 1% 0805 | CRCW08051K00FKEA | 1k0 1% 0805 thick film |
| 9 | R51 | 1 | 1k2 1% 0805 | CRCW08051K20FKEA | 1k2 1% 0805 thick film |
| 10 | R44 | 1 | 2k7 1% 0805 | CRCW08052K70FKEA | 2k7 1% 0805 thick film |
| 11 | R42 | 1 | 3k0 1% 0805 | CRCW08053K00FKEA | 3k0 1% 0805 thick film |
| 12 | R39 | 1 | 3k9 0.1% 0805 | TNPW08053K90BEEA | 3k9 0.1% 0805 25ppm precision thin film |
| 13 | R46 | 1 | 4k3 1% 0805 | CRCW08054K30FKEA | 4k3 1% 0805 thick film |
| 14 | R1, R2, R5, R7, R8, R20, R21, R22, R23, R49, R50, R52, R54, R55, R56, R75, R76, R79 | 18 | 10k 1% 0805 | CRCW080510K0FKEA | 10k 1% 0805 thick film |
| 15 | R11 | 1 | 15k 1% 0805 | CRCW080515K0FKEA | 15k 1% 0805 thick film |
| 16 | R9, R24, R25, R26, R33, R34, R35 | 7 | 47k 5% 9.5x9.5x22mm | CRL5W-47K | 47k 5% 5W 9.5x9.5x22mm Cement |
| 17 | R40, R48 | 2 | 82k 1% 0805 | CRCW080582K0FKEA | 82k 1% 0805 thick film |
| 18 | R82 | 1 | 100k 1% 0805 | CRCW0805100KFKEA | 100k 1% 0805 thick film |
| 19 | R80 | 1 | 110k 1% 0805 | CRCW0805110KFKEA | 110k 1% 0805 thick film |
| 20 | R10 | 1 | 150k 1% 0805 | CRCW0805150KFKEA | 150k 1% 0805 thick film |
| 21 | R36 | 1 | 240k 1% 0805 | CRCW0805240KFKEA | 240k 1% 0805 thick film |
| 22 | R32, R38, R41, R43, R45 | 5 | 390k 1% 2512 | CRGP2512F390K | 390k 1% 2512 thick film |
| 23 | R81 | 1 | 820k 1% 0805 | CRCW0805820KFKEA | 820k 1% 0805 thick film |
| 24 | R27, R28, R29, R30, R31 | 5 | 1M6 1% 1206 | MCHVR06FTFV1604 | 1M6 1% 1206 thick film |
| 25 | C19 | 1 | 150p 50V 0402 | CGA2B2X8R1H151K050BA | 150p 50V 10% 0402 X8R hi temp MLCC |
| 26 | C22 | 1 | 3n3 50V 0402 | CGA2B2X8R1H332K050BA | 3n3 50V 10% 0402 X8R hi temp MLCC |
| 27 | C3 | 1 | 4n7 630V 1206 | GRM31BR72J472KW01L | 4n7 630V 10% 1206 X7R general MLCC |
| 28 | C20, C35 | 2 | 10n 50V 0805 | CGA4C2NP01H103J060AA | 10n 50V 5% 0805 NP0 hi temp MLCC |
| 29 | C7, C8, C9 | 3 | 10n 1000V 5 x 11 x 17.5mm | F17103101000 | 10n Y2 - 1000V, 20% |
| 30 | C28 | 1 | 15n 630V 1812 | CGA8P4C0G2J153J250KA | 15n 630V 5% 1812 C0G mid voltage MLCC |
| 31 | C1, C14, C15, C17, C23, C24, C25, C29, C33 | 9 | 100n 25V 0603 | CGA3E2X7R1E104K080AA | 100n 25V 10% 0603 X7R general MLCC |
| 32 | C26, C30 | 2 | 1u0 16V 0805 | CGA4J3X8R1C105K125AB | 1u0 16V 10% 0805 X8R hi temp MLCC |
| 33 | C34 | 1 | 1u0 100V 1206 | CGA5L2X7R2A105M160AA | 1u0 100V 20% 1206 X7R mid voltage MLCC |
| 34 | C4, C5 | 2 | 1u5 1500VDC 31.5x13mm | C4AQSBU4150A1XJ | 1u5 1500VDC 5% Metallized Polypropylen |
| 35 | C2, C18, C31, C32, C36 | 5 | 10u 25V 1210 | CGA6P1X7R1E106K250AC | 10u 25V 10% 1210 X7R general MLCC |

| # | Reference | Quantity | Value | Part number | Description |
|----|--|----------|---------------------------------|-------------------------|---|
| 36 | C10, C11, C12, C13 | 4 | 10u 500V D 12.5x L 20 rad | UCY2H100MHD | 10u 500V 20% radial |
| 37 | C6 | 1 | 22u 63V 2421 | KCM55WR71J226MH01 | 22u 63V 20% 2421 X7R stacked MLCC |
| 38 | X1 | 1 | 250VAC; Cx 100n, Cy 2n2; 4mH | 1FM415-0R | Filter, EMI, AC Line |
| 39 | L1 | 1 | 22u 110mA 10% | 82223C | Inductor, 22uH, 110mA |
| 40 | D3, D5, D6, D7, D8, D11 | 6 | BAS21W | BAS21W-115 | Diode, single, 225mA, 250V |
| 41 | D10 | 1 | BZX84J-B24 | BZX84J-B24,115 | Diode, Zener, single, 24V, 2% |
| 42 | D4 | 1 | GBU6J | GBU6J | Diode, rectifier bridge, 6A, 600V |
| 43 | D1 | 1 | HV6 | HV6 | Diode, Single, 200mA, 6000V |
| 44 | D2 | 1 | USL1M | USL1M | Diode, ultrafast, single, 1A, 1000V |
| 45 | Q6 | 1 | BSS63LT1 | BSS63LT1G | Transistor, PNP, single, 110V, 100mA |
| 46 | Q2, Q3, Q4, Q5 | 4 | BSS138 | BSS138Q-7-F | N MOSFET, single, 50V, 200mA, 3R5 |
| 47 | Q1 | 1 | FQD2N100TM | FQD2N100TM | N MOSFET, Single, 1000V, 1A, 9R |
| 48 | D9 | 1 | Red | TLMS1000-GS08 | LED, red, 2mA, 1.8V, 4mcd, 628nm, view 160° |
| 49 | U7 | 1 | SFH6186 | SFH6186-5T | Optocoupler, 5300 Vrms isolation, 55V, 500% CTR, 100degC |
| 50 | CONN1 CONN2, CONN3, CONN4, CONN7, CONN8 | 1 | 22-11-2042 | 22-11-2042 | Header, 1x4 pins, pitch 2.54mm, THT, polarized |
| 51 | CONN5, CONN6 | 5 | DG126-5.0-03P | DG126-5.0-03P-14-00A(H) | PCB terminal, 3 screw contacts, 5mm |
| 52 | R15 | 2 | SPTA 5/ 1-7.5 | SPTA 5/ 1-7,5 | 1-way connector, 1000VDC |
| 53 | U2, U13 | 1 | B57236S0509M | B57236S0509M | NTC thermistor, 5R, 20%, B=2800K |
| 54 | U1 | 2 | 74HC2G14-Q100 | 74HC2G14GW-Q100 | Logic, Inverter, Schmitt-Trigger, Dual |
| 55 | U9 | 1 | Arduino Nano 3.0 | Arduino Nano 3.0 | Arduino Nano 3.0, ATmega328 |
| 56 | U5 | 1 | ISO1541 | ISO1541D | Isolator, I2C, Bidirectional SDA, Unidirectional SCL |
| 57 | U12 | 1 | MCP3421 | MCP3421 | ADC, 18-bit Delta-Sigma, 1 Differential Channel, I2C interface, on-chip reference |
| 58 | U4 | 1 | NMV0505SAC | NMV0505SAC | PSU, DC/DC, isolated, 5V to 5V |
| 59 | U6, U8 | 1 | SN74HC08DR | SN74HC08DR | Logic, AND, Quadruple, 2-input |
| 60 | U10 | 2 | TLV431Q | TLV431AQFTA | Voltage reference, Programmable, 150mA, <=36V, 2% |
| 61 | U14 | 1 | TPL0401A-10 | TPL0401-10-Q1 | Potentiometer, Digital, I2C, 10k |
| 62 | U3 | 1 | TPS7A4001 | TPS7A4001DGNR | LDO, adjustable, 100V, 50mA, enable |
| 63 | U11 | 1 | UCC28740 | UCC28740 | Flyback Controller, Opto FB, V DRV up to 14 V |
| 64 | F1 | 1 | VTX-214-003-112 | VTX-214-003-112 | Converter, AC/DC, 12V fixed output |
| 65 | REL1, REL2, REL3, REL4 | 1 | 0031.8231 | 0031.8231 | Fuse holder, 5x20mm/6.3x32mm, 16A, 600V |
| 66 | | 4 | HE12-1A83 | HE12-1A83 | Relay, SPST, 3A, 7500V, coil 12V, THT |

Příloha F
Zhodnocení práce formou vědeckého článku

Návrh a realizace VN zdroje pro vyvolání a léčbu PID u PV modulů

Bc. David Rokusek

České vysoké učení technické v Praze, fakulta elektrotechnická, katedra elektrotechnologie

Vzhledem k celosvětovému rozvoji v oblasti fotovoltaiky a snaze získat touto cestou více elektrické energie dochází ke zvětšování fotovoltaických systémů. Zvětšují se tedy jednotlivé řetězce a tím také počet sériově spojených PV panelů. Tím pádem jsou moduly často vystaveny vysokým potenciálům vůči zemi, a tedy tzv. vysokonapětovému stresu (High Voltage Stress – HVS). HVS následně působí migraci iontů z povrchu modulu, nejčastěji z jeho krycího skla, do struktury článků a dochází k degradaci zvané PID (Potential Induced Degradation). Moduly se proto v řetězcích střídají tak, aby se měnila polarita vysokého napětí, čímž se zamezí degradaci nebo v některých případech dokonce zvrátí proces degradace a panel se takzvaně vyléčí. Opakovatelnost tohoto procesu degradace a léčby však nemusí být nijak vysoká. Již dříve se ukázalo, že se po léčbě všechny parametry nevracejí k původním hodnotám. Za účelem lepšího prozkoumání tohoto procesu, a hlavně jeho opakovatelnosti byl sestaven speciální VN zdroj, jehož cílem je vyvolat nebo eliminovat PID u PV modulů.

I. Úvod

Článek se nejprve krátce věnuje degradaci PV článků působením vysokého napětí, tedy degradaci zvané PID. Pro doplnění jsou uvedeny také již dříve získané výsledky experimentu, který PID zkoumá. Tyto výsledky totiž vedou k myšlence automatizovaného testování PV modulů. PID je degradace způsobená záporným napětím. Pokud je napětí kladné, procesy působí v opačném smyslu a degradace má opačný průběh. Má-li tedy modul být opakovaně degradován a léčen, stačí pouze měnit polaritu působícího napětí. Problematické jsou ale časy, proces degradace je pomalý, a to i za zrychlených laboratorních podmínek. Například v experimentu, jehož výsledky jsou uvedeny dále v článku, byla celková doba degradace přibližně 350 hodin. Podobný čas pak trvala i léčba. Pokud by

tedy mělo být provedeno řekněme 5 cyklů degradace a léčby, byla by celková doba experimentu 3500 hodin, tedy téměř 60 dní. Během těchto 60 dní by navíc bylo nutné několikrát přepólovat napětí působící degradaci (resp. léčbu). Celkově se nabízí závěr, že provádět experiment cyklování se stejným vybavením jako experiment původní by bylo zdlouhavé a vedlo by k nepřesnostem. Proto byl navržen speciální VN zdroj s možností změny polarity výstupního napětí. Cílem bylo naprosto automatické měření včetně změn polarity, tedy aby nemuselo být nijak manipulováno s vybavením po celou dobu experimentu.

II. Potenciálem Indukovaná Degradace – PID

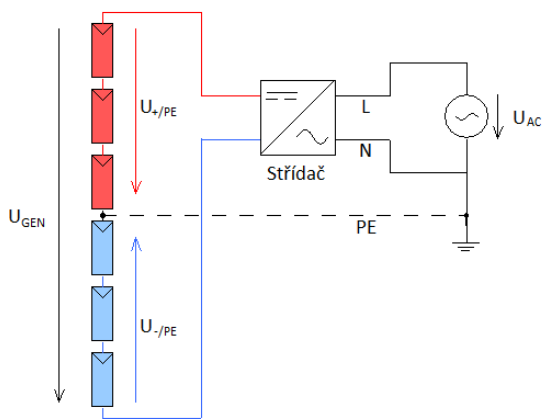
PID je degradace zapříčiněná takzvaným vysokonapětovým stresem (HVS). Pokud je na PV modulu záporné napětí vůči zemi, přičemž zem zpravidla představuje přímo uzemněný rám modulu, dochází k migraci kladných iontů (nejčastěji sodných z krycího skla) do struktury článků. Následně dochází k poklesu paralelního odporu článků a postupně i k poklesu výkonu.

Migrace iontů tvoří svodový proud, který může protékat několika cestami. Většinou je však dominantní jedna cesta, a to v závislosti na vnějších podmínkách. Pokud například vzroste vodivost povrchu modulu v důsledku vlhkosti nebo jiného znečištění, je dominantní cesta právě po povrchu. Naopak při vniku vlhkosti dovnitř modulu vede dominantní cesta vnitřkem modulu přímo k rámu.

Různé cesty svodového proudu napovídají, že PID závisí na mnoha různých faktorech. Ty zde nejsou rozebrány podrobně, neboť hlavním tématem článku je návrh samotného VN zdroje pro testování této degradace, ale jednotlivé faktory alespoň ve stručnosti shrnu.

Na prvním místě je jednoznačně vliv PV systému. Existují totiž zapojení, ve kterých PID neprobíhá

vůbec. Druhým extrémem je zapojení, ve kterém PID probíhá téměř na každém modulu. Příčina je jednoduchá. PID je způsobena přítomností záporného potenciálu. Pokud je tedy v řetězci záporný pól přímo uzemněn a na všech modulech je potenciál kladný, PID nemůže probíhat. Naopak s uzemněným kladným pólem je záporný potenciál na každém modulu v řetězci a od určité úrovně, kdy už lze mluvit o HVS, PID probíhá. Nejčastějším systémem je však systém s beztransformátorovým střídačem. V tomto případě nelze přímo uzemnit žádný pól a jedna půlka řetězce je provozována na záporném potenciálu, tedy v podmínkách způsobujících PID.



Obr. 1: Systém s beztransformátorovým střídačem

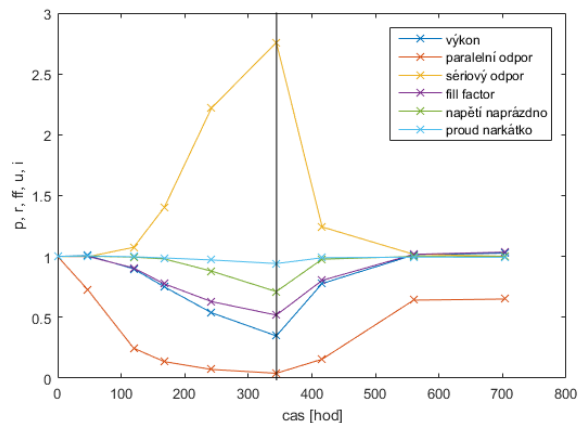
Dále mají významný vliv klimatické faktory. Jde zejména o vlhkost a teplotu, tedy obecně faktory, které nějak ovlivňují vodivost struktur modulu. Roste-li vodivost těchto struktur, roste i svodový proud a PID je tak rychlejší.

Poslední skupina faktorů zahrnuje vlivy konstrukce jednotlivých článků a modulů. Ve stručnosti jde hlavně o materiály. Například hlavním zdrojem kladných iontů je krycí sklo. Pokud je použito sklo bez obsahu těchto iontů, PID téměř neprobíhá, a tak podobně. Jako hlavní problém se ukázalo, že faktory podporující PID nelze úplně odstranit, neboť se často jedná o ty části modulu, které mají významný vliv na jeho celkovou účinnost.

III. Výsledky Experimentu PID

Již dříve byl proveden experiment, během kterého PID způsobila snížení výkonu PV modulu přibližně na 35 % původní hodnoty a následně opačný proces, tedy léčení, výkon zvýšil opět na výchozí hodnotu. Podrobnosti a celý experiment je k dispozici v [1]. Zde jsou uvedeny pouze výsledky

ve formě grafu.



Obr. 2: Výsledky experimentu PID

Na grafu na Obr. 2 je vyneseno několik sledovaných parametrů modulu během procesu degradace a následné léčby. Svislá čára v grafu znázorňuje ukončení degradace a počátek léčby. Všechny parametry jsou vynášeny v poměrných hodnotách, přičemž vztahnou hodnotou je vždy počáteční hodnota parametru. Za povšimnutí stojí zejména paralelní odpor modulu, který zůstává i po procesu léčení výrazně pod původní hodnotou. Dochází zde ke snížení téměř o 35 %. Tento parametr by tedy mohl značně omezit opakovatelnost léčby modulu.

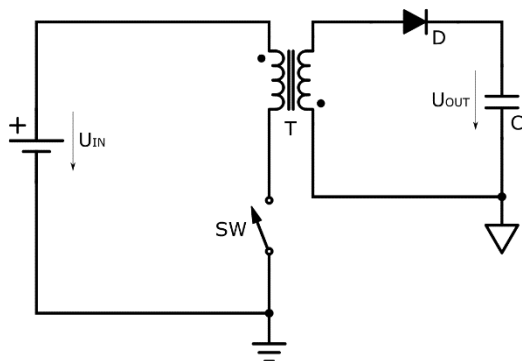
IV. Návrh VN Zdroje

Dostáváme se k samotnému návrhu zdroje pro automatické testování PV modulů. Nejprve je nutné uvést požadavky a specifikace zdroje. Zdroj má umožnit automatické testování a musí tedy podporovat řízení z počítače. Jeho hlavní funkcí je působit a eliminovat PID, z toho plyne požadavek na vysokonapěťový výstup. Vzhledem k rostoucím velikostem PV řetězců bylo maximální napětí zvoleno na úroveň 2 kV. Zdroj dále musí být regulovatelný, a to kvůli možnosti posouzení vlivu velikosti napětí na degradaci. Jako minimální hodnota výstupního napětí bylo zvoleno 600 V. Zdroj dále musí umožňovat změnu polaritu výstupního napětí, a to opět elektronicky, aby bylo možné polaritu měnit pomocí příkazu z počítače. Poslední funkcí zdroje je měření výstupního napětí.

Pro zdroj byla zvolena topologie Flyback a jedná se tedy o spínaný zdroj.

V. Topologie Flyback

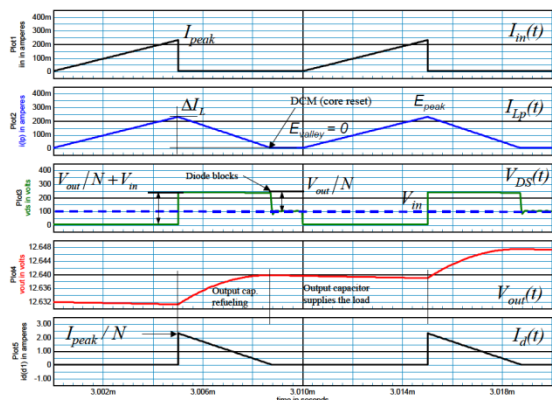
Topologie Flyback je blokovácí jednočinná izolovaná topologie. Je tvořena akumulacním prvkem ve formě dvou indukčností na společném jádře (tzv. Flyback transformátor), spínacím prvkem (nejčastěji tranzistor MOSFET) a na výstupní straně dále diodou a filtračním kondenzátorem.



Obr. 3: Základní schéma zapojení topologie Flyback

Velmi důležitý je způsob navinutí Flyback transformátoru, jehož vinutí musejí začínat na protilehlých stranách (viz. tečky u vinutí na Obr. 3). Zapojení pracuje periodicky ve dvou krocích. V prvním kroku je spínač sepnutý a primární stranou vinutí protéká proud. Na výstupní straně je díky opačné orientaci vinutí dioda polarizována závěrně a proud do zátěže zdroje tak dodává pouze výstupní kondenzátor. Následně spínač rozezne. Dojde k převrácení polarity napětí Flyback transformátoru ve snaze zabránit skokovému zániku proudu a výstupní dioda se tak ocitne v propustném směru. Energie akumulacní indukčnosti je předána do výstupního kondenzátoru nebo přímo do zátěže zdroje.

Pokud proud během doby s vypnutým spínačem poklesne až k nule, hovoříme o nespojitém režimu (DCM). V opačném případě, kdy proud akumulacním prvkem nezaniká úplně, jde o spojitý režim (CCM). Typické průběhy jednotlivých proudů a napětí v režimu DCM jsou zobrazeny na Obr. 4. Jde o průběhy při zanedbání parazitních vlivů, ale pro představu jsou dostačující. Za povšimnutí stojí hlavně průběh napětí V_{DS} (zeleně). Jde o napětí na rozepnutém spínači, které dosahuje výrazně vyšších hodnot, než je napětí vstupní. Napětí je totiž navýšeno ještě o odražené výstupní napětí (které je samozřejmě sníženo/zvýšeno v poměru závitů Flyback transformátoru).



Obr. 4: Významné průběhy topologie Flyback, režim DCM

V případě zdroje pro testování PID lze očekávat velmi nízké zatížení, neboť zdroj bude v podstatě zatížen jen svodovým proudem, jehož hodnoty se pohybují v řádech 10^{-9} až 10^{-6} . Proto lze očekávat, že zdroj bude pracovat právě v režimu DCM.

VI. Návrh Zdroje – Realizace Funkcí

Vysoké výstupní napětí

Vysokonapěťový výstup je realizován již samotnou topologií jako takovou, a to díky Flyback transformátoru. Zdroj je napájen ze síťového napětí, které je nejprve usměrněno na diodovém můstku a následně napájí vstupní vinutí transformátoru. Napětí primární strany je tedy přibližně 325 V. Řídicí čip (UCC28740) určený právě pro Flyback topologii potom spíná toto napětí a vzniklý obdélníkový průběh je přenášen na výstupní stranu zdroje, přičemž dochází ještě k navýšení napětí v poměru závitů Flyback transformátoru.

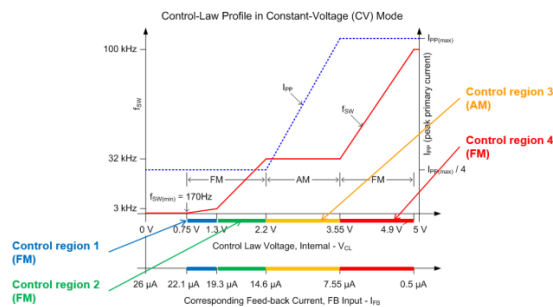
$$\frac{N_P}{N_S} = \frac{U_{RO}}{U_{OutMax} + U_{Fmax}} = 0,14$$

$$U_{RO} = \frac{D_{Max}}{1 - D_{Max}} U_{DCMin}$$

Kde D_{MAX} je maximální hodnota střidy (50 %), U_{OutMax} je maximální výstupní napětí, U_{Fmax} je úbytek na výstupní diodě a U_{DCMin} je minimální vstupní napětí.

Při návrhu bylo počítáno se 75 kHz jako s maximální spínací frekvencí, ale je nutno podotknout, že čip UCC28740 nepracuje na konstantní frekvenci. Čip totiž na základě své

zpětné vazby vybírá pracovní bod ze své charakteristiky (viz. Obr. 5), kterému odpovídá daná frekvence, a také dané maximum primárního proudu, které přímo určuje střidu.



Obr. 5: Pracovní charakteristika čipu UCC28740

Regulace výstupního napětí

Pro regulaci výstupního napětí je využit digitální potenciometr, pomocí něž lze ovlivnit zpětnou vazbu zdroje. Zpětná vazba využívá dobře známého regulátoru TLV431, jehož referenční vstup je připojen na výstup zpětnovazebního odporového děliče. Dělič má ve spodní větvi zmíněný potenciometr, kterým tak lze dělič rozladit a zajistit jiný regulační bod výstupního napětí.

Změna polaroty výstupního napětí

Změna polaroty je zajištěna kombinací celkem čtyř jazýčkových relé. Ta jsou zapojena tak, aby jedna dvojice umožnila průtok proudu jedním směrem a druhá dvojice opačným směrem. Zdroj umožňuje také rozepnutí všech relé najednou, čímž jsou výstupní svorky ponechány bez napětí. Výstupní relé jsou spínána z logických hradel, která zajišťují vzájemnou blokadu dvou stavů výstupní polaroty. Vzhledem k dlouhému času rozepnutí (oproti časům reakce logických hradel) je také blokada doplněna softwarovým zpožděním. Není tedy možné sepnout všechna relé zároveň a nechtěně tak způsobit zkrat výstupních svorek.

Řízení pomocí počítače

Aby zdroj mohl být řízen z počítače, je vybaven mikroprocesorem ATmega328 na platformě Arduino Nano v3.0. Komunikace je sériová a využívá standardizovaných SCPI příkazů.

Mikroprocesor také s pomocí AD převodníku zajišťuje měření výstupního napětí, a to před výstupními relé. Napětí je tedy měřeno i v případě

vypnutého výstupu. Dále zajišťuje procesor i spínání výstupních relé a vypisování několika zajímavých ukazatelů na displej, který je umístěn na předním panelu zdroje.

VII. Realizace Zdroje

Zdroj je realizován na jediné DPS, na kterou se připojuje Arduino Nano. DPS je z důvodu bezpečnosti vložena do krabice vytisknuté na míru na 3D tiskárně.

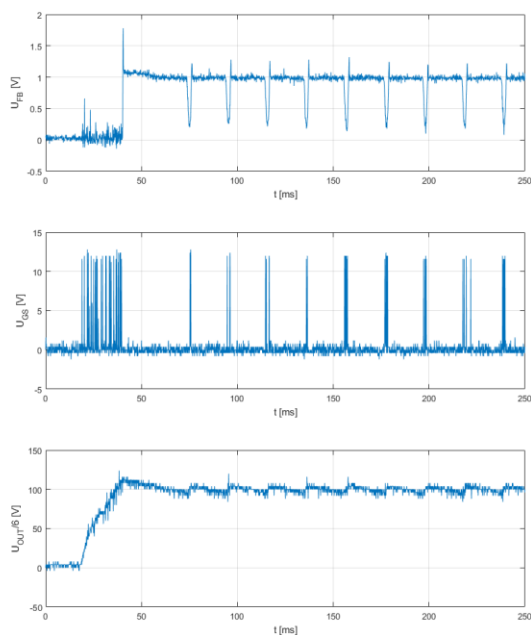
Na předním panelu krabice je umístěn již zmiňovaný displej a dále tři spínače pro ovládání výstupu (ZAP/VYP), polaroty a nastavení možnosti řízení zdroje (manuální/digitální ovládání). Posledním prvkem na předním panelu je potenciometr pro manuální nastavení úrovně výstupního napětí (jde jen o analogový vstup Arduina, nejedná se o zmiňovaný digitální potenciometr ovlivňující zpětnou vazbu zdroje). Na zadním panelu zdroje je vstupní konektor pro střídavé napájení se spínačem. Na pravém bočním panelu se nacházejí výstupní svorky, přičemž při nastavení kladné polaroty je červená svorka kladná a modrá svorka záporná. Konečně levý boční panel obsahuje USB vstup pro ovládání z PC.

VIII. Měření na Zdroji

Na hotovém zdroji bylo provedeno několik měření. Nejprve na počátku regulačního spektra zdroje, tedy při relativně nízkém výstupním napětí 600 V. Na tomto napětí bylo změřeno osciloskopem několik průběhů, a to na jednom z vnitřních odporových děličů zdroje a na vývodech řídicího čipu. Měřené napětí je díky odporovému děliču děleno šesti.

Změřené průběhy jsou vidět na Obr. 6. První průběh (nahoře) je signál na zpětnovazebním vstupu řídicího čipu. Druhý průběh dále ukazuje spínací impulzy hlavního spínacího prvku. Konečně poslední průběh představuje výstupní napětí zdroje.

K druhému průběhu je nutné přidat krátké doplnění. Zobrazené pulzy jsou jen pro ilustraci spínání, neboť aby byl vidět regulační děj zdroje, je nutné měřit s časovou základnou v řádech μs . To, co na obrázku vypadá jako impulz, je ve skutečnosti řádka několika pulzů s vysokou frekvencí. Zachytit tyto pulzy je na daném rozlišení za možností osciloskopu.

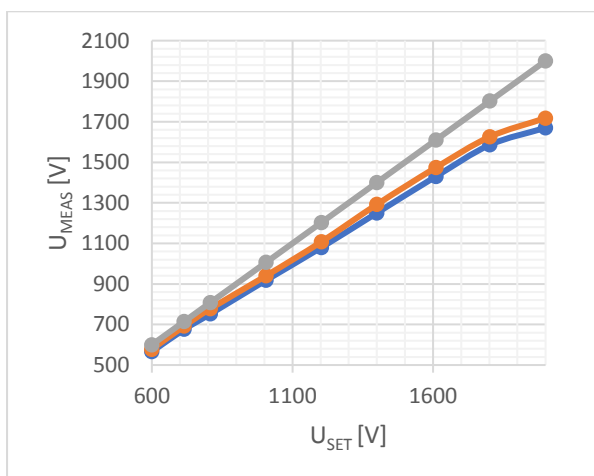


Obr. 6: Vybrané průběhy

Je zřejmé, že zdroj nespíná nepřetržitě. To je způsobeno tím, že výstup zdroje je naprázdno a vzhledem k tomu, že zdroj bude prakticky naprázdno i během testování PV modulů, jedná se o provozní stav.

Výstupní charakteristika zdroje

Na zdroji byla dále změřena jeho výstupní charakteristika. Pro daný regulační bod bylo měřeno výstupní napětí pomocí externího voltmetru a také pomocí vnitřního AD převodníku. Výsledky měření zobrazuje Obr. 7.



Obr. 7: Výstupní charakteristika zdroje

Graf znázorňuje celkem tři průběhy. Šedou barvou je znázorněn regulační bod (600 V – 2 kV). Oranžovou barvou je znázorněno napětí měřené externím voltmetrem a modrou barvou napětí měřené AD převodníkem.

IX. Závěr

Z Obr. 7 je patrné, že zdroj nedosahuje přesně žádaných hodnot. Příčinou je nevhodné zvolení hodnot odporového děliče ve zpětné vazbě. Digitální potenciometr v tomto děliči totiž nevyužívá svůj plný rozsah, což vede k příliš hrubému rozlišení a nepřesnost je tak významná, že například místo 2 kV zdroj reguluje přibližně na 1,7 kV.

Problém se dá jednoduše odstranit. Ve zpětné vazbě zdroje stačí vyměnit rezistory za jiné, s jinou hodnotou. Potenciometr nyní využívá zhruba třetinu svého rozsahu. Pokud tedy budou hodnoty všech odporů v děliči zhruba třikrát větší, bude i hodnota potenciometru v daných regulačních bodech třikrát větší, neboť poměr děliče musí zůstat stejný díky regulátoru TLV431. Využitím celého rozsahu potenciometru dojde k výraznému zpřesnění nastaveného napětí. Nové hodnoty elektrických odporů pro zpětnovazební dělič jsou uvedené v [2] včetně výpočtu.

Další problém se objeví, pokud je zdroj napájen z napětí 230 V 50 Hz. Zatím se nepodařilo objasnit, zda se jedná o problém s elektromagnetickým rušením nebo o problém stability zpětné vazby. Při tomto napětí každopádně zdroj ztratí regulační schopnost při žádaném napětí zhruba 1 kV. Při následném snížení žádané hodnoty se regulace obnoví a výstupní napětí je opět stabilní. Uvedená výstupní charakteristika je tedy získána při sníženém vstupním napětí 200 V.

Celkově i přes uvedené problémy je zdroj připravený k experimentu, kvůli kterému byl navržen. Dalším krokem je vytvořit jednoduchou testovací aplikaci například v programu LabVIEW, která zajistí pravidelnou kontrolu výstupního napětí a jeho případnou regulaci, a dále pravidelnou změnu polarity. S touto aplikací potom lze zdroj připojit k PV modulu a zahájit cyklování procesů degradace a léčby.

X. Literatura

- [1] ROKUSEK, David. *PID Efekt, diagnostika a důsledky*. Praha, 2017. Bakalářská práce. České vysoké učení technické v Praze. Vedoucí práce Ing. Pavel Hrzina, PhD.
- [2] ROKUSEK, David. *Zařízení pro léčení a vyvolání Potenciálem vyvolané degradace (PID) u PV modulů*. Praha, 2020. Diplomová práce. České vysoké učení technické v Praze. Vedoucí práce Ing. Pavel Hrzina, PhD.
- [3] BASSO, Christophe P. *Switch-mode power supplies: SPICE simulations and practical designs*. New York: McGraw-Hill, c2008. McGraw-Hill professional engineering. ISBN 978-0-07-150858-2.
- [4] HAVLÁT, Ladislav. *Zdroj 5 kV / 4 mA řízený procesorem*. Praha, 2014. Bakalářská práce. České vysoké učení technické v Praze. Vedoucí práce Ing. Lubor Jirásek, CSc.
- [5] DIXON, L. H.: *Magnetics Design for Switching Power Supplies. Section 1: Introduction and Basic Magnetics*. Texas Instruments, 2001, [\[online\]](#)
- [6] DIXON, L. H.: *Magnetics Design for Switching Power Supplies. Section 4: Power Transformer Design*. Texas Instruments, 2001, [\[online\]](#)
- [7] DIXON, L. H.: *Magnetics Design for Switching Power Supplies. Section 5: Inductor and Flyback Transformer Design*. Texas Instruments, 2001, [\[online\]](#)
- [8] FAIRCHILD, Semiconductor. *Application Note AN4137: Design Guidelines for Off-line Flyback Converters Using Fairchild Power Switch (FPS)* [online]. [cit. 2019-04-29]. Dostupné z: <https://www.onsemi.com/pub/Collateral/AN-4137.pdf>
- [9] TEXAS INSTRUMENTS. *UCC28740: Constant-Voltage Constant-Current Flyback Controller Using Optocoupled Feedback* [online]. [cit. 2019-04-29]. Dostupné z: <http://www.ti.com/lit/ds/symlink/ucc28740.pdf>
- [10] DIOTEC SEMICONDUCTOR. *HV3 ... HV6: Fast Recovery High Voltage Rectifier Diodes* [online]. [cit. 2019-04-29]. Dostupné z: https://diotec.com/tl_files/diotec/files/pdf/datasheets/hv3.pdf
- [11] FAIRCHILD SEMICONDUCTOR. *FQD2N100 / FQU2N100 N-Channel QFET[®] MOSFET: 1000 V, 1.6 A, 9 Ω* [online]. [cit. 2019-04-29]. Dostupné z: <https://www.onsemi.com/pub/Collateral/FQU2N100-D.PDF>
- [12] TEXAS INSTRUMENTS. *TLV431x: Low-Voltage Adjustable Precision Shunt Regulator* [online]. [cit. 2019-04-30]. Dostupné z: <http://www.ti.com/lit/ds/symlink/tlv431a.pdf>
- [13] TEXAS INSTRUMENTS. *UCC28740 Feedback Loop Compensation Design* [online]. [cit. 2019-05-02]. Dostupné z: e2e.ti.com/cfs-file/__key/communityserver-discussions-components-files/196/UCC28740-Feedback-Loop-_2600_-Compensation-Design.pptx
- [14] TEXAS INSTRUMENTS. *TPS7A4001: 100-V Input Voltage, 50-mA, Very High Voltage Linear Regulator* [online]. [cit. 2019-10-07]. Dostupné z: <http://www.ti.com/lit/ds/symlink/tps7a4001.pdf>
- [15] BAUER, J., V. NEUMANN, S. GROßER, C. HAGENDORF, M. SCHÜTZE a O. BREITENSTEIN. *On the mechanism of potential-induced degradation in crystalline silicon solar cells*. *Physica Status Solidi RRL*. 2012, 6(8), 331-333. DOI: 10.1002.
- [16] BERGHOLD, J., O. FRANK, H. HOEHNE, S. PINGEL, B. RICHARDSON a M. WINKLER. *Potential Induced Degradation of solar cells and panels*.
- [17] HOFFMANN, Stephan a Michael KOHL. *Effect of humidity and temperature on the potential-induced degradation*. *Progress in photovoltaics*. 2012, 2014(22), 173-179. DOI: 10.1002.