POSUDEK OPONENTA ZÁVĚREČNÉ PRÁCE

I. IDENTIFIKAČNÍ ÚDAJE

Název práce:	**VHDL Teaching Module for TRDB D5M Camera**
Jméno autora:	**Martin Čižmár**
Typ práce:	bakalářská
Fakulta/ústav:	Fakulta elektrotechnická (FEL)
Katedra/ústav:	Katedra kybernetiky
Oponent práce:	doc. Ing. Jiří Novák, Ph.D.
Pracoviště oponenta práce:	Katedra měření

II. HODNOCENÍ JEDNOTLIVÝCH KRITÉRIÍ

Zadání **náročnější**

Hodnocení náročnosti zadání závěrečné práce.

Zadání považuji za náročnější zejména vzhledem k rozsahu provedených prací.

Splnění zadání **splněno**

Posuďte, zda předložená závěrečná práce splňuje zadání. V komentáři případně uveďte body zadání, které nebyly zcela splněny, nebo zda je práce oproti zadání rozšířena. Nebylo-li zadání zcela splněno, pokuste se posoudit závažnost, dopady a případně i příčiny jednotlivých nedostatků.

Všechny body zadání byly splněny, v některých částech práce rozsah zadání dokonce překračuje.

Zvolený postup řešení **správný**

Posuďte, zda student zvolil správný postup nebo metody řešení.

Vzhledem k jednoznačnému zadání zvolil student správný postup řešení, jiné postupy zadání prakticky vylučuje.

Odborná úroveň **B - velmi dobře**

Posuďte úroveň odbornosti závěrečné práce, využití znalostí získaných studiem a z odborné literatury, využití podkladů a dat získaných z praxe.

Rozdělení zadání na dílčí úlohy a z něho vyplývající strukturu realizovaných IP funkcí považuji za správnou. Za sporné považuji rozsáhlé seznamy citlivostních proměnných některých procesů – kombinační logiku je dle mého názoru lepší řešit mimo tělo procesu. V některých zdrojových kódech bych uvítal podrobnější komentáře, v práci chybí přehledné blokové schéma kompletní implementace (patří do kapitoly 4), zahrnující vazby mezi jednotlivými komponentami. Pozitivně hodnotím intenzivní simulační testování jednotlivých komponent.

Formální a jazyková úroveň, rozsah práce **C - dobře**

Posuďte správnost používání formálních zápisů obsažených v práci. Posuďte typografickou a jazykovou stránku.

Formální zpracování je nejslabší stránkou práce. V kapitole 4 jsou nadpisy druhé úrovně chybně označeny jako nadpisy úrovně třetí, v elektronické (pdf) verzi práce jsou pak tyto nadpisy v okně obsahu na úrovni hlavních kapitol, což je pro čtenáře značně matoucí. Na straně 9 je v popisu kódování zatemňovacích pulsů pravděpodobně chyba na čtvrtém řádku (FRAME_VALID, LINE_VALID mají být oba nulové). Převzaté obrázky mají nízkou kvalitu a částečně obsahují informace nijak nesouvisející s vlastní prací (např. 6.3 – cyklus čtení „čehosi“ na I2C rozhraní, 6.6 – tabulka příkazů pro SDRAM obsahuje odkazy na neexistující poznámky). Práce je psána dobrou angličtinou.

Výběr zdrojů, korektnost citací **C - dobře**

Vyjádřete se k aktivitě studenta při získávání a využívání studijních materiálů k řešení závěrečné práce. Charakterizujte výběr pramenů. Posuďte, zda student využil všechny relevantní zdroje. Ověřte, zda jsou všechny převzaté prvky řádně odlišeny od vlastních výsledků a úvah, zda nedošlo k porušení citační etiky a zda jsou bibliografické citace úplné a v souladu s citačními zvyklostmi a normami.

Seznam použité literatury obsahuje pouze on-line zdroje, a to bez uvedení data platnosti jednotlivých odkazů či verzí dokumentů. Takto zvolená forma citací je dle mého názoru nevhodná. Zdroje převzatých obrázků (např. 6.4) nejsou v textu práce citovány. Také se mi nechce věřit, že autor nepoužil některou z učebnic jazyka VHDL.

Další komentáře a hodnocení
Vyjádřete se k úrovni dosažených hlavních výsledků závěrečné práce, např. k úrovni teoretických výsledků, nebo k úrovni a funkčnosti technického nebo programového vytvořeného řešení, publikačním výstupům, experimentální zručnosti apod.
Nejsou.

III. CELKOVÉ HODNOCENÍ, OTÁZKY K OBHAJOBĚ, NÁVRH KLASIFIKACE

Shrňte aspekty závěrečné práce, které nejvíce ovlivnily Vaše celkové hodnocení. Uveďte případné otázky, které by měl student zodpovědět při obhajobě závěrečné práce před komisí.

Při řešení zadání odvedl student velké množství práce. Jednotlivé funkční moduly byly detailně otestovány prostřednictvím simulačních nástrojů a prostředků pro automatizaci testů. Negativem jsou formální prohřešky a neúplné citace, zejména však skutečnost, že realizované funkce nebyly otestovány (pravděpodobně kvůli nedostatku času) na jedné z uvažovaných vývojových desek. Finální implementace do hardware není explicitní součástí zadání (proto její absenci nezohledňuji v závěrečném hodnocení), bez ní je však přínos práce omezený.

Otázka pro autora: Ověřoval jste, zda je Vámi vytvořený VHDL kód syntetizovatelný pro FPGA na uvažovaných vývojových kitech?

Předloženou závěrečnou práci hodnotím klasifikačním stupněm **B - velmi dobře.**

Datum: 23.8.2019 Podpis: