Posudek vedoucího diplomové práce

Student: Martin Hofman
Název: Implementace časem řízeného plánovače v distribuovaném bezpečnostně kritickém řídicím systému

Zvyšující požadavky na spolehlivost a bezpečnost řídicích systémů vozidel a průmyslových zařízení vyžadují nasazení deterministických komunikačních řešení a certifikovaných procesorových systémů. Takovým mikrokontrolérem je i obvod Texas Instruments TMS570LS1227ZWT.

Úkolem práce bylo navrhnout řešení s hardwarově realizovaným rozvrhem vykonávání úloh na procesoru a přenosu zpráv po sběrnici CAN. Teorie a nástroje pro návrh rozvrhu úloh pro více propojených uzlů a jejich vzájemnou komunikaci jsou výsledkem doktorského projektu řešeného paní inženýrkou Minaevou v rámci spolupráce skupiny Průmyslové informatiky s firmou EATON. Platforma TMS570 a studentem realizované řešení je připravené pro demonstraci tohoto především teoreticky zaměřeného projektu a bylo již zástupcům firmy EATON předvedené.

Student začal na projektu pracovat okamžitě po dohodě na tématu projektu. Rychle si osvojil znalosti nutné pro pokračování na několik let vyvíjeném systému pro platformu TMS570. Průběžně informoval o dosažených výsledcích a rychle zapracovával návrhy na další postup vzniklé během diskuzí a konzultací.. Vlastní řadič sběrnice CAN mikrokontroléru nenabízí mnoho prostředků pro odesílání zpráv podle rozvrhu v paměti a sám o sobě není schopný doplnit ani přijaté zprávy časovou značkou. Pro dosažení požadované funkce bylo nutné kombinovat další periferie – programovatelný časovač a větší množství kanálů jednotky pro přímý přístup do paměti. Vlastní mikrokód navržený studentem pro časovač sestává pouze z 16 instrukcí. Množství úprav a vlastní nově naprogramovaný kód také není příliš rozsáhlý v porovnání s jinými projekty. Ovšem analýza, návrh a ladění takovéhoto systému mnoha paralelně běžících hardwarových komponent je velmi náročné a vyžaduje značnou invenci a pečlivost. Většinu funkcí nelze ladit krokováním, protože operace musí probíhat paralelně a v reálném čase.

Kromě základní funkce cyklického posílání sekvence zpráv z paměti podle časového rozvrhu nezávisle na hlavním procesoru byla implementovaná funkce pro příjem zpráv do fronty s doplněním o časové známky. Dosažené rozlišení měřeného času je 1 μs a přesnost 3 μs. Vlastní odesílání zpráv dosahuje přesnosti časování okolo 6 μs. Hlavním zdrojem nepřesností je podle měření nedeterministické chování stavového řadiče v implementaci integrovaného kontroléru sběrnice CAN (C_CAN). Funkce závislé jednotky zavěšené na zprávy označující start cyklu byla také plně naimplementovaná bez nutnosti interakce z hlavního procesoru. Původní záměr byl díky rychlému postupu studenta rozšířen i o podporu rozvrhu skládajícího se z více částí/cyklů. Zde již bylo nutné využít obsluhy přerušení vyvolaného na hlavním procesoru. Dále nad rámec zadání bylo implementované škálování časování rozvrhu na závislé jednotce podle měřeného intervalu mezi synchronizačními zprávami.

Veškeré kroky byly pečlivě testované. Časování bylo ověřované od bitové úrovně osciloskopem až po přesné měření času přenosu zpráv na systému na bázi Xilinx Zynq. Student se projektu věnoval po celou dobu, která byla k jeho řešení k dispozici. Jeho přístup považuji za příkladný a přispěl k výsledku výrazně přesahujícímu funkcí původní záměr zadání.

Práci doporučuji k obhajobě. Práci hodnotím klasifikačním stupněm **výborně (A)**.

V Praze, dne 12. 6. 2017

Ing. Pavel Píša, Ph.D.
Katedra řídicí techniky
Fakulta elektrotechnická
České vysoké učení technické