

## Posudek vedoucího bakalářské práce

**Student:** Tomáš Nepivoda

**Název:** Periferní modul pro řízení stejnosměrných motorů pro platformu Zynq

Ve výuce předmětu „Programování systémů reálného času“ jsou již mnoho let využívány přípravky s výkonovým budičem stejnosměrného motoru, které po připojení k vestavnému počítači umožňují realizovat odměr polohy a řídicí smyčku servopohonu v studenty vyvíjené aplikaci. Plánovaný přechod na novou procesorovou architekturu a hardware, který již není kompatibilní s TTL úrovněmi signálů, vyžaduje i inovaci hardwarového řešení přípravků.

Návrh nového hardware laboratorních přípravků a příprava vzorového řešení a studijních materiálů pro příští ročníky byl úkol práce pana Nepivody.

Student začal na projektu pracovat včas, vybral vhodné moderní součástky a návrh hardware pravidelně konzultoval. Student si osvojil zkušenosti v oblasti návrhu plošných spojů. Zpracoval připomínky vedoucího a dalších kolegů. Výsledný návrh není sice příliš složitý, ale vedení výkonových signálů, galvanické oddělení rozhraní k procesorovému systému a návrh napájecích zdrojů je provedený kvalitně a na malém prostoru. Protože návrh vznikal dříve, než byly procesorové desky k dispozici a i vedoucí přehlédl neobvyklé číslování pinů, tak bude návrh potřebovat pro výrobu dalších kusů ještě drobné úpravy. Pro odzkoušení vzorku a hodnocení vlastní odvedené práce se však jedná o drobnost. Osazení a oživení hardware provedl student samostatně a celkově hodnotím tuto část odvedené práce jako velmi dobrou.

Již při zadání práce byla studentovi přislíbena pomoc se zprovozněním systému na použité procesorové platformě Zynq 7000. Student se na práci připravil, ale i přes poskytnuté návody potřeboval více času a pomoci než bylo předpokládáno. Pro výslednou konfiguraci provedl počáteční otestování propojení s hardwarem na základní úrovni nastavování a čtení hodnot pinů. Vývoj příkladu pro otestování vyšší úrovně s návrhem zpětné vazby na základě vzorových příkladů však již ve zbývajícím množství času do odevzdání práce nezvládl.

Návrh periferie pulzně šířkové modulace si vyžádal složitější řešení, protože piny systému Zynq 7000 vyvedené na konektor přímo osazený na desce MicroZed není možné jednoduše zapojit do programovatelné logiky obvodu. Podařilo se však nalézt a otestovat alternativní řešení s využitím zápisu z programovatelné logiky do registrů výstupů v adresním prostoru procesorového systému. Velkou pomocí byl základ konfigurace sběrnic převzatý z bakalářské práce pana Jeřábka.

Dokumentaci vhodnou jako základ studijních materiálů pro inovovanou část semestrálního projektu již student nestihl připravit.

Vlastní text práce s přiměřenou úrovní detailů popisuje použitou procesorovou platformu, výběr součástek a princip činnosti a použití navrženého hardware. Dále předkládá užitečný návod pro otestování navrženého hardware z danému procesorovému systému. Tyto informace mohou být užitečné i pro další podobné projekty. I koncepce a použití pulzně-šířkového bloku jsou popsány. Návrh a popis vyšší úrovně řízení chybí.

Práci doporučuji k obhajobě. Odvedenou práci považuji i ve zvládnutém rozsahu za plně přiměřenou pro bakalářský projekt. Výsledkem je návrh, na který lze navázat a hlavní cíl, návrh hardware a jeho ověření, byl splněný. Některé další body však byly splněny jen částečně. Projekt proto hodnotím klasifikačním stupněm **dobře (C)**.

V Praze, dne 13. 6. 2016

Ing. Pavel Píša, Ph.D.  
Katedra řídicí techniky  
Fakulta elektrotechnická  
České vysoké učení technické