

## Posudek vedoucího bakalářské práce

**Student:** Jan Novotný

**Název:** Vyčítání, řízení a zpracování signálů z diodového pole spektrofotometru

Předmět práce byl motivovaný společným zájmem vedoucího a studenta otestovat možnosti zpracování a vyhodnocení signálu spektrofotometrických detektorů, které k rozkladu světla využívají holografické mřížky a především řádkové světlocitlivé diodové pole pro vlastní měření intenzity záření. Student se již návrhem elektroniky pro tento účel zabýval v rámci své předchozí práce pro Ústav energetiky na Fakultě strojní ČVUT. Pro tento účel navrhl vlastní elektroniku na bázi osmibitového procesoru, která vykazuje pro tuto aplikaci vyhovující parametry.

Zadání bakalářské práce pak bylo vedeno zájmem otestovat hraniční šumové parametry diodového pole pro použití v studentem řešené aplikaci a i v dalších aplikacích s výrazně vyššími požadavky na přesnost. Pro účely tohoto experimentu byl studentovi v zápěstí po zadání práce poskytnutý vhodný procesorový systém doplněný o FPGA obvod s již připravenou základní kostrou aplikace a návrhu sběrnic. Výrazně výkonnější hardware měl umožnit velmi přesné časování senzoru a dražšího převodníku s vyšším rozlišením.

Student prokázal nadstandardní znalosti v oblasti analogové techniky již během svého vlastního návrhu původní elektroniky, která byla realizovaná v domácích podmínkách. Pro realizaci pokročilého řešení byl však návrh hardware svěřen spolupracovníkovi vedoucího práce s tím, že výběr použitých součástek bude proveden ve spolupráci se studentem. Profesionální výroba byla financovaná firmou PiKRON. Úkolem studenta pak bylo provést vlastní logický návrh řízení a zpracování signálů jak na straně FPGA, tak v software mikrokontroléru.

Student si velmi rychle osvojil potřebné nástroje a byl schopný samostatně hardware zprovoznit, avšak vzhledem k jeho dalším mimoškolním aktivitám se řešení vlastního projektu začal více věnovat až necelý měsíc před termínem odevzdání práce. I jeho zpětná vazba, potřebná pro návrh hardware, neprobíhala podle předpokladů. Proto byl hardware převodníku k dispozici relativně pozdě a ani v té době nebyl FPGA návrh pro jeho otestování studentem připravený.

Ve zbývajícím čase se i díky značnému nasazení mého kolegy, studentovi podařilo v extrémně krátkém čase provést základní návrh logiky a doplnit jednoduché rutiny pro otestování celého měřicího řetězce. Některá rozhodnutí při návrhu hardware a především výběr a zapojení AD převodníku se ukázaly jako nevhodné. Na nový návrh však čas nezbýval. Po úpravách se podařilo změřit na stávajícím hardware většinu důležitých parametrů potřebných pro další iteraci návrhu. Parametry vyžadované pro použití v předpokládaných aplikacích jsou i po úpravách zcela nevyhovující. Jedná se však o chybu v návrhu hardware, za který student nebyl přímo zodpovědný.

Vlastní text práce vznikl také ve značném spěchu. Je obdivuhodné, že i za těchto podmínek student zvládl značně rozsáhlý projekt zdokumentovat a provedl potřebná měření a vyhodnocení na velmi dobré úrovni.

Student splnil všechny body zadání a text práce vykazuje vysokou úroveň logické provázanosti. Student prokázal v oblasti elektroniky a procesorové techniky již nyní znalosti, které nemá většina absolventů magisterského studia. Práci doporučuji k obhajobě. Jak text, tak především průběh a výsledek práce byl však negativně ovlivněn studentovým selháním v plánování času a proto navrhuji práci hodnotit stupněm **dobře (C)**.

V Praze, dne 7.6.2015

Ing. Pavel Píša, Ph.D.  
Katedra řídicí techniky  
Fakulta elektrotechnická  
České vysoké učení technické