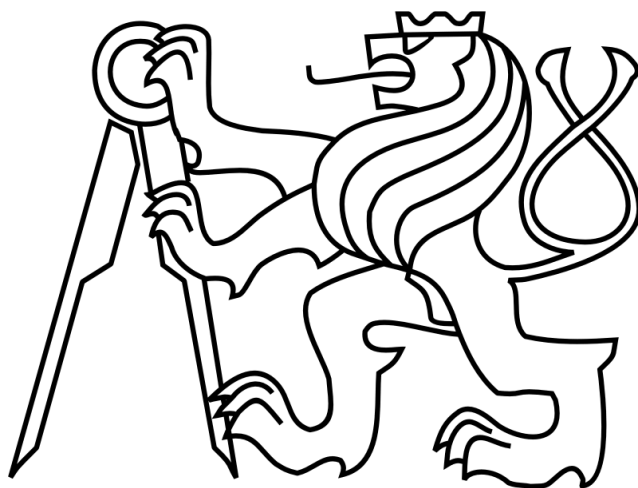


ČESKÉ VYSOKÉ UČENÍ TECHNICKÉ V PRAZE
Fakulta elektrotechnická



DIPLOMOVÁ PRÁCE

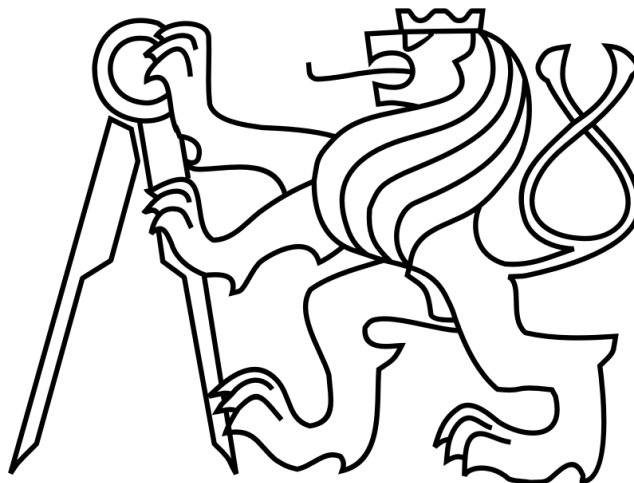
2015

Student: Bc. Tomáš Chytráček

ČESKÉ VYSOKÉ UČENÍ TECHNICKÉ V PRAZE

Fakulta elektrotechnická

Katedra kybernetiky



Diplomová práce

Čtečka implantovatelných RFID čipů

Student: Bc. Tomáš Chytráček

Vedoucí práce: prof. Ing. Pavel Zahradník, CSc.

Studijní program: Kybernetika a Robotika, Magisterský

Obor: Robotika

20.dubna 2015

Prohlášení autora práce

Prohlašuji, že jsem předloženou práci vypracoval samostatně a že jsem uvedl veškeré použité informační zdroje v souladu s Metodickým pokynem o dodržování etických principů při přípravě vysokoškolských závěrečných prací.

V Praze, dne 4.5.2015

.....
Podpis autora práce

Poděkování

Chtěl bych tímto poděkovat svému vedoucímu diplomové práce prof. Ing Pavlu Zahradníkovi, CSc. za odborné vedení své diplomové práce, zapůjčení přístrojů v této práci použitých a řadu praktických rad, které jsem ve své práci využil.

ZADÁNÍ DIPLOMOVÉ PRÁCE

Student: Bc. Tomáš Chytráček
Studijní program: Kybernetika a robotika (magisterský)
Obor: Robotika
Název tématu: Čtečka RFID

Pokyny pro vypracování:

1. Navrhněte a realizujte funkční vzorek čtečky RFID transpondérů v pásmu 134.2kHz.
Uvažujte čtecí vzdálenost do 50cm.
2. Navrhněte vhodné komunikační rozhraní pro přenos identifikátoru transpondéru.

Seznam odborné literatury:

- [1] Klaus Finkenzeller, Dörte Muller, RFID Handbook: Fundamentals and Applications in Contactless Smart Cards, Radio Frequency Identification and Near-Field Communication 3rd Edition, Wiley 2010, ISBN: 978-0-470-69506-7.
- [2] Bill Glover, Himanshu Bhatt, RFID Essentials, O'Reilly Media, Inc. 2006, ISBN 0596009445.
- [3] <http://rfid-handbook.de/>

Vedoucí diplomové práce: prof. Ing. Pavel Zahradník, CSc.

Platnost zadání: do konce letního semestru 2015/2016

L.S.

doc. Dr. Ing. Jan Kybic
vedoucí katedry

prof. Ing. Pavel Ripka, CSc.
děkan

V Praze dne 19. 1. 2015

Anotace:

Tato Diplomová práce se zabývá návrhem a realizací funkčního prototypu čtecího zařízení miniaturních implantovatelných RFID transpondérů v pásmu 134.2kHz, používaných k identifikaci zvířat. Komunikační RFID protokoly jsou popsány normami ISO 11784 a ISO 11785. Specifikací tohoto čtecího zařízení je čtecí vzdálenost do 0.5m.

Klíčová slova: RFID čtecí zařízení, RFID tag, RFID transpondér, ISO 11784, ISO 11785

Abstrakt:

This final project deals with design and implementation of prototype reader miniature implantable RFID tags in band 134.2kHz used to identify animals. RFID protocols are described in standards ISO 11784 and ISO 11785. Specification of the reader is read range up to 0.5m.

Index Terms: RFID reader, RFID tag, RFID transponder, ISO 11784, ISO 11785

Obsah

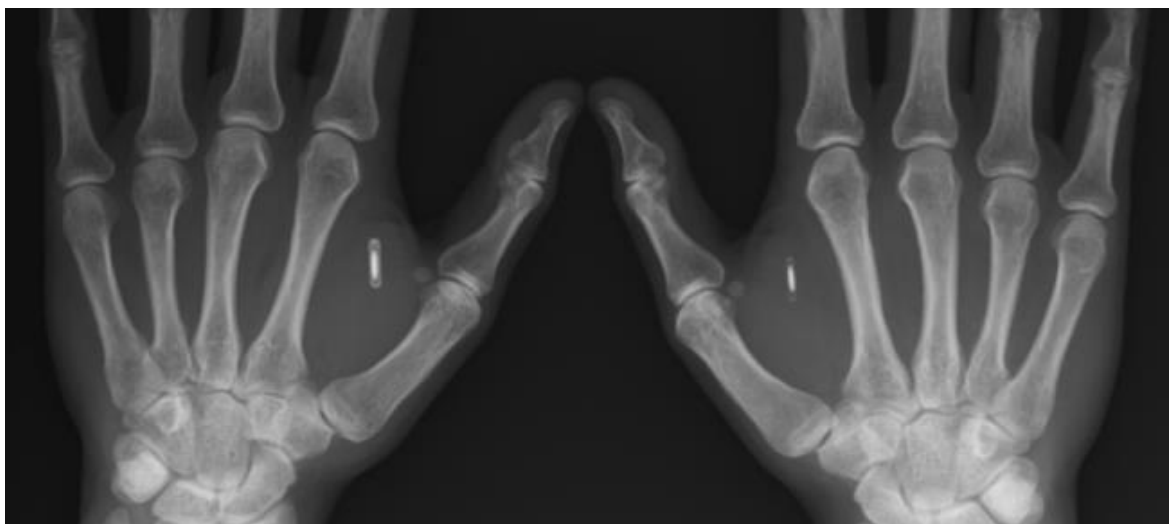
1	Úvod.....	7
1.1	RFID transponder - tag	8
1.2	RFID reader - čtecí zařízení	9
2	Teoretický rozbor	10
2.1	ISO normy související s prací	10
2.1.1	ISO 11784	10
2.1.2	ISO 11785	10
2.1.3	ISO 14223	10
2.2	Rozbor jednotlivých norem	10
2.2.1	ISO 11784	10
2.2.2	ISO 11785	12
2.2.3	ISO 14223	13
3	Použitý mikroprocesor	14
3.1	Procesor použitý při vývoji	14
3.2	Procesor použitý při implementaci	14
4	Vysílací/přijímací obvod (dále jen v/p obvod)	18
4.1	Rezonanční obvody.....	18
4.1.1	Sériový rezonanční obvod	19
4.1.2	Paralelní rezonanční obvod.....	20
4.2	Elektromagnetické pole a bezdrátový přenos.....	20
4.3	Volba v/p rezonančního obvodu	21
4.4	Fyzikální vlastnosti vysílací cívky	22
4.4.1	Podmínky ČTU omezující využití rádiových kmitočtů	23
4.4.2	Stanovení parametrů čtecí cívky	24
4.4.3	Výpočet indukčnosti a odporu cívky	24
4.4.4	Výsledné parametry vysílací cívky.....	25
4.4.5	Parametry vysílací cívky a pomocných cívek.....	25
4.5	Výpočet rezonančního obvodu.....	26
4.6	Vysílací a přijímací obvod	26
4.6.1	Základní vysílací a přijímací prvek - anténa.....	26
4.6.2	Modulace signálu pro přenos informace	26

5	Generování nosné frekvence 134.2kHz (125).....	29
5.1	Generování harmonického signálu.....	29
5.1.1	Analogové generování harmonického signálu.....	29
5.1.2	Digitální generování harmonického signálu.....	29
5.1.3	Budící člen harmonického signálu.....	30
5.2	Generování PWM signálu a následná filtrace	33
5.2.1	PWM modulace.....	33
5.2.2	Generování PWM signálu.....	33
5.2.3	Budící člen PWM	34
6	Demodulace a analogové zpracování signálu.....	40
6.1	Demodulace.....	40
6.1.1	Superheterodyn	40
6.1.2	Diodový demodulátor	41
6.2	Analogové zpracování signálu	42
7	Digitální zpracování signálu	44
7.1	Převod analogového signálu do digitální podoby	44
7.1.1	Převod pomocí komparátoru	44
7.2	Programové zpracování signálu.....	45
8	Periferie čtecího obvodu a komunikace s PC.....	47
8.1	OLED display	47
8.2	USB.....	47
9	Program implementovaný ve čtecím zařízení	48
10	Vyhodnocení dosažených výsledků	50
	Literatura	52
	Seznam použitých symbolů a zkratek.....	54
	Seznam obrázků.....	55
	Seznam tabulek	56
	Přílohy.....	57
	Obsah přiloženého CD	57

Kapitola 1

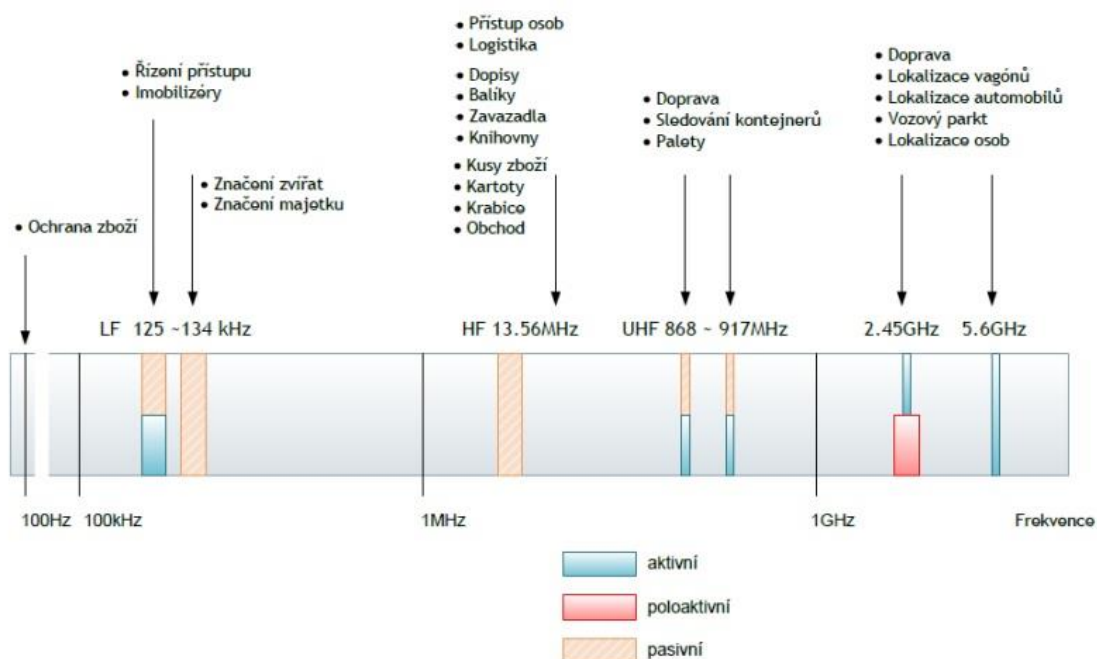
1 Úvod

Má diplomová práce se zabývá návrhem a následnou realizací funkčního prototypu čtecího zařízení miniaturních implantovatelných RFID tagů. Práce navazuje na mou předchozí bakalářskou práci, ze které jsem přebral část informací [1]. Tagy pracují ve frekvenčních pásmech 134.2kHz a 125kHz. Tato práce je zaměřena na frekvenční pásmo 134.2kHz. Z důvodu univerzálnosti čtecího zařízení je zde i rozbor a příprava úpravy pro frekvenční pásmo 125kHz. Komunikační protokoly jsou popsány normami ISO 11784, ISO 11785 a ISO14223. Miniaturní implantovatelné tagy se implantují pod kůži osob či zvířat a slouží k jejich identifikaci. Specifikací mého čtecího zařízení je maximalizace čtecí vzdálenosti s mezním parametrem do 0.5m.



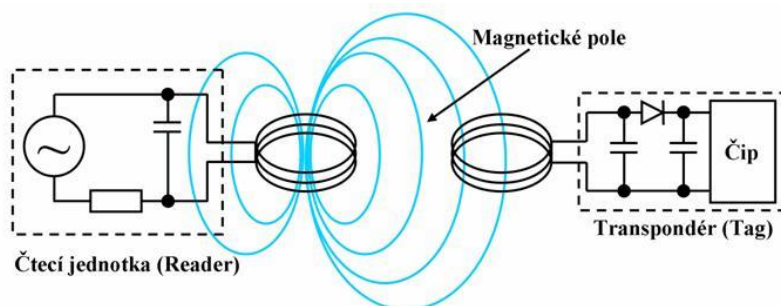
Obr. 1.1 – RFID implantované tagy [2]

Technologie RFID (Radio Frekvency Identification) jsou používány po celém světě k identifikaci osob, zvířat a věcí. Rozdělení frekvencí a druh využití RFID technologií je uveden na *Obr. 1.2*



Obr. 1.2 – Rozdělení frekvencí pro RFID [3]

Princip RFID technologie pro frekvenční pásma 134.2kHz (125kHz):



Obr. 1.3 – Princip RFID [4]

1.1 RFID transponder - tag

RFID tag je elektronické zařízení, sloužící k uchování identifikačního čísla a komunikaci se čtecím zařízením. Tyto tagy mají různé tvary a velikosti.

Tagy jsou rozděleny dle způsobu napájení:

- Aktivní – obsahují vlastní napájení (bateriové)
- Pasivní – pro své napájení používají bezdrátový přenos energie ze čtecího zařízení

V tomto případě se zabývám pasivními implantovatelnými tagy. Níže jsou zobrazeny velikosti pasivních implantovatelných tagů od firmy KingDoes RFID technologies viz Obr. 1.4. Při vývoji jsem měl k dispozici tag o velikosti 2x12mm.



Obr. 1.4 - Implantovatelné tagy [5]

1.2 RFID reader - čtecí zařízení

RFID čtecí zařízení slouží ke komunikaci s tagem a získání identifikačního čísla z tagu.

Čtecí zařízení jsou rozděleny podle funkčnosti:

- Aktivní – vysílají elektromagnetické pole pro napájení tagu a následně přijímají vysílaný signál z tagu
- Pasivní – pouze přijímají vysílaný signál z tagu

Identifikační číslo se ve čtecím zařízení vyhodnotí a dále se předá pomocí příslušného rozhraní čtecího zařízení.

Čtecí zařízení je dále možné rozdělit dle manipulovatelnosti:

- Stacionární – pevně namontované
- Přenosné – většinou kompaktní přenositelné zařízení k ruční identifikaci

Kapitola 2

2 Teoretický rozbor

2.1 ISO normy související s prací

2.1.1 ISO 11784

Radio frekvency identification of animals – Code structure [6]

Norma zabývající se strukturou použitého kódu

2.1.2 ISO 11785

Radio frekvency identification of animals – Technical concept [7]

Norma zabývající se technickými specifikacemi komunikace a prostředí

2.1.3 ISO 14223

Radio frekvency identification of animals – Advanced transponders

Norma rozšiřující normy ISO 11784 a ISO 11785.

2.2 Rozbor jednotlivých norem

2.2.1 ISO 11784

Tato norma definuje strukturu kódu pro jednotlivé protokoly [6]. Níže jsou popsány jednotlivé bity ve zprávě, včetně kontrolních bitů sloužících k detekci hlavičky ve zprávě.

Tabulka 2.1 – Obsah zprávy FDX, FDX-B protokolu [6]

FDX, FDX-B		
Počet bitů + kontrol	Definice	
11	Start bity (hlavička) LSB bit první	00000000001
38 + 4	ID bity	Po
10 + 2	Kód země definovaný v normě ISO 3166 (do 899), nebo kód firmy (900-998), nebo 999 indikující testovací transpondér	každých 8 bitech je umístěn bit 1 pro označení rámce
1	Extra aplikační bit určující existenci bloku dat (1)	
14 + 2	Rezervováno	
1	Identifikátor zda se jedná o zvíře	
16 + 2	CCITT CRC počítán z předchozích 64 bitů	
24	Aplikační bity	

Tabulka 2.2 – Obsah zprávy HDX protokolu [6]

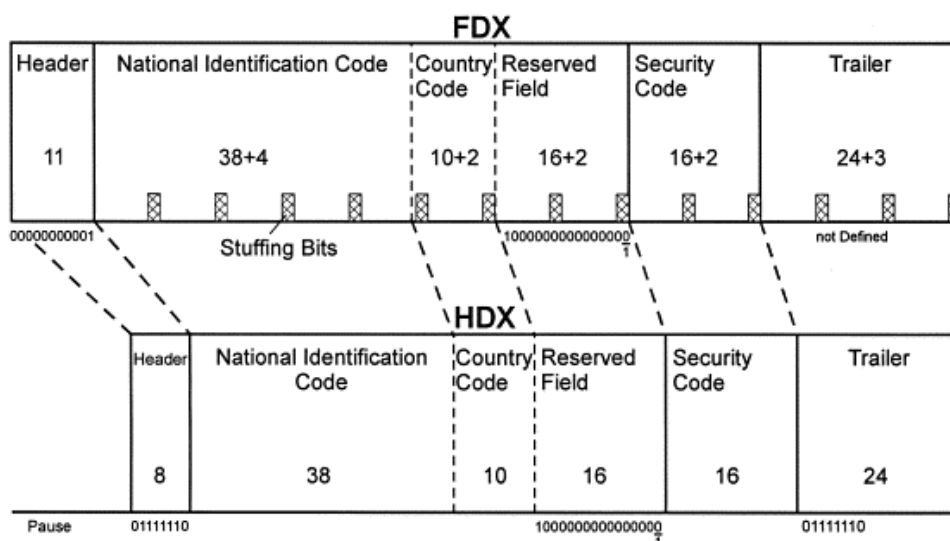
HDX		
Počet bitů	Definice	
8	Start bity	01111110
38	ID bity	
10	Kód země definovaný v normě ISO 3166 (do 899), nebo kód firmy (900-998), nebo 999 indikující testovací transpondér	
1	Extra aplikační bit	
14	Rezervováno	
1	Identifikátor zda se jedná o zvíře	
16	CCITT CRC počítán z předchozích 64 bitů	
24	Aplikační bity	

Následující tabulka obsahuje seznam firemních kódů.

Tabulka 2.3 – Firemní kódy [6]

Kód	Značka
981	Datamars
98102	Microfindr, Datamars, Bayer resQ, Found Animals, Crystal Tag
98101	Banfield
956	Trovan, Ltd. (AKC/CAR)
977	AVID
982	Allflex (24PetWatch)
985	Destron Fearing/Digital Angel (HomeAgain)

Obě normy jsou zobrazeny na Obr. 2.1.



Obr. 2.1 – Struktura kódu [8]

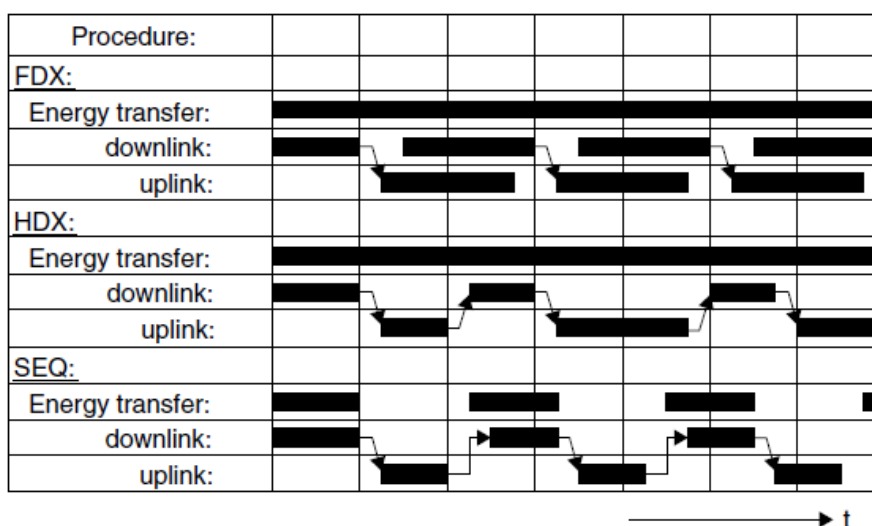
2.2.2 ISO 11785

Pro nosnou frekvenci 134.2kHz a 125kHz jsou zde definovány tři druhy přenosových protokolů a modulací. Jedná se o FDX-B protokol využívající amplitudovou modulaci ASK a protokoly FDX-A, HDX využívající frekvenční modulaci FSK [7].

Tabulka 2.4 – Popis protokolů FDX-A, FDX-B, HDX [7]

Protokol	Full Duplex (FDX-A) USA	Full Duplex (FDX, FDX-B) Evropa	Half Duplex (HDX)
Modulace	FSK	ASK	FSK
Frekvence	125kHz 128kHz (Trovan)	129kHz - 133.2kHz 135.2kHz – 139.4kHz	124.2kHz [znak 1] 134.2kHz [znak 0]
Kanálové kódování	Manchester, NRZ, BP	Modifikované diferenciální bifázové (mDBP)	-
Doba symbolu	0.4ms 0.125ms	0.23845ms	0.1288ms [znak 1] 0.1192ms [znak 0]
Frekvence symbolu	2500Hz 8000Hz	4193.75Hz	7764Hz [znak 1] 8389Hz [znak 0]
Počet bitů ve zprávě	64	128	112

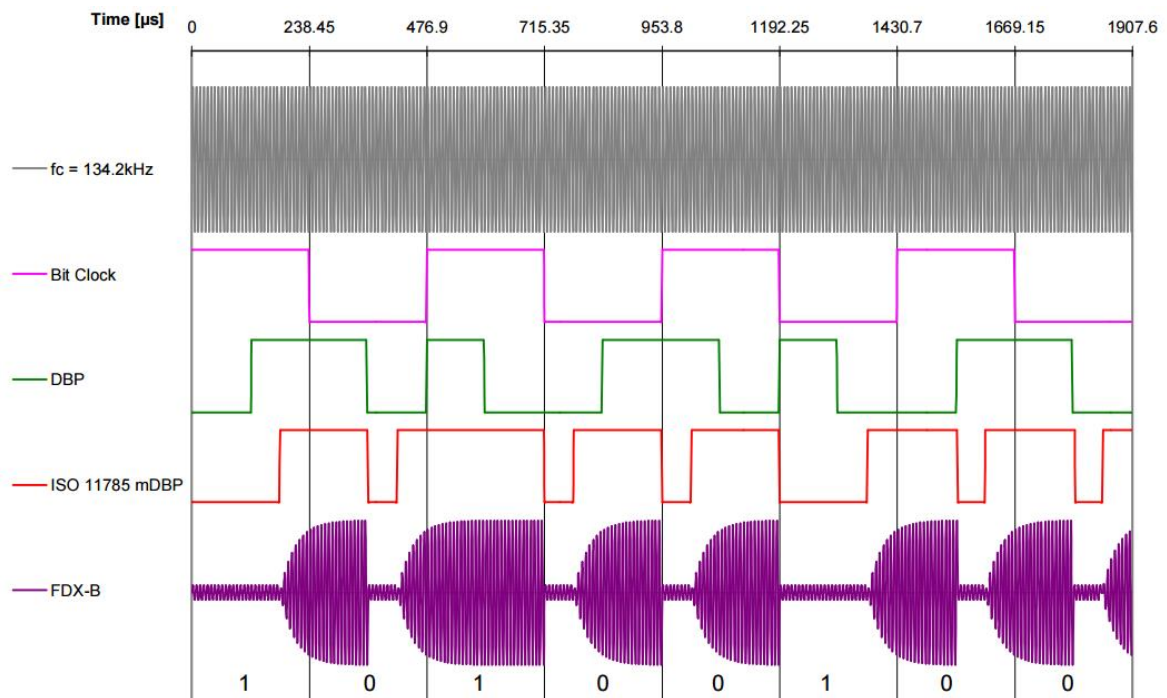
Jednotlivé protokoly se liší časovými průběhy napájení tagu a přenosu dat. Tyto průběhy jsou zobrazeny na Obr. 2.2. (downlink- čtečka → tag, uplink- tag → čtečka)



Obr. 2.2 – Přenos energie a dat [9]

Ve své práci budu navrhovat čtecí zařízení tagů pracujících v FDX-B režimu a využívajících amplitudovou ASK modulaci.

Přenos a dekódování jednotlivých bitů je vyobrazen na Obr. 2.3



Obr. 2.3 – Přenos jednotlivých bitů [10]

Protokol FDX-B je založený na modifikovaném diferenciálním bifázovém kódování (mDBP) viz Obr. 2.3. Modifikace diferenciálního bifázového kódování (DBP) je zde zvolena z důvodu dlouhého přechodu ze stavu log 0 do stavu log 1. Tento přechod trvá $56.6125\mu\text{s}$ (8 period nosné frekvence 134.2kHz) a tudíž je nutné, aby přechod nastal s předstihem $56.6125\mu\text{s}$. Po dobu přechodu je signál považován za stav log 0. Přechod ze stavu log 1 do stavu log 0 je zde totožný s DBP [7].

2.2.3 ISO 14223

Tato norma se zabývá dalšími specifikacemi norem ISO 11784 a ISO 11785. V našem případě tuto normu téměř nevyužijeme.

Kapitola 3

3 Použitý mikroprocesor

3.1 Procesor použitý při vývoji



Obr. 3.1 – Procesor Propeller P8X32A [11]

Pro vývoj čtecího zařízení jsem použil mikroprocesor Propeller P8X32A od firmy Parallax [11].

Vlastnosti mikroprocesoru [11]:

Tabulka 3.1 – Parametry procesoru P8X32A [11]

Typ	P8X32A
Typ pouzdra	DIP (P8X32A-D40) QFP (P8X32A-Q44) QFN (P8X32A-M44)
Napájení	3.3V DC
Frekvence externího oscilátoru	DC – 80MHz (4MHz – 8MHz s fázovým závěsem clock PLL)
Vnitřní RC oscilátor	12MHz – 20kHz
Systémový hodinový takt	DC – 80MHz
Celková RAM/ROM	64k bytů – 32k RAM/ 32k ROM
Processor RAM	2k (na každé jádro)
Organizace RAM/ROM	32 bitů (4 byty nebo 1 long)
I/O piny	32 (CMOS technologie)
Zdroj/Spotřeba proudu na I/O	40 mA

Tento procesor jsem použil při kompletaci a odladování elektronických obvodů, které jsou ve čtecím zařízení implementovány. Z důvodu absence A/D převodníku a komparátoru musel tento procesor být nahrazen vhodnějším.

3.2 Procesor použitý při implementaci

Požadavky na procesor:



Obr. 3.2 – Procesor EKS-LM3S811 [12]

Tabulka 3.2. – Požadované parametry procesoru

Napájení	3.3V DC
Frekvence procesoru	40MHz
A/D převodník	2x
Komparátor	1x
I/O piny	6x
Komunikační rozhraní	UART, I2C, případně Ethernet
Časovač	

Z těchto požadavků jsem nakonec vybral procesor Stellaris EKS-LM3S811 s jádrem ARM Cortex-M3 od společnosti Texas Instruments [12].

Vlastnosti mikroprocesoru [12]:

Tabulka 3.3 – Parametry procesoru Stellaris EKS-LM3S811 [12]

Výrobce	Texas Instruments
Typ	LM3S811
Typ pouzdra	LQFP-48
Napájení	3.3V DC
Frekvence	Max. 40MHz (pomocí fázového závěsu PLL)
Jádro procesoru	ARM Cortex M3
Systémový hodinový takt	DC – 80MHz
Data RAM / programová paměť	8kB / 64kB
A/D převodníky (kanály)	4
Rozlišení A/D převodníku	10 bitů
Komparátor	1
Komunikační rozhraní	I2C, Microwire, SPI, SSI, UART/USART
I/O piny	32
Čítače	5
Podpora PWM	

Podporované programovací jazyky:

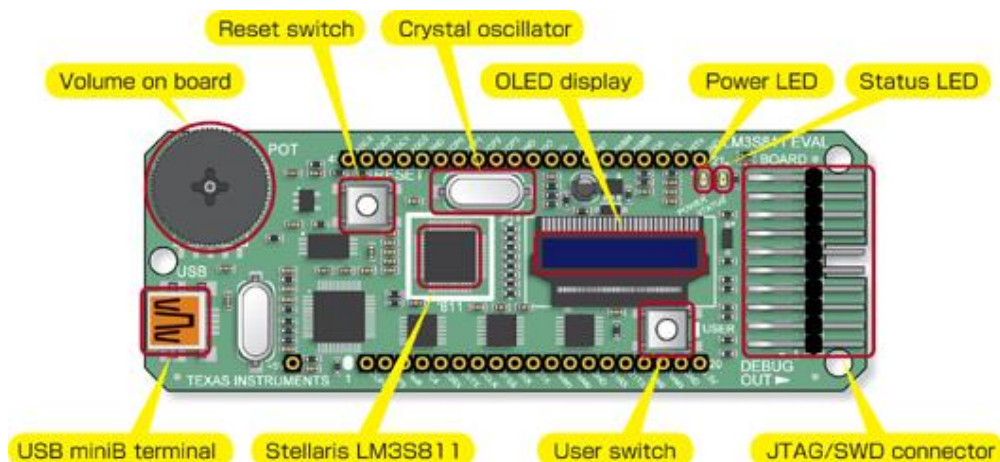
- Assembler – základní programovací jazyk vhodný pro rychlé aplikace
- C – podpora vyššího programovacího jazyka C včetně ovladačů jednotlivých periférií

K vývoji programu jsem použil vývojové prostředí CCS Code Composer Studio



Obr. 3.3 – Code Composer Studio [13]

Pro práci s mikroprocesorem LM3S811 jsem použil vývojovou desku Stellaris LM3S811 Evaluation Board od firmy Texas Instruments. Tato vývojová deska je napájena pomocí USB a má řadu integrovaných periferních obvodů vhodných pro vývoj aplikací viz Obr. 3.2.

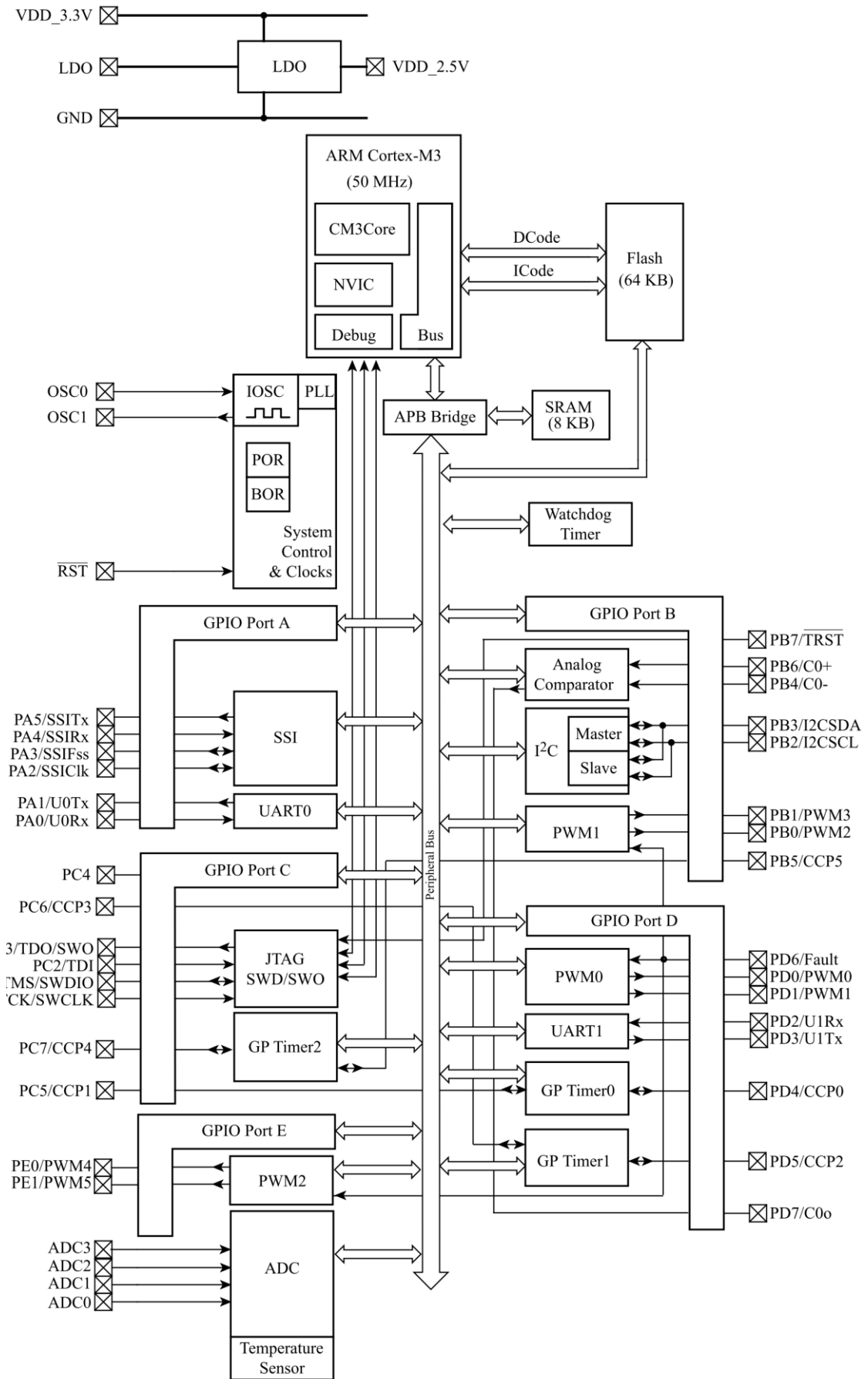


Obr. 3.4 – Stellaris LM3S811 Evaluation Board [14]

Periferie, které jsem na vývojové desce využil při vývoji prototypu čtecího zařízení [14]:

- PWM modul
- A/D převodník
- Komparátor
- Displej připojený pomocí sběrnice I²C (OLED displej)
- Tlačítka (na desce integrované jedno uživatelské tlačítko)
- LED dioda (na desce integrovaná jedna uživatelská LED dioda)
- UART komunikační sběrnice (komunikace pomocí USB)

Tyto periferie kompletně pokryly požadavky na čtecí zařízení. Z tohoto důvodu byla vývojová deska Stellaris LM3S811 Evaluation Board zcela optimální pro vývoj.



LM3S811

Obr. 3.5 – LM3S811 Controller System-Level Block Diagram [12]

Kapitola 4

4 Vysílací/přijímací obvod (dále jen v/p obvod)

Základem jakékoli bezdrátové komunikace je vysílací a přijímací obvod neboli anténa. Vysílací a přijímací obvod pro tyto RFID technologie je obvykle tvořen cívkovou anténou zapojenou v rezonančním obvodu.

4.1 Rezonanční obvody

Elektrická rezonance je jev, při kterém dochází k periodické přeměně energie elektrického pole na energii magnetického pole a naopak. Energie elektrického pole je uložena v kondenzátoru C a energie magnetického pole je uložena v indukčnosti L. Impedance obou součástí je dána vztahy:

$$Z_C = R_C + jX_C = R_C + \frac{1}{j\omega C} \quad (4.1)$$

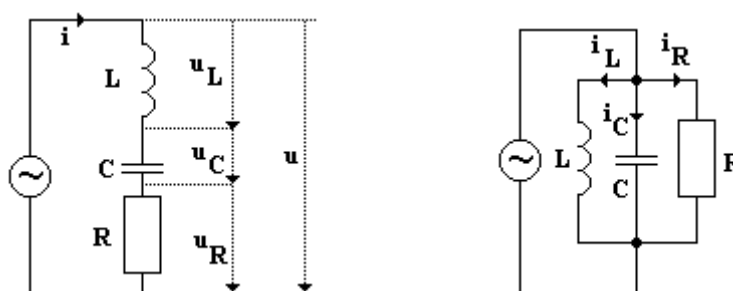
$$Z_L = R_L + jX_L = R_L + j\omega L \quad (4.2)$$

Tento jev nastává v elektrickém rezonančním obvodu. Za elektrický rezonanční obvod můžeme považovat jakékoli spojení indukčnosti a kondenzátoru, které se na své rezonanční frekvenci f_0 chová jako čistě odporová zátěž.

$$Z_{LCf_0} = R_L + R_C \quad (4.3)$$

Základní typy elektrických rezonančních obvodů:

- Sériový rezonanční obvod
- Paralelní rezonanční obvod

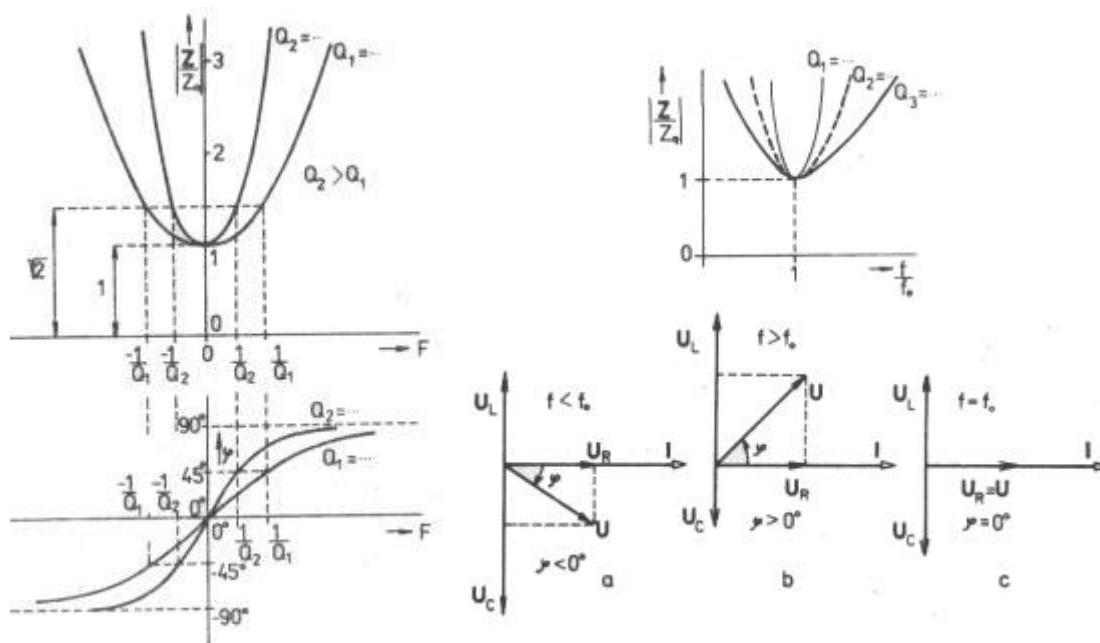


Obr. 4.1 – Sériový, paralelní rezonanční obvod [15]

Při vývoji elektrického zapojení jsem použil oba typy základních rezonančních obvodů a z tohoto důvodu jsou zde stručně vysvětleny vlastnosti obou rezonančních obvodů.

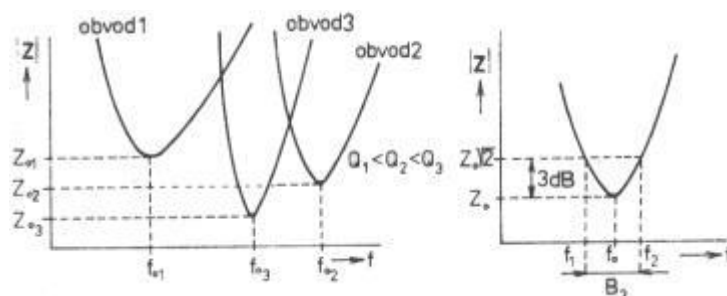
4.1.1 Sériový rezonanční obvod

Sériový rezonanční obvod je tvořen sériovou kombinací reálné cívky a reálného kondenzátoru. Toto elektronické spojení vykazuje na své rezonanční frekvenci nejmenší impedanci Z , což vede k navýšení proudu tímto obvodem. Proud obvodem v rezonanci je omezen sériovou kombinací reálné složky impedance cívky a kondenzátoru. Následující charakteristiky popisují chování sériového rezonančního obvodu.



Obr. 4.2 – Charakteristiky sériového rezonančního obvodu [16]

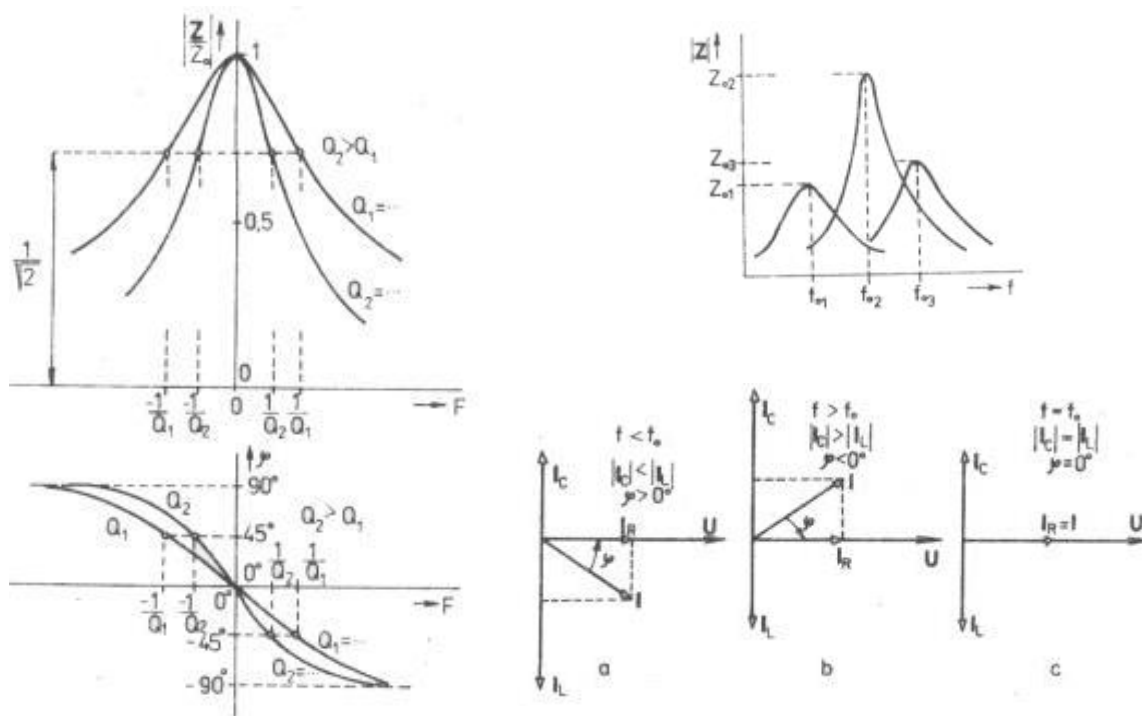
Jedním z charakteristických vlastností rezonančních obvodů je šířka pásma. Šířka pásma určuje frekvenční rozsah, kdy impedance u sériového rezonančního obvodu nevzroste nad 3dB proti rezonanční impedanci. U paralelního rezonančního obvodu je tomu naopak, jelikož impedance v rezonanci je největší. Šířka pásma hraje hlavní roli v přijímacích obvodech, jelikož při malé šířce pásma není možné přenést přes rezonanční obvod informační frekvence a tím dojde ke ztrátě informace ze signálu.



Obr. 4.3 – Šířka pásma sériového rezonančního obvodu [16]

4.1.2 Paralelní rezonanční obvod

Za paralelní rezonanční obvod považujeme paralelní kombinaci reálné cívky a reálného kondenzátoru. Náhradní schéma tohoto zapojení se může lišit v závislosti na umístění ztrátového rezistoru pro tento obvod. Toto elektronické spojení vykazuje na své rezonanční frekvenci největší impedanci Z , což vede k navýšení napětí na tomto obvodu. Následující charakteristiky popisují chování paralelního rezonančního obvodu.



Obr. 4.4 – Charakteristiky paralelního rezonančního obvodu [16]

4.2 Elektromagnetické pole a bezdrátový přenos

Pro bezdrátovou komunikaci s tagem je nutné se stručně seznámit s principem bezdrátového přenosu energie a elektromagnetickým polem.

Elektromagnetické pole je nerozdělitelné spojení elektrického a magnetického pole. Elektromagnetické pole je charakterizováno vektory elektrické intenzity E a magnetické indukce B . Velikost a orientaci těchto vektorů popisují Maxwellovy rovnice. Jako zdroj elektromagnetického pole považujeme elektromagnetický oscilátor. V tomto případě je zdrojem elektromagnetického pole buzený rezonanční obvod s cívkou vyzářující elektromagnetické pole do prostoru. Cívka v našem případě tvoří anténu.

Elektromagnetické pole antény se dělí podle vzdálenosti od zdroje pole na zóny [17]:

- Reaktivní zóna
- Blízká (Fresnelova) zóna
- Vzdálená (Fraunhoferova) zóna

Charakteristická vzdálenost reaktivní zóny [17]:

$$R_r < \frac{\lambda}{2\pi} \quad (4.4)$$

Kde $\lambda = \frac{c}{f}$ – vlnová délka, $c = 299\,792\,458\text{ ms}^{-1}$ – rychlost světla,

f – frekvence

V tomto případě se jedná o bezdrátovou komunikaci v reaktivní zóně s využitím transformátorové vazby.

4.3 Volba v/p rezonančního obvodu

Volba v/p rezonančního obvodu byla závislá na požadovaných vlastnostech obvodu na rezonanční frekvenci. Z výše uvedených vlastností rezonančních obvodů je patrné, že jednotlivé zapojení rezonančních obvodů vykazují na své rezonanční frekvenci extrém velikosti impedance Z celkového zapojení. Z této vlastnosti jsem vycházel při volbě rezonančního obvodu pro jednotlivá zapojení.

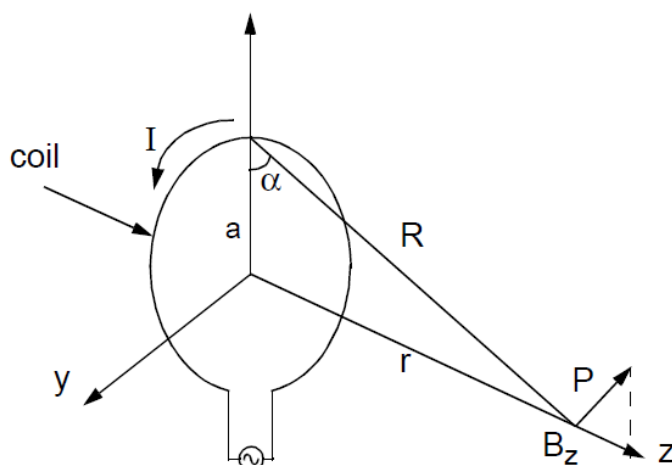
Jako zdroj elektromagnetického pole jsem použil cívku bez jádra. Energie vyzářená touto cívkou je přímo úměrná druhé mocnině proudu, který touto cívkou protéká.

$$E_L = \frac{1}{2} Li^2 \quad (4.5)$$

Kde L – indukčnost cívky, i – proud protékající cívkou

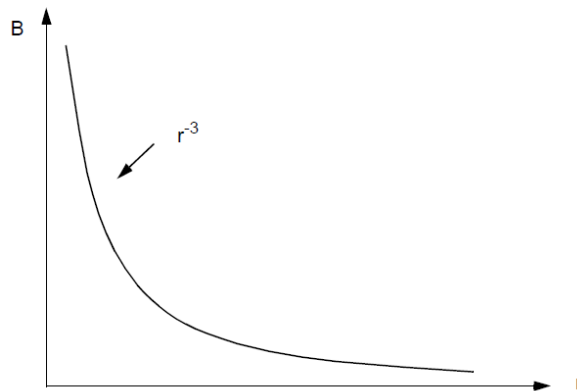
Magnetická indukce je dána vztahem (4.1) [18].

$$B_z = \frac{\mu_0 INa^2}{2} \frac{1}{r^3} \quad (4.6)$$



Obr. 4.5 – Popis parametrů ke vzorci (4.6) [18]

Závislost magnetické indukce na vzdálenosti je zobrazena na Obr. 4.6 [18].

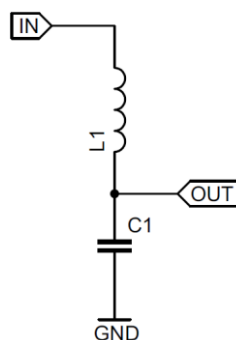


Obr. 4.6 – Závislost magnetické indukce na vzdálenosti [18]

Vysílací rezonanční obvod je buzen z výstupního budícího členu a výstupní proud je nepřímo úměrný impedanci rezonančního obvodu. Energie vyzářená cívkou je přímo úměrná druhé mocnině proudu a magnetická indukce je přímo úměrná první mocnině proudu, který touto cívkou protéká. Tyto vlastnosti, společně s požadavkem na největší vyzářený výkon v rezonanci, dávají požadavek na největší proud cívkou na rezonanční frekvenci. Tohoto požadavku je možno dosáhnout dvěma způsoby:

- Sériový rezonanční obvod napájený ze zdroje napětí
- Paralelní rezonanční obvod napájený ze zdroje napětí

Pro stejný proud protékající cívkou paralelního a sériového rezonančního obvodu je nutné připojit na paralelní rezonanční obvod mnohem větší napětí oproti sériovému rezonančnímu obvodu. Z tohoto důvodu jsem vybral pro svou aplikaci sériový rezonanční obvod.



Obr. 4.7 – Schéma zapojení rezonančního obvodu

4.4 Fyzikální vlastnosti vysílací cívky

Při vývoji čtecího zařízení jsem měl k dispozici čtyři velikosti čtecích cívek. Tyto cívky měly průměr: 5cm, 25cm, 34cm, 60cm. Z teoretických výpočtů je závislost čtecí vzdálenosti na poloměru cívky dána vztahem (4.7) [18].

$$a = \sqrt{2}r \quad (4.7)$$

Kde a – poloměr cívky, r – čtecí vzdálenost viz Obr. 4.5

Ze vzorce (4.7) je patrné, že by cívka pro čtecí vzdálenost do 0.5m v reaktivní zóně pomocí transformátorové vazby měla mít průměr přibližně 140 cm. Tato cívka by svou velikostí byla vhodná pouze na stacionární aplikace. Z tohoto důvodu jsem pracoval s cívkami menších průměrů a pokusil jsem se zvětšit čtecí vzdálenost na maximální hodnotu. V prvních pokusech jsem pracoval s cívkou o průměru 5cm, jelikož není nutný velký vyzářený výkon pro napájení tagu. Modulovaný signál vysílaný tagem je díky malému vysílacímu výkonu lépe rozeznatelný a tím je vhodnější pro vývoj demodulačních a filtračních obvodů.

4.4.1 Podmínky ČTU omezující využití rádiových kmitočtů

Fyzikální vlastnosti vysílací cívky jsou závislé na vyzářeném výkonu a požadavku na komunikaci v reaktivní zóně čtecí cívky.

Vyzářený výkon je regulován Českým telekomunikačním úřadem. Konkrétně všeobecným oprávněním č. VO-R/10/04.2012-7 k využívání rádiových kmitočtů a k provozování zařízení krátkého dosahu [19]. Článek 10 tohoto oprávnění stanovuje podmínky pro stanice s indukční smyčkou. Tento princip komunikace je použit pro komunikaci s Tagem, a tudíž musím dodržet mezní parametry stanovené tímto oprávněním.

Ozn.	Kmitočtové pásmo	Intenzita magnetického pole	Další podmínky
<i>a</i>	9–90 kHz	72 dB μ A/m ve vzdálenosti 10 m	
<i>b</i>	90–119 kHz	42 dB μ A/m ve vzdálenosti 10 m	
<i>c</i>	119–135 kHz	66 dB μ A/m ve vzdálenosti 10 m	
<i>c1</i>	135–140 kHz	42 dB μ A/m ve vzdálenosti 10 m	
<i>c2</i>	140–148,5 kHz	37,7 dB μ A/m ve vzdálenosti 10 m	
<i>d</i>	148,5–1600 kHz	–5 dB μ A/m ve vzdálenosti 10 m	²³⁾

Obr. 4.8 – Výňatek ze všeobecného oprávnění č. VO-R/10/04.2012 [19]

Zde je definována pro kmitočt 134.2kHz maximální intenzita 66dB μ A/m ve vzdálenosti 10m od cívky. V tomto případě komunikace s tagem na vzdálenost do 0.5m je nutné vyzářit co největší výkon, a tudíž bude cívka navrhnutá na maximální intenzitu omezenou všeobecným oprávněním č. VO-R/10/04.2012-7 [19].

4.4.2 Stanovení parametrů čtecí cívky

Pro splnění komunikace v reaktivní zóně čtecí cívky je závislost poloměru cívky na čtecí vzdálenosti dána vztahem (4.7). Dále je ukázán postup výpočtu parametrů čtecí cívky o průměru 0.3m. V případě ostatních čtecích cívek je postup výpočtu totožný.

Z maximální intenzity 66dB μ A/m a vzorce pro výpočet intenzity ve vzdálenosti h je možno si vyjádřit vztah pro součin IN . Tento vztah je nutné při následné realizaci cívky zachovat. [9]

$$H(\text{dB}) = 20 \log(H) = 20 \log\left(\frac{INr^2}{2\sqrt{(r^2+h^2)^3}}\right) \quad (4.8)$$

$$IN = 10^{\frac{H(\text{dB})}{20}} \frac{2\sqrt{(r^2+h^2)^3}}{r^2} \quad (4.9)$$

Z tohoto vztahu vyjde konstanta $IN \cong 20$

Proud protékající cívkou je laditelný a maximální hodnota tohoto je stanovena na 1A. Z důvodu této podmínky a variability vyzářeného výkonu jsem zvolil $N = 30$

Maximální intenzita elektromagnetického pole vyzářeného do prostoru a dosažitelná hodnota proudu cívkou stanovuje parametry pro výpočet indukčnosti cívky L .

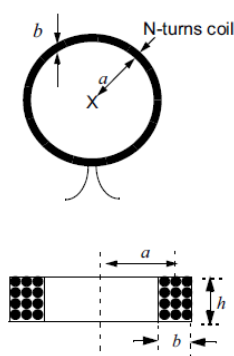
4.4.3 Výpočet indukčnosti a odporu cívky

Pro teoretický výpočet indukčnosti a odporu cívky vycházím z výše stanovených parametrů:

$$N = 30$$

$$r = 0.3\text{m}$$

Prototyp cívky bude vytvořen z vodiče o průměru $d_{\text{vodič}} = 0.8\text{mm}$. Tento vodič bude navinut na kostru dle obrázku. [18]



Obr. 4.9 – Okótování parametrů vysílací cívky [18]

Hodnota indukčnosti je pro tento typ cívky aproximována vzorcem [18]:

$$L = \frac{0.31(aN)^2}{6a+9h+10b} \quad (4.10)$$

Kde $L = [\mu H]$, $a = 30.24\text{cm}$, $h = 6 * 0.08 = 0.48\text{cm}$, $b = 5 * 0.08 = 0.4\text{cm}$

Z tohoto vztahu vyšla indukčnost $L = 1344\mu H$

Hodnota sériového odporu pro náhradní schéma vysílací cívky je dána vzorcem pro výpočet odporu vodiče:

$$R = \frac{\rho l}{S} \quad (4.11)$$

Kde $\rho = 0.0178\Omega\text{mm}^2\text{m}^{-1}$ – měrný odpor vodiče, $l \cong 57\text{m}$ – délka vodič,

$S \cong 2$ – průřez vodiče

Z tohoto vztahu vyšla hodnota sériového náhradního odporu $R = 0.504\Omega$

4.4.4 Výsledné parametry vysílací cívky

Teoreticky vypočtené parametry:

$$N = 30$$

$$r = 0.3\text{m}$$

$$L = 1344\mu H$$

$$R = 0.504\Omega$$

Parametry změřené na cívce:

$$L = 1717\mu H$$

$$R = 0.522\Omega$$

Reálné parametry cívky jsou odlišné od teoretických výpočtů, jelikož se jedná o výpočty aproximující dané veličiny a není možné striktně dodržet parametry cívky.

4.4.5 Parametry vysílací cívky a pomocných cívek

Tabulka 4.1. – Parametry cívek

	Čtecí cívka A	Čtecí cívka B	Čtecí cívka C	Čtecí cívka D
r	0.025m	0.125m	0.17m	0.3m
L	1980 μH	125 μH	280 μH	1344 μH
R	4.6 Ω	0.5 Ω	0.7 Ω	0.504 Ω

4.5 Výpočet rezonančního obvodu

Jak jsem již dříve uvedl, pro vysílací/přijímací účely se používají rezonanční obvody. Viz Kapitola 4 – oddíl 4.1. Rezonanční frekvence f_0 je pro sériový i paralelní rezonanční obvod totožná. Dále jsem uvedl příklad výpočtu rezonančního obvodu, kde jsou použity výše vypočtené hodnoty vysílací cívky. Pro pomocné cívky jsou výpočty totožné.

Hodnotu rezonanční frekvence f_0 popisuje Thomsonův vztah:

$$f_0 = \frac{1}{2\pi\sqrt{LC}} \quad (4.12)$$

Z Thomsonova vztahu je možné si vyjádřit hodnotu kondenzátoru C :

$$C = \frac{1}{4\pi^2 f_0^2 L} \quad (4.13)$$

Z tohoto vztahu vyšla kapacita kondenzátoru $C = 819\text{pF}$

Tento kondenzátor jsem z důvodu možnosti doladění realizoval jako paralelní kombinaci kondenzátoru s pevnou kapacitou $C_1 = 819\text{pF}$ a kapacitního trimru s proměnou kapacitou $C_{2_{MAX}} = 819\text{pF}$.

4.6 Vysílací a přijímací obvod

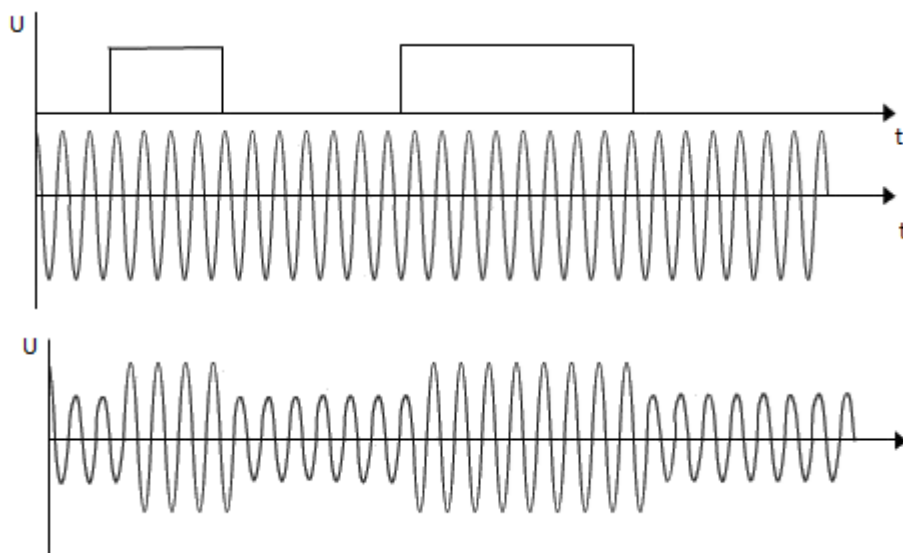
Vysílací a přijímací obvody slouží v bezdrátové technice k vysílání a příjmu signálu v podobě elektromagnetické vlny. Obecně se tyto obvody nazývají anténami. V této práci se zaměřuji na pasivní implantovatelné tagy pracující v FDX-B režimu a využívající amplitudovou ASK modulaci viz kapitola 2.2.2.

4.6.1 Základní vysílací a přijímací prvek - anténa

Jelikož tento druh RFID technologií pracuje v reaktivní zóně antény na frekvenci 134.2kHz ($\lambda=2234\text{m}$) popř. 125kHz ($\lambda=2398\text{m}$), musí být vysílací i přijímací anténa tvořena cívkovou anténou. Vysílací cívková anténa slouží k napájení tagu, jelikož se jedná o pasivní tagy napájené pomocí transformátorové vazby. Přijímací cívková anténa slouží k přijímání modulovaného signálu z tagu. V tomto případě je možné oba tyto obvody spojit do jedné cívky. Tuto cívku budu nadále označovat jako vysílací/přijímací cívka.

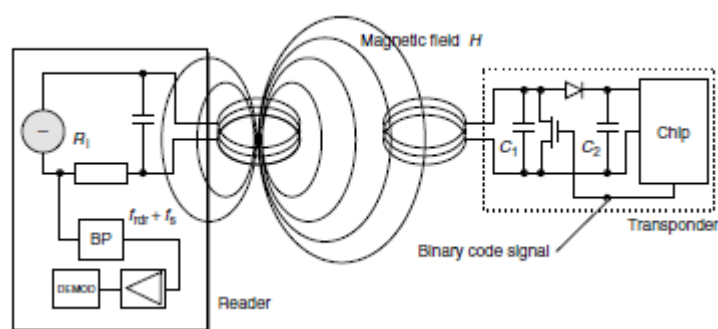
4.6.2 Modulace signálu pro přenos informace

Při bezdrátovém přenosu informace není možné signál přenášet v základním pásmu, jelikož se jedná o frekvenční pásma, která nejsou pro bezdrátový přenos vhodná (v tomto případě se jedná o signál ve frekvenčním pásmu 2–4kHz). V takovýchto případech se využívá metoda modulace signálu na nosnou frekvenci, která je vhodná k přenosu informace. U této RFID technologie je použita ASK (*Amplitude-shift keying*) modulace a nosná frekvence 134.2kHz (popř. 125kHz) viz Obr. 4.10 [7].



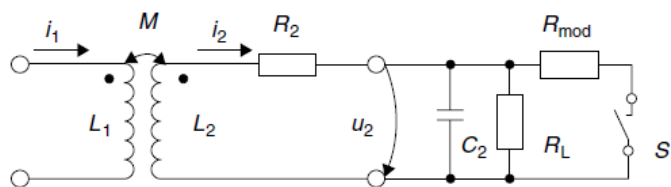
Obr. 4.10 – Datový signál, nosná frekvence, ASK modulovaný signál [7]

Na Obr. 4.11 je principiálně znázorněno vnitřní zapojení tagu. Je zde přijímací/vysílací rezonanční obvod, který slouží filtraci přijatého elektromagnetického vlnění. Přijaté elektromagnetické vlnění je usměrněno a odfiltrováno pomocí jednocestného diodového usměrňovače. Toto napětí dále slouží k napájení procesoru, ve kterém je uložena informace o identifikačním čísle tagu. Výsledná ASK modulace je prováděna zkratováním přijímacího/vysílacího rezonančního obvodu pomocí unipolárního tranzistoru. Poté jsou v tagu přítomny dva stavy rezonančního obvodu. V prvním stavu je zkratovací tranzistor rozepnutý, rezonanční obvod přijímá elektromagnetické vlnění a tag je napájen. V druhém stavu je zkratovací tranzistor sepnutý, rezonanční obvod ztrácí vlastnost rezonančního obvodu, chová se jako zkratovaná přijímací/vysílací cívka a tag není napájen. Tyto dva stavy se projeví na straně čtecího zařízení v podobě ASK modulace [9].



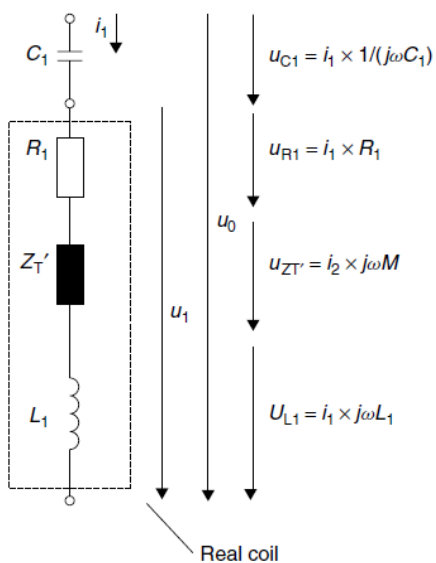
Obr. 4.11 – Princip ASK modulace [9]

Náhradní komunikační schéma je znázorněno na Obr. 4.12 [9]

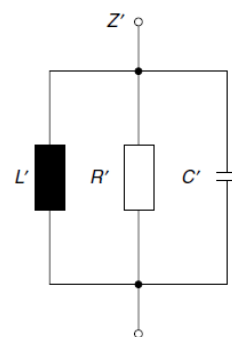


Obr. 4.12 – Náhradní chema komunikace s tagem [9]

Toto náhradní schéma je možné zjednodušiť na proměnný rezistor v náhradním schématu vysílací/přijímací cívky. Tento rezistor snižuje jakost cívky a tím i celého rezonančního obvodu [9].



Obr. 4.13 – Sériové náhradní chema [9]



Obr. 4.14 – Paralelní náhradní schema [9]

Kapitola 5

V této kapitole jsou popsány způsoby generování nosné frekvence 134.2kHz (125kHz)

5 Generování nosné frekvence 134.2kHz (125)

Pro komunikaci s tagem je nejdříve nutné vygenerovat signál o frekvenci 134.2kHz (125kHz). Tento signál je možné vygenerovat dvěma způsoby.

- Generování harmonického signálu o frekvenci 134.2kHz (125kHz)
- Generování PWM signálu o frekvenci 134.2kHz (125kHz) a následná filtrace

5.1 Generování harmonického signálu

Metody generování harmonického signálu je možné rozdělit:

- Analogové generování harmonického signálu
- Digitální generování harmonického signálu

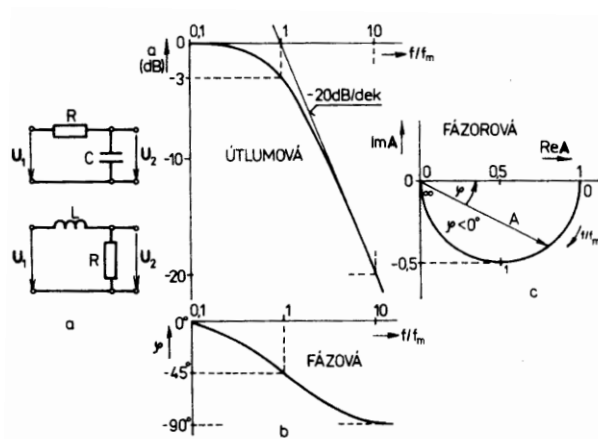
Obě metody mají své výhody i nevýhody a liší se kvalitou harmonického signálu. V tomto případě jsou hlavními požadavky na generování harmonického signálu jednoduchost zapojení a možnost nastavení výstupní frekvence.

5.1.1 Analogové generování harmonického signálu

V analogové technice se harmonický signál generuje pomocí oscilátoru či tvarovače signálu. Pomocí analogového oscilátoru je možné vygenerovat kvalitní harmonický signál, je zde ale větší složitost nastavení výstupní frekvence. Tvarovač signálu je pro toto použití příliš složitý a nákladný obvod. Z tohoto důvodu jsem se rozhodl pro digitální generování harmonického signálu.

5.1.2 Digitální generování harmonického signálu

Digitální generování harmonického signálu je prováděno pomocí digitálního procesoru a D/A převodníku. Jelikož je procesor nedílnou součástí tohoto zapojení a D/A převodník je jeho součástí, není problém signál generovat přímo na výstupu procesoru. Na výstup D/A převodníku je nutné připojit integrační RC článek (dolní propust'), která odfiltruje vyšší frekvence než je požadovaných 134.2kHz.



Obr. 5.1 – Integrační článek [16]

$$\omega_m = 2\pi f_m = \frac{1}{\tau} = \frac{1}{RC} \quad (5.1)$$

$$f_m = 134200 \text{ Hz} \quad (5.2)$$

V tomto případě je nutné, aby mezní frekvence byla vyšší než 134.2kHz a tudíž jsem ji nastavil na 147kHz. Ve výsledném zapojení jsem použil hodnoty obvodových prvků:

$$R = 100 \Omega$$

$$C = 68 \text{ nF}$$

Na výstupu z integračního článku je odfiltrován harmonický signál. Tento signál je poté nutné zesílit na požadovanou hodnotu amplitudy, aby byl vhodný pro buzení rezonančního obvodu.

5.1.3 Budící člen harmonického signálu

Při vývoji jsem použil dva druhy zapojení budícího členu:

- Zapojení s výkonovým operačním zesilovačem LM675
- Zapojení s operačním zesilovačem a komplementárními tranzistory pro zvýšení výstupního proudu

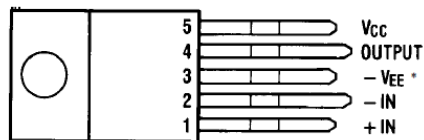
5.1.3.1 Zapojení s výkonovým operačním zesilovačem LM675

Výkonový operační zesilovač LM675 jsem vybral kvůli vhodným parametrům pro tuto aplikaci. Tento operační zesilovač jsem použil v zapojení neinvertujícího zesilovače viz Obr. 5.3 [20]. Bylo zde použito symetrické napájení $\pm 12\text{V}$.

Vlastnosti LM675 [20]:

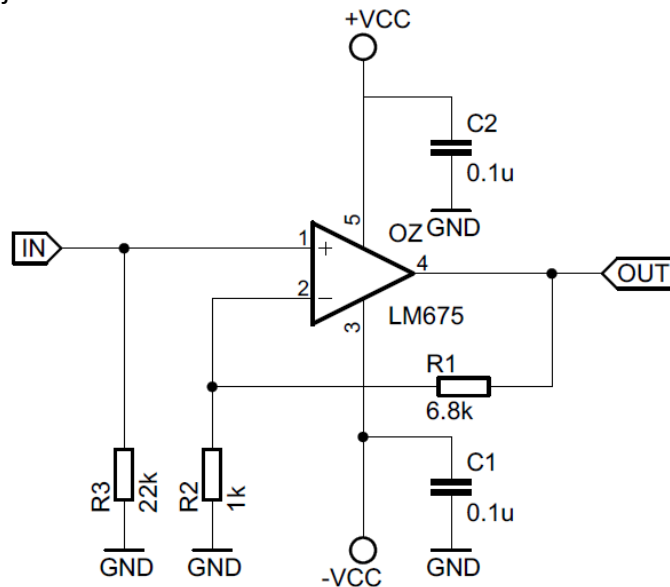
Tabulka 5.1 – Vlastnosti LM675 [20]

Typ	LM675
Typ pouzdra	TO-220
Napájení	$\pm 30\text{V}$ (max)
Vstupní napětí	-Vcc - +Vcc
Výstupní výkon	25W (max)



Obr. 5.2 – Vývody operačního zesilovače LM675 [20]

Schéma zapojení obvodu:



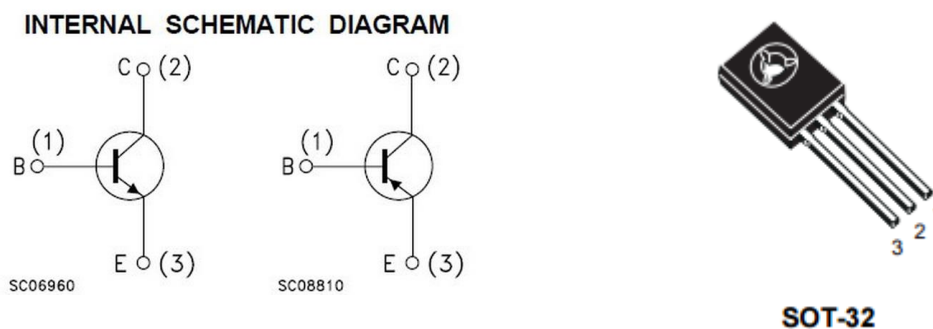
Obr. 5.3 – Zapojení operačního zesilovače LM675

Zesílení operačního zesilovače se nastavuje pomocí odporů R1, R2:

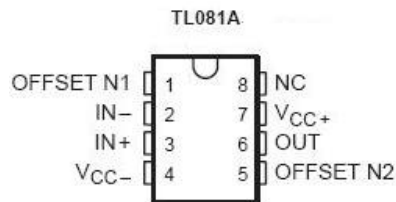
$$A_u = 1 + \frac{R_1}{R_2} \quad (5.3)$$

5.1.3.2 Zapojení s OZ a komplementárními tranzistory

Výkonový operační zesilovač je možné nahradit operačním zesilovačem s komplementárními tranzistory pro zvýšení výstupního proudu. Toto zapojení je cenově dostupnější oproti výkonovému operačnímu zesilovači. V tomto zapojení jsem použil operační zesilovač TL081 [21] a komplementární tranzistory BD441, BD442 [22]. Zapojení jsem napájel symetrickým napájením $\pm 12V$.

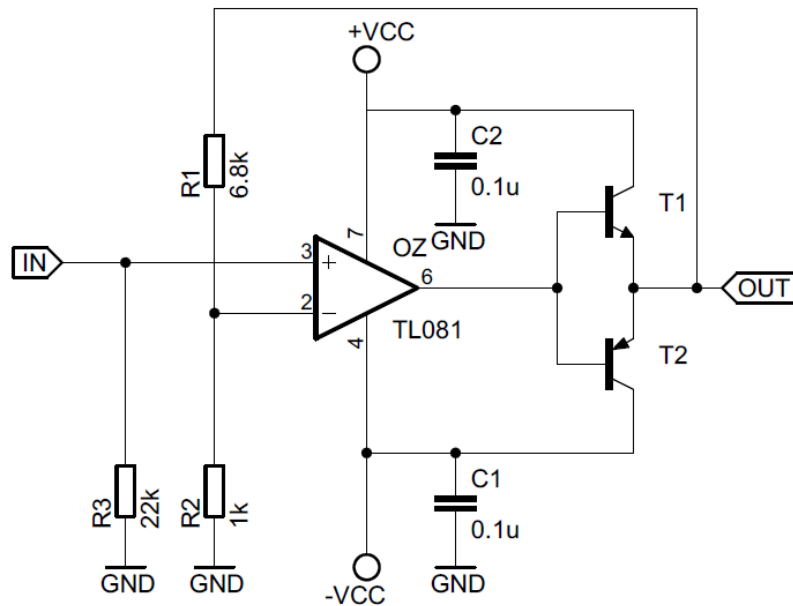


Obr. 5.4 – Schéma a popis pouzdra komplementárních tranzistorů BD441, BD442 [22]



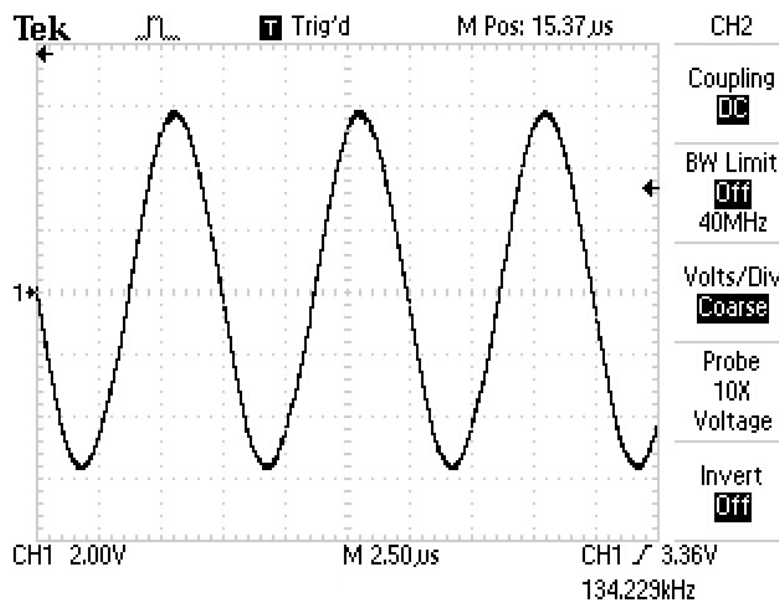
Obr. 5.5 – Popis pouzdra operačního zesilovače TL081 [21]

Schéma zapojení obvodu:



Obr. 5.6 – Zapojení operačního zesilovače s komplementárními tranzistory

Obě zapojení jsem implementoval na univerzální DPS či na nepájivé pole. Výsledný průběh napětí na výstupu zapojení je možné vidět na Obr. 5.7.



Obr. 5.7 – Průběh výstupního napětí harmonického budiče s OZ LM675

5.2 Generování PWM signálu a následná filtrace

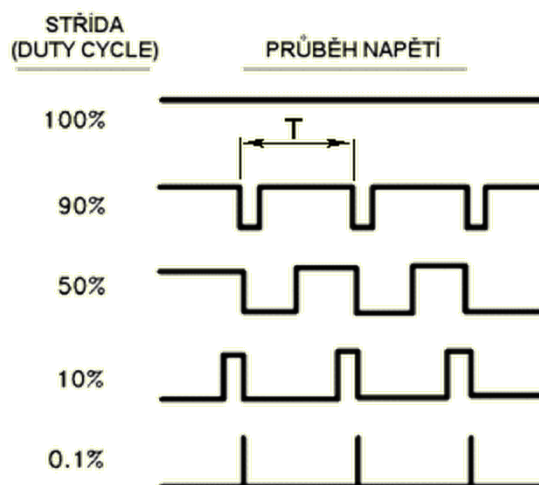
Generování signálu s frekvencí 134.2kHz (125kHz) pomocí PWM modulace je principiálně jednodušší oproti generování harmonického signálu, jelikož v dnešní době obsahuje řada procesorů hardwarovou podporu pro generování PWM. PWM (Pulse-Width Modulation) modulace je jedním typem diskrétních modulací, sloužících k řízení výkonu do zátěže. V tomto případě se řídí pomocí PWM výkon do vysílacího/přijímacího obvodu a dochází tím k regulaci amplitudy nosné vlny.

5.2.1 PWM modulace

PWM modulace se řadí do kategorie diskrétních modulací. Modulovaný signál může obsahovat pouze dva stavy log1/log0 a přenášená informace je zakódována do signálu pomocí jeho střídy D:

$$D = \frac{\tau}{T} \quad (5.4)$$

Za střídu signálu považujeme poměr τ délky pulsu log1 a T délky periody.



Obr. 5.8 – Střídy PWM modulace [23]

5.2.2 Generování PWM signálu

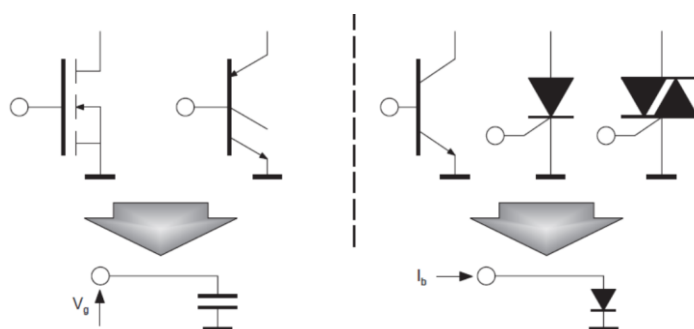
PWM signál jsem generoval pomocí výstupních digitálních pinů mikroprocesoru. Při vývoji jsem použil nejdříve procesor Propeller P8X32A. Tento procesor nemá podporu generování PWM signálu a tudíž tato operace zaneprázdnila jeden Cog (jádro) procesoru. Kvůli omezení na generování PWM signálu a dalším nedostatkům jsem tento procesor v průběhu vývoje nahradil procesorem Stellaris EKS-LM3S811. Tento procesor má hardwarovou podporu generování PWM signálu a procesor může paralelně s generováním PWM zpracovávat další úlohy.

5.2.3 Budící člen PWM

PWM signál vygenerovaný pomocí mikroprocesor není výkonový signál a tudíž není možné s ním budít vysílací/přijímací obvod. Z tohoto důvodu je nutné tento signál zesílit pomocí budícího členu PWM. Při vývoji jsem použil tři druhy zapojení budícího členu:

- Zapojení s komplementárními unipolárními tranzistory
- Zapojení s unipolárními HEXFET® tranzistory
- Zapojení s unipolárními HEXFET® tranzistory a transformátorem

V budícím členu je nutné použít polovodičové spínací prvky. Na Obr. 5.9 je znázorněno náhradní schéma vstupních obvodů polovodičových spínačů.

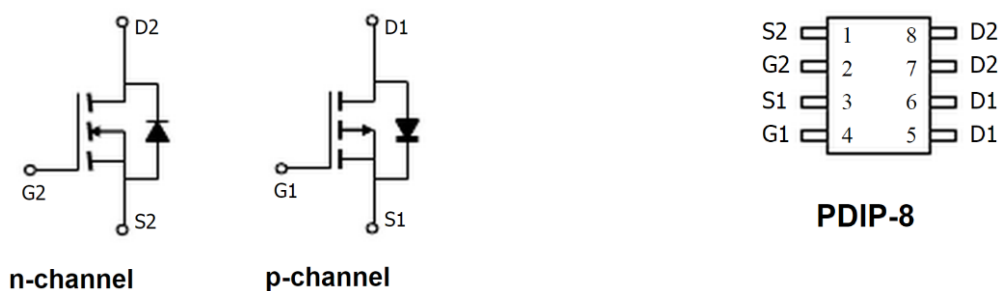


Obr. 5.9 – Náhradní schéma vstupních obvodů polovodičových spínačů [24]

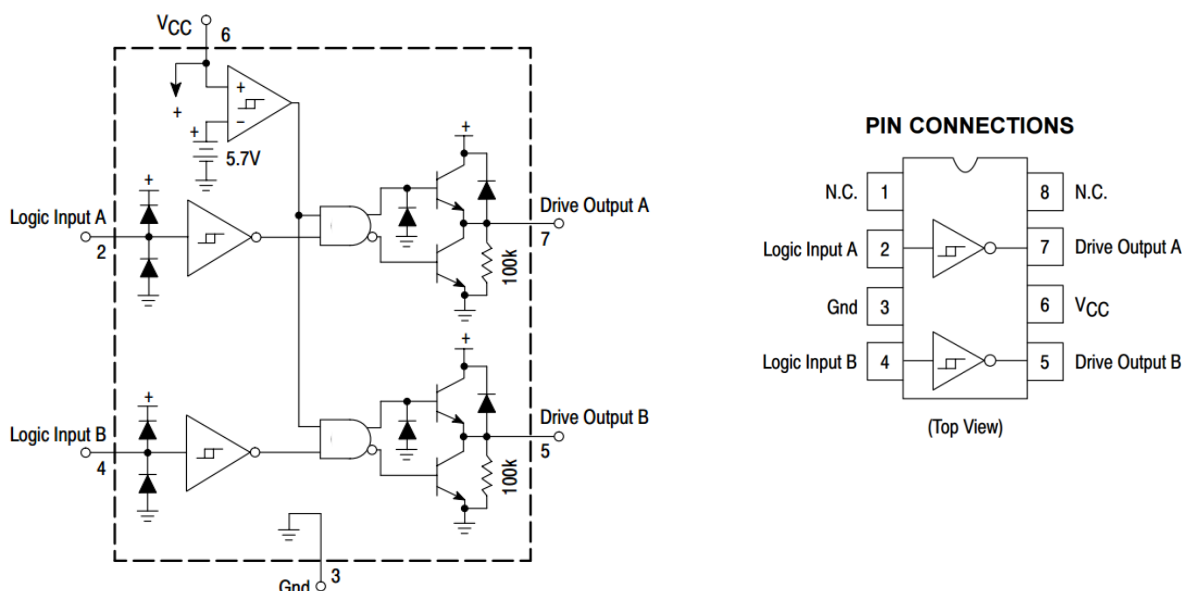
V tomto případě je výhodné zapojit budící člen pomocí unipolárních tranzistorů, jelikož mají vysokou vstupní impedanci, čímž tento tranzistor nezatěžuje budící obvod. Naopak nevýhodou unipolárních tranzistorů jsou přechodové děje, které nastávají při přepínání logických stavů. Tyto přechodové děje jsou způsobeny kapacitní složkou vstupní impedance. Přechodové děje je možné omezit pomocí vhodného budiče unipolárních tranzistorů.

5.2.3.1 Zapojení s komplementárními unipolárními tranzistory

Budící člen PWM s komplementárními unipolárními tranzistory slouží jako výkonový spínač proudu do zátěže. V zapojení s dvojicí komplementárních unipolárních tranzistorů je nutné mít dva neinvertované vstupní PWM signály. V tomto zapojení jsem použil MOSFET tranzistory AOP605 [25] a budič MC34151P [26]. Napájecí napětí bylo 12V.

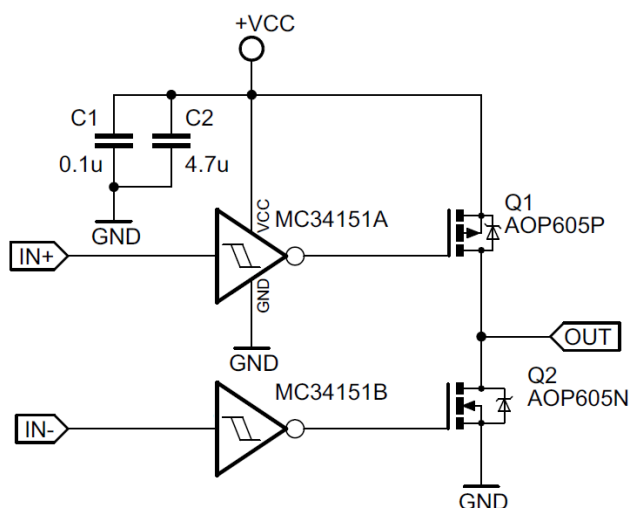


Obr. 5.10 – Schéma a popis pouzdra komplementárních MOSFET tranzistorů AOP605 [25]



Obr. 5.11 – Schéma zapojení a popis pouzdra budiče MOSFETů MC34151P [26]

Schéma zapojení budícího obvodu:



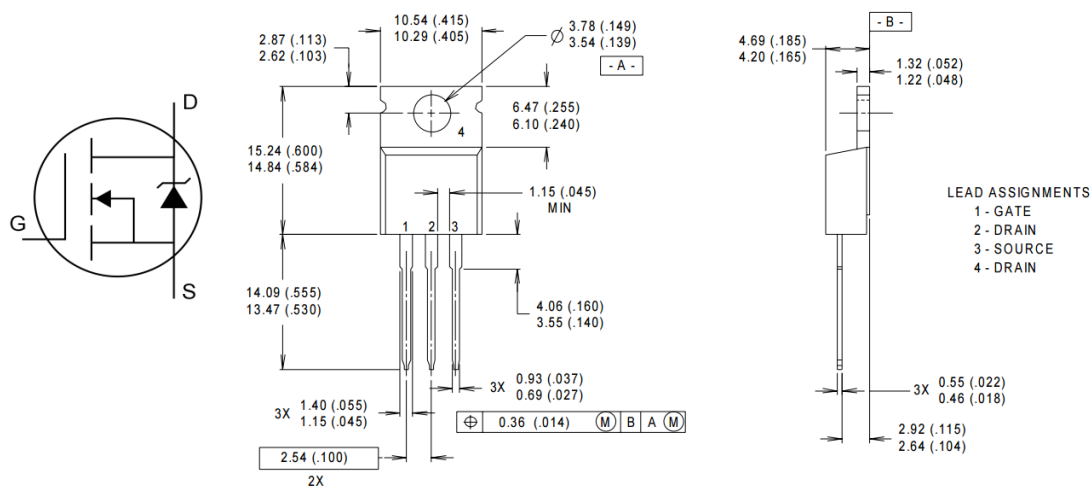
Obr. 5.12 – Zapojení komplementárních HEXFET tranzistorů

Vstupní signály s nastavitelnou prodlevou sepnutí jsem vygeneroval na výstupních pinech mikroprocesoru. Prodleva mezi náběžnými hranami je zde nutná z důvodu eliminace sepnutí obou tranzistorů v jeden okamžik. V případě sepnutí obou tranzistorů ve stejném okamžiku by došlo ke zkratování napájecího zdroje a zkratový proud by mohl poškodit spínací tranzistory.

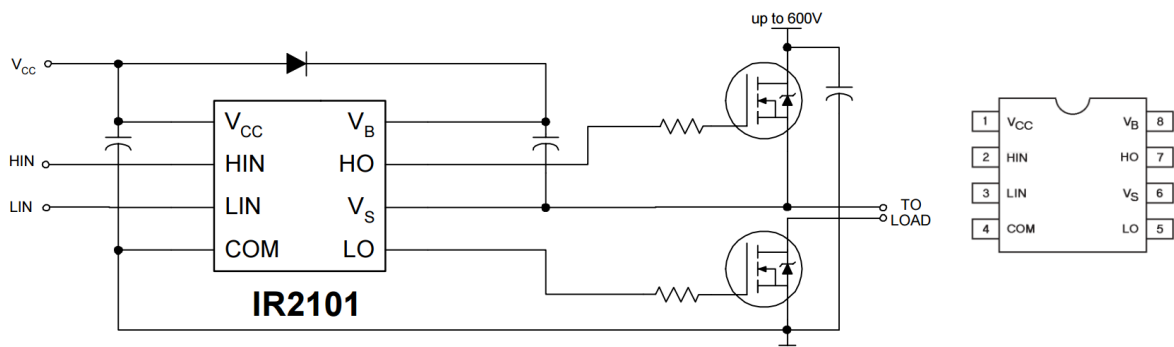
Výstupní napětí z tohoto zapojení odpovídalo PWM signálu, ale obsahovalo přemkity v náběžných hranách, které jsem nebyl schopen odstranit. Tyto přemkity se přenášely do napájecího napětí a vytvářely tím rušení pro další obvody. Další problém se skrývá v nutnosti dvou komplementárních unipolárních tranzistorů. Občas není zcela jednoduché sehnat tyto komplementární tranzistory a z těchto důvodů jsem se rozhodl použít dva MOSFET tranzistory s N kanálem.

5.2.3.2 Zapojení s unipolárními HEXFET® tranzistory

V zapojení s dvojicí unipolárních N-MOSFET tranzistorů je nutné mít dva invertované vstupní PWM signály. Tyto signály s nastavitelnou prodlevou sepnutí jsem vygeneroval na výstupních pinech mikroprocesoru. Dále je zde nutné mít speciální budič N-MOSFET tranzistorů. V tomto zapojení jsem použil MOSFET tranzistory IRF3205 [27] a budič N-MOSFET tranzistorů IR2101 [28]. Napájecí napětí bylo 12V.

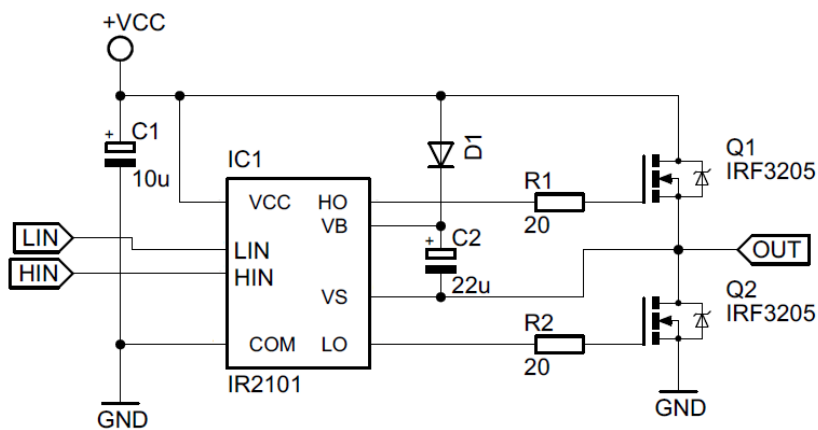


Obr. 5.13 – Schéma a popis pouzdra N-MOSFET tranzistoru IRF3205 [27]



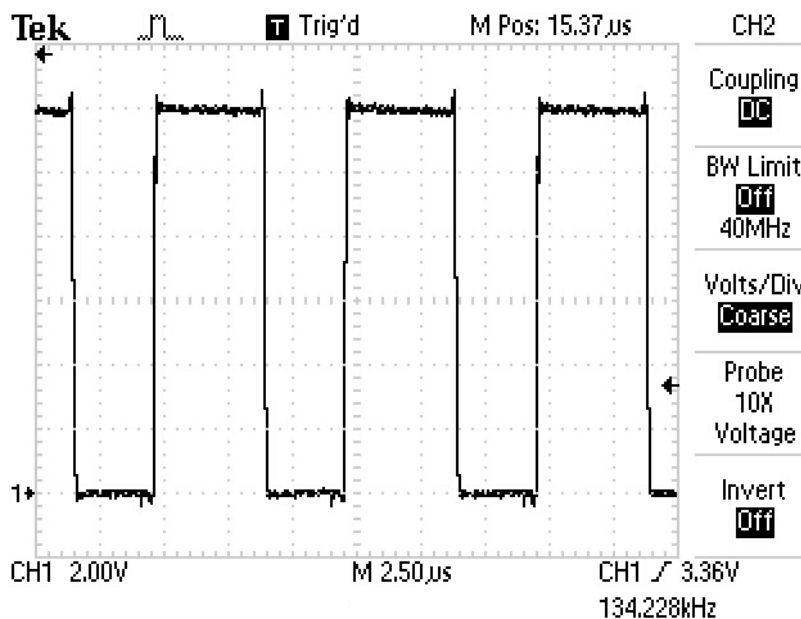
Obr. 5.14 – Schéma zapojení a popis pouzdra budiče N-MOSFETů IR2101 [28]

Schéma zapojení budícího obvodu:



Obr. 5.15 – Zapojení unipolárních HEXFET tranzistorů

Toto zapojení již generovalo čistý PWM signál viz Obr. 5.16.

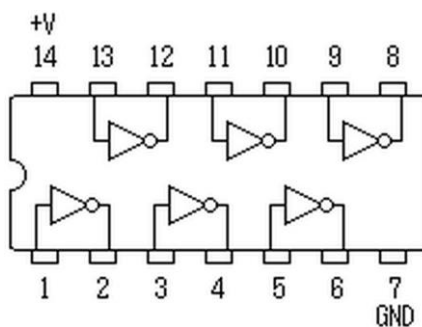


Obr. 5.16 – Průběh výstupního napětí PWM budiče s N-FET tranzistorem

Amplituda tohoto signálu se dala regulovat pomocí velikosti napájecího napětí, a proto bylo toto zapojení vhodnější pro generování PWM signálu s amplitudou blízkou velikosti napájecího napětí pro celý obvod čtecího zařízení. Snížení napájecího napětí bylo možné pomocí napěťového stabilizátoru. Na napěťovém stabilizátoru ale dochází k výkonovým ztrátám, které jsem chtěl ve svém zapojení omezit. V případě dalšího vývoje čtecích zařízení se budu snažit toto zapojení aplikovat, jelikož je oproti následujícímu zapojení s transformátorem cenově dostupnější.

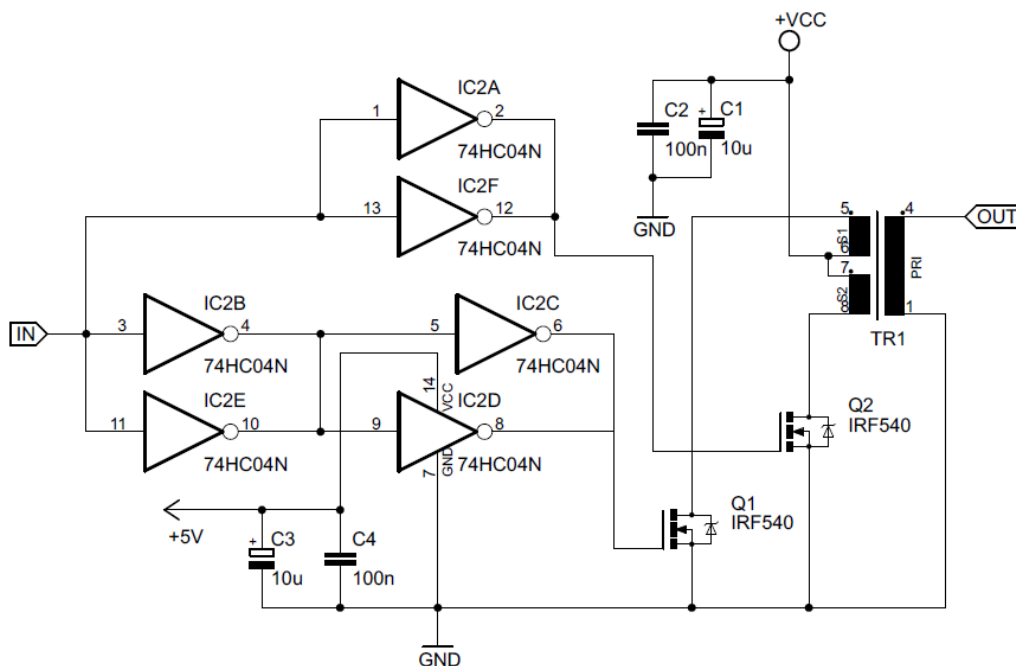
5.2.3.3 Zapojení s HEXFET® tranzistorem a transformátorem

Při výrobě prototypu čtecího zařízení jsem nakonec použil zapojení budícího členu PWM s použitím HEXFET tranzistorů a transformátoru. Pomocí transformátoru bylo možné nastavit výstupní amplitudu PWM signálu na požadovanou hodnotu bez regulace napájecího napětí. V tomto zapojení jsem použil HEXFET tranzistor IRF540 [29] viz Obr. 5.13 a budič jsem navrhl pomocí invertorů 74HC04 [30]. Napájecí napětí bylo 5V a 12V.



Obr. 5.17 – Schéma a popis pouzdra invertoru 74HC04 [30]

Schéma zapojení budícího obvodu:



Obr. 5.18 – Zapojení unipolárních HEXFET tranzistorů a transformátoru

Při návrhu transformátoru je nejdříve nutné udělat rozbor parametrů transformátoru a z těchto parametrů dále vycházet při pořizování transformátorového jádra. V dnešní době není nabídka na trhu s transformátorovými jádry pro takto malé transformátory příliš velká. Dále je problém s pořízením kostičky pro držení závitů jednotlivých vedení. Z tohoto důvodu se při návrhu transformátoru musí vycházet z produktů, které jsou na trhu lépe dostupné.

Každé transformátorové jádro má svou maximální hodnotu magnetické indukce, která se nesmí při chodu transformátoru překročit. Tato maximální indukce je dána vlastnostmi materiálu, ze kterého je jádro vyrobeno. Pro transformátorové plechy se tato hodnota pohybuje v rozmezí 1-1.3T, pro speciální materiály tato hodnota může dosahovat až 1.7T a pro feritová jádra, která jsou pro tyto účely nejvhodnější, se maximální hodnota pohybuje okolo 0.3T [16][31].

Výstupní napětí transformátoru je dáno vztahem [16]:

$$u_{20} = N_2 \frac{\Delta\phi_{12}}{\Delta t} = N_2 k \frac{\Delta\phi}{\Delta t} \quad (5.5)$$

Kde N_2 – počet závitů na sekundárním vinutí, ϕ – magnetický tok,

k – činitel vazby

$$k = \frac{M}{\sqrt{L_1 L_2}} \quad (5.6)$$

Kde L_1, L_2 – indukčnost transformátor. cívek, M – vzájemná indukčnost

Maximální magnetický tok jádrem je dán vztahem [16]:

$$\Phi_{max} = \frac{L_1 U_{1max}}{N_1 \omega L_1} = \frac{U_{1max}}{N_1 \omega} \quad (5.7)$$

Kde U_{1max} – maximální vstupní napětí, ω – úhlová frekvence

$$B_{max} S_j = \frac{U_{1max}}{N_1 \omega} \quad (5.8)$$

$$N_1 = \frac{U_{1max}}{B_{max} S_j \omega} \quad (5.9)$$

Kde B_{max} – maximální indukce, S_j – průřez jádra

Výstupní napětí je dáno vztahem [16]:

$$U_{20max} = \frac{N_2}{N_1} k U_{1max} = \frac{k}{p} U_{1max} \quad (5.10)$$

Kde p – transformační poměr

Základní rovnice transformátoru pro $k \rightarrow 1$ [31]:

$$p_1 = U_1 I_1 = U_2 I_2 = p_2 \quad (5.11)$$

Kde p_1, p_2 – výkon

Parametry transformátoru a transformátorového jádra:

$$S_j = 0.00005 m^2$$

$$B_{max} = 0.3 T$$

$$U_{1max} = 12 V$$

$$U_{20max} = 4 V$$

Z předchozích vztahů vychází parametry transformátoru:

$$N_{11}, N_{12} = 18$$

$$N_2 = 6$$

Takto navržený elektronický obvod pro generování nosné frekvence 134.2kHz (125kHz) je zcela optimální. Nevýhodou tohoto obvodu je vyšší pořizovací cena transformátoru.

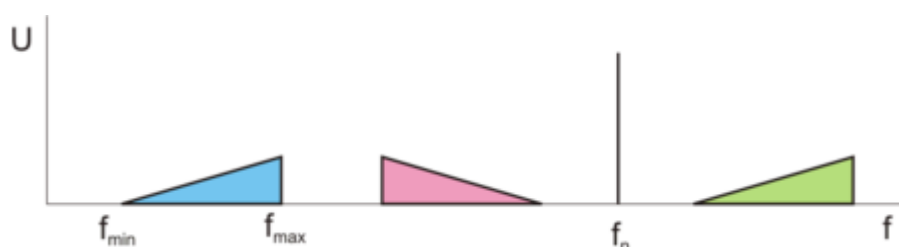
Kapitola 6

V této kapitole je popsán přijímací obvod. Hlavní části této kapitoly jsou způsob demodulace signálu a analogové zpracování signálu.

6 Demodulace a analogové zpracování signálu

6.1 Demodulace

Signál z tagu je modulován pomocí ASK modulace. Nosná frekvence f_n je zde 134.2kHz (125kHz) a datový signál má frekvenci f_{min} - f_{max} 2-4kHz (záleží na normě přenosu).



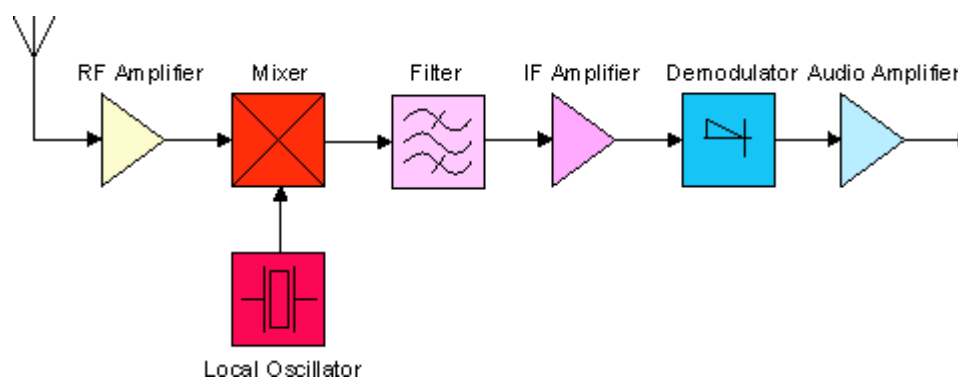
Obr. 6.1 – Zobrazení spektra signálu (f_{min} - f_{max}) a spektra při ASK modulaci [32]

Modulovaný ASK signál je nutné demodulovat. Na výstupu demodulačního obvodu je signál v základním pásmu. Ve své práci jsem implementoval dva druhy demodulátorů:

- Superheterodyn
- Diodový demodulátor

6.1.1 Superheterodyn

Superheterodyn je elektronické zapojení sloužící k demodulaci amplitudově modulovaného signálu. Modulovaný signál je pomocí násobičky frekvence převeden na spektrum obsahující signál v základním pásmu a další násobky obou násobených frekvencí. Z tohoto spektra je dále nutné odfiltrovat pouze signál v základním pásmu a tento signál dále zesílit pomocí zesilovače.



Obr. 6.2 – Princip superheterodynu [33]

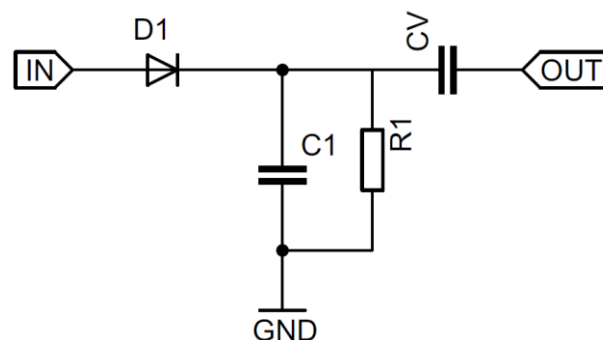
Funkce jednotlivých částí Superheterodynu:

- RF Amplifier (vstupní zesilovač) – slouží k úpravě signálu pro vstup do směšovače
- Mixer (směšovač) – hlavní část superheterodynu, pracuje na principu násobení přijímaného signálu se signálem z lokálního oscilátoru
- Filter (filtr) – slouží k odfiltrování nepotřebných frekvencí z výstupu směšovače
- IF Amplifier (zesilovač) – slouží k úpravě signálu pro další požití
- Další obvody jsou určeny pro zpracování radiových frekvencí

V zapojení superheterodynu jsem použil pro funkci směšovače integrovaný obvod - násobičku MPY634 [34]. Dále jsem vytvořil zesilovač a filtr pomocí integrovaného operačního zesilovače TL082CN [21]. Pokusy se superheterodynem nakonec ukázaly, že toto zapojení není zcela vhodné pro obvod čtecího zařízení. Dále má superheterodyn složité a finančně nákladné zapojení a tudíž jsem se rozhodl sestrojít diodový demodulátor.

6.1.2 Diodový demodulátor

Diodový demodulátor je elektronické zapojení sloužící k demodulaci amplitudově modulovaného signálu. Modulovaný signál je jednocestně usměrněn pomocí křemíkové diody D1 1N4007. Usměrněný signál je dále integrován pomocí kondenzátoru C1, který je vybíjen přes rezistor R1. Kombinace R1 C1 tvoří časovou konstantu τ diodového demodulátoru. Vazební kondenzátor C_v slouží k odstranění stejnosměrné složky ze signálu.



Obr. 6.3 – Schéma zapojení diodového demodulátoru

Časová konstanta τ diodového demodulátoru je definována:

$$f = \frac{1}{\tau} \quad (6.1)$$

$$f_s \ll \frac{1}{\tau} \ll f_n \quad (6.2)$$

Kde $f_s = 4\text{kHz}$ – frekvence signálu, $f_n = 134.2\text{kHz}$ – nosná frekvence

Časovou konstantu jsem nastavil na frekvenci 60kHz. Hodnotu vazebního kondenzátoru je nutné zvolit tak, aby měl kondenzátor malou impedanci na datové frekvenci.

Parametry diodového demodulátoru:

$$C_1 = 1.8nF$$

$$R_1 = 10k\Omega$$

$$C_v = 1\mu F$$

Diodový demodulátor vyšel jako vhodné zapojení pro obvod čtecího zařízení.

6.2 Analogové zpracování signálu

Na výstupu demodulátoru má signál spektrum obsahující datovou složku s rozsahem 2-4kHz (záleží na normě přenosu) a nosnou frekvenci 134.2kHz (125kHz). Nyní je nutné zesílit datový signál na amplitudu vhodnou pro digitální zpracování a odstranit frekvenční složku 134.2kHz (125kHz). K tomuto účelu nám poslouží blok analogového zpracování signálu.

Pro účely analogového zpracování signálu zde poslouží aktivní filtry a zesilovače. Požadované parametry pro blok analogového zpracování signálu:

- Zesílení na datových frekvencích 2-4kHz (záleží na normě přenosu) 80dB
- Minimální tlum na nosné frekvenci 134.2kHz (125kHz) 40dB

Těmto parametrům odpovídá aktivní filtr (dolní propust') s parametry:

- Dolní propust' 6. řádu odpovídající útlumu 40dB na frekvenci 40kHz
- Mezní kmitočet 4kHz
- Zesílení v propustném pásmu 80dB

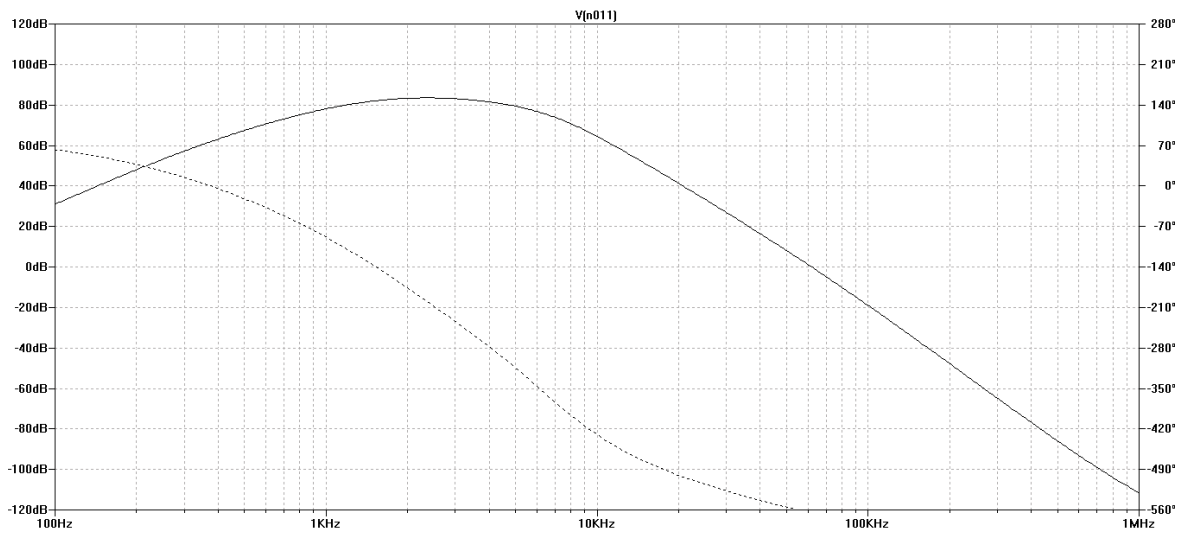
Z těchto parametrů jsem vycházel při návrhu aktivního filtru. Aktivní filtr 6. řádu se navrhuje jako kaskádní zapojení filtrů nižších řádů. V tomto případě jsem zvolil kaskádu tří filtrů 2. řádu s rozloženými parametry:

Tabulka 6.1 – Rozložení parametrů jednotlivých stupňů filtru

Stupeň	Mezní kmitočet	Zesílení
1	4kHz	40
2	4kHz	20
3	4kHz	20

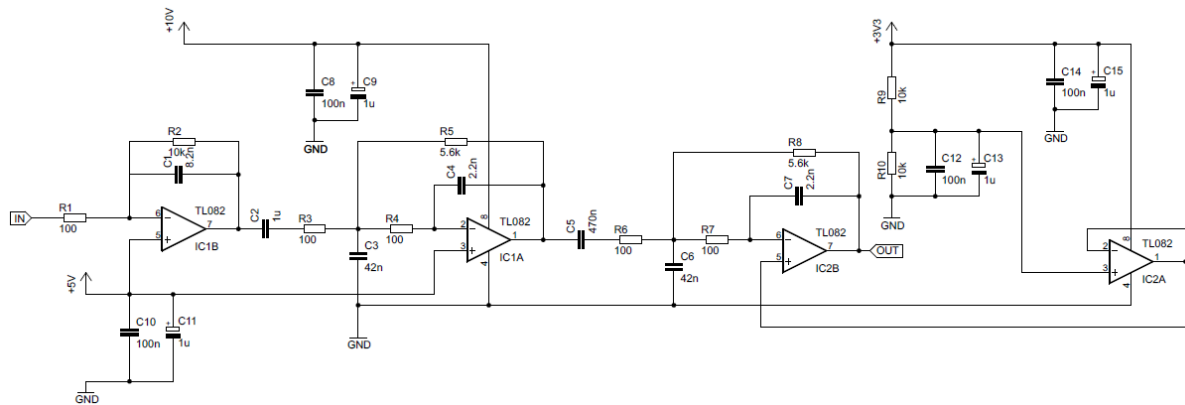
Návrh jsem provedl a odsimuloval pomocí programu LTspice IV viz Obr. 6.4.

Aktivní filtr jsem navrhl pomocí operačního zesilovače TL082 [21].



Obr. 6.4 – Přenosová charakteristika v program LTspice

Schéma zapojení aktivního filtru:



Obr. 6.5 – Schéma zapojení aktivního filtru

Výsledné zapojení se chovalo dle simulace v programu LTspice a vyhovovalo svými parametry požadavkům čtecího zařízení.

Kapitola 7

V této kapitole je popsáno digitální zpracování signálu.

7 Digitální zpracování signálu

Analogově zpracovaný signál se dále digitálně zpracuje. Analogový signál je nejdříve nutné převést do digitální podoby.

7.1 Převod analogového signálu do digitální podoby

Převod analogového signálu do digitální podoby je možné dvěma způsoby:

- Převod pomocí komparátoru
- Převod pomocí A/D převodníku

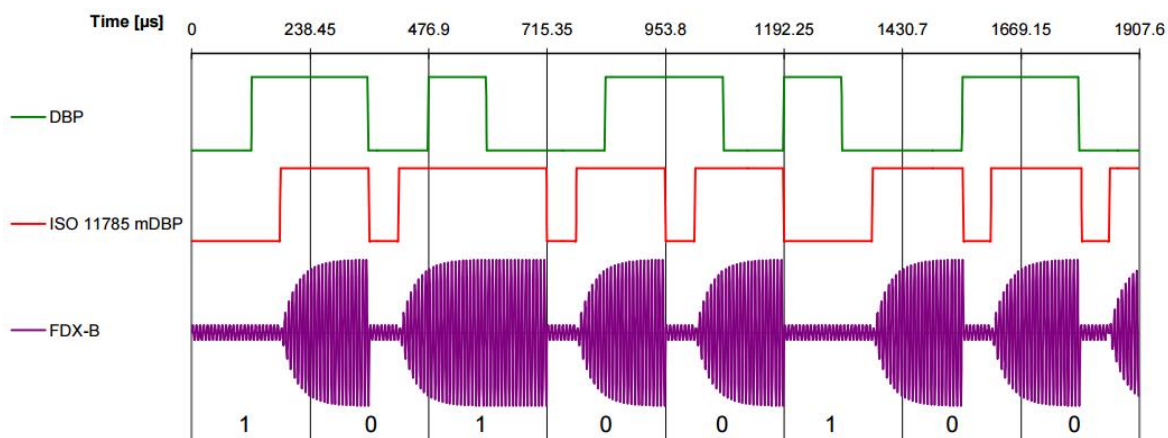
Obě metody převodu jsou ve vybraném mikroprocesoru podporovány. Převod pomocí A/D převodníku dokáže převést kompletní informaci uloženou v signálu. Nevýhodou tohoto zpracování je vyšší požadavek na výkon procesoru a procesorový čas, což je pro některé aplikace nevhodné. Převod pomocí komparátoru má nižší nároky na výkon procesoru a procesorový čas, nevýhodou však je ztráta části informace uložené v signálu. Při výběru typu zpracování je nutné se rozhodovat mezi těmito vlastnostmi. V případě, že v úloze nevádí ztráta části informace, je vhodnější využít převod pomocí komparátoru a využít zbývající výkon mikroprocesoru pro ostatní úlohy, případně zvolit mikroprocesor s menším výkonem. Z tohoto důvodu jsem se rozhodl pro převod signálu pomocí komparátoru. Pro převod pomocí A/D převodníku jsem udělal přípravu, aby bylo případně v budoucnu možné následné zpracování doprogramovat.

7.1.1 Převod pomocí komparátoru

Mikroprocesor Stellaris EKS-LM3S811 má integrovaný analogový komparátor. Jedná se o invertující analogový komparátor bez hystereze s nastavitelnou hodnotou komparační úrovně. Komparační úroveň je možné nastavit programově pomocí integrovaného děliče napájecího napětí procesoru či vstupním referenčním napětím přivedeným na neinvertující vstup komparátoru. Zde jsem využil integrovaný dělič, jelikož snižuje potřebu externího zdroje referenčního napětí. Výstup komparátoru je možné vést na pin mikroprocesoru, nebo je možné ho zpracovat programově.

7.2 Programové zpracování signálu

Na výstupu komparátoru je datový signál kódovaný pomocí mDBP kódování viz Kapitola 2 – oddíl 2.2.2.



Obr. 7.1 – Přenos jednotlivých bitů [10] (upraveno)

Tento druh kódování je zde zvolen z důvodu pomalého přechodu z logické úrovně 0 na logickou úroveň 1. Z tohoto důvodu jsou náběžné hrany signálu zkresleny a není možné je použít při demodulaci. Sestupné hrany nejsou zkresleny a odpovídají sestupným hranám signálu, tudíž je možné je využít k demodulaci. Při detekci sestupných hran je možné detekovat tři časové intervaly:

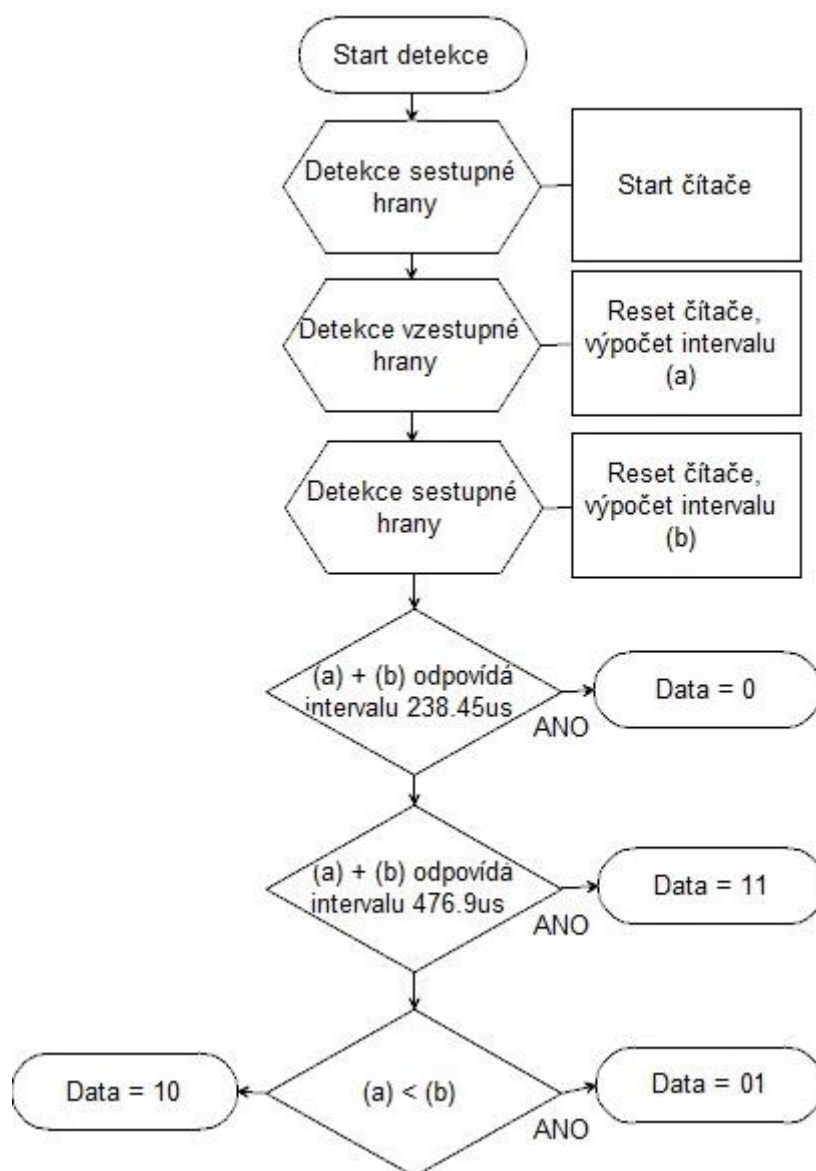
- 238.45μs odpovídající logické 0
- 357.675μs odpovídající logické kombinaci 01 nebo 10
- 476.9μs odpovídající logické kombinaci 11

Pomocí detekce sestupných hran je možné absolutně určit logické kombinace 0 a 11. Přechody logických úrovní 01 a 10 je nutné detekovat pomocí pozice vzestupných hran a časových intervalů (a) mezi sestupnou a vzestupnou hranou a (b) mezi vzestupnou a sestupnou hranou:

- Interval (a) je kratší než interval (b) odpovídá logické kombinaci 01
- Interval (a) je roven intervalu (b) odpovídá logické kombinaci 10

Dále je nutné zmínit, že v případě přechodů logických hodnot 01, 10 je jedna z logických úrovní 0 obsažena v předchozích datech a tudíž se nesmí započítat do datového signálu.

Z předchozích informací je možné sestavit jednoduché pravidlo pro detekci dat v digitálním signálu:



Obr. 7.2 – Detekce jednotlivých bitových sekvencí

Kapitola 8

V této kapitole jsou popsány periferie čtecího obvodu a komunikace s PC.

8 Periferie čtecího obvodu a komunikace s PC

Pro práci se čtecím zařízením je nutné navrhnout vhodné komunikační rozhraní, umožňující komunikaci s uživatelem a PC.

Základní komunikační rozhraní pro uživatele:

- OLED či LCD displej
- Množina LED diod
- Množina tlačítek
- Piezoelektrický bzučák

Základní komunikační rozhraní pro PC:

- USB rozhraní
- Ethernet rozhraní

Při vývoji jsem použil vývojovou desku Stellaris LM3S811 Evaluation Board. Komunikační rozhraní vývojové desky:

- OLED displej
- LED dioda
- Uživatelské tlačítko
- USB

Tyto rozhraní jsem využil při konstrukci prototypu čtecího zařízení. Zbylé výše popsané komunikační rozhraní je možné do zařízení dále doimplementovat.

Informaci o potvrzení přečtení daného tagu a zobrazení identifikačních údajů je možné zobrazit pomocí displeje přímo na zařízení či pomocí USB (případně jiných PC rozhraní).

8.1 OLED display

OLED display je připojen pomocí I²C sběrnice k mikroprocesoru. Má rozlišení 96x16 pixelů, kde je možné zobrazit 16 znaků ve 2 řádcích. Tento displej slouží k zobrazení informace o přečtení tagu a případnému výpisu informace o tagu.

8.2 USB

Pro komunikaci pomocí USB zde slouží virtuální sériová linka. Data jsou kódována pomocí ASCII kódu. Data je možné zobrazit v PC např. pomocí programu hyperterminal.

Kapitola 9

V této kapitole je popsán program navržený pro čtecí zařízení a implementovaný v prototypu čtecího zařízení.

9 Program implementovaný ve čtecím zařízení

V prototypu čtecího zařízení je nahraný základní program pro kontrolu funkčnosti zařízení. Kompletní program je uložen ve složce přílohy na přiloženém CD, které je nedílnou součástí tohoto dokumentu.

Funkce programu pro kompletní čtecí zařízení:

- Inicializace periférií mikroprocesoru
- Funkce detekce tagu a uložení informace o tagu
- Funkce pro výpis informace o tagu na displej
- Funkce pro výpis informace o tagu pomocí USB (případně jiných PC rozhraní)
- Funkce pro ovládání LED a piezoelektrického bzučáku
- Funkce uložení informace o tagu a osobní poznámky (např. zda je čip implantován konkrétním uživatelem čtecího zařízení)
- Nastavení a ovládání pomocí uživatelských tlačítek
- Nastavení a ovládání pomocí USB (případně jiných PC rozhraní)

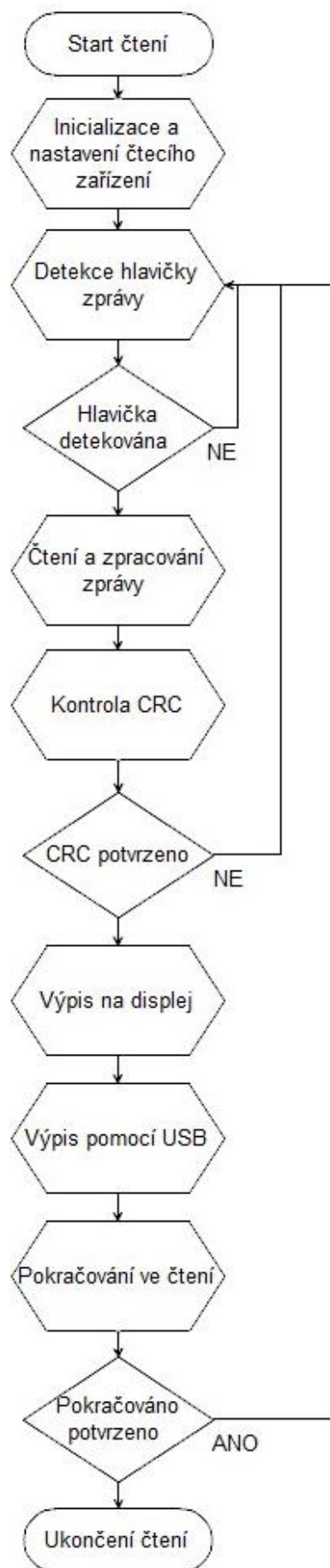
Program obsahuje inicializace:

- I/O brány
- PWM modul
- A/D převodník
- Komparátor
- Časovač (Timer)
- I²C sběrnice (displej)
- UART sběrnice (USB rozhraní)

Inicializace a nastavení jsou kompletní a připravené pro práci s perifériemi.

Dále je naprogramován kompletní čtecí cyklus, který je v případě korektního přečtení zakončen výstupem na displej s potvrzením korektního přečtení a je zprovozněna komunikace pomocí USB, kde je možné přenášet informace o tagu.

Průběh programu pro kompletní čtecí zařízení se základními funkcionalitami je zobrazen na *Obr. 9.1.*



Obr. 9.1 – Průběh čtecího cyklu

Kapitola 10

10 Vyhodnocení dosažených výsledků

Náplní této diplomové práce byl návrh a realizace funkčního prototypu čtečky RFID tagů v pásmu 134.2kHz a dále návrh komunikačního rozhraní pro ovládání a přenos informace o tagu. Byl zde požadavek na maximalizaci čtecí vzdálenosti v rozsahu do 0.5m.

Výsledkem mé práce je funkční prototyp čtecího zařízení podporující protokoly FDX-B pracující na nosné frekvenci 134.2kHz. Pro toto zařízení jsem kompletně navrhl a odladil elektronické obvody. Tyto obvody jsem konstruoval na univerzální DPS, nepájivé pole a prototypové DPS za účelem ověření funkčnosti a odladění. Ve své práci jsem použil více druhů elektronických zapojení a čtecích cívek viz *Tabulka 4.1*. Z těchto zapojení jsem nakonec vybral nejvhodnější variantu za účelem maximalizace čtecí vzdálenosti a pro čtecí obvod jsem zvolil čtecí cívku B o průměru 25cm viz *Tabulka 4.1*. Velikost čtecí cívky jsem zvolil po konzultaci s vedoucím své práce z důvodu kompaktnosti čtecího zařízení. Čtecí zařízení je možné uložit do kruhového či čtvercového obalu velikosti 27cm, což je velikostní kompromis mezi přenosným zařízením a zařízením určeným ke stacionárnímu použití. Dále jsem navrhl a odladil programové vybavení čtecího zařízení, které nyní dokáže přečíst identifikační číslo tagu, předat informaci o přečtení a zobrazit ji na displej. V programovém vybavení je dále naprogramována a odladěna příprava pro zbytek navržených komunikačních rozhraní, které jsem ve své práci navrhl. Udělal jsem zde rozbor a návrh komunikačních rozhraní, které jsou vhodné pro ovládání čtecího zařízení a komunikaci s uživatelem. Tímto jsem splnil požadavky specifikované v zadání své diplomové práce. Navíc jsem v této práci udělal rozbor protokolů FDX-A pracujících na nosné frekvenci 125kHz a v jednotlivých částech čtecího zařízení jsem udělal přípravu na rozšíření podporovaných protokolů o protokoly FDX-A pracující na nosné frekvenci 125kHz. Tímto rozšířením by se čtecí zařízení stalo univerzálním zařízením podporující protokoly FDX-A a FDX-B.

Maximální čtecí vzdálenost, která se mi podařila na prototypu čtecího zařízení dosáhnout je 15cm. Tato vzdálenost přesahuje teoretickou hodnotu vypočtenou pomocí vzorce (4.7):

$$a = 12.5cm$$
$$r = 8.8cm$$

Tuto vzdálenost jsem nebyl schopen přesáhnout řádným z implementovaných zapojení.

Dále jsem udělal rozbor čtecích zařízení podporujících protokoly FDX-B, které jsou na trhu volně prodejné. Zde jsem chtěl porovnat čtecí vzdálenosti pro jednotlivá zařízení od různých výrobců, aby bylo možné najít zařízení s největší čtecí vzdáleností. Tento údaj je

problém pro jednotlivá zařízení získat. V některých případech čtecí rozsahy nebyly definovány vůbec. V jiných případech definovány byly, ale chyběl údaj o typu tagu, pro který je čtecí vzdálenost definována. Na trhu je více druhů tagů o různých velikostech (implantovatelné viz *Obr. 1.4*, čipové karty, čipové klíčenky,...), které se liší čtecí vzdáleností. Rozdíl čtecích vzdáleností pro jednotlivé druhy tagů mnohdy činí i celistvé násobky čtecích vzdáleností. Z tohoto důvodu je možné porovnat pouze zařízení, u kterých je údaj o čtecí vzdálenosti doplněn o typ tagu. Při porovnání takto definovaných zařízení jsem dospěl k výsledku, že maximální čtecí vzdálenost pro implantovatelné tagy (2x12mm) je 16cm, což téměř odpovídá maximální čtecí vzdálenosti dosažené na prototypu čtecího zařízení.

Zvýšení čtecí vzdálenosti by teoreticky bylo možné dosáhnout při digitálním zpracování přijatého signálu. Tento signál se pro větší čtecí vzdálenosti nachází pod hranicí šumu, což není možné zpracovat pomocí analogového komparátoru. Další možnost zpracování signálu je převod pomocí A/D převodníku a digitální filtrace šumu. Tímto by se mohlo dosáhnout zvýšení čtecí vzdálenosti. Pro tento účel je v zařízení udělána příprava pro digitalizaci signálu a digitální zpracování.

Literatura

- [1] CHYTRÁČEK, Tomáš. *Bakalářská práce Čtečka implantovatelných RFID čipů*, ČVUT FEL Katedra řídicí techniky, 2013 [cit. 2015-03-22].
- [2] RFID implantable tag. *www.contactlessintelligence.com* [online]. 2015 [cit. 2015-03-25]. Dostupné z: <https://contactlessintelligence.files.wordpress.com/2013/10/implants.jpg>
- [3] RFID - technologie pro internet věcí. *www.pandatron.cz* [online]. 2000 - 2015 [cit. 2015-03-25]. Dostupné z: http://pandatron.cz/?733&rfid_-_technologie_pro_internet_veci
- [4] RFID technologie. *www.kmf.troja.mff.cuni.cz* [online]. 2015 [cit. 2015-03-25]. Dostupné z: http://kmf.troja.mff.cuni.cz/vitaha/Most/Web/What_is_RFID_cz.html
- [5] KINGDOES RFID technology. *www.kingdoes.com* [online]. 2006 - 2015 [cit. 2015-04-02]. Dostupné z: <http://www.kingdoes.com/plus/list.php?tid=29>
- [6] ISO 11784 [1996-10-15] International standard [cit. 2015-04-02].
- [7] ISO 11785 [1996-10-15] International standard [cit. 2015-04-02].
- [8] ARTMANN, Rudolf. *Electronic identification systems: state of the art and their further development*. Electronic identification systems: state of the art and their further development [online]. [cit. 2015-04-04]. Dostupné z: <http://www.sciencedirect.com/science/article/pii/S0168169999000344>
- [9] FINKENZELLER, Klaus. *RFID Handbook (Second Edition)*. Giesecke & Devrient GmbH, Munich, Germany: John Wiley & Sons, 2003. ISBN 0-470-84402-7.
- [10] BISHOP, J.W., T. PINATO a P. VIAUD. *ISO 11785 Transponder Performance Measurements*. [online]. [cit. 2015-04-04]. Dostupné z: http://isotctest.iso.org/livelink/livelink/fetch/-8765286/8765309/6936633/TWG_N466_Transponder_performance_JRC_report.pdf?nodeid=8500963&vernum=-2
- [11] Propeller Chip - 44-Pin QFP Chip. *www.parallax.com* [online]. 2015 [cit. 2015-04-09]. Dostupné z: <https://www.parallax.com/product/p8x32a-q44>
- [12] Texas Instruments LM3S811-IQN50-C2. *www.mouser.com* [online]. 2015 [cit. 2015-04-09]. Dostupné z: www.mouser.com/ProductDetail/Texas-Instruments/LM3S811-IQN50-C2/?qs=AFkNxQkJKAIPS1%2FcDdgEoQ%3D%3D
- [13] Code Composer studio v5.1 Released. *www.43oh.com* [online]. 2015 [cit. 2015-04-09]. Dostupné z: <http://43oh.com/2011/11/code-composer-studio-v5-1-released>
- [14] ARM Challenger Basic. *www.adwin.com* [online]. 2015 [cit. 2015-04-12]. Dostupné z: http://www.adwin.com/product/AKE-1010_en.html
- [15] Složený obvod. *www.fyzika.jreichl.com* [online]. 2006 - 2015 [cit. 2015-04-12]. Dostupné z: <http://fyzika.jreichl.com/main.article/view/315-slozeny-obvod>

- [16] MAŤÁTKO, Jan. *Elektronika* . 5. Vyd. Idea servis 3., rozš. vyd. Praha: Idea servis, 2002. ISBN 80-859-7042-2.
- [17] MĚŘENÍ ROZLOŽENÍ POLE V BLÍZKÉ ZÓNĚ. *www.vutbr.cz* [online]. 2010 [cit. 2015-04-12]. Dostupné z: https://www.vutbr.cz/www_base/zav_prace_soubor_verejne.php?file_id=26823
- [18] Antenna Circuit Design for RFID Applications. *www.microchip.com* [online]. 2003 [cit. 2015-04-13]. Dostupné z: <http://ww1.microchip.com/downloads/en/appnotes/00710c.pdf>
- [19] Všeobecné oprávnění č. VO-R/10/04.2012-7 k využívání rádiových kmitočtů a k provozování zařízení krátkého dosahu. *www.ctu.cz* [online]. 2012 [cit. 2015-04-13]. Dostupné z: http://www.ctu.cz/cs/download/oop/rok_2012/vo-r_10-04_2012-07.pdf
- [20] DATASHEET. LM675 Power Operational Amplifier. *www.datasheetcatalog.com* [online]. 2015 [cit. 2015-04-13]. Dostupné z: <http://www.datasheetcatalog.org/datasheet2/1/03qzshuytq6j1zk8a1y827p7w5wy.pdf>
- [21] DATA SHEET: TL082 TL082A – TL082B GENERAL PURPOSE J-FET DUAL OPERATIONAL AMPLIFIERS. *www.pdf1.alldatasheet.net* [online]. 1999 [cit. 2015-04-13]. Dostupné z: <http://pdf1.alldatasheet.net/datasheet-pdf/view/25389/STMICROELECTRONICS/TL082CN.html>
- [22] DATA SHEET: COMPLEMENTARY SILICON POWER TRANSISTORS. *www.ges.cz* [online]. 2002 [cit. 2015-04-18]. Dostupné z: http://www.ges.cz/sheets/b/bd439_42.pdf
- [23] Pulzně šířková modulace ve spojení s 8051. *www.muweb.cz* [online]. 1997 [cit. 2015-04-18]. Dostupné z: <http://www.volny.cz/fuksam/povidani/pwm/pwm.htm>
- [24] Řídící obvody (budiče) MOSFET a IGBT. *www.fe1.vsb.cz* [online]. 2015 [cit. 2015-04-20]. Dostupné z: <http://www.fe1.vsb.cz/kat430/data/vsp/budice.pdf>
- [25] DATA SHEET: Complementary Enhancement Mode Field Effect Transistor. *www.ges.cz* [online]. 2015 [cit. 2015-04-20]. Dostupné z: <http://www.ges.cz/sheets/a/aop605.pdf>
- [26] DATA SHEET: High Speed Dual MOSFET Drivers. *www.datasheetcatalog.org* [online]. 1996 [cit. 2015-04-20]. Dostupné z: <http://www.datasheetcatalog.org/datasheet/motorola/MC34151D.pdf>
- [27] DATA SHEET: IRF3205 HEXFET® Power MOSFET. *www.irf.com* [online]. 2001 [cit. 2015-04-20]. Dostupné z: <http://www.irf.com/product-info/datasheets/data/irf3205.pdf>
- [28] DATA SHEET: HIGH AND LOW SIDE DRIVER IR2101(S)/IR2102(S) & (PbF). *www.gme.cz* [online]. 2004 [cit. 2015-04-20]. Dostupné z: <http://www.gme.cz/dokumentace/955/955-053/dsh.955-053.1.pdf>
- [29] DATA SHEET: IRF540 HEXFET® Power MOSFET. *www.irf.com* [online]. 2001 [cit. 2015-04-25]. Dostupné z: <http://www.irf.com/product-info/datasheets/data/irf540n.pdf>
- [30] DATA SHEET: HEX INVERTER 74HC04. *www.nxp.com* [online]. 2012 [cit. 2015-04-25]. Dostupné z: http://www.nxp.com/documents/data_sheet/74HC_HCT04.pdf

[31] FAKTOR, Zdeněk. *Transformátory a cívky*. 1. vyd. Praha: BEN - technická literatura, 1999. ISBN 80-860-5649-X.

[32] Amplitudová modulace. [www.cs.wikipedia.org](http://cs.wikipedia.org) [online]. 2014 [cit. 2015-04-25]. Dostupné z: http://cs.wikipedia.org/wiki/Amplitudov%C3%A1_modulace

[33] Superheterodyne receiver. www.absoluteastronomy.com/ [online]. 2015 [cit. 2015-04-25]. Dostupné z: http://www.absoluteastronomy.com/topics/Superheterodyne_receiver

[34] DATA SHEET: Wide Bandwidth PRECISION ANALOG MULTIPLIER [online]. 2004 [cit. 2015-04-26]. Dostupné z: <http://www.ti.com/lit/ds/symlink/mpy634.pdf>

Seznam použitých symbolů a zkratek

Zkratka, symbol	Význam zkratky
FDX	Full duplex
HDX	Half duplex
ASK	Amplitude-shift keying
FSK	Frequenci-shift keying
PSK	Phase-shift keying
PWM	Pulse-Width Modulation
I/O	Input/Output
A/D	Analog/Digital
D/A	Digital/Analog
DC	Direct Current
AC	Alternating Current
V/P	Vysílací/Přijímací
OZ	Operační zesilovač

Seznam obrázků

Obr. 1.1 – RFID implantované tagy [2]	7
Obr. 1.2 – Rozdělení frekvencí pro RFID [3]	8
Obr. 1.3 – Princip RFID [4]	8
Obr. 1.4 - Implantovatelné tagy [5]	9
Obr. 2.1 – Struktura kódu [8].....	11
Obr. 2.2 – Přenos energie a dat [9]	12
Obr. 2.3 – Přenos jednotlivých bitů [10]	13
Obr. 3.1 – Procesor Propeller P8X32A [11]	14
Obr. 3.2 – Procesor EKS-LM3S811 [12]	14
Obr. 3.3 – Code Composer Studio [13].....	15
Obr. 3.4 – Stellaris LM3S811 Evaluation Board [14]	16
Obr. 3.5 – LM3S811 Controller System-Level Block Diagram [12]	17
Obr. 4.1 – Sériový, paralelní rezonanční obvod [15]	18
Obr. 4.2 – Charakteristiky sériového rezonančního obvodu [16]	19
Obr. 4.3 – Šířka pásma sériového rezonančního obvodu [16]	19
Obr. 4.4 – Charakteristiky paralelního rezonančního obvodu [16].....	20
Obr. 4.5 – Popis parametrů ke vzorci (4.6) [18]	21
Obr. 4.6 – Závislost magnetické indukce na vzdálenosti [18]	22
Obr. 4.7 – Schéma zapojení rezonančního obvodu.....	22
Obr. 4.8 – Výňatek ze všeobecného oprávnění č. VO-R/10/04.2012 [19]	23
Obr. 4.9 – Okótování parametrů vysílací cívky [18]	24
Obr. 4.10 – Datový signal, nosná frekvence, ASK modulovaný signal [7]	27
Obr. 4.11 – Princip ASK modulace [9].....	27
Obr. 4.12 – Náhradní chema komunikace s tagem [9].....	28
Obr. 4.13 – Sériové náhradní chema [9].....	28
Obr. 4.14 – Paralelní náhradní schema [9].....	28
Obr. 5.1 – Integrační článek [16]	30
Obr. 5.2 – Vývody operačního zesilovače LM675 [20]	31
Obr. 5.3 – Zapojení operačního zesilovače LM675	31
Obr. 5.4 – Schéma a popis pouzdra komplementárních tranzistorů BD441, BD442 [22]	31
Obr. 5.5 – Popis pouzdra operačního zesilovače TL081 [21].....	32
Obr. 5.6 – Zapojení operačního zesilovače s komplementárními tranzistory.....	32
Obr. 5.7 – Průběh výstupního napětí harmonického budiče s OZ LM675	32
Obr. 5.8 – Střída PWM modulace [23].....	33
Obr. 5.9 – Náhradní schéma vstupních obvodů polovodičových spínačů [24]	34
Obr. 5.10 – Schéma a popis pouzdra komplementárních MOSFET tranzistorů AOP605 [25] ...	34
Obr. 5.11 – Schéma zapojení a popis pouzdra budiče MOSFETů MC34151P [26].....	35
Obr. 5.12 – Zapojení komplementárních HEXFET tranzistorů.....	35
Obr. 5.13 – Schéma a popis pouzdra N-MOSFET tranzistoru IRF3205 [27]	36
Obr. 5.14 – Schéma zapojení a popis pouzdra budiče N-MOSFETů IR2101 [28]	36

Obr. 5.15 – Zapojení unipolárních HEXFET tranzistorů	36
Obr. 5.16 – Průběh výstupního napětí PWM budiče s N-FET tranzistoru	37
Obr. 5.17 – Schéma a popis pouzdra invertoru 74HC04 [30].....	37
Obr. 5.18 – Zapojení unipolárních HEXFET tranzistorů a transformátoru	38
Obr. 6.1 – Zobrazení spektra signálu (f_{\min} - f_{\max}) a spektra při ASK modulaci [32].....	40
Obr. 6.2 – Princip superheterodynu [33].....	40
Obr. 6.3 – Schéma zapojení diodového demodulátoru	41
Obr. 6.4 – Přenosová charakteristika v program LTspice	43
Obr. 6.5 – Schéma zapojení aktivního filtru	43
Obr. 7.1 – Přenos jednotlivých bitů [10] (upraveno).....	45
Obr. 7.2 – Detekce jednotlivých bitových sekvencí.....	46
Obr. 9.1 – Průběh čtecího cyklu	49

Seznam tabulek

Tabulka 2.1 – Obsah zprávy FDX, FDX-B protokolu [6].....	10
Tabulka 2.2 – Obsah zprávy HDX protokolu [6].....	11
Tabulka 2.3 – Firemní kódy [6]	11
Tabulka 2.4 – Popis protokolů FDX-A, FDX-B, HDX [7]	12
Tabulka 3.1 – Parametry procesoru P8X32A [11]	14
Tabulka 3.2. – Požadované parametry procesoru.....	14
Tabulka 3.3 – Parametry procesoru Stellaris EKS-LM3S811 [12]	15
Tabulka 4.1. – Parametry cívek.....	25
Tabulka 5.1 – Vlastnosti LM675 [20]	30
Tabulka 6.1 – Rozložení parametrů jednotlivých stupňů filtru	42

Přílohy

Veškeré programy jsou umístěny na přiloženém CD, které tvoří nedílnou součást této práce.

Obsah přiloženého CD

Písemné dokumenty
Písemná zpráva o diplomové práci – formát pdf Zadání diplomové práce - kopie
Programové dokumenty
Program nahraný ve funkčním prototypu čtecího zařízení