

ČESKÉ VYSOKÉ UČENÍ TECHNICKÉ
Fakulta elektrotechnická
katedra radioelektroniky

Klíčovaný generátor harmonického signálu
Bakalářská práce

Vedoucí práce: Ing. Martin Pokorný, PhD.
Student: Michal Kučera

květen 2015

České vysoké učení technické v Praze
Fakulta elektrotechnická

katedra radioelektroniky

ZADÁNÍ BAKALÁŘSKÉ PRÁCE

Student: **Michal Kučera**

Studijní program: Elektrotechnika a informatika (bakalářský), strukturovaný
Obor: Elektronika a sdělovací technika

Název tématu: **Klíčovaný generátor harmonického signálu**

Pokyny pro vypracování:

1. Navrhněte klíčovaný digitální generátor signálu, který umožňuje vytvářet skupiny harmonických kmitů (radioimpulzy) s nastavitelným fázovým posuvem, kmitočtem a délkou trvání a také obdélníkový průběh s nastavitelnou střídou, kmitočtem a stejnosměrnou složkou.
2. Použijte principu a obvodů přímé číslicové syntézy (DDS).
3. Realizujte funkční vzorek.

Seznam odborné literatury:

- [1] SKALICKÝ, Petr. Číslicové systémy v radiotechnice. 1. vydání. Praha: Vydavatelství ČVUT, leden 2004. ISBN 80-01-02854-2.
- [2] ŠTORK, Milan. Principy přímé digitální syntézy. Slaboproudý obzor: Příloha (nejen) pro mladé inženýry. Praha: Československá sekce IEEE.
- [3] PROKEŠ, Aleš – ČERMÁK, Karel. Využití přímé kmitočtové syntézy v radiotechnice. Vladimír. Elektrevue: Časopis pro elektrotechniku [online], 2003 / 48. <<http://www.elektrevue.cz/clanky/03048/>>. ISSN 1213-1539.
- [4] HOLÝ, Radek. Generátor klíčovaného harmonického signálu. Bakalářská práce. Praha: ČVUT FEL. Katedra teorie obvodů, 2004. 29 s.

Vedoucí: Ing. Martin Pokorný, Ph.D.

Platnost zadání: do konce zimního semestru 2015/2016



doc. Mgr. Petr Páta, Ph.D.
vedoucí katedry



prof. Ing. Pavel Ripka, CSc.
děkan

V Praze dne 3. 9. 2014

Anotace

Náplní této bakalářské práce je návrh a realizace klíčovaného generátoru harmonického signálu. Harmonický signál je generován na principu DDS mikrokontrolérem PIC32. Vzorke signálu jsou kvantovány 12 bity. Parametry signálu jsou nastaveny přes modul UART. Rekonstrukční filtr je realizován v podobě LC struktury se syntetickými induktory.

Klíčová slova

Klíčování, DDS, PIC32, Leapfrog

Annotation

The topic of this bachelor's thesis is design and implementation of the keyed harmonious signal generator. The harmonious signal is generated on the principle of DDS by PIC32 microcontroller. The samples of the signal are coded by 12 bits. The parameters of the signal are set via UART module. The reconstruction filter is done in the shape of LC structure with synthetical inductors.

Key words

Keying, DDS, PIC32, Leapfrog

Prohlášení

Prohlašuji, že jsem bakalářskou práci Klíčovaný generátor harmonického signálu vypracoval samostatně a použil k tomu pouze literaturu, kterou uvádím v seznamu přiloženém k bakalářské práci.

Nemám námitky proti půjčování, zveřejnění a dalšímu využití práce, pokud s tím bude souhlasit katedra radioelektroniky.

.....
podpis studenta

V Praze dne

Obsah

Titulní list

Zadání

Anotace

Prohlášení

Obsah

Seznam použitých symbolů a zkratek

Seznam příloh

1. Úvod	1
1.1 Motivace pro dané téma	1
1.2 Cíl práce	1
2. Rozbor generování klíčovaného harmonického signálu	2
2.1 Architektura DDS	3
2.2 DDS architektura se schopností modulace	4
3. Jednotka pro generaci klíčovaného harmonického signálu a obdélníkového signálu	5
3.1 MCU+ 12-ti bitový D/A převodník	5
4. Rekonstrukční filtr	8
5. Generátor obdélníkového signálu	18
5.1 Nastavení stejnosměrné složky u obdélníkového signálu	22
6. Závěr	24
Seznam použité literatury	25
Samostatné přílohy	26

Seznam použitých symbolů a zkratk

a_p	Útlum v propustném pásmu
a_s	Útlum v nepropustném pásmu
DDS	Direct Digital Synthesis
ΔP	Hodnota přírůstku fáze
ε	Konstanta příslušná chybě kmitočtové charakteristiky v propustném pásmu
f_{clk}	Taktovací kmitočet
Fo	Generovaný kmitočet [Hz]
Fs	Vzorkovací kmitočet [Hz]
Fv	Vzorkovací kmitočet [Hz]
$H(s)$	Přenosová funkce
I_{out}	Výstupní proud D/A převodníku
k	Poměr mezních kmitočtů propustného a nepropustného pásma
k_1	Odstup modulu přenosu v propustném a nepropustném pásmu
MSI	Medium Scale Integration
Ω	Normovaná frekvence
PLL	Phase Locked Loop
R_{set}	Odpor definující výstupní proud D/A převodníku

Seznam příloh

Netlist rekonstrukčního filtru	26
Netlist simulace multiplexeru 4052	27

1. Úvod

1.1 Motivace pro dané téma

Při studiu na FEL ČVUT se dlouhodobě setkávám s potřebou generování a zpracování signálu. Tuto problematiku shledávám jako potřebnou pro testování nejrůznějších obvodů a zařízení sdělovací techniky a studium s tím souvisejících jevů. Proto jsem si vybral jako téma své závěrečné práce zadání s názvem Klíčovaný generátor harmonického signálu.

1.2 Cíl práce

Cílem mé práce je návrh klíčovaného digitálního generátoru signálu, který umožňuje vytvářet skupiny harmonických kmitů (radioimpulzy) s nastavitelným fázovým posuvem, kmitočtem a délkou trvání a také obdélníkový průběh s nastavitelnou střídou, kmitočtem a stejnosměrnou složkou.

Harmonický signál lze generovat více způsoby, které jsou popsány například v [5]. Ve svém projektu jsem využil, v zadání doporučený, princip Direct Digital Synthesis (DDS).

Možné realizace generace harmonického signálu na principu DDS, se kterými jsem se při studiu této problematiky setkal a jsou uvedeny např. i v [11]:

- Integrovaný obvod DDS např. od společnosti Analog devices. Tyto obvody mají kompenzaci $\sin(x)/x$ způsobené generováním vzorků a D/A převodník.
- Hradlové pole v součinnosti s D/A převodníkem.
- Mikrokontrolér nebo DSP dodávající vzorky D/A převodníku.
- Obvody MSI generující vzorky signálu pro D/A převodník.

Zvolil jsem variantu s mikrokontrolérem, protože mohu v programu relativně rychle a přesně definovat činnosti, které mi mají vytvořit požadovaný signál. Navíc se z mého pohledu jedná o cenově a technologicky dostupné řešení.

Za parametry, které chci, aby splňoval klíčovaný generátor harmonického signálu realizovaný v této práci, užívám hodnot dosažených ve starším projektu uvedených v [10] a obsahuje je tab.1. Ten je součástí seznamu odborné literatury zadání bakalářské práce. Projekt uvedený v [10] celý návrh realizoval z obvodů MSI.

Tab.1: Parametry generovaného průběhu.

kmitočet harmonického průběhu	f_0 [kHz]	1 až 99	krok	Δf_0 [Hz]	10
fázový posun harmonického průběhu	φ [°]	0 až 359	krok	$\Delta\varphi$ [°]	1
délka trvání radioimpulzu	n [perioda]	1 až 100	krok	Δn [perioda]	1

1.3 Přínos práce

Výsledky získané v rámci zpracování této bakalářské práce by měly sloužit ve výuce pro demonstraci přechodných dějů v elektronických obvodech. Tento generátor přispěje k možnosti učinit výuku této problematiky názornější.

2. Rozbor generování klíčovaného harmonického signálu

Dle [5] koncept generace sinusového signálu obvodem DDS spadá mezi syntezátory s přímou syntézou. Výstupní kmitočet se vytváří soustavou směšovačů, děličů kmitočtu a operací sčítání, násobení a dělení kmitočtů základních. Výsledný kmitočet má stejnou přesnost a stabilitu jako referenční standard. Z hlediska koherence výstupních signálů je DDS syntezátorem koherentním, neboť výstup je odvozen od jediného základního signálu. Jádro DDS je založeno na číslicových obvodech.

Radioimpulz je vytvořen modulací ASK, která má speciální průběh OOK (On Off Keying) [13]. Modulačnímu bitu "0" odpovídá nulová nosná vlna. Tento průběh lze generovat přepínačem, který v rytmu modulace přepíná výstup modulátoru na zdroj nosné vlny nebo na zemní svorku.

Definice radioimpulzu uváděná při výuce předmětu Signály a soustavy:

$$s(t) = \begin{cases} A \cdot \cos \omega_0 t & |t| \leq \frac{\tau}{2} \\ 0 & |t| > \frac{\tau}{2} \end{cases} \quad (1.)$$

$$\text{To lze zapsat jako } s(t) = A \cdot \text{rect}\left(\frac{t}{\tau}\right) \cdot \cos \omega_0 t$$

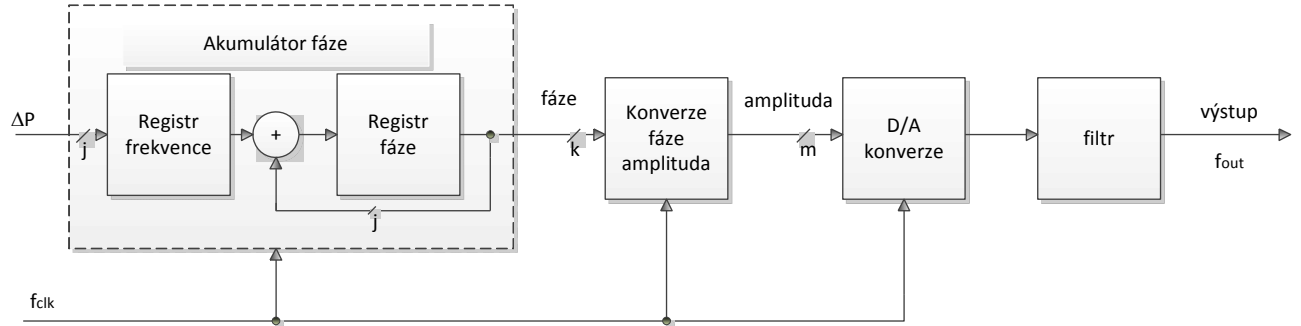
Sinusový signál lze vytvořit např. pomocí digitálních rekurzivních oscilátorů. Výhodou je dle lit[5] jednoduchost. Do paměti není třeba ukládat tabulku funkce sin(). Operace je však třeba dělat v pohyblivé řádové čárce, aby nevznikaly limitní cykly. Náročné je rovněž vytváření frekvenční a fázové modulace. Tento typ oscilátorů se proto používá pro generaci tónů o nízkých kmitočtech pomocí mikrokontrolérů nebo DSP.

Jiný způsob generace harmonického signálu je s využitím fázového závěsu PLL. Dle lit[8] má DDS oproti PLL následující výhody : Rychlou dobu nastavení, frekvenční rozlišení v řádu zlomku Hz, spojitá fáze odezvy při přepnutí, nízký fázový šum.

Syntezátory s přímou číslicovou syntézou (Direct Digital Synthesis) jsou dle lit[5] založeny na číslicových obvodech. Původní princip tohoto syntezátoru byl založen na adresovém čítači a paměti ROM, z které byly vyčítány hodnoty generovaného průběhu. Tato struktura byla modifikována na strukturu obsahující fázový akumulátor.

2.1 Architektura DDS

Základní bloky DDS jsou akumulátor fáze, blok konverze amplitudy na fázi, D/A převodník, filtr.



Obr.1: Zjednodušený blokový diagram DDS převzatý z lit[8].

Akumulátor fáze se skládá z j -bitového registru frekvence, ve kterém je uložený přírůstek fáze. Ten je při každém taktu hodin přičítán k aktuální hodnotě fáze ve sčítačce. Výstup je následně uložen v registru fáze. Přírůstek fáze reprezentuje přírůstek úhlu, přičítaný k předchozí hodnotě každých $\frac{1}{f_{clk}}$ sekund, aby fáze lineárně vzrůstala. Sčítačka sčítá

v aritmetice modulo 2^j . Četnost přetečení určuje výstupní frekvenci $f_{out} = \frac{\Delta P \cdot f_{clk}}{2^j}$.

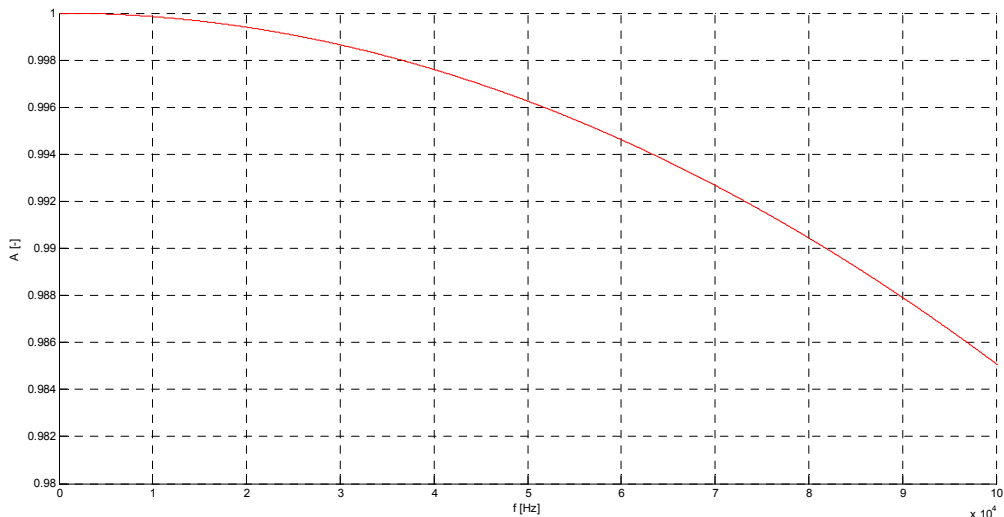
Hodnota přírůstku fáze ΔP je volena v mezích, aby byl dodržen vzorkovací teorém

$$f_{out} \leq \frac{f_{clk}}{2}. \text{ Frekvenční rozlišení je dáno při } \Delta P = 1 : f_{out} = \frac{\Delta P \cdot f_{clk}}{2^j}.$$

Konverze fáze na amplitudu je uskutečněna vyhledáním sinové hodnoty v tabulce odpovídající příslušné fázi. V ideálním případě bez fázové a amplitudové kvantizace bychom

na výstupu tabulky získali $\sin\left(2\pi \frac{P(n)}{2^j}\right)$. Hodnota $P(n)$ je j -bitová hodnota v registru fáze

v čase n -té periody. Perioda počtu vzorků výstupní posloupnosti akumulátoru fáze je dána jako minimální hodnota P_e pro kterou pro všechny hodnoty n platí $P(n) = P(n + P_e)$.



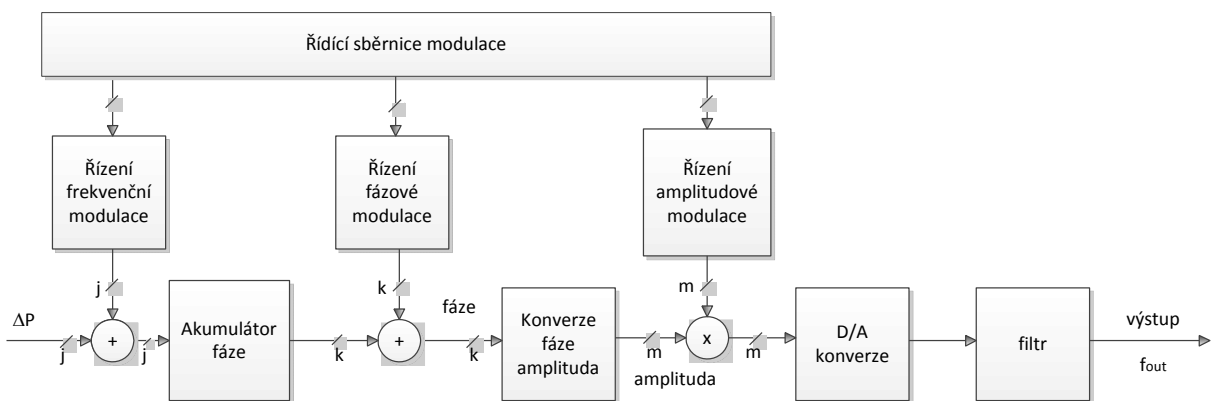
Obr.2: Spektrum obdélníkového pulsu o šířce rovnající se vzorkovacímu kmitočtu $f_s=1\text{MHz}$ (Spektrum zobrazeno pro kmitočty do 100 kHz).

Pro amplitudu generovaného signálu dle lit[5] platí :

$$A(f_0) = \frac{\sin\left(\frac{\pi \cdot f_0}{f_s}\right)}{\frac{\pi \cdot f_0}{f_s}} \quad (2.)$$

kde f_0 je generovaný kmitočet a f_s je vzorkovací kmitočet. Jev, kdy je amplituda výstupního signálu váhována funkcí sinc lze korigovat inverzním filtrem.

2.2 DDS architektura se schopností modulace



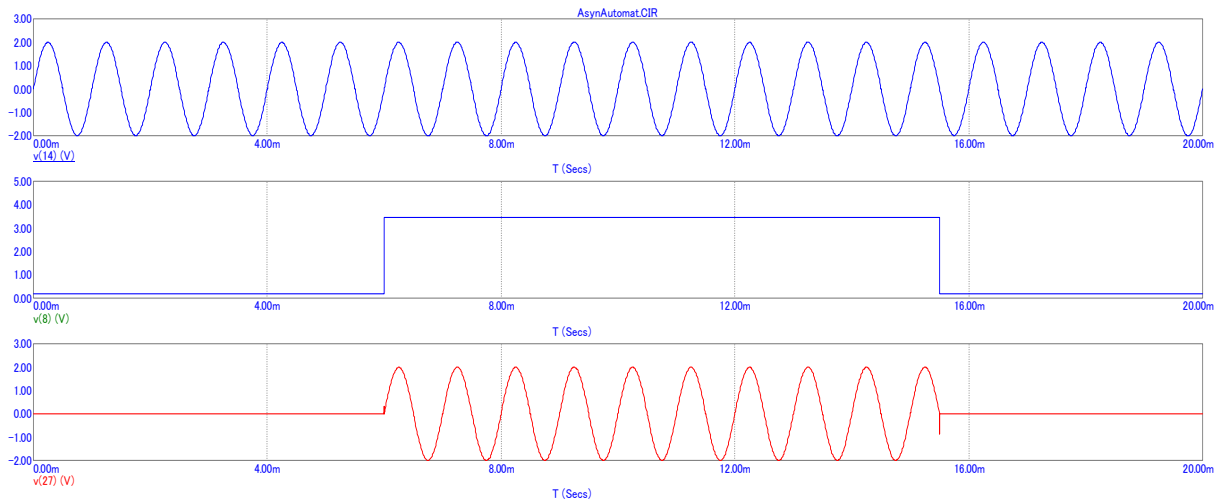
Obr.3: DDS architektura s modulací.

Podle [8] lze snadno DDS signál modulovat, neboť DDS je zařízení číslicového zpracování signálu. Číslicově lze modulovat všechny tři parametry signálu.

$$s(n) = A(n) \cdot \sin(2\pi(\Delta P(n) + P(n))) \quad (3.)$$

Kde $A(n)$ je amplitudová modulace, $\Delta P(n)$ je frekvenční modulace a $P(n)$ je fázová modulace. Frekvenční modulace dosáhneme umístěním sčítačky před akumulátor fáze. Pro fázovou modulaci je sčítačka zařazena mezi akumulátor fáze a konvertor fáze na amplitudu. Amplitudová modulace je implementována vložení násobičky před D/A převodník. Násobička upravuje velikost slova, které je posíláno na D/A převodník. D/A převodník by amplitudovou modulaci umožňoval i změnou napájecího napětí.

3. Jednotka pro generaci klíčovaného harmonického signálu a obdélníkového signálu.



Obr.4: Klíčovaný harmonický signál

Klíčovaný harmonický signál vznikne modulací OOK harmonického signálu signálem obdélníkového průběhu.

3.1 MCU+ 12-ti bitový D/A převodník.

Generování 12-ti bitových vzorků harmonického signálu v MCU a jeho převod do analogové podoby v 12-ti bitovém DA převodníku.

$$\text{Frekvence výstupního signálu } f_o = \frac{F_s \cdot T}{2^N} \text{ pro } T=1 \dots f_o=1\text{Hz}$$

$0 < T < C/2$ T- tuning word. T je od 1 do 2^{20} .

$C = 2^N$... kapacita akumulátoru

F_s ... the DDS clockfrequency

pro $N=20$, $F_s=1.048576$ MHz.

U 128kB paměti v MCU pro tabulku adresovanou 15b .

PIC32

Je založen na architektuře MIPS 4k.

```

la $t0,tab1          /*t0 baze*/
li $t1,0x0004        /*krok*/
li $t2,0x0004        /*aktualni pozice v tabulce*/

```

cykl:

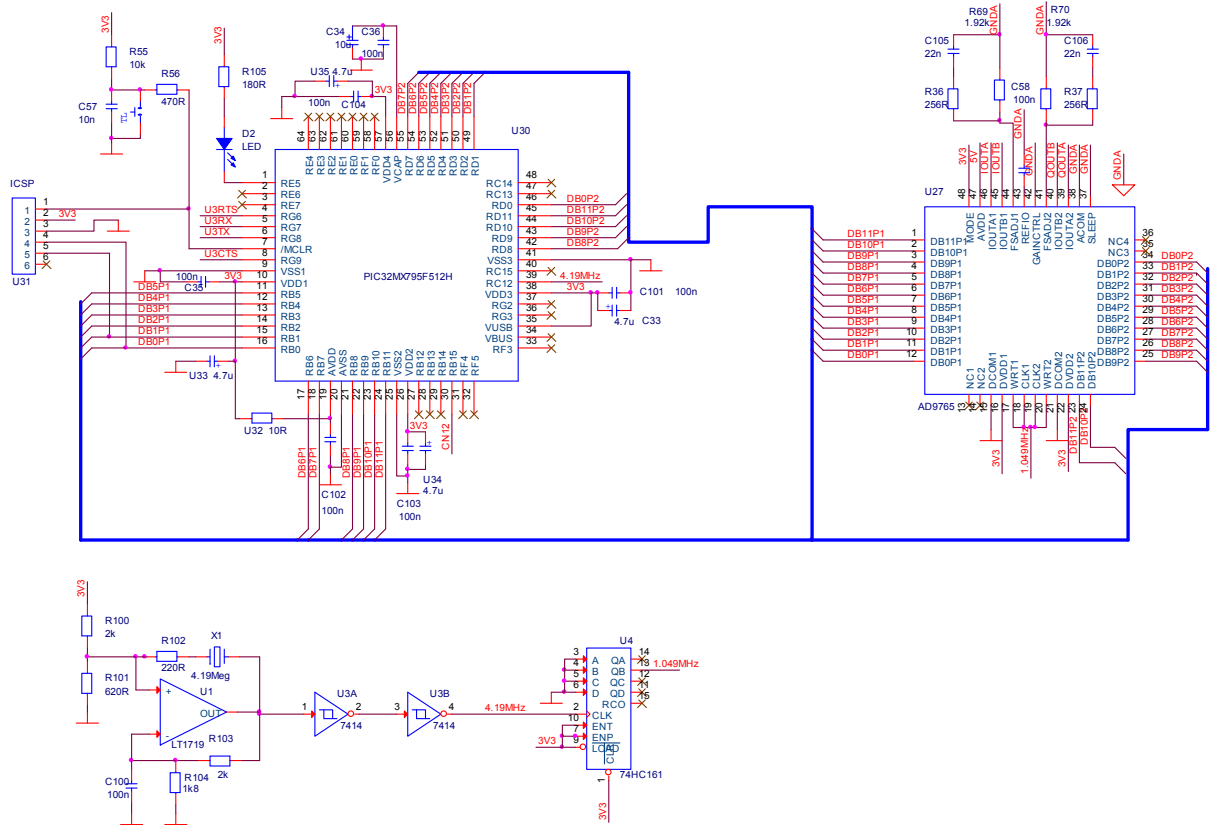
```

addu $a3,$t0,$t2
addu $t2,$t2,$t1
andi $t2,$t2,0x001F
lw $s0,0($a3)
srl $s0,$s0,8        /*hornich 16 bitu místo dolních*/
j     cykl
nop

```

Dobu, kdy nastavit novou hodnotu na vystup portu urcují , že čekám na náběžnou hranu taktovacích hodin 1.049MHz. Funkce oznámení změny vstupu I/O portu umožňuje generovat žádost o přerušení jako odezvu změny stavu pinu CN12.

MCU s řídicí jednotkou komunikuje přes sériové komunikační rozhraní UART.



Obr.5: Schéma zapojení MCU s D/A převodníkem a hodinovým signálem.

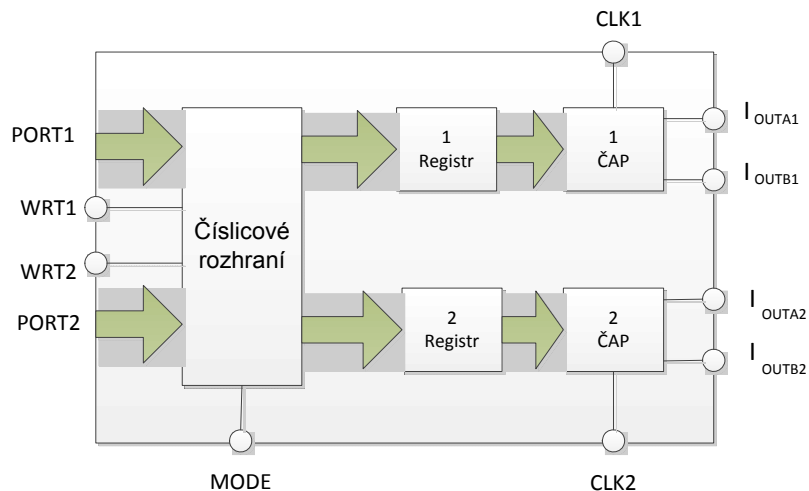
Taktovací frekvence je odvozena od kmitu krystalu s frekvencí 2^{22} Hz. Krystal je zapojen ve zpětné vazbě komparátoru. Tato frekvence je vydělena čtyřmi synchronním čítačem 74HC161 na frekvenci 1.049MHz, kterou je taktován D/A převodník. Frekvencí 4.19MHz je taktován MCU. Ta je násobena a dělena v obvodu fázového závěsu na systémovou frekvenci

75.42MHz. (s následujícími hodnotami konfigurace FPLLIDIV<2:0>=000 tj. 1x divider, PLLMULT<2:0>=011 tj. clock multiplied by 18, PLLDIV<2:0>=000 tj. output divided by 1).

Aby nedocházelo při větším proudovém odběru k poklesu napájecího napětí pod dovolenou mez je zapojení doplněno blokovacími a skupinovými kapacitami.

Sběrnice kanálu 1 D/A převodníku je připojena na port B MCU. Piny RB0 a RB1 jsou sdíleny pro naprogramování přes rozhraní ICSP. Sběrnice kanálu 2 D/A převodníku je připojena na port D MCU.

Obvod AD9765 je 12-ti bitový dvoukanálový D/A převodník s proudovým výstupem.



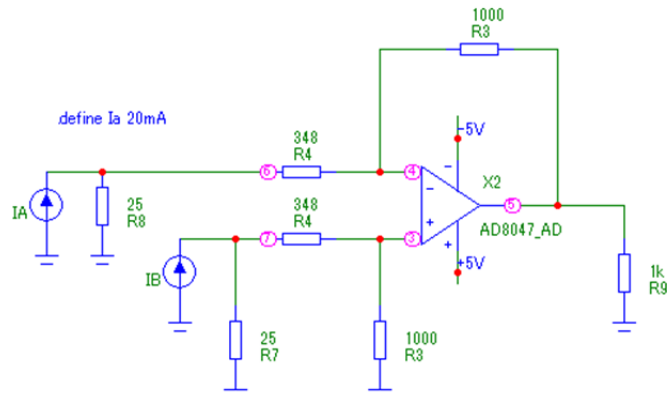
Obr.6: Zjednodušené blokové schéma D/A převodníku AD9765.

Pro výběr módu na neprokládaný dvou kanálový je pin MODE připojen k logické 1. Převodník umožňuje rozdílné úrovně napětí pro číslicovou a analogovou část. V našem případě 3.3V a 5V. Maximální velikost výstupního proudu je dána velikostí rezistoru připojeném k pinům FSADJ1,2.

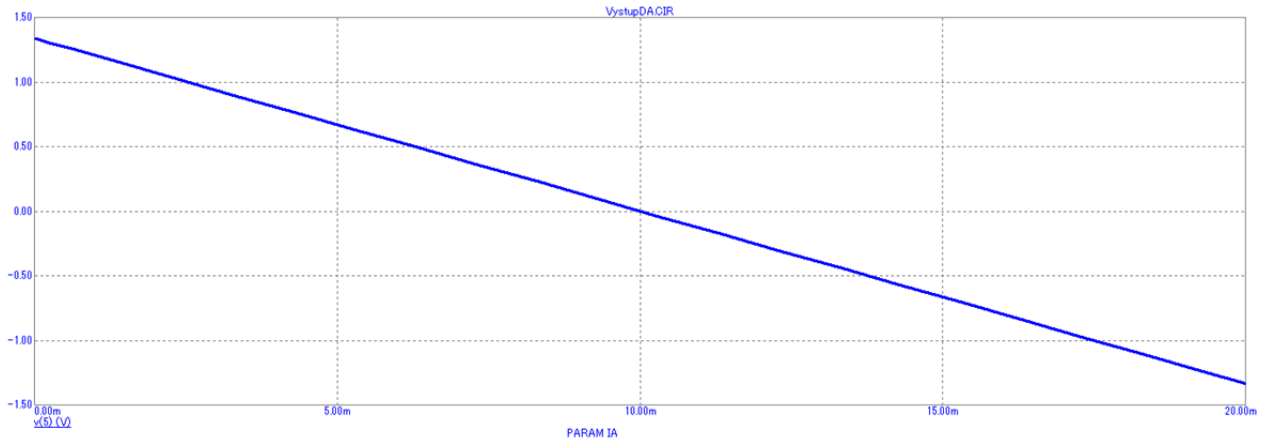
$$I_{out} = 32 \cdot \frac{1.2V}{R_{set}} \quad (4.)$$

Pro $R_{set}=1.92 \text{ k}\Omega$ je $I_{out}=20\text{mA}$.

Hodnota výstupního proudu se převádí v rozdílovém zesilovači na odpovídající napěťovou úroveň.



Obr.7: Převod proudového výstupu na napětí v rozdílovém zesilovači.



Obr8.: Závislost výstupního napětí rozdílového zesilovače na proudu proudového výstupu D/A převodníku.

Maximální výstupní proud D/A převodníku je 20mA. Podle principu superpozice lze odvodit výstupní napětí rozdílového zesilovače pro ideální operační zesilovač [15].

$$u_{0A} = -25\Omega \cdot I_A \frac{R_3}{R_4}$$

$$u_{0B} = 25\Omega \cdot I_B \frac{R_3}{R_4 + R_3} \cdot \frac{R_4 + R_3}{R_4} = 25\Omega \cdot I_B \frac{R_3}{R_4} \quad (5).$$

$$u_0 = u_{0A} + u_{0B} = 25\Omega \cdot (I_B - I_A) \frac{R_3}{R_4}$$

Pokud požadují na výstupu amplitudu $U_m = 1.41 \text{ V}$, potom $R_3 = 348\Omega, R_4 = 1k\Omega$

4. Rekonstrukční filtr

Filtr pro DDS 12 bitů s $F_s = 1.048576 \text{ MHz}$

Volba tolerančního schéma

Maximální útlum v propustném pásmu.

V propustném pásmu rekonstrukčního filtru může být dle lit[4] odchylka od jednotkového přenosu maximálně taková, aby změna amplitudy signálu způsobená průchodem signálu filtrem, byla menší než velikost kvantovacího kroku převodníku.

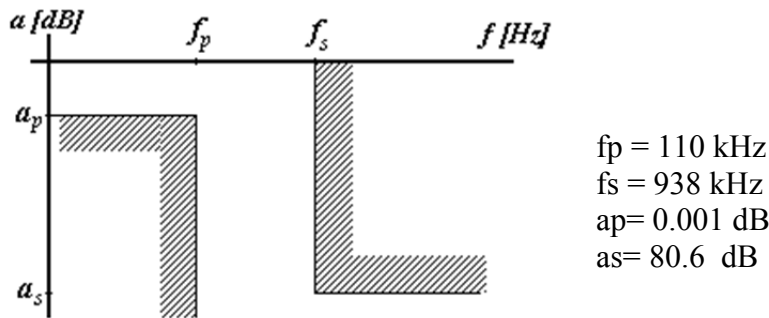
$$a_p = -20 \log \left(\frac{U_{1\max} - \Delta}{U_{1\max}} \right) = -20 \log \left(1 - \frac{1}{2^n} \right) = -20 \log \left(1 - \frac{1}{2^{12}} \right) = 0.002 \text{ dB} \quad (6.)$$

V nepropustném pásmu musí být útlum natolik veliký, aby i při maximální amplitudě vstupního signálu byla splněna podmínka, že úroveň výstupního signálu je menší než polovina velikosti kvantovacího kroku převodníku.

$$a_s = 20 \log(2^{n+1}) = 20 \log(2^{12+1}) = 78.3 \text{ dB} \quad (7.)$$

S ohledem na rezervy nutné pro respektování skutečných vlastností obvodových prvků při realizaci se zpřísní požadavky na útlum v propustném pásmu $a_{np} = 0.5a_p = 0.001 \text{ dB}$ a v nepropustném pásmu $a_{ns} = a_s + 2.3 \text{ dB} = 80.6 \text{ dB}$.

Parametry tolerančního schématu pro návrh filtru např. v aplikaci Synthfil:



představují dle [12] primární požadavky pro řešení aproximační úlohy syntézy NDP.

Normované frekvence $\Omega_p = 1$

$$\Omega_s = \frac{2\pi f_s}{2\pi f_p} = \frac{2\pi \cdot 938 \cdot 10^3}{2\pi \cdot 110 \cdot 10^3} = 8.5325 \quad (8.)$$

Sekundární odvozené parametry:

Konstanta příslušná chybě kmitočtové charakteristiky v propustném pásmu

$$\varepsilon = \sqrt{10^{0.1a_p} - 1} = \sqrt{10^{0.1 \cdot 0.001} - 1} = 0.0152 \quad (9.)$$

Poměr mezních kmitočtů propustného a nepropustného pásma

$$k = \frac{1}{\Omega_s} = \frac{1}{8.5325} = 0.1172 \quad (10.)$$

Odstup modulu přenosu v propustném a nepropustném pásmu

$$k_1 = \sqrt{\frac{10^{0.1a_p} - 1}{10^{0.1a_s} - 1}} = \sqrt{\frac{10^{0.1 \cdot 0.001} - 1}{10^{0.1 \cdot 80.6} - 1}} = 1.4162 \cdot 10^{-6} \quad (11.)$$

Řád filtru

$$n \geq \frac{\log \frac{1}{k_1}}{\log \frac{1}{k}} = \frac{\log \frac{1}{1.4162 \cdot 10^{-6}}}{\log \frac{1}{0.1172}} = 4.9974 \quad (12.)$$

Pro $n=5$ provedu vypočet nového k_1 a a_s

Odstup modulu přenosu v propustném a nepropustném pásmu

$$k_1 = \frac{1}{\cosh\left[n \cdot \arg \cosh\left(\frac{1}{k}\right)\right]} = \frac{1}{\cosh\left[5 \cdot \arg \cosh\left(\frac{1}{0.1172}\right)\right]} = 1.406 \cdot 10^{-6} \quad (13.)$$

Útlum v nepropustném pásmu

$$a_s = 10 \cdot \log\left(1 + \frac{\varepsilon^2}{k_1^2}\right) = 10 \cdot \log\left(1 + \frac{0.0152^2}{(1.406 \cdot 10^{-6})^2}\right) = 80.66 \text{ dB} \quad (14.)$$

Póly funkce $H(s) \cdot H(-s)$ jsou dle [12] v komplexní rovině rovnoměrně rozmístěny na elipse, kde hlavní a vedlejší poloosy jsou dány rovnicemi

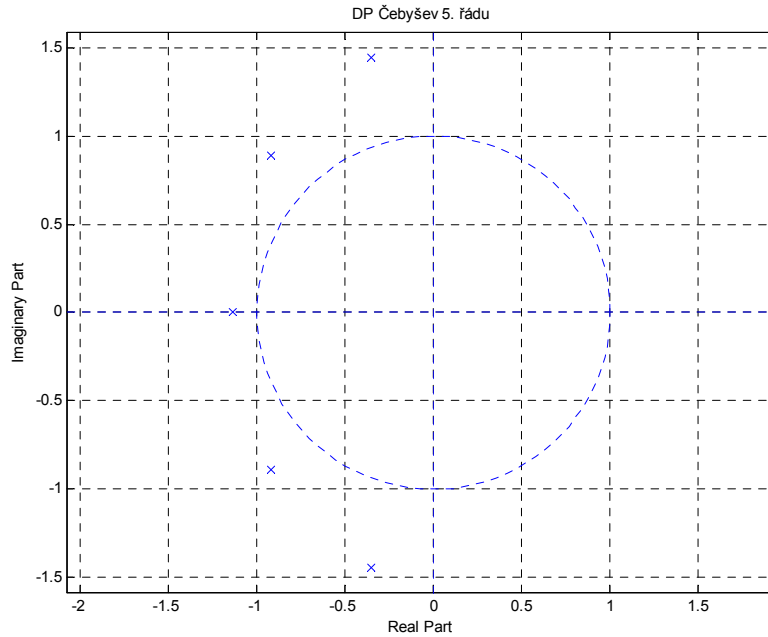
$$a = \frac{1}{2} \left[\left(\sqrt{1 + \frac{1}{\varepsilon^2}} + \frac{1}{\varepsilon} \right)^{\frac{1}{n}} - \left(\sqrt{1 + \frac{1}{\varepsilon^2}} - \frac{1}{\varepsilon} \right)^{\frac{1}{n}} \right] = 1.1389$$

$$b = \frac{1}{2} \left[\left(\sqrt{1 + \frac{1}{\varepsilon^2}} + \frac{1}{\varepsilon} \right)^{\frac{1}{n}} + \left(\sqrt{1 + \frac{1}{\varepsilon^2}} - \frac{1}{\varepsilon} \right)^{\frac{1}{n}} \right] = 1.5156$$

(15.)

Dosazením pomocných parametrů obdržíme póly aproximující přenosové funkce $H(s)$

$$s_\mu = \alpha_\mu + j\beta_\mu = -a \cdot \sin \frac{(2\mu-1)\pi}{2n} + j \cdot b \cdot \cos \frac{(2\mu-1)\pi}{2n}, \quad \mu = 1, 2, \dots, n \quad (16.)$$



Obr.9: Póly přenosové funkce v komplexní rovině.

Póly přenosové funkce jsou v levé polorovině, obvod je stabilní.

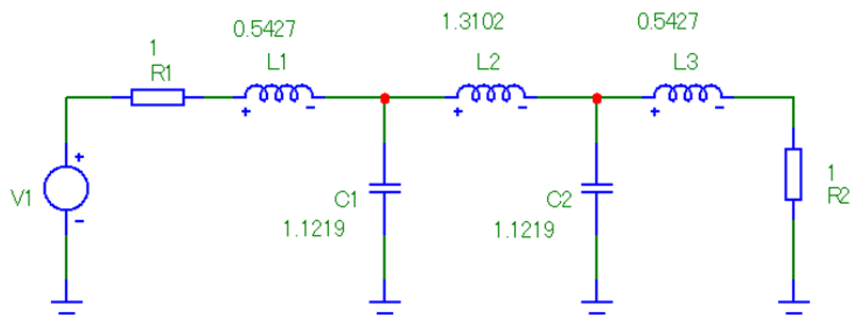
Přenosová funkce

$$H(s) = \frac{4.1186}{s^5 + 3.6855s^4 + 8.0416s^3 + 11.0686s^2 + 9.5536s + 4.1186} \quad (17.)$$

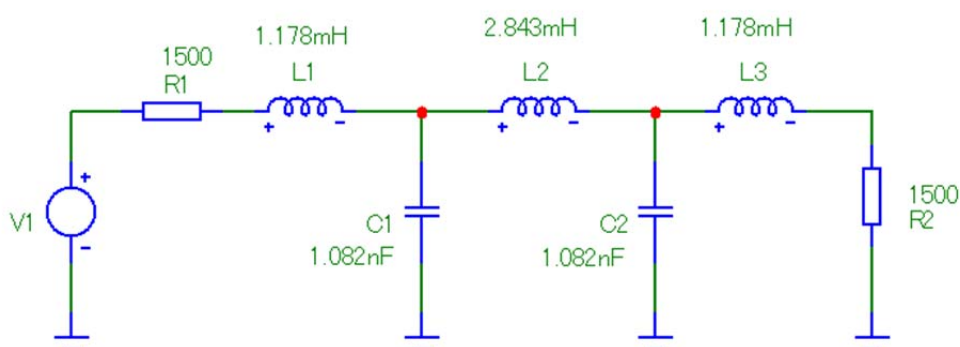
Realizace NDP z imitance odštěpením pólů v nekonečnu

$$Z_{vst} := \frac{1}{0.5426603420s + \frac{1}{1.121879519s + \frac{1}{1.310189803s + \frac{1}{1.121879519s + \frac{1}{0.5426603425s + 1.000000000}}}}}$$

Výstupem je při výběru aproximace Čebyšev stupně 5 následující LC struktura.



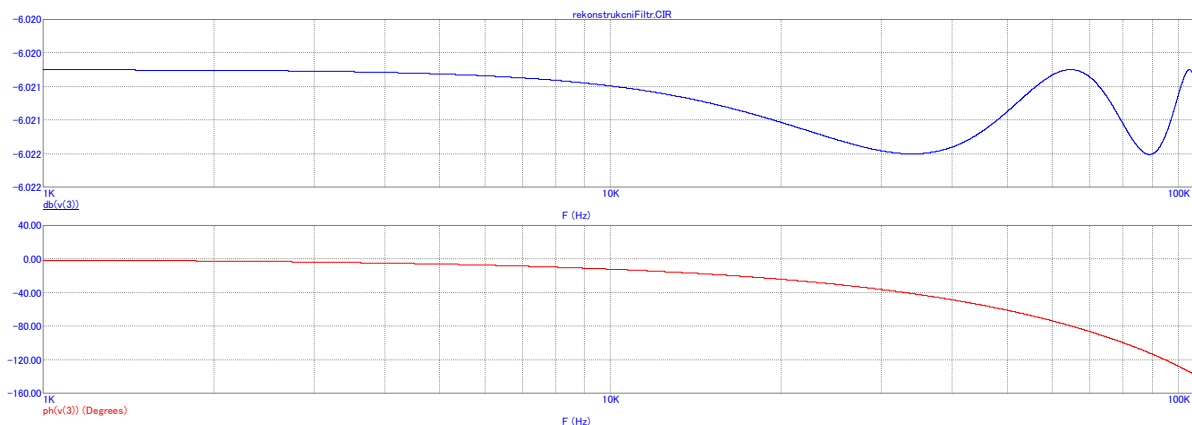
Po odnormování pro $R_n=1500 \Omega$, $f_m=110 \text{ kHz}$



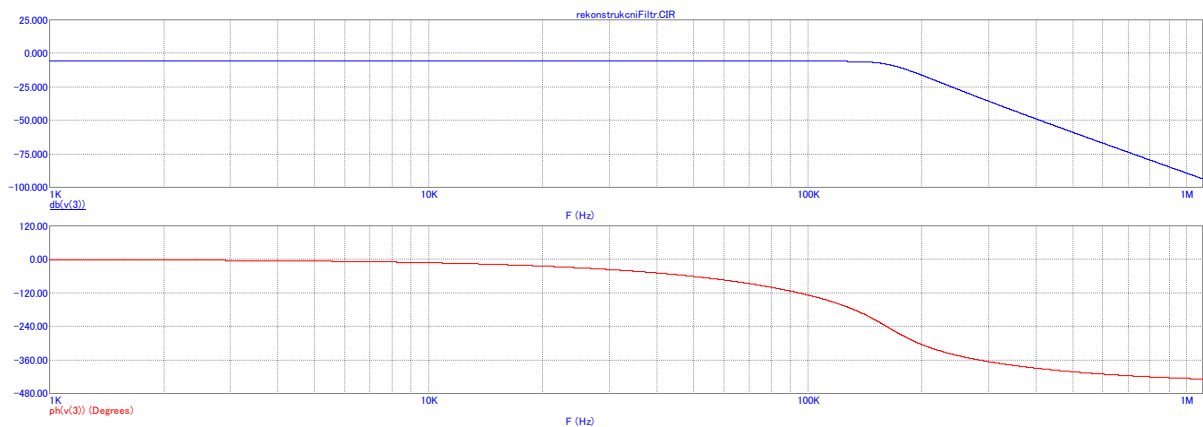
Obr.10: DP Čebyšev 5. řádu ($f_p=110\text{kHz}$, $f_s=1.049 \text{ MHz}$, $a_p=1 \text{ mdB}$, $a_s=80.6 \text{ dB}$).

Dal jsem přednost T-článku před Π -článkem, aby při realizaci s přeskokováním již stejnosměrná složka výstupního napětí nebyla posunuta o 180.

Hodnoty kapacitorů jsou řádově v nF a hodnoty induktorů v mH . Tato kombinace umožňuje dosahovat optimální výsledné vlastnosti i činitele jakosti realizovaného obvodu.



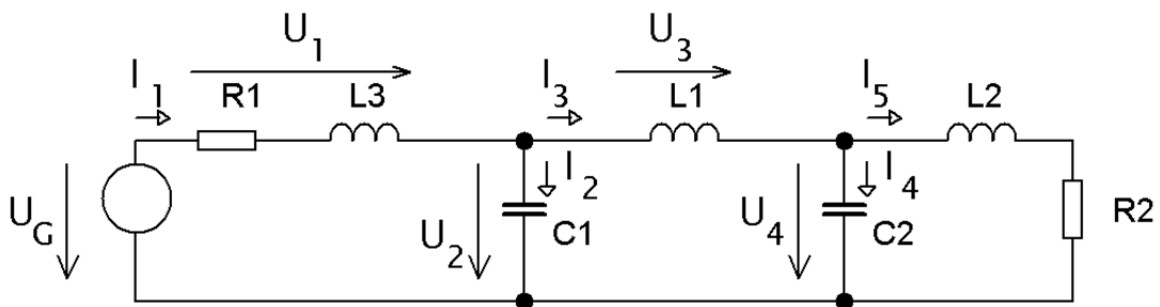
Obr.11: Simulace LC filtru v programu MicroCap, amplitudová a fázová charakteristika propustné části.



Obr.12: Simulace LC filtru v programu MicroCap, amplitudová a fázová charakteristika.

Zvolil jsem zpětnovazební filtr s přeskokováním tzv. Leapfrog Feedback Filter kvůli nejnižší citlivosti na hodnoty pasivních prvků a dobrým dynamickým vlastnostem po optimalizaci ve srovnání s jinými typy realizace. Protože kaskádní realizace filtru ARC s 1% součástkami by pro řád, větší než 4 mohla mít obtížně realizovatelný souběh.

Dle [12] jde o úlohu nekaskádní syntézy, založenou na simulaci LC filtru z obvodových rovnic. Snahou je nalézt obdobu příčkových filtrů LC pomocí aktivních obvodů RC.



Obr.13: Výchozí dolní propust 5. řádu

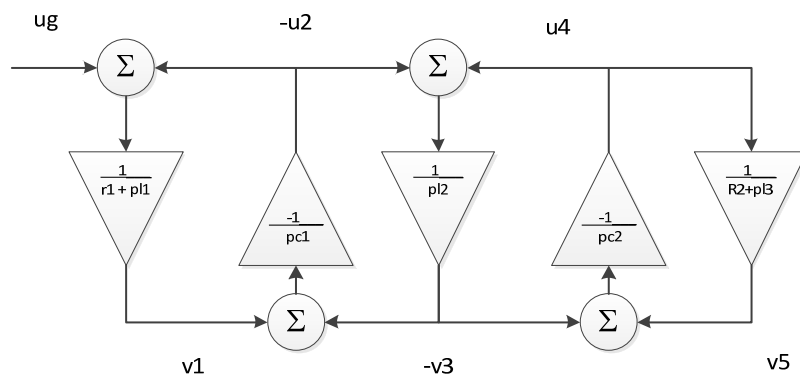
V [3] je popsáno řešení zpětnovazební filtr s přeskokováním pro nižší řád. Z tohoto postupu vycházím a sestavuji pro obvod soustavu rovnic. První a poslední větev příčkové struktury zahrnuje i vnitřní odpor zdroje signálu a zatěžovací rezistor.

$$U_1 = U_g - U_2 \quad I_1 = \frac{1}{R_1 + pL_1} \cdot U_1$$

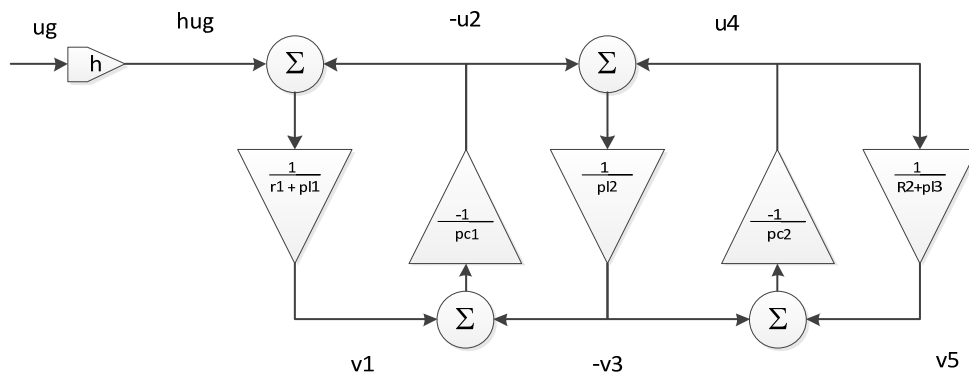
$$\begin{aligned}
I_2 &= I_1 - I_3 & U_2 &= \frac{1}{pC_1} \cdot I_2 \\
U_3 &= U_2 - U_4 & I_3 &= \frac{1}{pL_2} \cdot U_3 \\
I_4 &= I_3 - I_5 & U_4 &= \frac{1}{pC_2} \cdot I_4 \\
&& I_5 &= \frac{1}{pL_3 + R_2} \cdot U_4
\end{aligned} \tag{18.}$$

Po přetransformování do napět'ového módu:

$$\begin{aligned}
v_1 &= \frac{R}{R_1 + pL_1} \cdot (u_g - u_2) = \frac{1}{r_1 + pl_1} \cdot (u_g - u_2) \\
u_2 &= \frac{1}{pC_1R} \cdot (v_1 - v_3) = \frac{1}{pc_1} \cdot (v_1 - v_3) \\
v_3 &= \frac{R}{pL_2} \cdot (u_2 - u_4) = \frac{1}{pl_2} \cdot (u_2 - u_4) \\
u_4 &= \frac{1}{pC_2R} \cdot (v_3 - v_5) = \frac{1}{pc_2} \cdot (v_3 - v_5) \\
v_5 &= \frac{R}{pL_3 + R_2} \cdot u_4 = \frac{1}{pl_3 + r_2} \cdot u_4
\end{aligned} \tag{19.}$$



Obr.14: Bloková struktura dolní propusti



Obr.15: Modifikovaná bloková struktura dolní propusti

Modifikovaná struktura je dle [3] přizpůsobená pro obvodovou implementaci funkčními bloky se sumačními vstupy, tj. u OZ jsou k dispozici sumační integrátory. Jednotlivé větve blokové struktury využijí následujících funkčních bloků:

- Větev1 tvoří neinvertující ztrátový integrátor.
- Větev2 tvoří invertující bezztrátový integrátor.
- Větev3 tvoří neinvertující bezztrátový integrátor.
- Větev4 tvoří invertující bezztrátový integrátor.
- Větev5 tvoří neinvertující ztrátový integrátor.

Pro porovnání blokové struktury a obvodové implementace dostaneme pro uzlové napětí u_4

$$u_4 = -\frac{v_5 + (-v_3)}{pc_2} = \frac{v_5 + (-v_3)}{R_{24} + \frac{1}{R_{14}}} = \frac{v_5 \cdot R_{14} + (-v_3)}{R_{24} + \frac{1}{R_{14}}} \quad (20.)$$

$$R_{14} = R \frac{C_2}{C_1}, \frac{R_{14}}{R_{24}} = 1$$

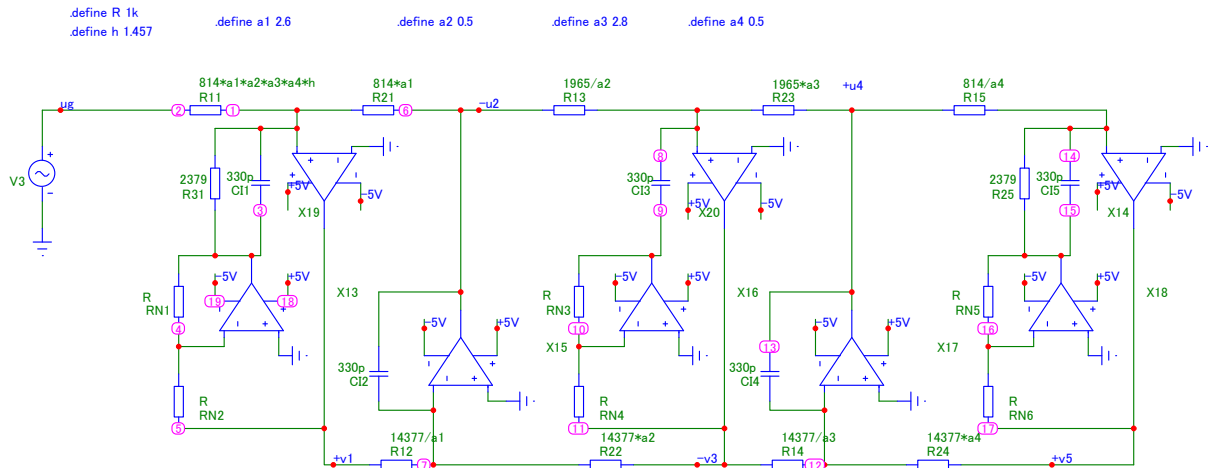
Obdobně pro uzlové napětí v_5

$$v_5 = \frac{u_4}{pl_3 + r_2} = \frac{\frac{u_4}{R_{15}}}{pC_1 + \frac{1}{R_{25}}} = \frac{u_4}{pC_1 R_{15} + \frac{R_{15}}{R_{25}}} \quad (21.)$$

$$\frac{L_3}{R} = C_1 R_{15}, R_{15} = \frac{L_3}{R \cdot C_1},$$

$$\frac{R_{15}}{R_{25}} = \frac{R_2}{R}, R_{25} = \frac{R_{15} \cdot R}{R_2}$$

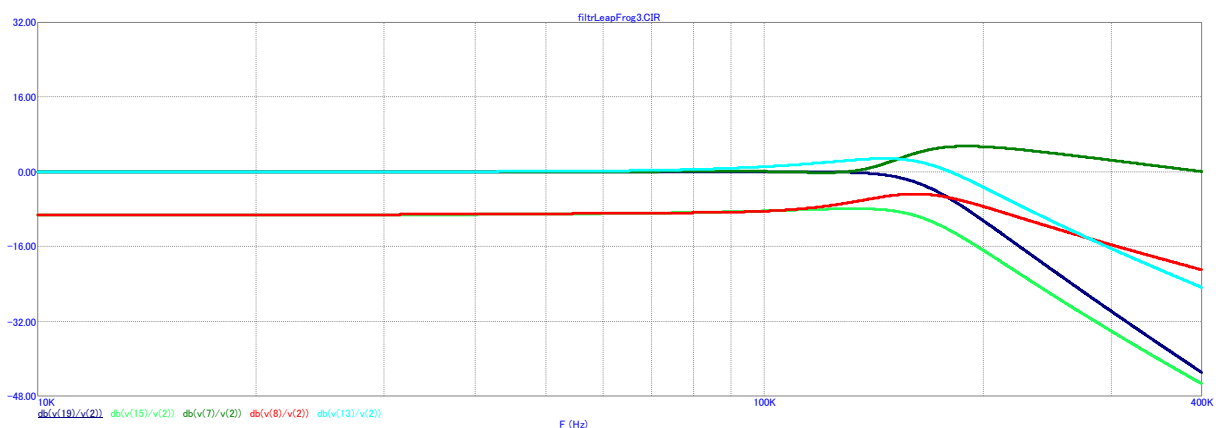
Obvodová implementace odvozené blokové struktury filtru



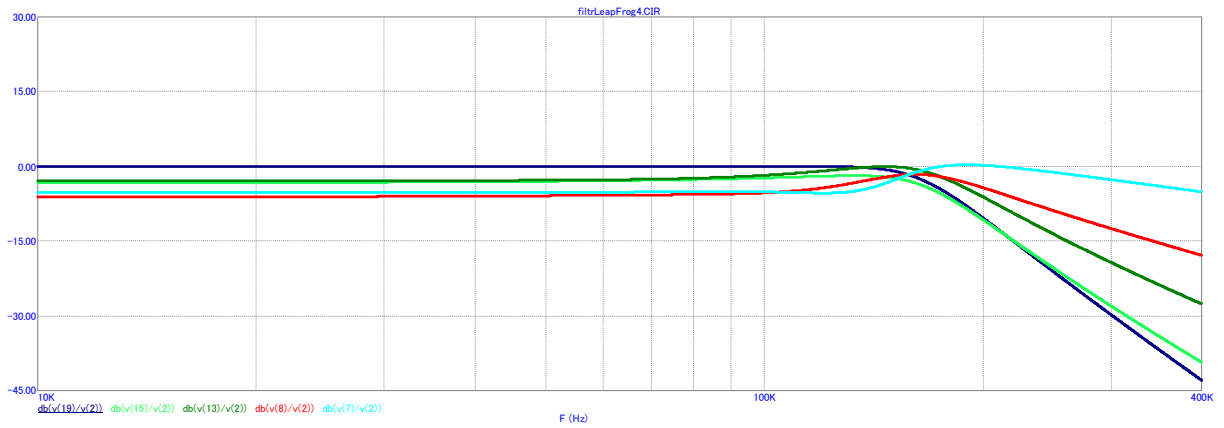
Obr.16: Optimalizace filtru v programu Microcap

Simulováno s OZ LT1818 při simulaci s TL082 při $f=1$ MHz nesplňovalo zadané toleranční schéma.

Hodnota R11 byla nastavena, aby při $H(0)$ byl přenos 1. $h=1.457$. Optimalizací dynamických poměrů dosáhneme stavu, kdy maxima výstupních napětí všech aktivních prvků nepřekročí maximální hodnotu výstupního napětí filtru. V ideálním případě by tato napětí měla být shodná [3]. Zde jsou vnitřními výstupy uzly spojené s výstupy integrátorů. Při dynamické optimalizaci obvodu v napěťovém módu tedy budeme porovnávat maxima napětí $v1, u2, v3, u4, v5$ s maximálním výstupním napětím filtru. Vyrovnání maxim je dosaženo změnou přenosu integrátoru. Aby nedošlo ke změně přenosu filtru, je nutné upravit zpětnovazební přenos na původní hodnotu vřazením bloku s recipročným přenosem do druhé dílčí zpětnovazební smyčky. Ideálního shody maximálních napětí nebylo dosaženo z důvodu omezením daným velikostí výstupního proudu OZ.



Obr.17 : Amplitudová charakteristika přenosu na výstupy jednotlivých integrátorů před optimalizací.

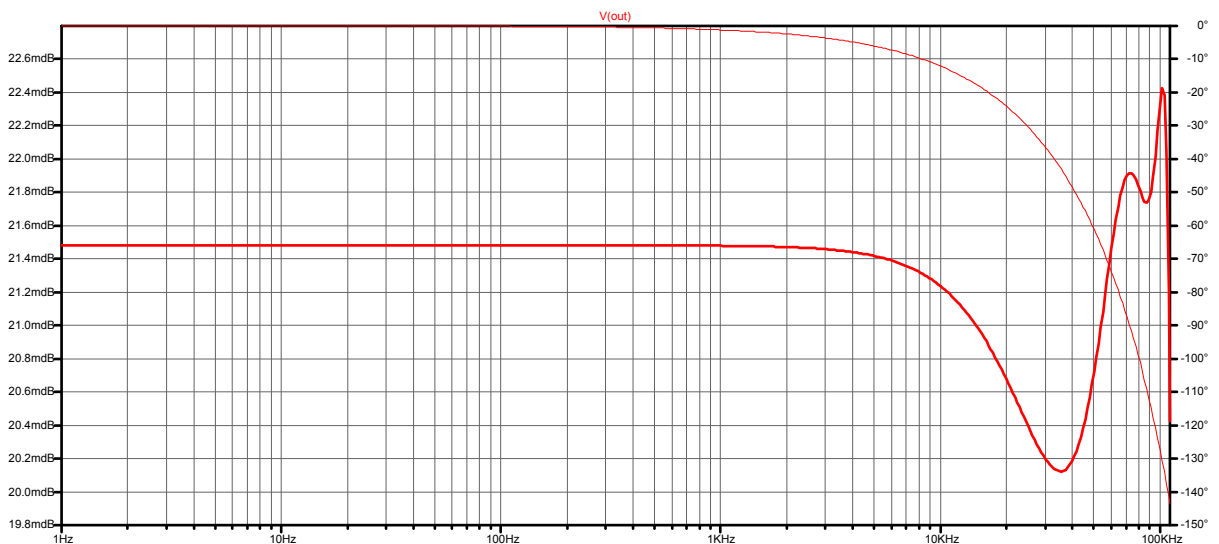


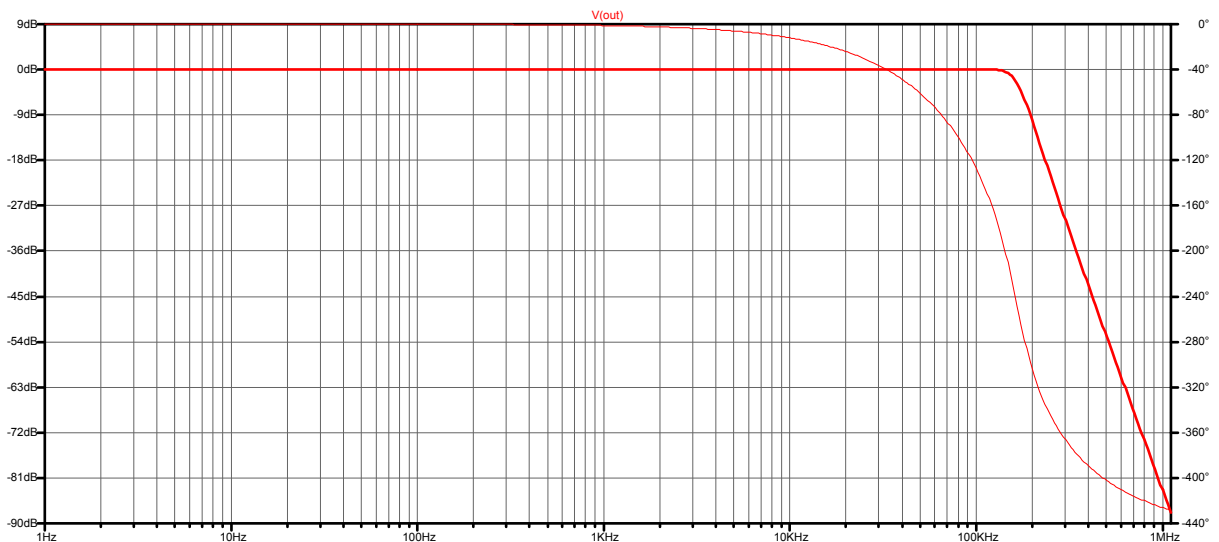
Obr.18 : Amplitudová charakteristika přenosu na výstupy jednotlivých integrátorů po optimalizaci.

Lt1800 je kompromis mezi šířkou pásma $GBW=80\text{MHz}$ a velikostí vstupní impedance. U rekonstrukčního filtru je důležitým požadavkem minimální stejnosměrná chyba přenosu. V cestě signálu je zařazen operační zesilovač a tím je do signálu vnášena chyba jeho napěťového a proudového offsetu a driftu. Návrh filtru obvykle vede na použití hodnoty odporu odlišné od hodnoty optimální z hlediska minimálního offsetu.

Kompensace fázové chyby Integrátoru.

$$C_k = \frac{1}{\omega_t R} \quad (22.)$$





Obr.19: Simulace filtru s modely reálných OZ Lt1800 , nahoře propustná část (amplitudová charakteristika tlustě, fázová charakteristika čárkovaně).

Netlist zapojení rekonstrukčního filtru je uveden v příloze.

5. Generátor obdélníkového signálu

Výstup filtru 1 je brán jako referenční signál a druhý signál je klíčovaný.

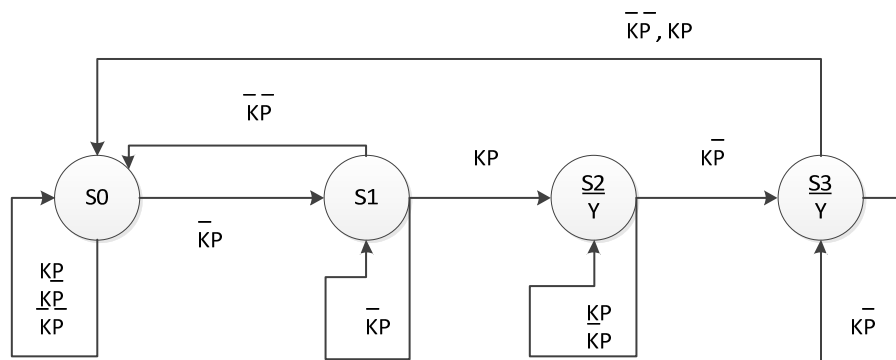
Obdélníkový průběh je získám komparací signálu za rekonstrukčním filtrem. Doba pulzu je stanovena čítačem počtem period harmonického signálu. Konec pulzu, který nastává při průchodu harmonického signálu nulou, je určen asynchronním sekvenčním logickým obvodem. Ve kterém je vyloučena současná změna stavů.

Asynchronní sekvenční logický obvod obsahuje následující signály:

K - výstup komparátoru,

P – hodnota pinu portu procesoru signalizující, zda již bylo načítáno dostatek period harmonického signálu.

Y – výstup asynchronního sekvenčního obvodu.



Obr.20 : Diagram stavů

Stav	P				Y
	K				
0	①	①	①	1	0
1	0	X	2	①	0
2	X	3	②	②	1
3	0	③	0	X	1

Tab. 2: Tabulka přechodů

Stavy v kroužku představují stabilní stavy, X představuje neurčitý stav.

Při minimalizaci stavů při stejném výstupu by bylo možné, pokud bychom ve stavu 3 pro KP umožnili neurčitý stav, sloučit stavy 2 a 3. To by však způsobilo problém při kódování stavů při přechodu ze stavu 1 do 2. Proto jsem tuto minimalizaci neprovedl.

Stavy jsou zakódovány podle následující tabulky. Mezi sousedními stavy v tabulce lze přecházet obousměrně.

		q0	
q1	0	0	1
	1	3	2

Tab.3: Vztahy sousednosti mezi stavy.

q1 q0	P			
	K			
00	00	00	00	01
01	00	x	11	01
11	x	10	11	11
10	00	10	00	x

Tab.4 : Zakódování stavů do binárních symbolů q1q0.

q1 q0	P				q1 q0	P			
	K					K			
00	0	0	0	0	00	0	0	0	1
01	0	x	1	0	01	0	x	1	1
11	x	1	1	1	11	x	0	1	1
10	0	1	0	x	10	0	0	0	x

Tab.5: Zakódování stavů do binárních symbolů q1 a q0.

/S0		P		
q1	q0	K		
00		1	1	0
01		1	x	x
11		x	1	x
10		1	1	x

/R0		P		
q1	q0	K		
00		x	x	1
01		0	x	1
11		x	0	1
10		x	x	x

/S1		P		
q1	q0	K		
00		1	1	1
01		1	x	0
11		x	x	x
10		1	x	1

/R1		P		
q1	q0	K		
00		x	x	x
01		x	x	1
11		x	1	1
10		0	1	0

Tab.6: Mapy výstupů klopných obvodů

Výrazy jsou minimalizovány s využitím map. Vybrané oblasti se překrývají, což zabraňuje hazardu. Tim jsou určeny rovnice pro vstupy R-S klopného obvodu.

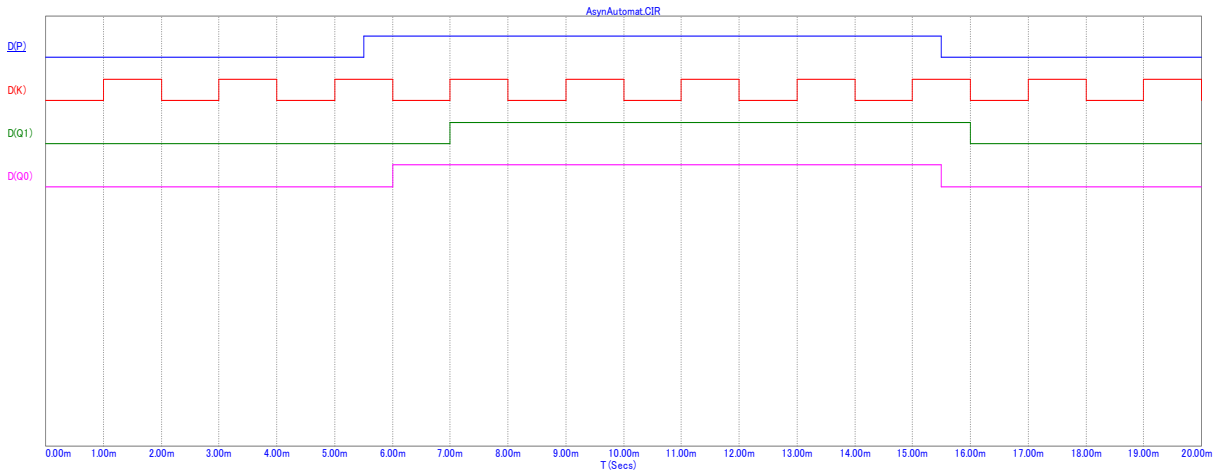
$$\begin{aligned} \overline{S0} &= \overline{P} + K & \overline{R0} &= P \\ \overline{S1} &= \overline{K} + \overline{q0} & \overline{R1} &= q0 + K\overline{P} \end{aligned} \quad (23.)$$

Po úpravě dle De Morganových zákonů

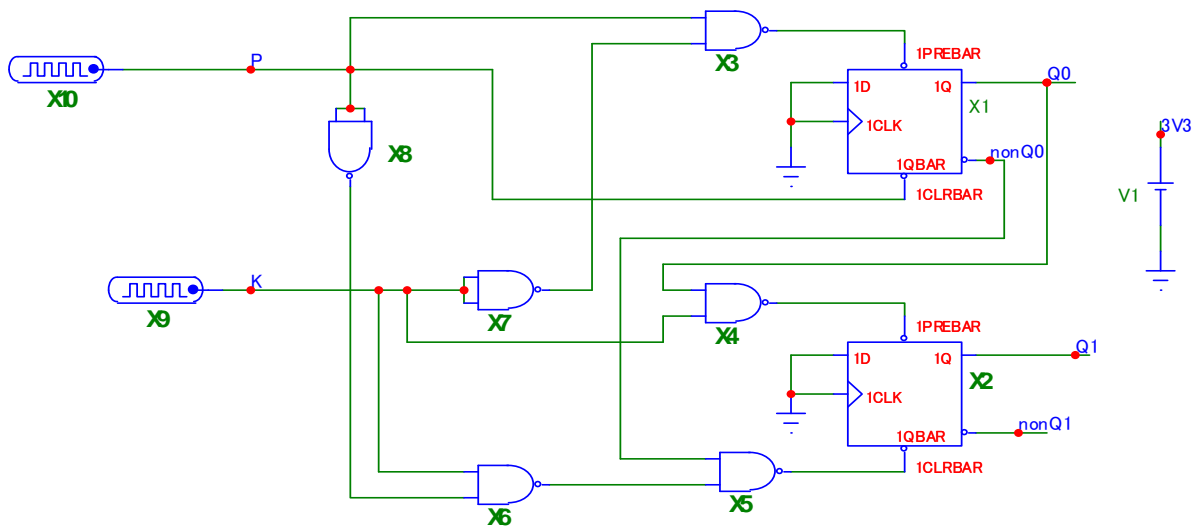
$$\begin{aligned} \overline{S0} &= \overline{P \cdot \overline{K}} & \overline{R0} &= P \\ \overline{S1} &= \overline{K \cdot q0} & \overline{R1} &= \overline{q0 \cdot K \cdot P} \end{aligned} \quad (24.)$$

Y		q0	
q1		0	1
0		0	0
1		1	1

Tab.7: Tabulka výstupů Y=q1.

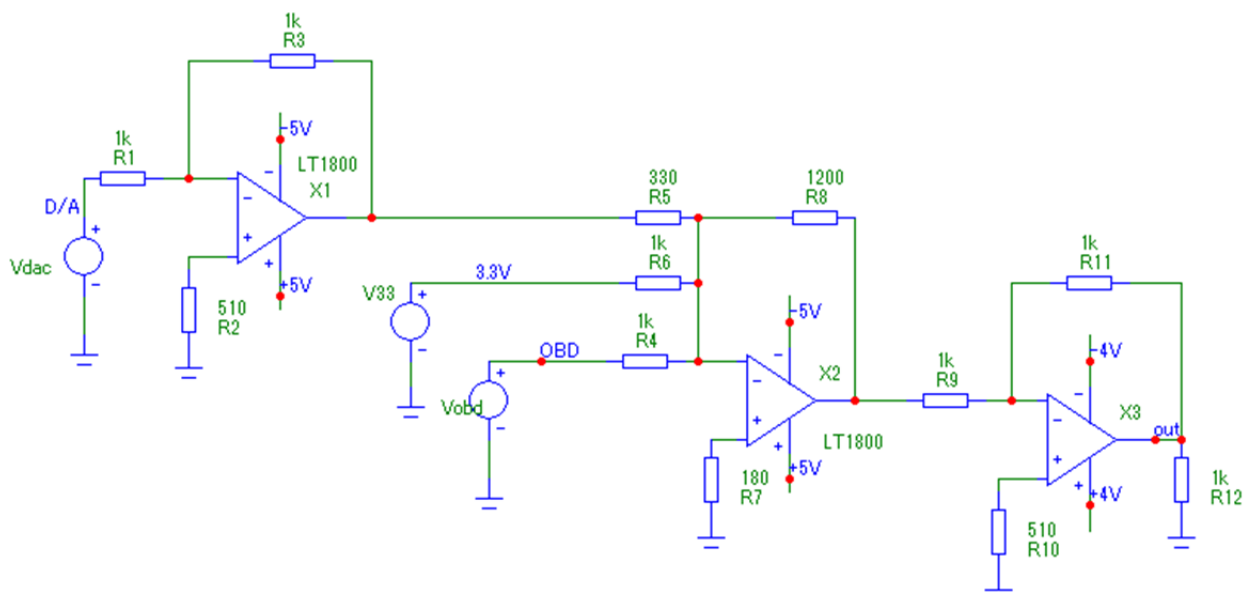


Obr.21: Časový průběh simulace asynchronního stavového automatu.



Obr.22: Schéma zapojení asynchronního sekvenčního obvodu.

5.1 Nastavení stejnosměrné složky u obdélníkového signálu.



Obr.23: Obvod nastavující SS složku ve výstupním obdélníkovém signálu.

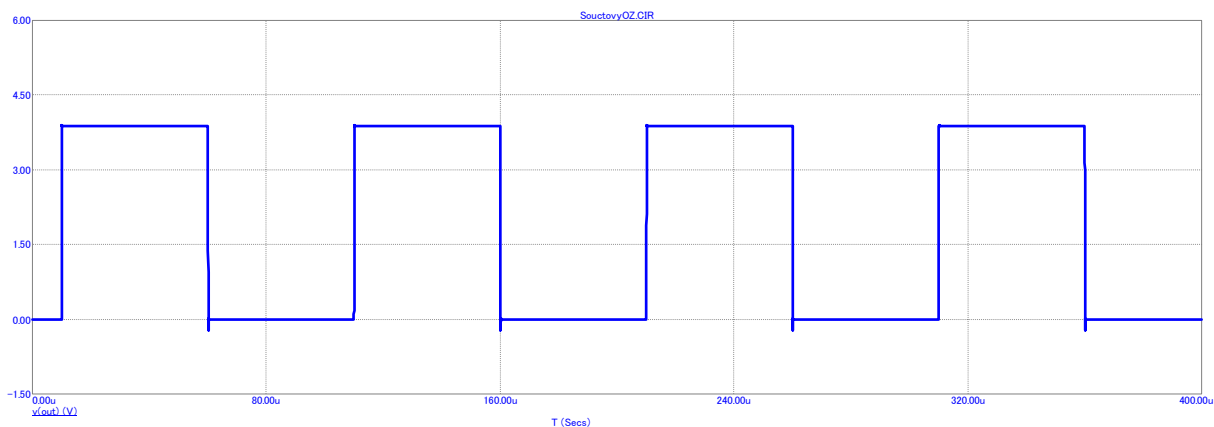
Pomocí operační sítě realizují operaci

$$U_{\text{obd}} + U_{3\text{V}3} - U_{\text{ss}} \quad (25.)$$

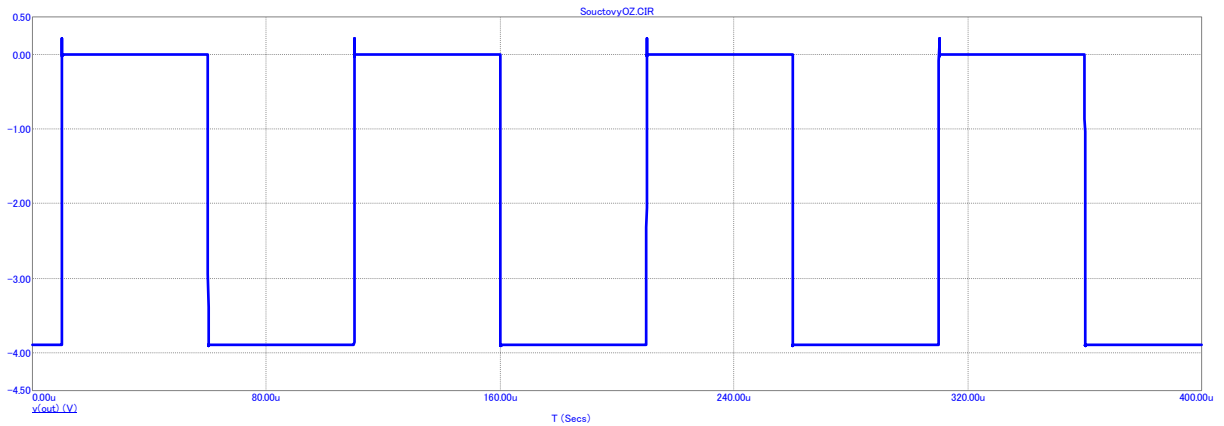
Kde U_{obd} je signál z výstupu komparátoru za rekonstrukčním filtrem

$U_{3\text{V}3}$ je napájecí napětí 3.3V

U_{ss} je stejnosměrné napětí z výstupu sériového D/A převodníku ,



Obr.24: Výstupní obdélníkový signál bez přidané SS složky, pro $V_{\text{dac}}=1.1\text{V}$

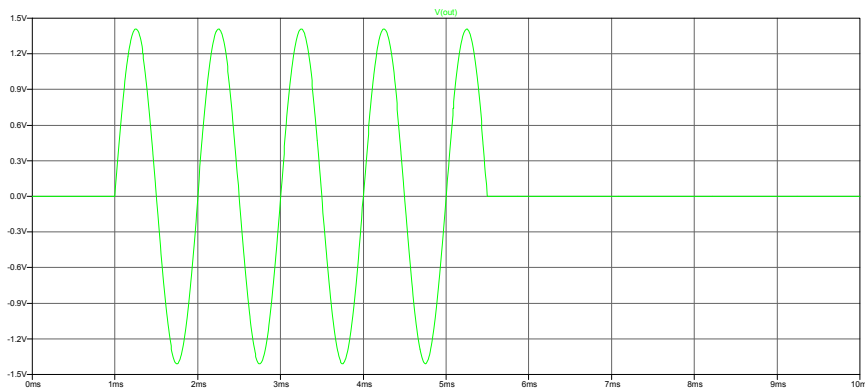


Obr.25: Výstupní obdélníkový signál s přidanou SS složkou pro $V_{dac}=2.2V$

Pro menší hodnotu napětí na výstupu D/A převodníku než 1.1V nebo větší než 2.2V dochází k ořezání hodnoty výstupního napětí vlivem saturace OZ. Rezistory zapojené mezi neinvertující vstup a zem slouží ke kompenzaci vlivu vstupních proudů.

Ke klíčování harmonického signálu dochází v multiplexeru MAX4052, který je napájen napětím $\pm 5V$ a digitální vstup má práh pro logiku 0.8V a 2.4V, která je dle [17] kompatibilní s CMOS. To platí, pokud je výstup CMOS obvodu minimálně zatěžován, protože podle [18]

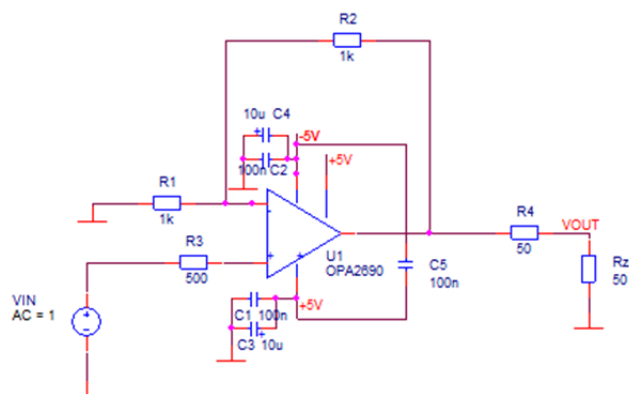
$$U_{OH} = U_{CC} - I_O R_P \quad (26.)$$



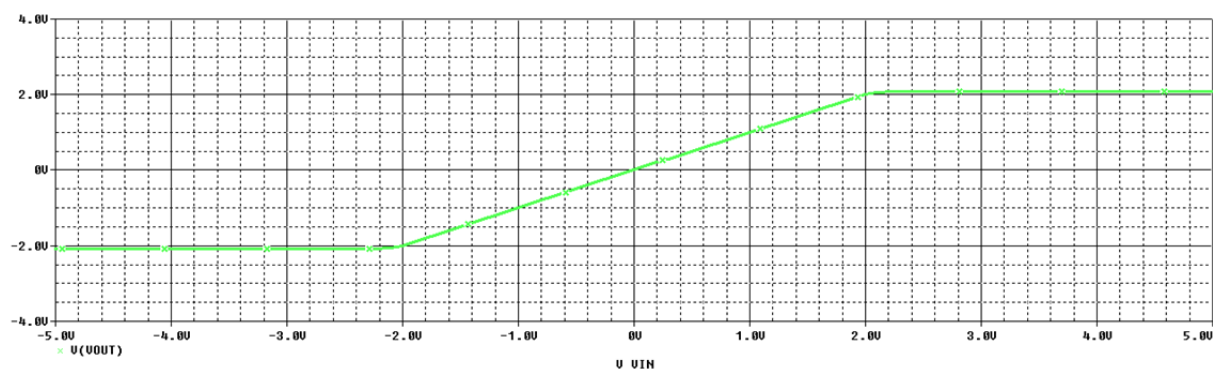
Obr.26: Klíčovaný harmonický signál v multiplexeru MAX4052

Výstup simulace multiplexeru 4052 v programu LTSpice, jehož zapojení je popsáno netlistem v příloze, je zobrazeno na výše uvedeném grafu.

Výstupní obvod je tvořen operačním zesilovačem s napěťovou zpětnou vazbou opa2690, který je schopen při napájení $\pm 5V$ dodat do zátěže až 190mA. Tato velikost výstupního proudu je pro zátěž 50Ω a maximální výstupní napětí $1V_{ef}$ na ní dostatečná.



Obr.27: Výstupní zesilovač.



Obr.28: Převodní charakteristika výstupního zesilovače.

Zesilovač s obvodem opa2690 je stabilní od zesílení $G=1$. Zde se jedná o neinvertující zesilovač se zesílením $A_u=2$ a s děličem na výstupu. Přidáním oddělovacího kondenzátoru 100nF mezi napájecí piny $+5\text{V}$ a -5V má dle [16] zlepšit potlačení rušení druhou harmonickou o 3 až 6 dB.

6. Závěr

Cílem mé práce byl návrh klíčovaného digitálního generátoru signálu, který umožňuje vytvářet skupiny harmonických kmitů (radioimpulzy) s nastavitelným fázovým posuvem, kmitočtem a délkou trvání a také obdélníkový průběh s nastavitelnou střídou, kmitočtem a stejnosměrnou složkou. Návrh jednotlivých částí generátoru jsem ověřoval simulací. V době tisku této práce chybělo dopsat část kódu pro MCU a dát dohromady funkční vzorek.

Seznam použité literatury

- [1] Skalický P.: Přístrojové aplikace mikropočítačů ČVUT
- [2] Kopecký D.: Číslicové systémy v radiotechnice - cvičení ČVUT 2004
- [3] Martinek P., Boreš P., Hospodka J.: Elektrické filtry ČVUT Praha 2003
- [4] Matějka Š.: Vysokofrekvenční měření ČVUT Praha 2002
- [5] Skalický P.: Číslicové systémy v radiotechnice ČVUT Praha 2004
- [6] Krejčířík A.: Napájecí zdroje II, BEN Praha 1996
- [7] LT1372 reference manual
- [8] Vankka J. : Direct digital synthesizers , Kluwer Academic Publishers Boston 2001
- [9] Humlhans J. : Zajímavá zapojení 2 ,BEN Praha 2005
- [10] Holý R. : Generátor klíčovaného harmonického signálů. Bakalářská práce ČVUT FEL Praha 2004
- [11] Sedláček R. : Signálové procesory v praxi , přednášky k předmětu A0B38SPP
- [12] Bičák J., Laipert M., Vlček M. : Lineární obvody a systémy, ČVUT Praha 2007
- [13] Dobeš J., Žalud V. : Moderní radiotechnika ,BEN Praha 2006
- [14] Hájek K., Sedláček J.: Kmitočtové filtry, BEN Praha 2002
- [15] Punčochář J.: Operační zesilovače v elektronice, BEN Praha 2002
- [16] <http://www.ti.com/lit/ds/symlink/opa2690.pdf>
- [17] <http://www.maximintegrated.com/en/products/analog/analog-switches-multiplexers/MAX4052.html#popuppdf>
- [18] Fischer J.: Přednášky předmětu A4B38NVS Návrh vestavných systémů ČVUT FEL 2014.

*Netlist rekonstrukčního filtru

```
XU1 0 N006 +5V -5V N011 LT1800
XU2 0 N002 +5V -5V N008 LT1800
XU3 0 N005 +5V -5V N012 LT1800
XU4 0 N004 +5V -5V N009 LT1800
XU5 0 N007 +5V -5V N010 LT1800
XU6 N014 0 +5V -5V N001 LT1800
XU7 N013 0 +5V -5V N003 LT1800
XU8 N015 0 +5V -5V out LT1800
RN2 N001 N006 4384
RN1 N006 N011 4384
R31 N011 N014 2379
RN4 N003 N005 4384
RN3 N005 N012 4384
RN6 out N007 4384
RN5 N007 N010 4384
R25 N010 N015 2379
R11 N014 in 1188
R21 N008 N014 814
R13 N013 N008 1965
R23 N009 N013 1965
R15 N015 N009 814
R24 out N004 14377
R14 N004 N003 14377
R22 N003 N002 14377
R12 N002 N001 14377
CI1 N011 N014 330p
CI2 N002 N008 330p
CI3 N012 N013 330p
CI4 N004 N009 330p
CI5 N010 N015 330p
V1 +5V 0 5
V2 0 -5V 5
V3 in 0 SINE(0 1 1000) AC 1 0
.ac dec 100 1 111000
.lib LTC.lib
.backanno
.end
```

***Netlist simulace multiplexeru 4052**

```
XU1 N002 N002 0 0 0 0 N001 out 0 0 0 0 NC_01 vdd 0 vee 4052 vcc=5 vel=50e-9
V1 vdd 0 5
V2 0 vee 5
V3 N001 0 SINE(0 1.41 1K)
V4 N002 0 PULSE(0 5 1ms 1e-9 1e-9 4.5m 9m 5)
.tran 0 10m 0 100n
.LIB C:\Program Files\LTC\LTspiceIV\lib\sub\SwitchAna.lib
.backanno
.end
```