

Bakalářská práce



České
vysoké
učení technické
v Praze

F3

Fakulta elektrotechnická
Katedra měření

Generace audiosignálů pomocí mikrořadiče

Barbora Mašková

Vedoucí práce: doc. Ing. Jan Fischer, CSc.
Studijní program: Kybernetika a Robotika
Květen 2021

I. OSOBNÍ A STUDIJNÍ ÚDAJE

Příjmení: **Mašková** Jméno: **Barbora** Osobní číslo: **483652**
Fakulta/ústav: **Fakulta elektrotechnická**
Zadávací katedra/ústav: **Katedra měření**
Studijní program: **Kybernetika a robotika**

II. ÚDAJE K BAKALÁŘSKÉ PRÁCI

Název bakalářské práce:

Generace audiosignálů pomocí mikrořadiče

Název bakalářské práce anglicky:

Microcontroller based audio-signal generation

Pokyny pro vypracování:

Navrhněte a s využitím bloků PWM a DAC mikrořadiče řady STM32 realizujte metody generace audiosignálů. V případě použití bloku PWM využijte vhodného způsobu modulace střídavy a následné filtrace pro získání požadovaného průběhu signálu.

Vyřešte generaci harmonického signálu s pevnou i proměnnou frekvencí a generaci signálu s více nezávisle nastavitelnými složkami.

Pro použití v měřicích přístrojích navrhněte způsoby generace proměnných signálů sloužících pro indikaci různých stavů přístroje. Analyzujte možnost využití jednoduchého mikrořadiče řady STM32 pro syntézu signálů podobných řečovým, které by byly použitelné jako informační výstup měřicího přístroje.

Seznam doporučené literatury:

- [1] Yiu, J.: The Definitive Guide to ARM Cortex -M0 and Cortex-M0+ processors
- [2] STMicroelectronics: RM0091 STM32F0x2 Reference manual
- [3] STMicroelectronics: DS10147 STM32F042 Data

Jméno a pracoviště vedoucí(ho) bakalářské práce:

doc. Ing. Jan Fischer, CSc., katedra měření FEL

Jméno a pracoviště druhé(ho) vedoucí(ho) nebo konzultanta(ky) bakalářské práce:

Datum zadání bakalářské práce: **22.01.2021**

Termín odevzdání bakalářské práce: _____

Platnost zadání bakalářské práce:

do konce letního semestru 2021/2022

doc. Ing. Jan Fischer, CSc.
podpis vedoucí(ho) práce

podpis vedoucí(ho) ústavu/katedry

prof. Mgr. Petr Páta, Ph.D.
podpis děkana(ky)

III. PŘEVZETÍ ZADÁNÍ

Studentka bere na vědomí, že je povinna vypracovat bakalářskou práci samostatně, bez cizí pomoci, s výjimkou poskytnutých konzultací. Seznam použité literatury, jiných pramenů a jmen konzultantů je třeba uvést v bakalářské práci.

Datum převzetí zadání

Podpis studentky

Poděkování

Ráda bych poděkovala svému vedoucímu bakalářské práce doc. Ing. Janu Fischerovi, CSc. za odborné vedení práce a mnoho cenných rad. Dále bych chtěla poděkovat rodině, že měla se mnou trpělivost, a přátelům, kteří mě udržovali v dobré náladě.

Prohlášení

Prohlašuji, že jsem předloženou práci vypracovala samostatně a že jsem uvedla veškeré použité informační zdroje v souladu s Metodickým pokynem o dodržování etických principů při přípravě vysokoškolských závěrečných prací.

V Praze dne 21. května 2021

.....

Abstrakt

Tato bakalářská práce se zabývá návrhem a realizací generátorů audiosignálů s využitím bloků PWM a DAC mikrořadiče řady STM32. Při použití bloku PWM je využita vhodná modulace střídání. V případě bloku DAC je využita metoda Přímé digitální syntézy. Dále je zde popsán návrh filtru pro získání požadovaného signálu.

Práce se také zabývá analyzováním možnosti realizace Text-To-Speech generátoru, který by generoval jednoduché signály podobné řečovým, které by byly použitelné jako informační výstup měřících přístrojů.

Klíčová slova: STM32, STM32F303RE, STM32F042F6P6, audiosignály, Přímá digitální syntéza, PWM, modulace střídání, filtr, dolní propust, generátor, Text To Speech

Vedoucí práce: doc. Ing. Jan Fischer, CSc.

Abstract

This bachelor thesis deals with the design and implementation of audiosignals generators, which use PWM and DAC blocks of STM32 microcontroller. While using the PWM block the method of duty cycle modulation is used. In case of using DAC block, the DDS method is utilized. Furthermore, a filter has to be design to obtain the desired signal. Moreover, the thesis analyze the possibility of implementing the Text-To-Speech generator that would generate simple signals similar to human speech that could be utilized as information signals of measuring instruments.

Keywords: STM32, STM32F303RE, STM32F042F6P6, audiosignals, Direct digital synthesis, PWM, duty modulation, filter, low pass, Text To Speech

Title translation: Microcontroller based audio-signal generation

Obsah

1 Úvod	1
2 Rozbor zadání	3
2.1 Popis použitých částí procesoru	5
2.1.1 Analogově digitální převodník	5
2.1.2 Digitálně analogový převodník	6
2.1.3 Blok pro přímý přístup do paměti DMA	7
2.2 Popis využitých metod	8
2.2.1 Přímá digitální syntéza DDS	8
2.2.2 Blok PWM s modulací střídavy	10
2.2.3 Text To Speech syntéza	12
3 Návrh a realizace filtru	13
3.1 Dolní propust 1. řádu	14
3.1.1 Návrh RC dolní propusti	15
3.1.2 Ověření funkčnosti navrženého filtru 1. řádu v simulaci Multisim	16
3.2 Dolní propust 2. řádu	18
3.2.1 Návrh dolní propusti 2. řádu	19
3.2.2 Ověření funkčnosti navrženého filtru 2. řádu v simulaci Multisim	20
3.3 Ověření funkčnosti filtrů na reálném zapojení	22
3.4 Ověření funkčnosti filtrů pro rezistory ze standardní řady odporů	23
3.4.1 Filtr 1. řádu - rezistory ze standardní řady odporů	23
3.4.2 Filtr 2. řádu - rezistory ze standardní řady odporů	24
4 Postup návrhu a realizace generátorů využívající různé metody ke generaci signálů	27
4.1 Přímá digitální syntéza	27
4.1.1 Návrh důležitých parametrů generátoru s DDS	28

4.1.2 Ovládání generátoru s DDS	29
4.1.3 Otestování generátoru s DDS	29
4.1.4 Použití metody DDS pro generování signálů s více složkami	31
4.1.5 Zapojení generátoru s DDS	32
4.2 Blok PWM s modulací střídavy	33
4.2.1 Návrh důležitých parametrů generátoru s PWM	34
4.2.2 Ovládání generátoru	35
4.2.3 Otestování generátoru	38
4.2.4 Zapojení generátoru využívajícího blok PWM	40
4.3 Text To Speech	41
5 Závěr	43
Literatura	45
A Použité kódy	47
A.0.1 PWM - generace look-up tabulky[1]	48
B Fotodokumentace použitého HW	49

Obrázky

2.1	Reprezentace jednotlivých metod pro generování signálu	4
2.2	Schéma ADC s postupnou aproximací	6
2.3	Zarovnání dat v DAC	6
2.4	Schéma DAC	7
2.5	Schéma přenosu bez použití DMA a s ním	7
2.6	DDS - základní schéma principu	9
2.7	DDS - fázový kruh	10
2.8	Základní schéma s PWM blokem	11
2.9	Schéma funkce filtru v zapojení	11
2.10	TTS - Základní schéma převodu textu na řeč	12
3.1	Příklad průchodu neharmonického signálu filtrem DP	13
3.2	Základní schéma zapojení DP filtru 1. řádu - RC a RL články	14
3.3	Modulová a fázová charakteristika dolní propusti 1. řádu	15
3.4	Naměřené charakteristiky filtru 1. řádu v simulačním programu Multisim	17
3.5	Základní schéma zapojení DP filtru 2. řádu	18
3.6	Modulová a fázová charakteristika dolní propusti 2. řádu	19
3.7	Porovnání modulové charakteristiky filtru 1. a 2. řádu	19
3.8	Naměřené charakteristiky filtru 2. řádu v simulačním programu Multisim	21
3.9	Záznam průběhů z osciloskopu	22
3.10	Modulové charakteristiky filtru 1. řádu	23
3.11	Modulové charakteristiky filtru 2. řádu	24
4.1	Schéma funkce generátoru s DDS	28
4.2	Menu generátoru s DDS	29
4.3	Vygenerovaný signál metodou DDS - 2475 Hz	30

4.4 Vygenerovaný signál metodou DDS - 415 Hz	30
4.5 Generace signálu s více složkami	31
4.6 Signál se třemi složkami - 190, 507 a 1900 Hz	31
4.7 Ovládání generátoru s více nastavitelnými složkami	32
4.8 Schéma zapojení zesilovače a filtru	32
4.9 Schéma funkce generátoru s PWM blokem	33
4.10 Návrh ovládání generátoru	35
4.11 Menu vypsané v terminálu v programu PuTTY	36
4.12 Informativní popisky při generaci signálu generátorem s blokem PWM	37
4.13 Signál vygenerovaný při nastavení frekvence přímo v kódu	38
4.14 Signál generované při nastavení frekvence trimrem - 2055 Hz	38
4.15 Signály generované při nastavení frekvence v terminálu - 830 Hz	39
4.16 Signál vygenerovaný při nastavení dvou složek - 570 Hz a 1460 Hz	39
4.17 Schéma zapojení zesilovače, filtru a mikrořadiče STM32F042F6P6	40
4.18 Signál hlásky 'a'	41
4.19 Signál hlásky 'b'	42
A.1 TTS - získání look-up tabulky	47
A.2 Sweep - výpočet frekvence[2]	47
B.1 STM32F303RET6 64 PINS	49
B.2 STM32F042F6P6	49
B.3 Zapojení generátoru s metodou DDS	50
B.4 Zapojení generátoru s blokem PWM a modulací střídy	50

Tabulky

4.1 Přejchodová tabulka ovládaní generátoru s blokem PWM	36
--	----

Seznam symbolů a zkratek

DDS	Direct Digital Synthesis - Přímá digitální syntéza
TTS	Text To Speech
ADC	Analogově digitální převodník
DAC	Digitálně analogový převodník
DMA	Direct memory access - Přímá přístup do paměti
GND	zem
MSB	Most Significant Bit - Nejvýznamější bit
LSB	Least Significant Bit - Nejméně významný bit
CPU	Centrální procesorové jednotky
DP	Dolní propust
LUT	Look-up tabulka
ARR	Auto reload registr
PSC	Prescale
Res	Rozlišení
U_{in}	Vstupní napětí
U_{out}	Výstupní napětí
U_{old}	Původní hodnota amplitudy
U_{min}	Minimální amplituda
U_{max}	Maximální amplituda
H	přenos
Q	činitel jakosti
f_{PWM}	frekvence PWM
f_{out}	frekvence výstupního signálu
f_{CLK}	frekvence hodinového signálu
f_{TR}	frekvence časovače (triggeru)
f_0	mezní frekvence (kmitočet)
f_s	střední kmitočet

ω	kruhový kmitočet
ω_0	mezní kruhový kmitočet
τ	časová konstanta
φ	fázový posun
t	krok
i	pořadí prvku v poli
M	ladicí slovo
n	délka fázového akumulátoru v bitech
N	počet vzorků v LUT
R	Odpor
C	Kapacita

Kapitola 1

Úvod

Podnětem vzniku této práce bylo její možné využití ve výuce, pro představení problematiky elektroniky dětem či pro signalizaci v přístrojích. Velkou motivací bylo vytvořit něco, co by zaujalo děti, a mohlo by se sestavit k názorné ukázce, co se dá vytvořit z pár součástek. Pro realizaci tohoto cíle bylo zapotřebí vymyslet něco, co by vytvářelo silný vjem, který děti zaujme. Velice silným vjemem je právě zvuk, a proto se tato práce bude zabývat generací audiosignálů.

Pro realizaci generátorů budou využity mikrořadiče od firmy ST, přesněji modely STM32F303RET6 a STM32F042F6P6, které se nejčastěji používají ve výuce. První část bakalářské práce se bude zabývat rozбором jednotlivých metod, které se dají použít pro generování signálů. V této části budou také popsány vybrané části mikroprocesorů, které budou využity v generátorech. Na základě této analýzy budou navrženy generátory využívající dané metody a jejich možné funkcionality.

Další část práce se bude věnovat návrhu potřebného filtru. Bude zde stručně vysvětleno, z čeho se při návrhu filtru vychází a poté za pomoci tohoto shrnutí bude navrhnut požadovaný filtr. Aby byla zaručena správnost návrhu, filtr bude sestaven i v simulaci a bude otestován, zda-li správně filtruje. Pro potřeby možného sestavení bude ověřen návrh i s rezistory ze standardní řady odporů.

Poslední část práce bude již popisovat samotný návrh a realizaci generátorů. U každého generátoru bude popsán princip jeho návrhu a jak ke vzniku signálu dochází. Pro každý generátor bude uveden výpočet nejdůležitějších parametrů, které je potřeba nastavit, aby se dosáhlo požadovaného výsledku. Dále zde bude vysvětleno, jak se v daném generátoru nastavuje požadovaná frekvence signálu a také jak se spouští případné další funkcionality. Každý generátor bude podroben i testování a jeho správnost bude ověřena zaznamenáním vygenerovaného signálu osciloskopem. Nakonec bude uvedeno schéma zapojení, které bude umožňovat přehrávání vygenerovaného signálu. Ke konci této kapitoly bude rozebrána i možnost využití metody pro generování signálů podobným řečovým.

Cílem této práce je navrhnout a realizovat generátory, které pomocí metod budou generovat audiosignály o dané frekvenci. Dalším cílem je analyzovat možnost generování signálů podobným

1. Úvod

řечovým, které by se mohly použít v měřících přístrojích jako informativní indikace o stavu přístroje.

Kapitola 2

Rozbor zadání

Tato práce se zabývá návrhem a realizací generace audiosignálů s využitím mikrořadiče řady STM32. Pro generování audio signálu byly vybrány dvě metody a to Přímá digitální syntéza a metoda využívající PWM blok s modulací střídy. Dále se také věnuje analýze možnosti generace řečových signálů.

Jak bylo již uvedeno v úvodu, jedno z možných využití těchto generátorů je ve výuce. Generátor je možné zapojit do obvodu a analyzovat pomocí něj, zda-li obvod správně funguje. Dále se dají tyto generátory použít při vysvětlování frekvenční charakteristiky a jejího následného měření.

Další oblast využití je představování elektrotechniky dětem. Děti není lehké zaujmout a je velice těžké získat jejich pozornost, hlavně když se jedná o něco, co je úzce spojené se vzděláním. Děti jsou od přírody velice zvědavé, ale pro udržení této zvědavosti a získání si následné pozornosti, je zapotřebí silného vjemu, jako je zvuk, pohyb či zrakový efekt.

Ve snaze srozumitelně předat informace dětem, je důležité zvolit metodu výuka hrou. Dětem se představí zařízení, které generuje různé zvuky - audiosignály, čímž se získá jejich pozornost. A dále při představování těchto generátorů a ukazování různých funkcionalit, je možné dětem předat velké množství zajímavých informací bez toho, aniž by jim bylo navozeno pocitu, že se něco učí.

Kromě vzdělávání se dají generátory využít při obsluze různých přístrojů. Zvuk hraje velkou roli v každodenním životě, ať už si to lidé uvědomují či ne. Člověk je schopný podle výšky a tónu hlasu poznat, kdo na něj mluví, aniž by mluvího viděl. Pozná, zda-li v jeho směru jede sanitka, nebo jaký nástroj právě hraje. Každá věc produkuje určitý zvuk, který je specifický pouze ní. Mozek si tedy tyto specifické zvuky přiřadí k informacím o dané věci a je následně schopný tuto věc rozeznat jen podle zvuku. Těto schopnosti se proto dá využít při operaci s různými přístroji.

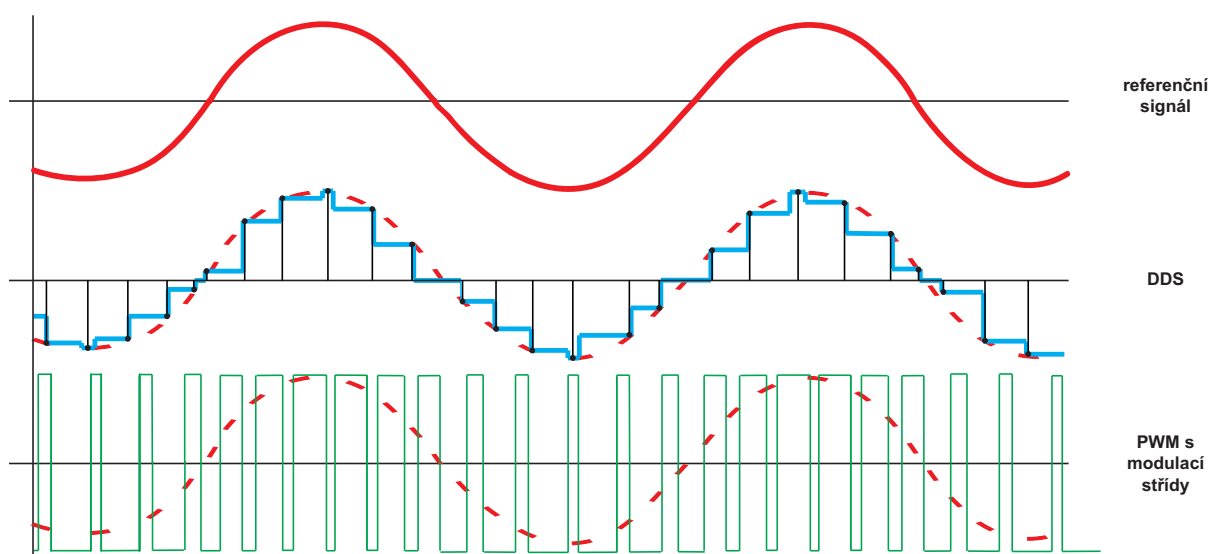
Přiřazením určitých zvuků k daným funkcionalitám stroje se uživateli dodává další informace, kterou může dále využít při zjišťování stavu přístroje. Už jen snadné přiřazení různých tónů ke klávesnicím usnadňuje uživateli práci. Jako příklad, kde je výhoda této funkcionality vidět, je psaní SMS bez koukání na mobil. Starší tlačítkové telefony měly pro každou klávesnici nastavený jiný tón, a proto bylo pro uživatele jednoduché poznat, jakou klávesnici zmáčkne, aniž by na mobil koukal. Tyto specifické tóny se natolik zafixovaly do paměti uživatele, že byl i schopný při uslyšení tónu ho přiřadit ke správné klávesnici, aniž by používal telefon.

Signalizace stavu přístroje je také výhodná proto, že její rozeznání je velice rychlé. Pokud uživatel ví, jaký zvuk může očekávat při nastání problému při práci s přístrojem, je poté schopný velice rychle

reagovat při jeho zaznění.

Mikrořadiče SMT32 se mohou rozdělit do dvou základních skupin, a to na ty, které mají digitálně analogový převodník (dále jen DAC), a na ty co ho nemají. Dle této skutečnosti se navrhnu dva generátory. Jeden využívající Přímou digitální syntézu (dále jen DDS), která využívá DAC pro generaci signálu, a druhý s metodou generace pomocí bloku PWM s modulací střídy, která ho naopak nepotřebuje.

Na Obr. 2.1 je znázorněné, jak jednotlivé metody generují sinusový signál.



Obr 2.1: Repräsentace jednotlivých metod pro generování signálu

U metody DDS se posílají do DAC hodnoty odpovídající části sinus (černé tečky) a z DAC pak vychází analogový signál (modrý signál). Aby se získal požadovaný signál se stabilní frekvencí, projde výstup z DAC filtrem (červený, čárkovaný signál).

Naopak u bloku PWM s modulací střídy není potřeba DAC. Postupně se generuje signál PWM, u kterého se moduluje střída tak, aby odpovídala dané hodnotě sinus (zelený signál). Takto modulovaný signál se nakonec vyfiltruje a získá se tak požadovaný sinusový signál (červený, čárkovaný signál).

2.1 Popis použitých částí procesoru

Tato část se bude zabývat popisem jednotlivých částí procesoru, které jsou v průběhu této bakalářské práce využity při realizaci generátoru. Popis se bude hlavně zabývat funkcionalitami, které budou následně použity v generátorech. To však neznamená, že dané bloky nemají jiná nastavení. Konkrétně zde budou popsány tyto periférie:

1. Analogově digitální převodník
2. Digitálně analogový převodník
3. Blok pro přímý přístup do paměti DMA

2.1.1 Analogově digitální převodník

Analogově digitální převodník (dále pouze ADC) je součástka, která je určena k převodu analogového (spojitého) signálu na signál digitální (diskrétní). V mikrořadičích od firmy ST řady STM32F042 a STM32F303RE se nachází ADC s postupnou aproximací. V generátoru bude využit pro jednu z možností nastavování frekvence, a to při použití trimru.

V procesoru STM32F042 se konkrétně nachází jeden 12-bitový převodník s 13 kanály, kde 10 je vedeno na fyzické piny a 3 jsou interní - teplotní senzor, měření referenčního napětí pro kalibraci a měření připojeného bateriového zdroje. Doba převodu jednoho kanálu u toho procesoru je $1.0\mu s$. [3] Naopak v procesoru STM32F303 se nachází čtyři rychlé převodníky, které mají nastavitelné rozlišení 12/10/8/6 bitů. Dohromady mají 40 kanálů, avšak některé jsou sdílené mezi ADC 1&2 a ADC 3&4. Interních kanálů je sedm, a to tři stejné jak u procesoru STM32F042 a navíc jsou zde 4 pro měření referenčního napětí na operačním zesilovači. Doba převodu odpovídá $0.2\mu s$. [4]

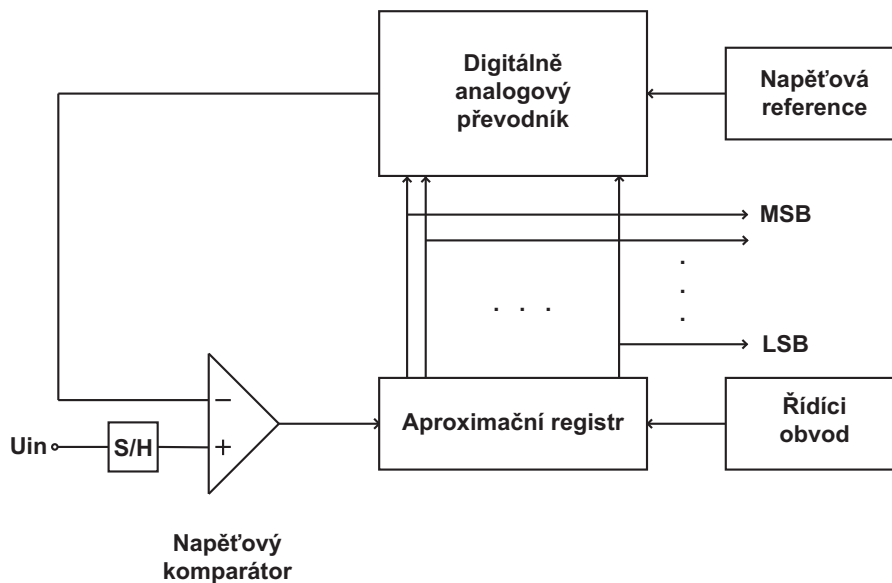
Princip funkce ADC s postupnou aproximací

ADC s postupnou aproximací pracuje v několika cyklech. Počet cyklů odpovídá rozlišení daného převodníku. Takovýto převodník se většinou skládá ze čtyř hlavních částí viz Obr 2.2, a to **Sample&Hold** obvodu pro získání vstupního napětí, **napěťového komparátoru**, který porovnává vstupní napětí U_{in} s výstupem digitálně analogového převodníku (dále pouze DAC) a posílá výstup tohoto porovnání do aproximačního registru, **aproximačního registru**, který posílá digitální informaci o vstupním napětí do DAC, a **DAC**, který posílá napětí do napěťového komparátoru, které odpovídá příchozí informaci z aproximačního registru.

Cyklus převodu probíhá následovně. Nejdříve je inicializován aproximační registr tak, aby nejvýznamnější bit (MSB) byl roven 1. Tato informace je následně poslána do DAC, který pošle odpovídající napětí na napěťový komparátor, kde je toto napětí porovnáváno se vstupním napětím U_{in} , které bylo navzorkováno v Sample&Hold obvodu. Pokud napětí přivedené z DAC je větší než vstupní napětí U_{in} , dojde k resetování bitu v aproximačním registru. V opačném případě zůstává bit nastavený

na hodnotu 1. V dalším kroku je následující bit nastaven na hodnotu 1 a cyklus se opakuje do té doby, než se projdou všechny bity. Výstupem je pak digitální aproximace navzorkovaného vstupního napětí U_{in} , která je následně zapsána do registru ADC, kde k ní uživatel může přistupovat, a nebo je možné využít DMA, aby byla hodnota zapsána do proměnné.

ADC má několik možností jak spouštět převod. Nejzákladnější je softwarové spouštění. Dále je třeba spouštění externím signálem nebo spouštění pomocí časovače. Výběr, který režim spouštění zvolit, záleží na tom, pro co se ADC chce využít. [5]



Obr 2.2: Schéma ADC s postupnou aproximací

2.1.2 Digitálně analogový převodník

Digitálně analogový převodník slouží k převodu digitálního (diskrétního) signálu na analogový (spojitý) signál. Digitální signál je reprezentovaný binárně, tedy 1 a 0. DA převodník bude využit při generování signálů DDS metodou.

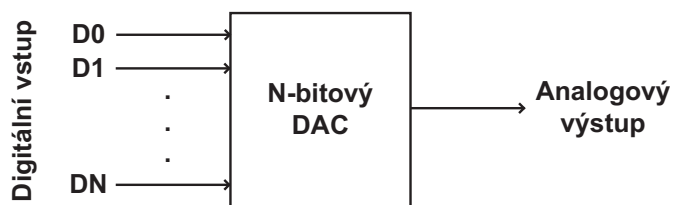
Mikrořadič řady STM32F303RE má dva 12-bitové DAC, kde je na výběr mezi levým a pravým zarovnáním dat viz Obr 2.3.



Obr 2.3: Zarovnání dat v DAC

Struktura DAC v tomto procesoru je složena z integrovaných řetězců rezistorů a invertně zapojeného zesilovače. [4] Mikrokontroler řady STM32F042 narozdíl od mikrořadiče STM32F303RE nemá DAC.

Základní schéma DAC je zobrazeno na Obr 2.4.

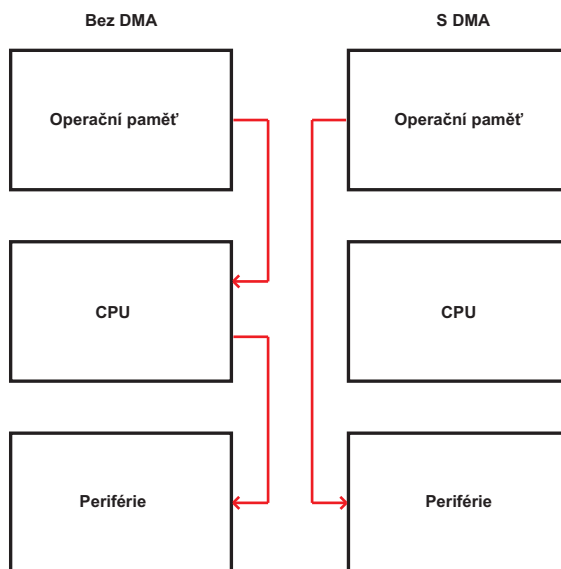


Obr 2.4: Schéma DAC

2.1.3 Blok pro přímý přístup do paměti DMA

Blok pro přímý přístup do paměti DMA (Direct Memory Access) poskytuje mikrořadič s možností přímého přenosu dat do nebo z operační paměti bez zatěžování centrální procesorové jednotky neboli CPU viz Obr. 2.5. Tato funkce bude využita pro rychlé čtení dat z paměti a následného předání těchto dat do bloku PWM.

V mikroprocesorech řady STM32F042 a STM32F303 jsou možné čtyři druhy přenosu, a to z periferie do paměti, z paměti do periferie, z periferie do periferie a nebo z paměti do paměti. V generátorech bude hlavně využit přenos z paměti do periferie. U tohoto druhu přenosu je možné nastavit režim *circular*, který zajišťuje to, že přenos probíhá neustále dokola a nemusí se spouštět pomocí softwarového příkazu.



Obr 2.5: Schéma přenosu bez použití DMA a s ním

■ Proces DMA přenosu

1. Nejprve dojde k inicializaci DMA. Procesor pošle DMA informaci o jakou periférii se jedná, jaký druh operace se má na této periférii provést (příjem nebo odeslání dat), adresu paměti, z které bude buď informaci číst a nebo naopak do ní bude data posílat, a počet bitů, které se musí přenést. Tímto končí práce procesoru a o samotný přenos se již stará DMA.
2. Jakmile jsou data na paměti či periférii přístupná, DMA zahajuje přenos. Pokud se nejedná pouze o jeden přenos, DMA si samo vygeneruje potřebnou adresu pro další přenos a následně ho i zahájí. Použitím tohoto mechanismu je DMA schopné dokončit celý přenos, který může být i tisíce bitů dlouhý, bez naručování procesů probíhajících v CPU.
3. Po dokončení celého přenosu DMA zasílá signál do procesoru pro pozastavení všech aktivit, čímž oznamuje procesoru, že dokončil přenos. Procesor si následně může ověřit, zda-li přenos proběhl celý správně a žádná data se neztratila.[6]

■ 2.2 Popis využitých metod

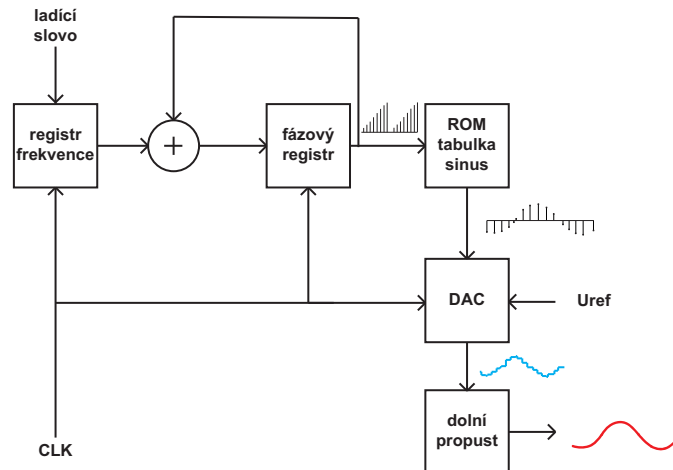
Tato část podrobněji popisuje využití metody pro generaci audiosignálů. U každé metody bude popsán její princip, z jakých částí se skládá, popřípadě každá část dělá, a výhody či nevýhody.

■ 2.2.1 Přímá digitální syntéza DDS

Přímá digitální syntéza neboli DDS z anglického Direct Digital Synthesis je metoda, za jejíž pomoci můžeme generovat analogové signály. Protože jsou analogové signály generované za pomoci digitálních metod, dovoluje to využít několik výhod, které tyto metody přináší, jako vyšší úroveň integrace nebo nižší cenu nákladů.

Hlavní výhodou metody DDS je schopnost rychlé a přesné změny frekvence, amplitudy a fáze výstupního signálu. DDS se kromě rychlých změn vyznačuje i možností ladit s velice jemným frekvenčním a fázovým rozlišením, velkým rozsahem frekvence, které se dá dosáhnout, a rychlým přeskakováním mezi různými frekvencemi. Navíc díky schopnosti rychlé změny frekvence či fáze se DDS často využívá jako primární zdroj u pokročilých digitálních modulačních technik jako Klíčování frekvenčním posuvem (FSK) nebo Rozprostřené spektrum.[7]

Na Obr 2.6 je znázorněné základní schéma DDS, které se skládá z **fázového akumulátoru**, který je zde v podobě sčítačky a fázového registru, **look-up tabulky funkce sinus**, **DA převodníku** a **dolní propusti** pro získání sinusového signálu. Kromě základních bloků je na Obr. 2.6 vyobrazen signál v různých stádiích, aby bylo názorněji vidět, jak se signál generuje.



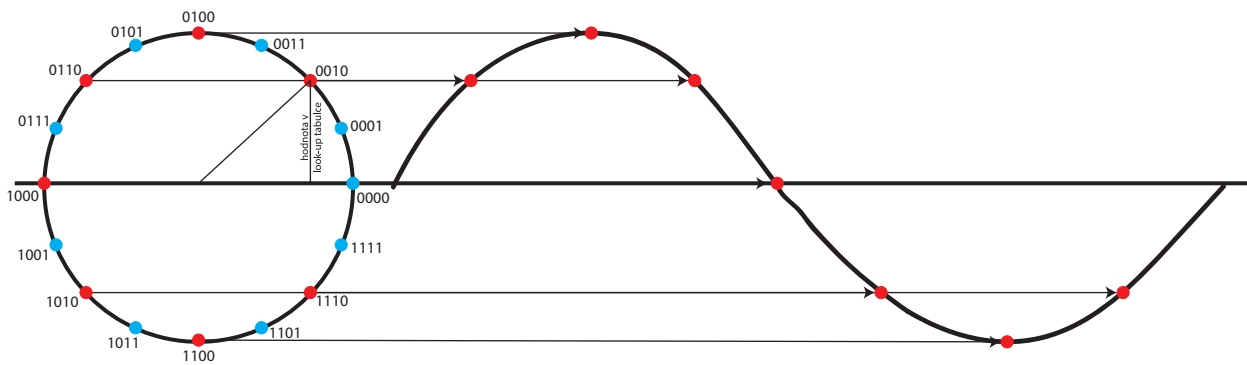
Obr 2.6: DDS - základní schéma principu

Celá generace signálu začíná přijmem tzv. ladícího slova, které se zapíše do registru frekvence. Ladící slovo určuje velikost kroku posunu při každém pulsu hodin, neboli určuje počet bodů, které se přeskočí na fázovém kruhu. Při každém pulsu hodin se hodnota tohoto ladícího slova odešle na sčítačku, kde se k ní přičte původní hodnota z fázového registru a výsledek tohoto součtu se nakonec zapíše do fázového registru. Ve fázovém registru může dojít i k přetečení. K přetečení fázového registru dochází každou periodu výstupního signálu. Po něm zůstává ve fázovém registru zbytek po přetečení a děj dále pokračuje. [8]

Hodnota ve fázovém registru pak adresuje místo v ROM tabulce, kde jsou uloženy hodnoty funkce sinus. Do bloku ROM tabulka sinus vstupuje signál v podobě bodů tvořících rampu (generace signálu o konstantní frekvenci), který reprezentuje okamžitou fázi výstupního signálu v rozmezí od 0 do 2π radiánů. Tabulka následně převede tuto rampu na signál sinus a posílá do DA převodníku hodnoty amplitudy signálu. DA převodník tento navzorkovaný vstup převede na kvantovaný signál, který je pak nakonec potřeba ještě profiltrovat dolní propustí, aby se získal požadovaný čistý tvar sinusového signálu a zbavilo se tak nechtěných vyšších frekvencí, které signál před filtrací obsahoval. [9]

Tento proces je možné si představit tedy i v podobě fázového kruhu viz Obr. 2.7. Každý bod na fázovém kruhu odpovídá bodu na sinusovém signálu. Jedno obtočení po celém kruhu při konstantní rychlosti odpovídá jedné periodě. Počet bodů na fázovém kruhu je určen rozlišením fázového akumulátoru, což určuje i rozlišení ladění. [10]

Fázový kruh na obrázku je vytvořen pro DDS systém s maximální hodnotou 1111 a pro ladící slovo 0010. Jak je vidět, začíná se na hodnotě 0000 a po prvním cyklu se hodnota ve fázovém registru mění na 0010.



Obr 2.7: DDS - fázový kruh

Pro výpočet výstupní frekvence z DDS lze použít následující vzorec

$$f_{out} = \frac{M \cdot f_{CLK}}{2^n}, \quad (2.1)$$

kde M je ladící slovo, f_{CLK} je frekvence hodin a n je délka fázového registru v bitech. Při změně ladícího slova M dochází k okamžité změně frekvence výstupního signálu.

Se zvyšující výstupní frekvencí dochází ke snižování počtu vzorků za periodu. To i vychází ze vzorkovací teorie, která říká, že jsou potřeba alespoň dva vzorky pro rekonstrukci výstupního signálu. A tudíž maximální frekvence výstupního signálu je dána vztahem

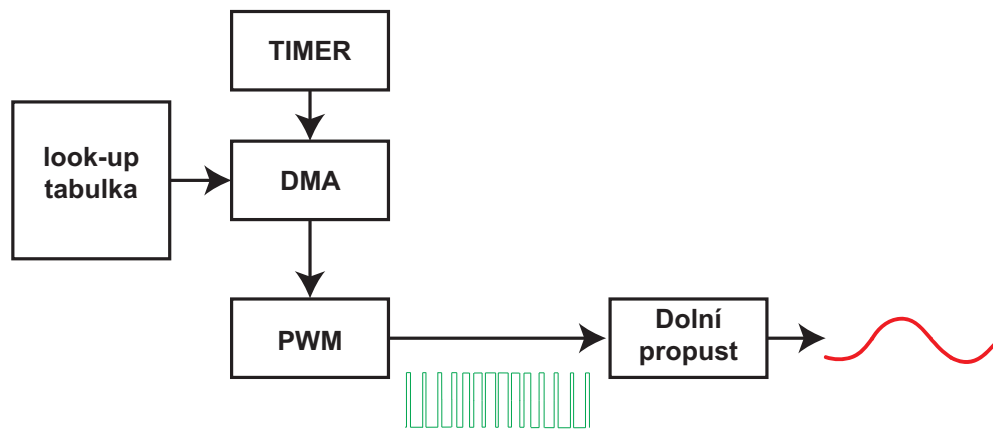
$$f_{max} = \frac{f_{CLK}}{2}. \quad (2.2)$$

Avšak pro praktické využití se používá maximální frekvence o něco menší, než co vyjde tímto vztahem. Díky tomu je pak i možné filtrovat výstup a také se tím zlepšuje kvalita výstupního signálu.[10]

2.2.2 Blok PWM s modulací střídá

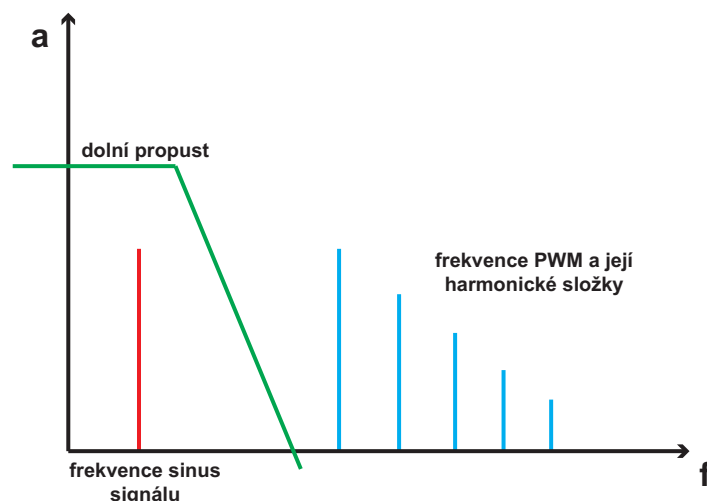
Jak bylo již výše zmíněno, některé mikrořadiče nemají potřebný DAC pro použití metody DDS. V tomto případě je potřeba tento blok nějak nahradit, aby bylo možné i bez něj generovat signály. Podobného efektu se dá dosáhnout použitím bloku PWM a modulací střídá.

Na Obr. 2.8 je znázorněné základní schéma generování signálu při použití bloku PWM. Je zřejmé, že část je podobná předešlé metodě DDS. I u této metody se využije look-up tabulka, která obsahuje hodnoty pro specifický výstupní signál.



Obr 2.8: Základní schéma s PWM blokem

Tato tabulka se dá vygenerovat mnoha způsoby. Jedním takovým způsobem je generování přímo v programu za využití výpočetní kapacity CPU. Tato metoda je sice jednoduchá, avšak zaneprázdní CPU, a tudíž mohou nastat problémy s ovládáním. Lepší metoda je tedy vygenerovat tabulku mimo a pouze ji do systému vložit. K tomu se dá buď využít nějaký online kalkulačtor, kde se zadá počet vzorků v tabulce a maximální amplituda signálu, a nebo se využije program MATLAB, kde se vytvoří nový skript, který tabulku vygeneruje, viz Příloha A.[11] Následuje blok DMA pro přenos dat do bloku PWM. Pro získání požadovaného signálu musí na konci být filtr, který vyfiltruje vyšší frekvence a ponechá pouze nižší frekvenci sinusového signálu, což je zobrazeno na Obr. 2.9.



Obr 2.9: Schéma funkce filtru v zapojení

2.2.3 Text To Speech syntéza

Text To Speech syntéza neboli TTS je metoda převodu textu na syntetickou řeč, která se co nejvíce přibližuje té reálné, organicky vytvořené, která se řídí pravidly výslovnosti daného jazyka.[12]

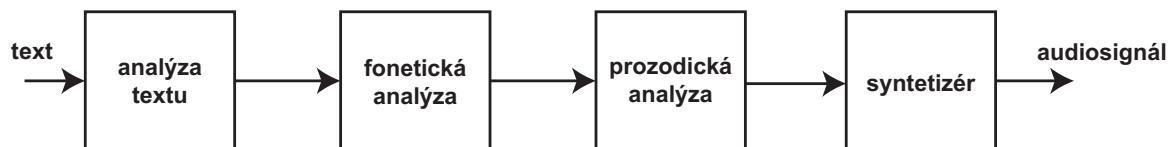
Každý jazyk má své unikátní vlastnosti, jako výslovnost různých písmen, slabik nebo spojení liter. Dobrým příkladem je anglický jazyk, kde písmena 't' a 'h' mají jinou výslovnost než jejich spojení 'th'. Toto není jediný problém, který angličtina obsahuje. I samotné místo, kde se písmeno vyskytuje může rozhodnout o jeho výslovnosti a zda se vůbec vyslovovat bude. Jako příklad je třeba písmeno 'k', které ve slově knize stojí na začátku a nevyslovuje se. [13] U jazyků, kde se slova musí skloňovat podle rodu a čísla slova, může být pro systém složité poznat, jakou koncovkou má slovo ukončit, aby vyřčená věta byla gramaticky správně. Příkladem tohoto problému je například francouzský jazyk nebo nám bližší český jazyk. Zde například může dojít ke změně výslovnosti pokud popisujeme místo slova v jednotném čísle slovo v množném, např. červený pták a červení ptáci. V tomto případě se výslovnost písmena 'n' změnila z 'n' na 'ň' a přitom se samotný zápis nijak nezměnil.

Z příkladů uvedených výše jasně vyplývá, že návrh jednoho systému pro daný jazyk, nemůže být použit pro jiný, protože každý jazyk obsahuje speciální rysy, které jsou pro něj typické.

Vstupem do systému, co TTS využívá, je text a výstupem toho systému je uměle vytvořená řeč. Generování pomocí TTS můžeme rozdělit na dva případy, a to na možnost, kdy se generuje pouze předem daná sekvence slov, a na generování jakýkoliv, předem neznámých slov a vět.

U možnosti, kde jsou předem dané texty, co dokáže systém převést, jsou řečové sekvence dopředu nahrané a následně uložené v paměti.[13] Velikost u každého systému je jiná, a tudíž někdy jsou v databázi uloženy pouze fonémy, což může způsobit menší kvalitu výstupní řeči. [14] Další velké negativum této metody je, že systém nedokáže generovat nic jiného než co předem zná a je využito velké množství paměti, což může vést k problémům při operaci se systémem.

TTS systém se skládá ze dvou hlavních částí, a to analyzátoru textu a syntetizéru.[15] Analyzátor nejprve provede normalizaci textu, což znamená, že převede symboly jako čísla nebo zkratky na text. Poté přiřadí každému slovu jeho fonetický přepis, a rozdělí a označí v textu prozodické části jako fráze a věty. Na výstupu analyzátoru je pak symbolická lingvistická reprezentace textu, která se pošle do syntetizéru. V něm dojde k převodu této reprezentace na audiosignál. [16] Celý proces převodu je znázorněn na Obr. 2.10.



Obr 2.10: TTS - Základní schéma převodu textu na řeč

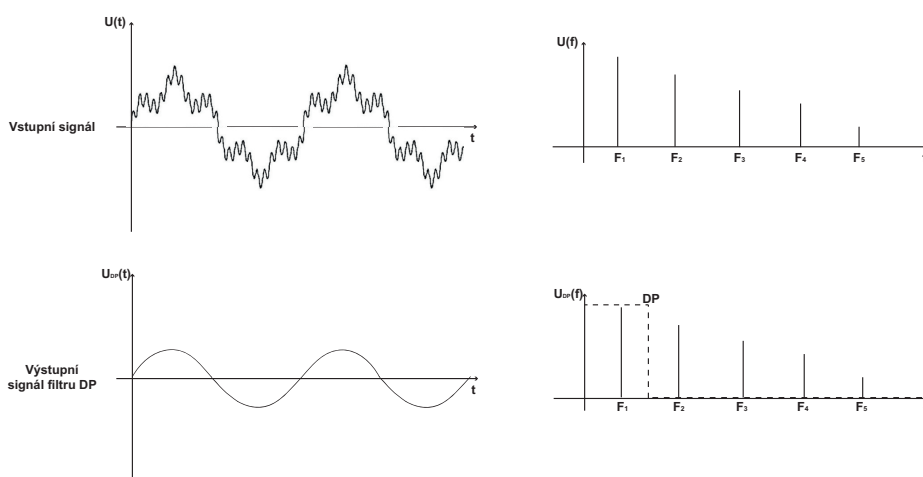
Kapitola 3

Návrh a realizace filtru

Jak bylo již zmíněno výše v popisu metod, pro získání požadovaného průběhu signálu je zapotřebí výstupní signál z generátoru filtrovat. A proto v této části je popsán návrh filtrů a teoretický výpočet charakteristických hodnot těchto filtrů. Funkčnost navržených filtrů je následně ověřena simulací v programu Multisim.

Filtry jsou realizovány z diskretních prvků a v podobě RC článků. Tato metoda návrhu filtru vyniká svojí jednoduchostí, nízkou cenou a hlavně dostupností potřebných komponent. Touto metodou se pro praktické použití navrhují pouze filtry 1. a 2. řady [17], avšak pro potřeby filtrace signálu z generátorů jsou tyto filtry dostatečné. U generátorů je možné použít oba druhy filtrů, a proto jsou zde i oba rozebrány.

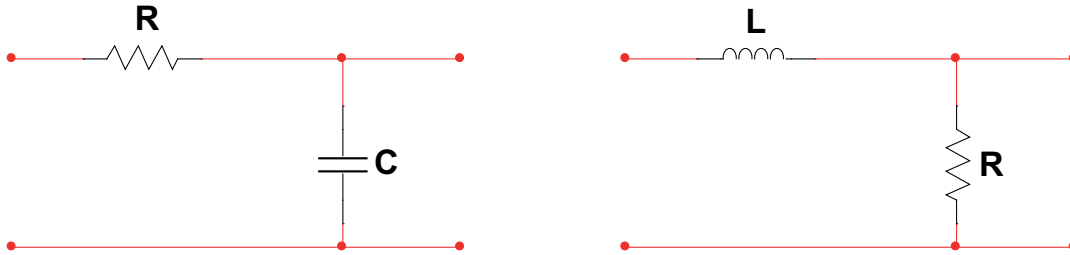
Protože je potřeba vyfiltrovat vyšší harmonické složky signálu, navržený filtr je typu dolní propust (dále pouze DP), která propouští pouze harmonické složky signálu, které jsou nižší než mezní frekvence f_0 . Příklad funkčnosti DP je naznačena na Obr. 3.1.



Obr 3.1: Příklad průchodu neharmonického signálu filtrem DP

3.1 Dolní propust 1. řádu

Dolní propust je možné realizovat dvěma způsoby. Budto zapojením RC, které se skládá z rezistoru v podélné větvi a kondenzátoru v příčné větvi, a nebo zapojením RL, kde je naopak rezistor v příčné větvi a v podélné větvi je zapojen induktor. Obě tyto zapojení jsou naznačena na Obr. 3.2.



Obr 3.2: Základní schéma zapojení DP filtru 1. řádu - RC a RL články

Vztah pro přenos lze snadno určit jako poměr výstupního a vstupního napětí[18]. Rovnice přenosu pro RC článek je tedy

$$H(j\omega) = \frac{U_{out}}{U_{in}} = \frac{1}{R + \frac{1}{j\omega C}} \cdot \frac{1}{j\omega C} = \frac{1}{j\omega CR + 1} = \frac{1}{j\frac{\omega}{\omega_0} + 1} = \frac{\omega_0}{j\omega + \omega_0}. \quad (3.1)$$

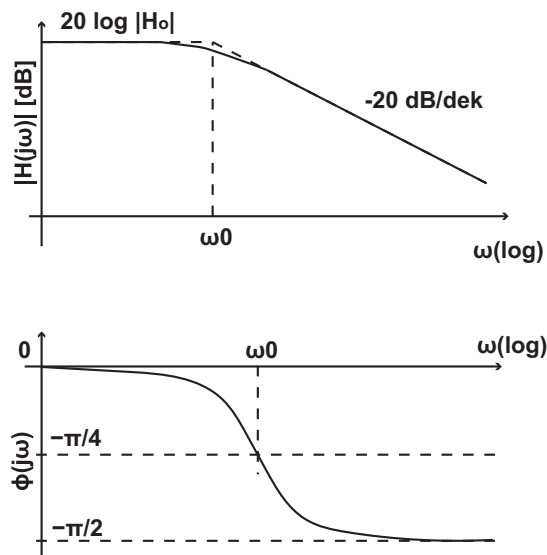
Pokud by se stejným způsobem odvodil i vztah pro přenos RL článku, dostalo by se stejného výrazu. A tedy výsledný přenos obou článků je stejný.

Ze vztahů pro přenos můžeme odvodit i vztah pro mezní kruhový kmitočet ω_0 , který vypadá následovně

$$\omega_0 = 2\pi f_0 = \frac{1}{\tau} = \frac{1}{RC} = \frac{R}{L}, [19] \quad (3.2)$$

kde f_0 je mezní frekvence, τ je časová konstanta, R je odpor, C je kapacita a L je indukčnost.

Na Obr 3.3 je znázorněná modulová a fázová charakteristika DP 1. řádu. Z obrázku vyplývá, že pro mezní kruhový kmitočet je fázový posuv φ rovný $-\frac{\pi}{4}$ a v oblasti, kde ω je větší než ω_0 je sklon z propustného do nepropustného kmitočtového pásma roven -20 dB/dek.



Obr 3.3: Modulová a fázová charakteristika dolní propusti 1. řádu

3.1.1 Návrh RC dolní propusti

Při návrhu filtru je důležité si nejprve určit mezní frekvenci, která bude oddělovat propustné pásmo od nepropustného. Protože generátory generují signál s frekvencí v rozmezí 150 až 10 000 Hz, bude mezní frekvence f_0 rovná 10000 Hz.

Dále je potřeba určit hodnotu odporu rezistoru a kapacity kondenzátoru. Protože však hodnot kapacit je ve výrobě méně než hodnot odporů, zvolí se jako první hodnota kapacity kondenzátoru a hodnota rezistoru se poté k ní dopočítá.

Hodnotu kapacity C lze určit ze vzorce

$$C \approx \frac{3 \cdot 10^{-7}}{\sqrt{f_0}}, \quad (3.3)$$

kde f_0 je mezní frekvence filtrů RC typu DP a HP. [20]

Po dosazení do vzorce vychází

$$C \approx \frac{3 \cdot 10^{-7}}{\sqrt{10000}} = 3 \text{ nF},$$

avšak kondenzátor s touto kapacitou není dostupný, použije se tedy kondenzátor s kapacitou $C = 2$ nF.

Jakmile je jasně daná hodnota kapacity C , postoupí se k dalšímu kroku návrhu, a to k výpočtu potřebného odporu. Ze vztahu (3.2) je možné vyjádřit vztah pro odpor R , do kterého se následně dosadí hodnota kapacity C a mezní frekvence f_0 ,

$$R = \frac{1}{\omega_0 \cdot C} = \frac{1}{2\pi C f_0} = \frac{1}{2\pi \cdot 2 \cdot 10^{-9} \cdot 10000} = 7957\Omega.$$

Vzhledem k dostupným součástkám lze dosáhnout nejbližší hodnotě poskládáním několika rezistorů a to tak, že se k odporu o hodnotě $15\text{k}\Omega$ paralelně připojí sériově zapojené rezistory o hodnotách $15\text{k}\Omega$, $1\text{k}\Omega$ a $1\text{k}\Omega$. Výsledná hodnota odporu je

$$R = \frac{R_1 \cdot (R_2 + R_3 + R_4)}{R_1 + R_2 + R_3 + R_4} = \frac{15000 \cdot (15000 + 1000 + 1000)}{15000 + 15000 + 1000 + 1000} = 7968.75\Omega.$$

Správnost návržení se může ověřit dosazením do následujícího vzorce pro výpočet mezní frekvence

$$f_0 = \frac{\omega_0}{2\pi} = \frac{1}{2\pi\tau} = \frac{1}{2\pi RC}, \quad (3.4)$$

kde ω_0 je mezní kruhový kmitočet, τ je časová konstanta, R je odpor rezistoru a C je kapacita kondenzátoru. Navržený filtr je dán prvky $R = 7968.75 \Omega$ a $C = 2 \text{ nF}$, které dávají po dosazení do vzorce (3.6) mezní frekvenci

$$f_0 = \frac{1}{2\pi RC} = \frac{1}{2\pi \cdot 7968.75 \cdot 2 \cdot 10^{-9}} = 9986.19 \text{ Hz}.$$

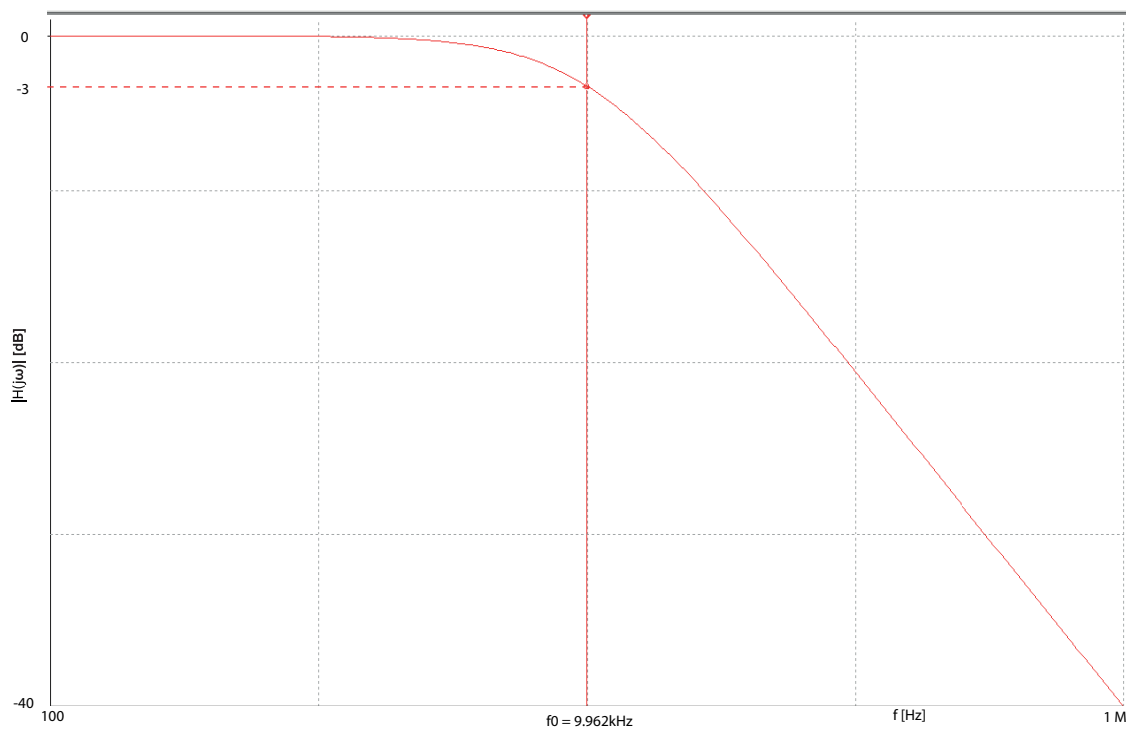
3.1.2 Ověření funkčnosti navrženého filtru 1. řádu v simulaci Multisim

Po návržení hodnot prvků filtru je potřeba ověřit, zda-li takto navržený filtr doopravdy funguje. Pro otestování filtru byl využit simulační program Multisim, který umožňuje zapojení filtru, jeho následné odsimulování a kontrolu modulové (Obr. 3.4 (a)) a fázové (Obr. 3.4 (b)) charakteristiky pomocí nástroje Bode Plotter.

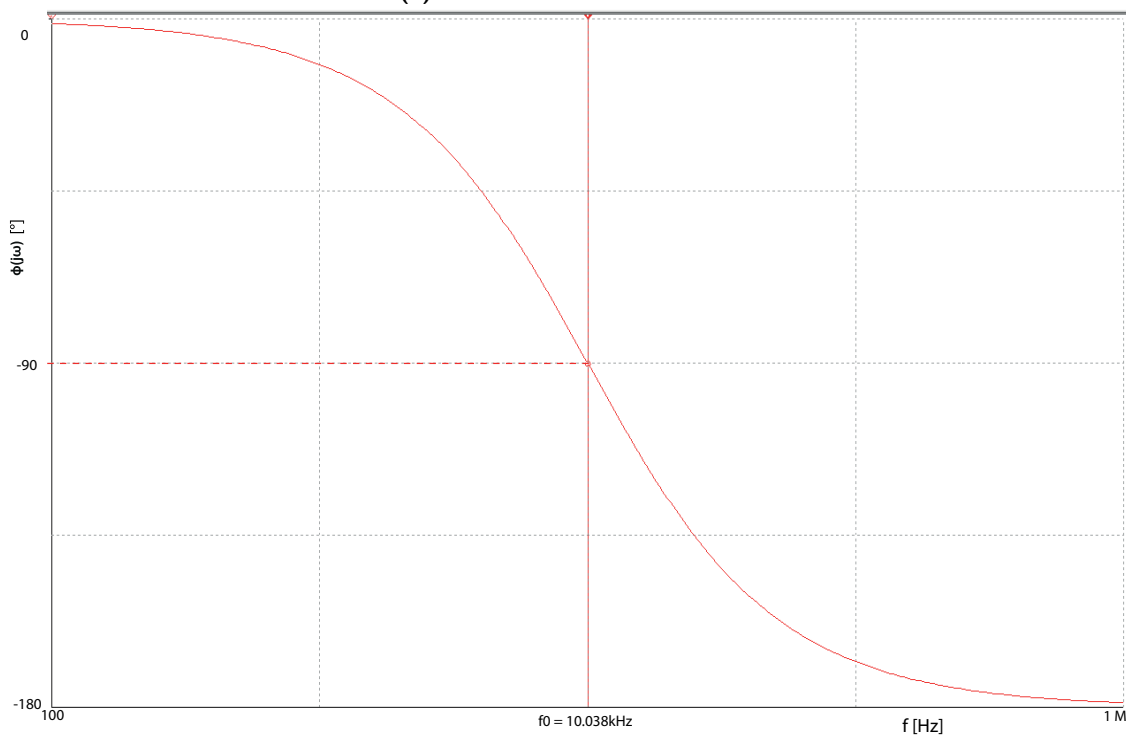
Na obou charakteristikách je znázorněná hodnota pro zesílení rovné -3dB , což odpovídá poměru amplitud cca. 0.77 , a fázový posun rovný -45° , kde se nachází mezní frekvence. Na modulové charakteristice je mezní frekvence $f_0 = 9.962 \text{ kHz}$ a na fázové $f_0 = 10.038 \text{ kHz}$.

Z modulové charakteristiky je také možné ověřit sklon. V oblasti, kde je již charakteristika téměř konstantní, se naměří hodnoty přenosu a to s krokem jedna dekáda. V případě tohoto filtru se naměří hodnota pro $f_1 = 1 \text{ MHz}$ a $f_2 = 10 \text{ Mhz}$. Sklon se následně získá odečtením těchto hodnot

$$|H(j\omega)| = |H_{10\text{MHz}}(j\omega)| - |H_{1\text{MHz}}(j\omega)| = (-60.012) - (-40.012) = -20\text{dB/dek}. \quad (3.5)$$



(a) : Modulová charakteristika

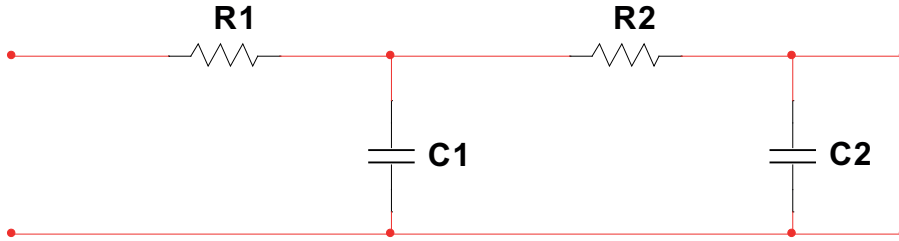


(b) : Fázová charakteristika

Obr 3.4: Naměřené charakteristiky filtru 1. řádu v simulačním programu Multisim

3.2 Dolní propust 2. řádu

Pro potřeby filtrace signálu z generátoru je filtr DP 1. řádu dostatečný, avšak filtr 1. řádu má docela pomalý sklon, a proto může být lepší filtr vylepšit a použít DP 2. řádu. Takovýto filtr obsahuje dva rezistory a dva kondenzátory, jak je tomu na Obr. 3.5.



Obr 3.5: Základní schéma zapojení DP filtru 2. řádu

Realizovaný filtr 2. řádu se skládá ze dvou RC článků. Jelikož jsou DP 1. řádu poskládány v kaskádě za sebou, přenos se určí vynásobením přenosů jednotlivých filtrů

$$H(j\omega) = \frac{1}{j\omega CR + 1} \cdot \frac{1}{j\omega CR + 1} = \frac{1}{j\frac{\omega}{\omega_0} + 1} \cdot \frac{1}{j\frac{\omega}{\omega_0} + 1} = \frac{\omega_0^2}{(j\omega)^2 + 2j\omega \cdot \omega_0 + \omega_0^2}. \quad (3.6)$$

Pokud se filtr skládá z různých rezistorů a kondenzátorů, vztah pro jeho přenos má následující tvar

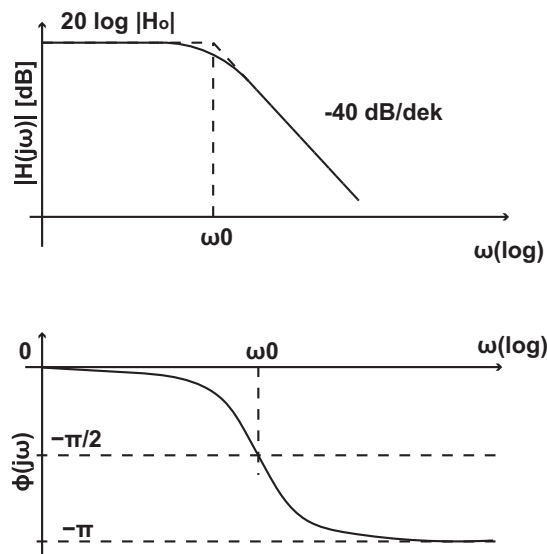
$$H(s) = \frac{R_1 C_1 R_2 C_2}{s^2 + s \frac{R_1 C_1 + R_2 C_2 + R_1 C_2}{R_1 C_1 R_2 C_2} + R_1 C_1 R_2 C_2} = \frac{\omega_0^2}{s^2 + s \frac{\omega_0}{Q} + \omega_0^2} [20]. \quad (3.7)$$

Důležitým parametrem filtru 2. řádu je činitel jakosti Q , který udává míru sklonu. Velikost činitele jakosti závisí na poměru hodnot rezistorů a kondenzátorů. Pro zlepšení charakteristik, tedy dosažení většího sklonu, je potřeba tyto poměry zvyšovat.

Vztah pro velikost činitele jakosti Q lze odvodit ze vzorce (3.7) pro přenos obecné dolní propusti,

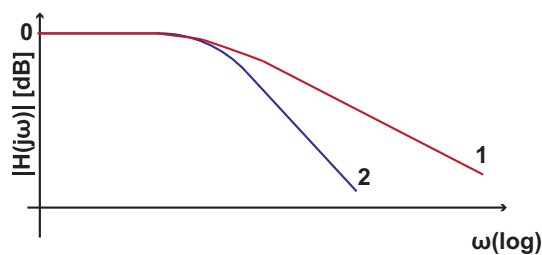
$$Q = \frac{\sqrt{R_1 C_1 R_2 C_2}}{R_1 C_1 + R_2 C_2 + R_1 C_2} [20]. \quad (3.8)$$

Na Obr 3.6 je znázorněná modulová a fázová charakteristika DP 2. řádu. Z obrázku vyplývá, že pro mezní kruhový kmitočet je fázový posuv φ roven $-\frac{\pi}{2}$ a v oblasti, kde ω je větší než ω_0 je sklon z propustného do nepropustného kmitočtového pásma roven -40 dB/dek.



Obr 3.6: Modulová a fázová charakteristika dolní propusti 2. řádu

Jak bylo již výše zmíněno, filtr 2. řádu vyniká od filtru 1. řádu prudším sklonem. Porovnání sklonů těchto dvou filtrů je vyobrazeno na Obr. 3.7.



Obr 3.7: Porovnání modulové charakteristiky filtru 1. a 2. řádu

■ 3.2.1 Návrh dolní propusti 2. řádu

Znovu je potřeba si nejprve určit mezní frekvenci, která bude oddělovat propustné pásmo od nepropustného, a protože se rozmezí frekvence generujících signálů nezměnilo, i v tomto případě bude mezní frekvence $f_0 = 10\,000$ Hz.

Filtr se bude skládat ze dvou RC článků. Jeden je již navržený výše, a tudíž bude potřeba pouze

zvolit hodnoty druhého. Hodnotu kapacity je potřeba určit tak, aby C_2 bylo desetkrát menší než C_1 . Při minulém návrhu byl použit kondenzátor s kapacitou $C = 2$ nF. Pokud by se jako C_1 zvolil tento kondenzátor, byl by potřeba jako C_2 kondenzátor o hodnotě 200 pF, avšak z důvodu malého výběru kondenzátorů, které jsou k dispozici, bude kondenzátor s kapacitou $C = 2$ nF zvolen jako kondenzátor C_2 , a tudíž kondenzátor C_1 musí mít kapacitu 20 nF. Z dostupných kondenzátorů je nejbližší této hodnotě kondenzátor s kapacitou 22 nF.

Jakmile jsou jasně dané hodnoty kapacity C_1 a C_2 , postoupí se k dalšímu kroku návrhu, a to k výpočtu potřebných odporů. Odpor R_2 je již daný z návrhu filtru 1. řádu. K výpočtu odporu R_1 se znovu použije vzorec, který byl odvozen ze vzorce (3.2)

$$R_1 = \frac{1}{\omega_0 \cdot C_1} = \frac{1}{2\pi C_1 f_0} = \frac{1}{2\pi \cdot 22 \cdot 10^{-9} \cdot 10000} = 723\Omega.$$

Vzhledem k dostupným součástkám lze dosáhnout nejbližší hodnotě poskládáním několika rezistorů a to tak, že se k odporu o hodnotě 1k Ω paralelně připojí sériově zapojené rezistory o hodnotách 1k Ω , 1.5k Ω a 100 Ω . Výsledná hodnota odporu je

$$R_1 = \frac{R_A \cdot (R_B + R_C + R_D)}{R_A + R_B + R_C + R_D} = \frac{1000 \cdot (1500 + 1000 + 100)}{1000 + 1500 + 1000 + 100} = 722.2\Omega.$$

Filtr 2. řádu je tedy složen z $R_1 = 722.2 \Omega$, $C_1 = 22$ nF, $R_2 = 7968.75 \Omega$ a $C_2 = 2$ nF. Správnost druhého RC článku se může ověřit dosazením do následujícího vzorce pro výpočet mezní frekvence

$$f_{01} = \frac{1}{2\pi R_1 C_1} = \frac{1}{2\pi \cdot 722.2 \cdot 22 \cdot 10^{-9}} = 10017.05 \text{ Hz}. \quad (3.9)$$

Střední kmitočet tohoto filtru je pak roven

$$f_s = \frac{1}{2\pi \sqrt{R_1 C_1 R_2 C_2}} = \sqrt{f_{01} \cdot f_{02}} = \sqrt{9986.19 \cdot 10017.05} = 10001.61 \text{ Hz}. \quad (3.10)$$

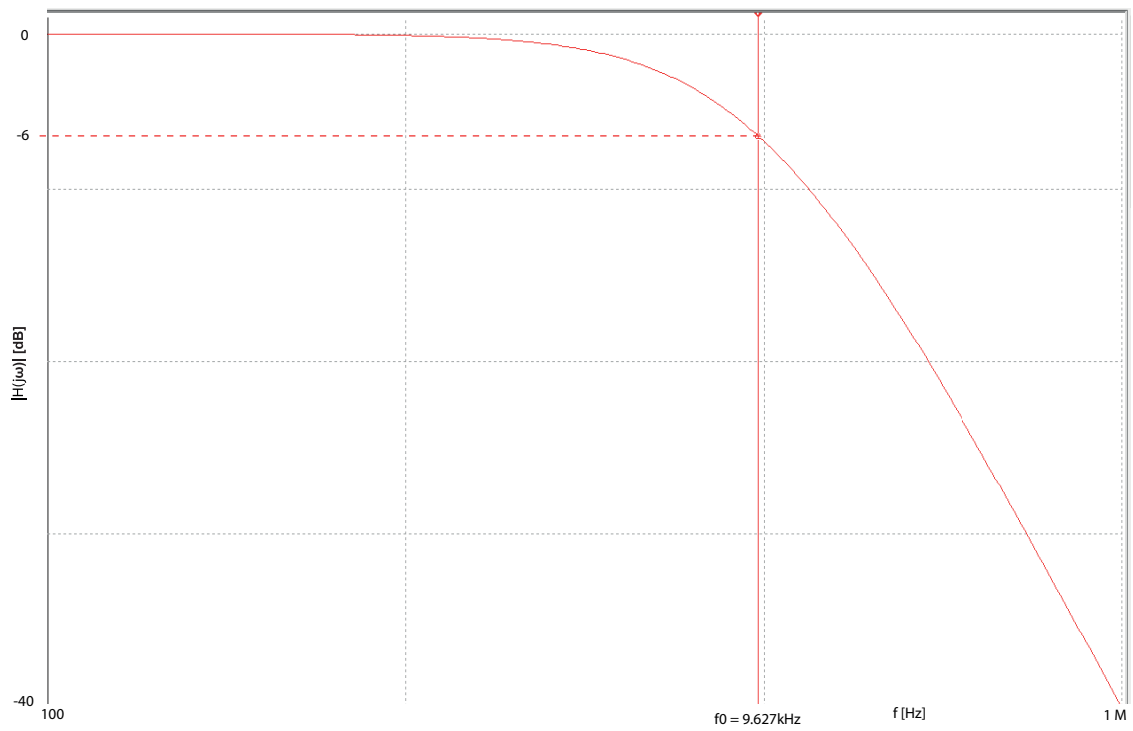
3.2.2 Ověření funkčnosti navrženého filtru 2. řádu v simulaci Multisim

Jako v případě filtru 1. řádu, je potřeba po navržení hodnot prvků filtru 2. řádu ověřit, zda-li takto navržený filtr doopravdy funguje. Pro otestování filtru byl znovu využit simulační program Multisim, který umožňuje zapojení filtru, jeho následné odsimulování a kontrolu modulové (Obr. 3.8 (a)) a fázové (Obr. 3.8 (b)) charakteristiky pomocí nástroje Bode Plotter.

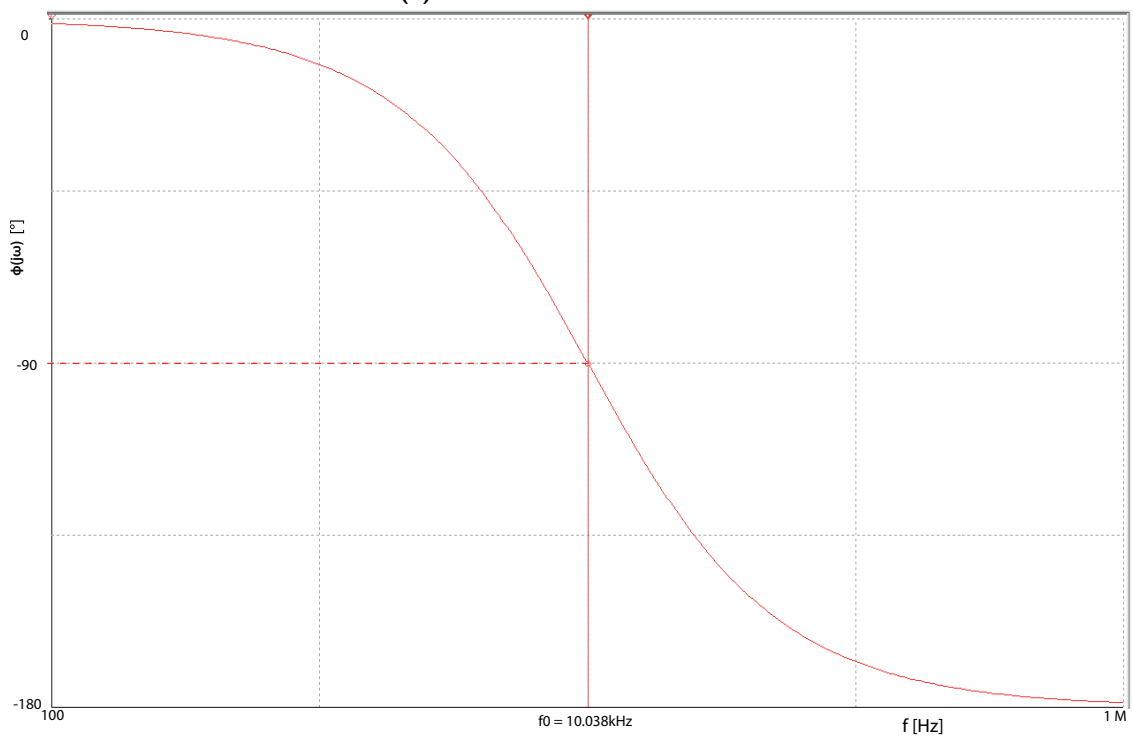
Na obou charakteristikách je znázorněná hodnota pro zesílení rovné -6dB, což odpovídá poměru amplitud cca. 0.5, a fázový posun rovný -90°, kde se nachází mezní frekvence. Na modulové charakteristice je mezní frekvence $f_0 = 9.627$ kHz a na fázové $f_0 = 10.038$ kHz.

Z modulové charakteristiky je i v tomto případě možné ověřit sklon. Znovu se změří hodnoty přenosu pro $f_1 = 1$ MHz a $f_2 = 10$ Mhz. Sklon se následně získá odečtením těchto hodnot

$$|H(j\omega)| = |H_{10\text{MHz}}(j\omega)| - |H_{1\text{MHz}}(j\omega)| = (-119.997) - (-79.998) = -40\text{dB/dek}. \quad (3.11)$$



(a) : Modulová charakteristika



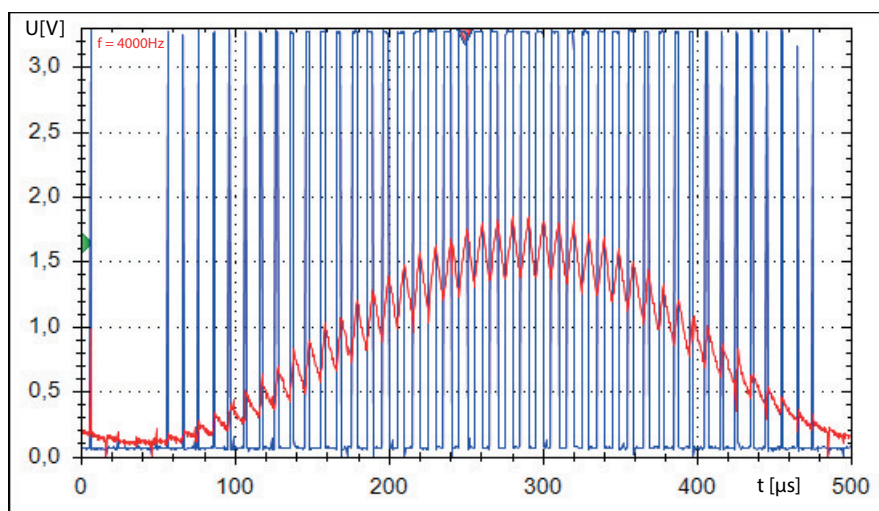
(b) : Fázová charakteristika

Obr 3.8: Naměřené charakteristiky filtru 2. řádu v simulačním programu Multisim

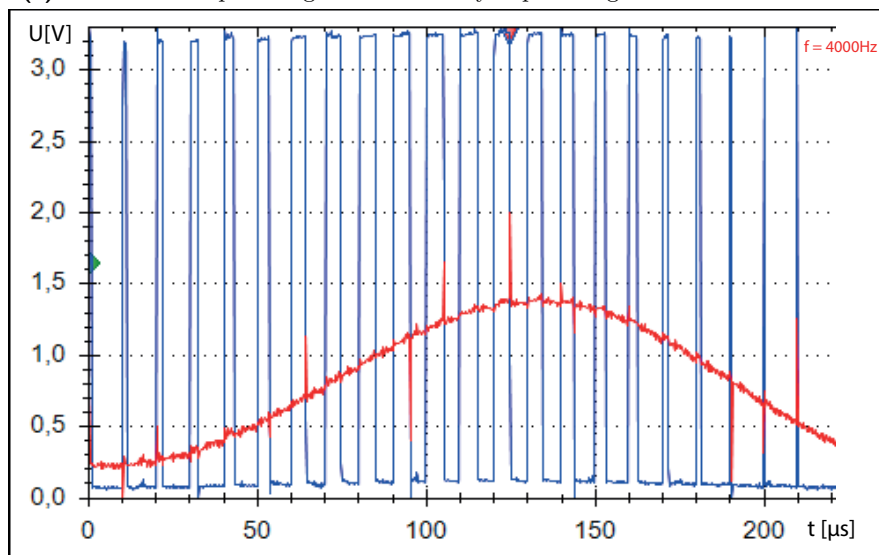
3.3 Ověření funkčnosti filtrů na reálném zapojení

Po ověření charakteristik filtrů v simulaci a potvrzení správného návrhu následuje sestavení filtrů z reálných součástek a otestování jejich funkčnosti. Protože každá součástka má určitou odchylku hodnoty, není dáno, že filtry se budou chovat stejně jak v simulaci.

Na Obr. 3.9 jsou osciloskopem zaznamenané průběhy jak filtrem 1. řádu, tak i filtrem 2. řádu, pro nastavení osciloskopu tak, že $U_{out} = 0.5 \cdot U_{in}$ a frekvenci 4000 Hz. Jak je ze záznamů zřejmé, výstupní průběh filtru 2. řádu je méně zašuměný, což je dáno jeho vlastnostmi. Filtr 1. řádu může být však stále využit a to pro sledování výstupního signálu osciloskopem.



(a) : Záznam vstupního signálu PWM a výstupního signálu z filtru DP 1. řádu



(b) : Záznam vstupního signálu PWM a výstupního signálu z filtru DP 2. řádu

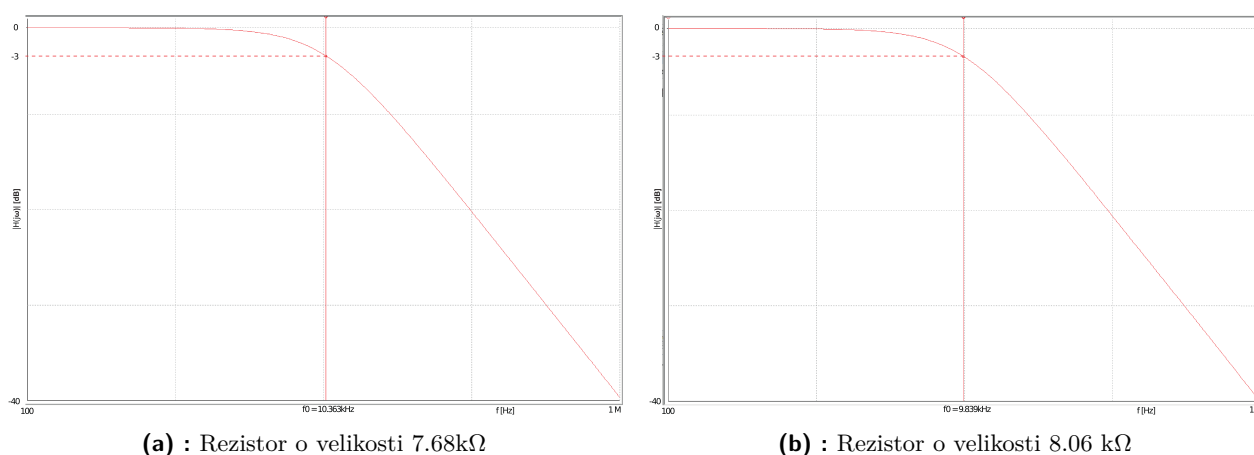
Obr 3.9: Záznam průběhů z osciloskopu

3.4 Ověření funkčnosti filtrů pro rezistory ze standardní řady odporů

V předešlých částech byly navrženy dva filtry, a to filtr 1. řádu a filtr 2. řádu. V průběhu jejich návrhu se narazilo na problém realizace přesného odporu. Problém byl při návrhu vyřešen kombinováním různých rezistorů. Pokud by se však nechtělo takto dosáhnout požadované hodnoty odporu a chtělo by se využít pouze jednoho rezistoru, je potřeba nejprve najít, jaký rezistor ve standardní řadě je nejbližší požadované hodnotě a poté s ním zapojení otestovat v simulaci. Rezistory, které se vyrábí, jsou k nalezení na stránkách TME¹.

3.4.1 Filtr 1. řádu - rezistory ze standardní řady odporů

V návrhu filtru 1. řádu vyšlo, že by rezistor měl mít hodnotu 7957Ω , což není standardní hodnota rezistoru. Rezistory s hodnotou neblíže té požadované, které se vyrábí, jsou o velikosti $R = 7.68 \text{ k}\Omega$ a $R = 8.06 \text{ k}\Omega$. V simulaci Multisim se tedy každý z rezistorů zapojil do obvodu ke kondenzátoru o velikosti $C = 2 \text{ nF}$ a změřila se modulová charakteristika zapojeného filtru. Tyto modulové charakteristiky jsou zaznamenané na Obr. 3.10.



Obr 3.10: Modulové charakteristiky filtru 1. řádu

V případě využití rezistoru s odporem $R = 7.68 \text{ k}\Omega$, který se od navrženému liší o 277Ω , což je odchylka cca 3.5%, vyšla mezní frekvence $f_0 = 10.363 \text{ kHz}$, což je od požadované mezní frekvence o 363 Hz větší (3.63%). Naopak při použití rezistoru s velikostí odporu $R = 8.06 \text{ k}\Omega$, což je o 103Ω více než bylo navrženo (odchylka cca 1.29%), byla naměřena hodnota mezní frekvence f_0 rovná 9.839 kHz. Od požadované je to o 161 Hz méně (1.61%).

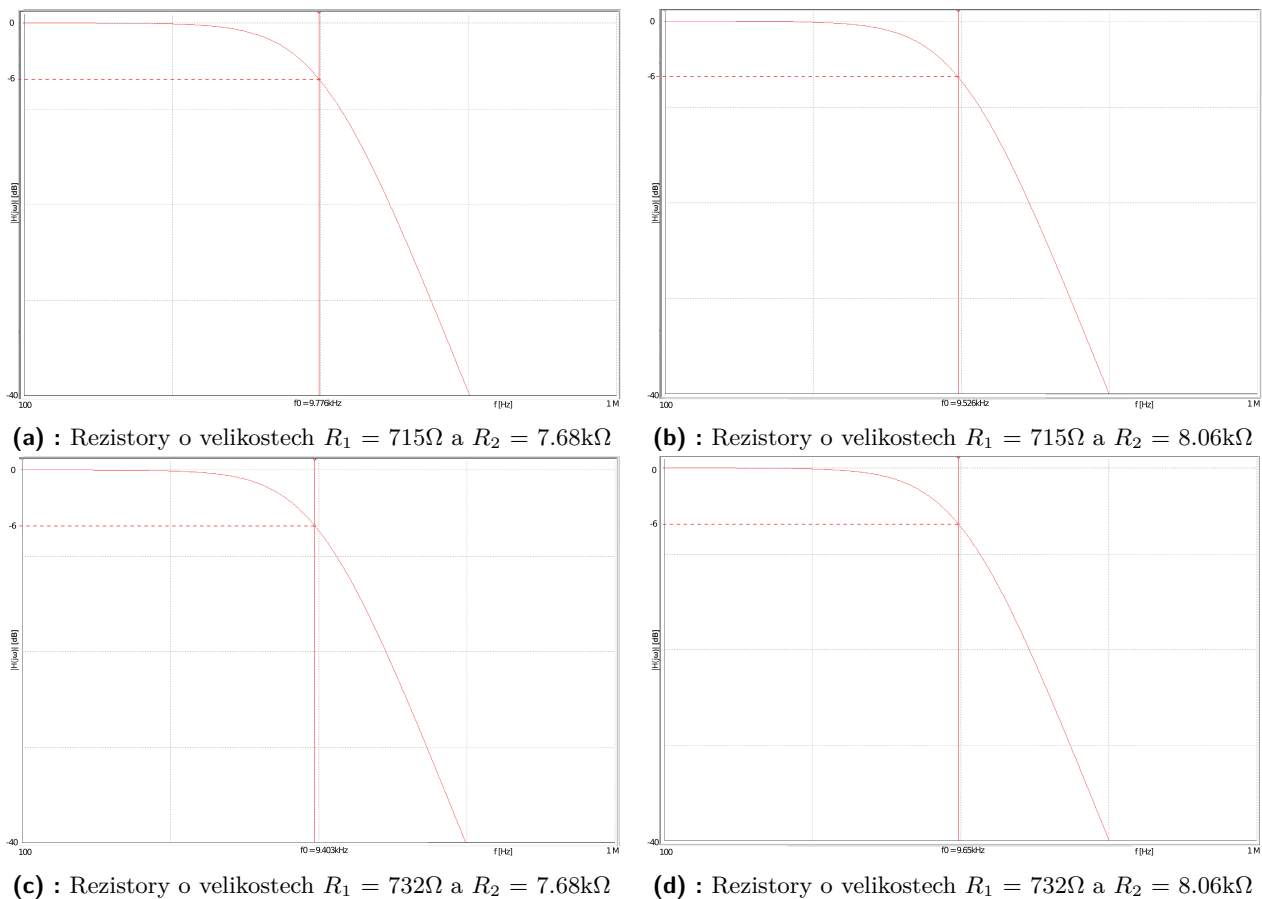
Z výsledku simulace lze vyvodit, že oba rezistory můžou být použity v zapojení filtru 1. řádu, který

¹https://www.tme.eu/cz/katalog/metalizovane-rezistory-tht_112313/

bude stále odfiltrovávat požadované vyšší harmonické složky.

3.4.2 Filtr 2. řádu - rezistory ze standardní řady odporů

U filtru 2. řádu byl kromě výše zmíněného rezistoru o velikosti $R_2 = 7.68 \text{ k}\Omega$ navrhnout ještě jeden rezistor a to o velikosti $R_1 = 723 \text{ }\Omega$. Ani tento rezistor není standardně vyráběný rezistor, a proto bylo potřeba znovu kouknout na stránku TME² a najít rezistor, který se bude tomuto co nejvíc blížit hodnotou navrženému. I v tomto případě jsou k dispozici dva rezistory, a to rezistor o velikosti $R = 715 \text{ }\Omega$ a rezistor s odporem $R = 732 \text{ }\Omega$. V programu Multisim se zapojil filtr 2. řádu a vyzkoušeli se všechny možné kombinace rezistorů, tedy $R_1 = 715 \text{ }\Omega$ a $R_2 = 7.68 \text{ k}\Omega$, $R_1 = 715 \text{ }\Omega$ a $R_2 = 8.06 \text{ k}\Omega$, $R_1 = 732 \text{ }\Omega$ a $R_2 = 7.68 \text{ k}\Omega$ a nakonec $R_1 = 732 \text{ }\Omega$ a $R_2 = 8.06 \text{ k}\Omega$. Modulové charakteristiky jednotlivých kombinací jsou vidět na Obr. 3.11.



Obr 3.11: Modulové charakteristiky filtru 2. řádu

U kombinace $R_1 = 715 \text{ }\Omega$ a $R_2 = 7.68 \text{ k}\Omega$, kde se první rezistor liší od požadovaného o $8 \text{ }\Omega$ (1.1%)

²https://www.tme.eu/cz/katalog/metalizovane-rezistory-tht_112313/

a druhý rezistor o 277Ω (3.5%), byla naměřená mezní frekvence $f_0 = 9.776 \text{ kHz}$, což je o 224 Hz menší než požadovaná (2.24%). V druhé kombinaci byl vyměněn druhý rezistor na hodnotu $R_2 = 8.06 \text{ k}\Omega$ (odchylka cca 1.29%) a naměřila se mezní frekvence rovná $f_0 = 9.526 \text{ kHz}$, což je o 474 Hz méně než bylo požadováno (4.74%). Naopak u třetí kombinace byl ponechán druhý rezistor z první kombinace a vyměnil se první rezistor na hodnotu $R_1 = 732 \Omega$ (1.24%). U této kombinace byla naměřena nejmenší mezní frekvence a to $f_0 = 9.403 \text{ kHz}$, což je již 597 Hz od kýžené mezní frekvence. Tato kombinace má tedy největší odchylku a to 5.97%. Poslední kombinace tvořená rezistory $R_1 = 732 \Omega$ a $R_2 = 8.06 \text{ k}\Omega$ má odchylku 3.50% a mezní frekvence se v jejím případě rovnala $f_0 = 9.650 \text{ kHz}$.

Z výsledků vyplývá, že nejlepší kombinace rezistorů je $R_1 = 715 \Omega$ a $R_2 = 7.68 \text{ k}\Omega$, protože má nejmenší odchylku mezní frekvence.

Kapitola 4

Postup návrhu a realizace generátorů využívající různé metody ke generaci signálů

4.1 Přímá digitální syntéza

U mikrořadičů, které mají zabudovaný DA převodník, je možné pro generaci signálů využít metodu Přímé digitální syntézy (DDS). Tato metoda se vyznačuje hlavně možností rychlých změn frekvence, což může být využito pro generování nejen sinusových signálů, ale i polyfonních zvuků.

Hlavními bloky generátoru s DDS metodou jsou DA převodník, časovač, look-up tabulka (dále jen LUT) a dva registry. Jeden z registrů uchovává nastavené ladící slovo a druhý naopak v sobě nese adresu informace, která má být z LUT poslána na DA převodník. Časovač zde plní funkci triggeru a ovládá tak, kdy jsou data poslána z LUT na DA převodník. Aby mohlo ladění frekvence být ovládáno, je potřeba přidat ještě USART, díky kterému bude možné generátor ovládat z terminálu a navíc bude možné nastavenou frekvenci vypisovat.

Princip funkce generátoru je znázorněn na Obr. 4.1. Nejprve přijde ladící slovo, které se zapíše do registru frekvence. Odtud je posláno ke sečtení s hodnotou ve fázovém registru. Po sečtení tato hodnota udává adresu prvku v LUT, který má být poslán do DA převodníku. DA převodník si hodnotu z LUT přečte vždy, když mu přijde request z časovače.

kde f_{TR} je frekvence časovače, M je ladící slovo a m je velikost ladícího slova v bitech.

V případě navrženého generátoru byla zvolena velikost LUT rovna 4096, tedy 2^{12} , hodnota v auto-reload registru je $ARR_{TR} = 719$, frekvence časovače je 100000 Hz. Protože ladící slovo je 32 bitový unsigned integer, vzorec pro výstupní frekvenci se může upravit na tvar

$$f_{out} = 2.328306437 \cdot 10^{-5} \cdot M, \quad (4.6)$$

což dovoluje při zvětšení ladícího čísla o jedna, velice malou změnu frekvence. Pro praktické využití je generátor navrhnut s posunem frekvence o cca 1 Hz. Maximální hodnota generátoru bude nastavena na 5000 Hz.

4.1.2 Ovládání generátoru s DDS

Jak bylo zmíněno již výše, pro potřeby ovládání generátoru za pomoci terminálu byl přidán USART. Aby uživatel věděl, jak se generátor ovládá a věděl jak nastavovat frekvenci, na terminálu se nejprve vypíše menu, které uživatele seznamuje s ovládáním. Pokud se menu nevypíše, je zabudováno jeho vypsání při stisku klávesnice 'm'. Ukázka menu je zaznamenána na Obr. 4.2 v programu PuTTY s přenosovou rychlostí 112500 Bits/s. Generátor se ovládá klávesnicemi '+' a '-', které zvětšují/snižují ladící slovo, což zapříčiňuje změnu frekvence. Frekvence je pod menu vypisována, aby uživatel měl přehled, jakou frekvenci má nastavenou.

```

GENERATOR
Autor:Barbora Maskova
FEL-Katedra mereni 2021
-----
+   plus Hz
-   minus Hz
-----
f frekvence1:      01469 Hz

```

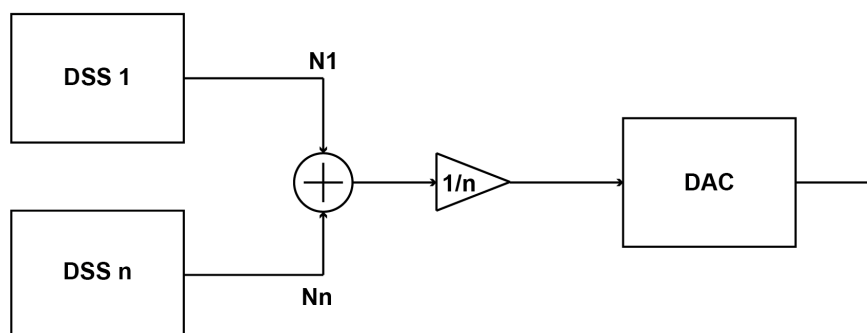
Obr 4.2: Menu generátoru s DDS

4.1.3 Otestování generátoru s DDS

Generátor je následně potřeba otestovat, zda-li generuje signál správně. Pro testování byl využit osciloskop. Na záznamech 4.3 a 4.4 jsou zaznamenané průběhy signálů před a po filtraci. Na Obr. 4.3 je vidět průběh, který je tvořen z menšího počtu vzorků, protože pro dosažení vyšší frekvence bylo zvětšeno ladící slovo, a tedy dochází k přeskočení více vzorků v LUT než v případě signálu na Obr. 4.4. Na obrázcích se také dá vysledovat působení filtru. Na Obr. 4.3 je signál po filtraci fázově

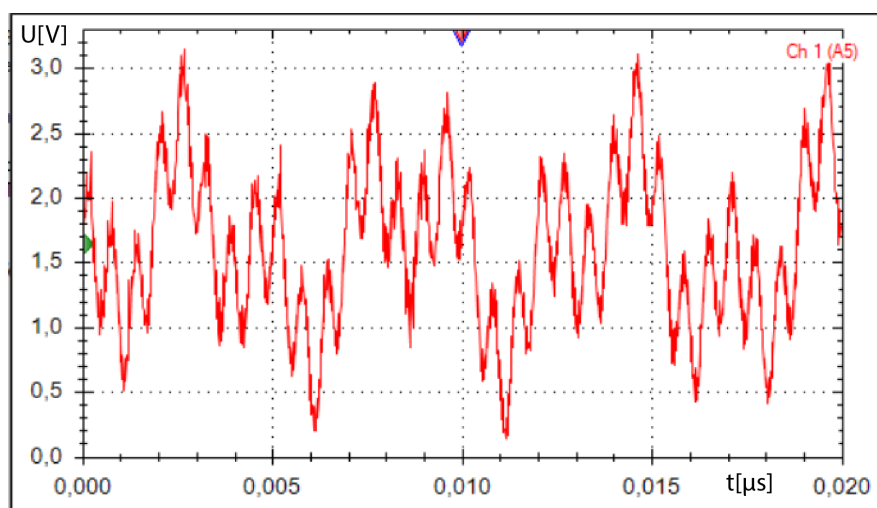
4.1.4 Použití metody DDS pro generování signálů s více složkami

Metoda DDS se dá využít i při generaci signálu s více složkami. Na Obr. 4.5 je znázorněn princip, jak se takový signál dá vygenerovat. Princip spočívá v tom, že se nastavuje více různých adres, které z LUT přečtou odpovídající hodnoty. Tyto hodnoty se následně sečtou a zprůměrují. Hodnota vzniklá tímto způsobem je následně poslána do DA převodníku.



Obr 4.5: Generace signálu s více složkami

Pro realizaci takového signálu se dá využít již navržený generátor, ke kterému se přidá požadovaný počet fázových registrů. Na Obr. 4.6 je zaznamenán signál s třemi složkami, kde dvě mají nastavitelnou frekvenci v rozmezí 10 - 5000 Hz a třetí složka je nastavená na 1900 Hz. Nastavení frekvencí v tomto případě je ovládáno '+' , '-' pro jednu frekvenci a 'v' , 'n' pro druhou viz Obr. 4.7.



Obr 4.6: Signál se třemi složkami - 190, 507 a 1900 Hz

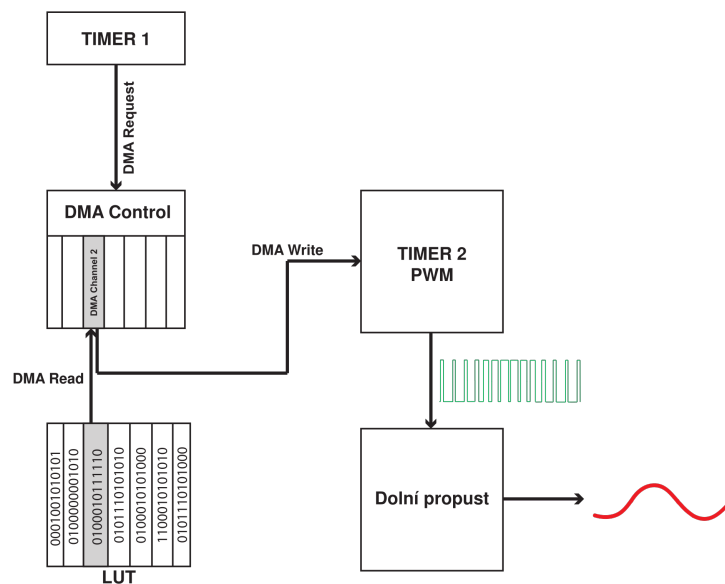
4.2 Blok PWM s modulací střídy

Procesor STM32F042F6P6 nemá DA převodník, a tedy se nedá využít metoda DDS pro generování signálů. Místo této metody se tedy použije blok PWM s vhodným způsobem modulace střídy a následnou filtrací pro získání požadovaného průběhu signálu. Filtr byl již navrhnout v předešlé kapitole, a tedy tato část se bude zabývat pouze návrhem a naprogramováním generátoru.

Hlavními bloky generátoru jsou dva časovače, DMA blok a look-up tabulka (dále LUT). Jeden z časovačů slouží jako trigger a spouští DMA, které přenáší data z LUT do druhého časovače, který je nastaven jako PWM generátor. Tyto čtyři základní bloky jsou dostatečné pro sestavení jednoduchého generátoru, který je však schopný generovat pouze signál o jedné frekvenci, která je nastavená přímo v kódu. Protože má být generátor schopný generovat signál o frekvenci v určitém rozmezí, musí se k tomuto základu přidat další bloky, které dovolí měnit frekvenci a nejlépe ji i vypisovat.

V případě ovládní frekvence existují dvě řešení. Jedno hardwarové a druhé softwarové. Pro měnění frekvence hardwarově může být využit trimr, který bude připojen k AD převodníku. Naopak u softwarového řešení bude použit USART, který dovolí ovládní přes terminál. Navíc s jeho pomocí se může i nastavená frekvence vypisovat. Tedy k základním blokům generátoru se přidá AD převodník a USART.

Generátor tedy bude fungovat následovně: časovač odešle signál na DMA, čímž ho spustí a dojde k přesunu dat z LUT do PWM bloku, který vygeneruje PWM signál o nastavené nosné frekvenci, kde tento signál ponese sinusový signál o požadované frekvenci, který se pak čistý získá filtrací. Celý tento proces je znázorněn na Obr 4.9.

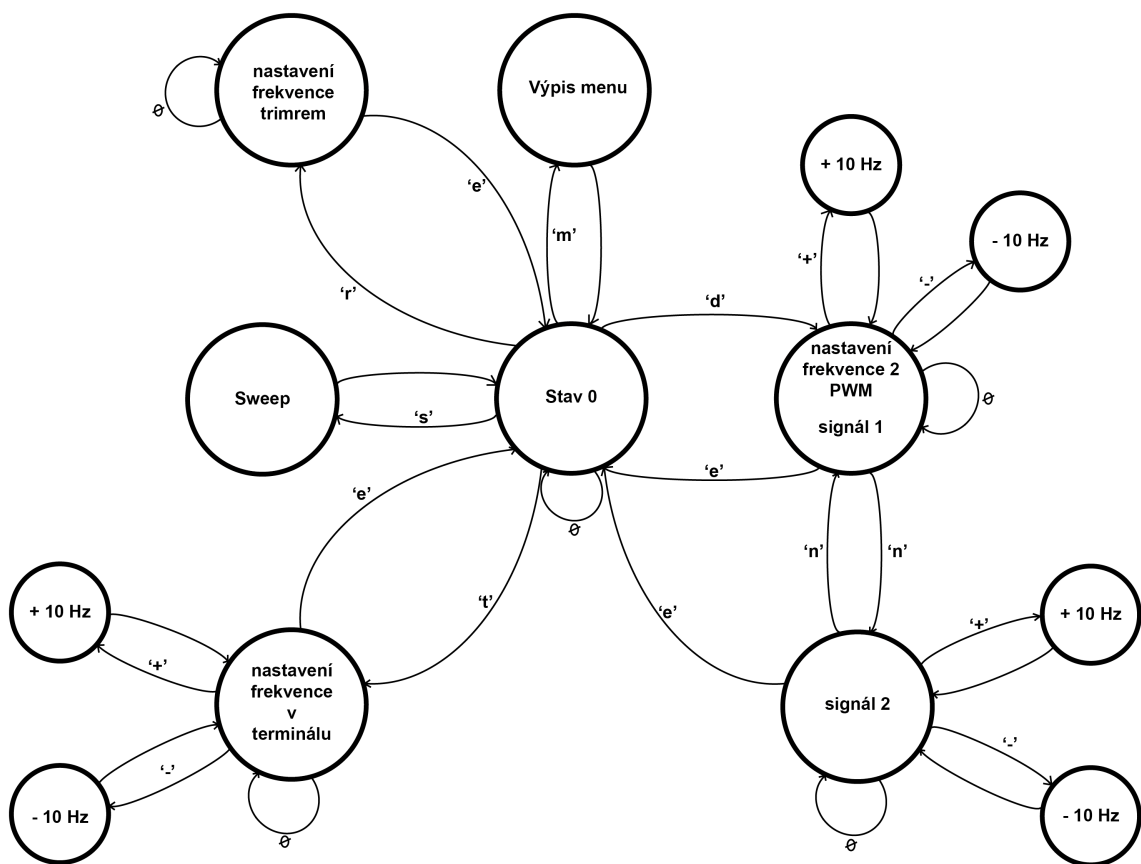


Obr 4.9: Schéma funkce generátoru s PWM blokem

4.2.2 Ovládání generátoru

Jakmile je generátor schopný generovat signál a všechny jeho funkcionality fungují, je potřeba se zamyslet nad jeho samotným ovládáním. Ovládání musí být jasně dané a uživatelsky přátelské, aby bylo i dítě schopné popřípadě generátor ovládat. Dále je potřeba zajistit vypisování nastavené hodnoty frekvence, aby uživatel věděl, co nastavil. Z tohoto důvodu je zvolené ovládání přes terminál za pomoci počítačové klávesnice. V terminálu se při spuštění generátoru vypíše menu, které uživatele seznamuje s tím, jak se s generátorem pracuje.

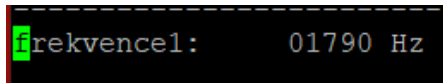
Avšak předtím než se naprogramuje výpis menu, musí se promyslet samotné ovládání. Návrh ovládání ve formě automatu [22] je znázorněn na Obr. 4.10.



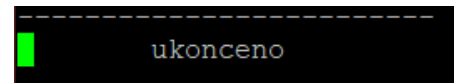
Obr 4.10: Návrh ovládání generátoru

Generátor začíná v počátečním stavu (**Stav 0**), ve kterém přijímá postupně informace z terminálu za pomoci USART a čeká na vstupní symbol, který zapříčiní přechod do dalšího stavu. K přechodu ze **Stavu 0** dojde při přijetí následujících znaků: 'm', 'd', 't', 's' a 'r'. Jednotlivé znaky způsobí přechod do jiného stavu neboli funkce generátoru. Funkce kam se ze **Stavu 0** automat dostane je stav **výtisk menu**, stav **nastavení frekvence 2 PWM - signál 1**, stav **nastavení frekvence**

Aby uživatel věděl, jakou frekvenci má právě nastavenou, pod menu se při spuštění jedné z funkcí vypisuje informační text viz Obr. 4.12 (a) sdělující výši frekvence. Po ukončení frekvence se tato zpráva automaticky přemaže textem 'ukončeno' viz Obr. 4.12 (b).

A screenshot of a terminal window with a black background and white text. The text reads "frekvence1: 01790 Hz". A small green cursor is visible at the beginning of the line.

(a) : Výpis nastavené hodnoty frekvence

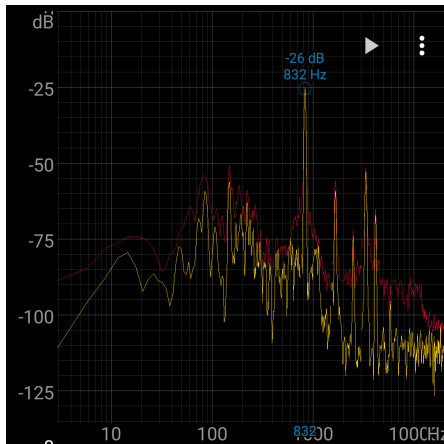
A screenshot of a terminal window with a black background and white text. The text reads "ukončeno". A small green cursor is visible at the beginning of the line.

(b) : Indikace ukončení generování

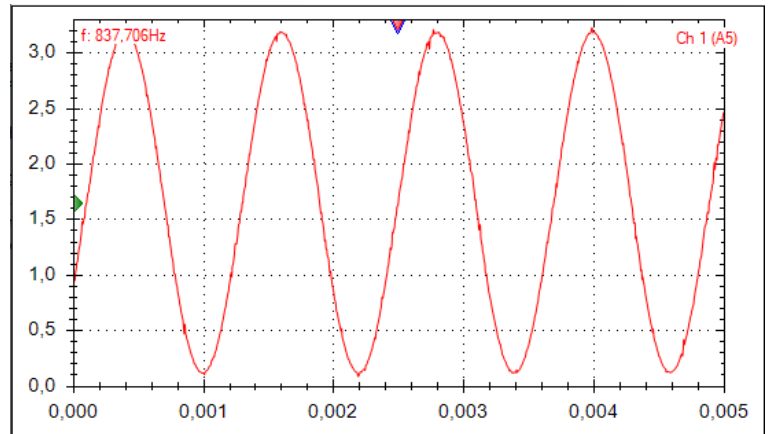
Obr 4.12: Informativní popisky při generaci signálu generátorem s blokem PWM

Ovládání generátoru je doprovázeno i audio signalizací. Při zapnutí jedné z funkcí generátoru se ozve krátký tón, který signalizuje spuštění dané funkce. Tón je nastavený na frekvenci 440 Hz, tedy komorní tón A_4 [23]. Naopak při ukončení a vrácení se do **Stavu 0** je doprovázeno rychlým sjezdem z frekvence 600 Hz na frekvenci 500 Hz.

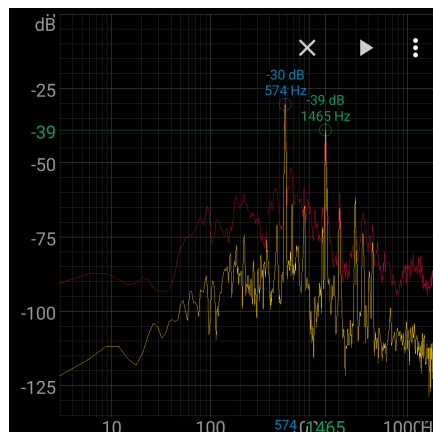
Jako poslední možnost nastavování frekvence je využití připojení k terminálu. Zde jsou dvě možnosti nastavení, a to buď generování signálu o jedné frekvenci a nebo generování signálu, který má dvě složky. Záznamy signálu s nastavenou frekvencí přes terminál jsou na Obr. 4.15 a 4.16. V případě nastavování frekvence přes terminál je odchylka od nastavené hodnoty ± 7 Hz.



(a) : Záznam z programu Spectroid



(b) : Záznam z osciloskopu

Obr 4.15: Signály generované při nastavení frekvence v terminálu - 830 Hz**Obr 4.16:** Signál vygenerovaný při nastavení dvou složek - 570 Hz a 1460 Hz

4.3 Text To Speech

Generátor s metodou Text To Speech se skládá ze dvou částí, a to z analyzátoru textu a syntetizéru. Jako syntetizér by se mohl využít generátor s metodou DDS, avšak aby se tato metoda mohla využít, je zapotřebí mít všechny hlásky převedené do dat, z kterých bude generátor vybírat a generovat pomocí nich signály odpovídající hláskám. Potřebné hodnoty se však nedají najít online a musejí se vygenerovat.

Jedna z možností je využít programu Matlab pro vytvoření potřebných dat. Program Matlab se vyznačuje možností převedení audio nahrávky na pole dat, kde by tyto data mohli sloužit k následné generaci.

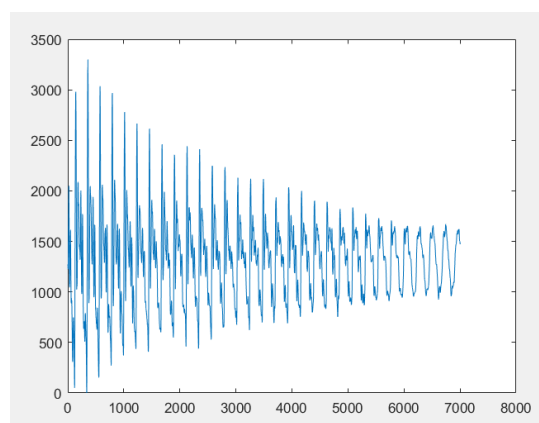
Výslovnost hlásky je potřeba nejprve nahrát. K tomu postačí jakákoliv aplikace nahrávání na telefonu. Po nahrání je potřeba nahrávku převést na soubor typu .wav, protože Matlab jiný druh souboru nepřijímá. Převodník se dá najít na internetu.

V programu Matlab se pro převod využije funkce *audioread*. Protože nahrávka obsahuje nejen vyslovení hlásky, ale i šum okolo, je potřeba data oříznout tak, aby v poli zůstali pouze data pro signál hlásky. Takto oříznutá data pro hlásku 'a' a 'b' jsou zaznamenána na Obr. 4.18 (a) a 4.19 (a). Před použitím dat je potřeba je naškálovat tak, aby byly v rozmezí DA převodníku. Vzorec pro naškádování je

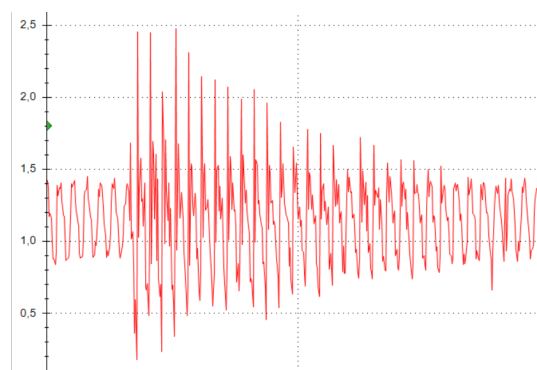
$$U_{out} = \frac{(U_{old} + abs(U_{min}))}{(abs(U_{min}) + U_{max})} \cdot 3300, \quad (4.10)$$

kde U_{old} je původní hodnota, U_{min} je nejmenší amplituda a U_{max} největší amplituda v look-up tabulce. Kód pro získání dat je zaznamenán v příloze A.1.

Takto upravená data se již mohou použít v generátoru a vygenerovat odpovídající signály hlásek viz Obr. 4.18 (b) a 4.19 (b).



(a) : Graf vygenerovaných dat hlásky 'a' v Matlabu



(b) : Vygenerovaný signál hlásky 'a'

Obr 4.18: Signál hlásky 'a'

Kapitola 5

Závěr

Práce pojednává o metodách generace audiosignálu, a to o Přímé digitální syntéze a metodě využívající blok PWM s modulací střídy. Kromě rozebrání metod je zde uveden návrh různých generátorů, které tyto metody využívají pro generaci signálů a dále je zde analyzována možnost využití metody Text To Speech.

V práci byl nejprve rozebrán návrh filtru, který je připojen na vývod z generátoru. Pro potřebu vyfiltrování vyšších harmonických složek byl vybrán filtr typu dolní propust. Navrhnut byl filtr jak 1. tak i 2. řádu, kdy filtr 1. řádu je použit převážně pro sledování signálu osciloskopem. Vzhledem k budoucímu možnému využití byly oba návrhy vyzkoušeny i pro dostupné rezistory z řady. Filtry velice dobře filtrují signály z generátorů a to jak se zapojením rezistorů s vypočtenou hodnotou, tak i s továrně vyrobenou.

Dále byly popsány návrhy jednotlivých generátorů. U každého generátoru byl vypracován jasný popis, jak generátor funguje, doplněno názorným obrázkem. Pro každý generátor byly spočítány základní parametry a popsáno přesné ovládání. Nakonec byl každý generátor otestován pomocí osciloskopu ale i programem měřící spektrum zvuku.

V případě využití DA převodníku byla využita metoda Přímé digitální syntézy. Generátor s touto metodou je schopný generovat signál s frekvencí v rozmezí 10 - 5000 Hz. Dle záznamů z osciloskopu je vygenerovaný signál touto metodou přesný a generátor nemá problém v tomto rozmezí vygenerovat kvalitní audio signál. Metoda Přímé digitální syntézy byla použita i při generaci signálu s více nastavitelnými složkami. Generátor, který tento signál generuje má dvě nezávisle nastavitelné složky, které mohou mít frekvenci v rozmezí od 10 - 5000 Hz, a jednu napevno nastavenou složku s frekvencí 1900 Hz. Do budoucna by bylo dobré vymyslet lepší způsob nastavování frekvence.

Generátor s blokem PWM a modulací střídy dokáže generovat signál s frekvencí od 150 Hz do 10000 Hz s krokem 10 Hz. Vygenerované signály tímto generátorem mají dosti přesnou frekvenci a přechod mezi různými frekvencemi je čistý bez znatelných skoků. Kromě nastavování frekvence z

terminálu byla přidána i možnost nastavování pomocí trimru, který je připojen k AD převodníku. Generátor má i možnost generace signálu se dvěma složkami nebo provedení sweep přes frekvence 10 až 2000 Hz. Akce tohoto generátoru jsou doprovázeny i signalizací.

Celá práce byla završena analýzou metody Text To Speech. Byl zde pokus o vytvoření datasetu, který by se mohl dále využít pro generaci signálů hlásek. Avšak nakonec bylo zjištěno, že metoda, která byla využita pro generaci dat je nedostatečná. Pole dat, která touto metodou vznikla, byla až moc velká, a tudíž by se do mikroprocesoru nevešla data pro všechny hlásky. Bude potřeba další analýza a vymyšlení jiné metody pro získání datasetu.



Literatura

- [1] K. Magdy, “STM32 DAC Sine Wave Generation – STM32 DAC DMA Timer Example, <https://deepbluembedded.com/stm32-dac-sine-wave-generation-stm32-dac-dma-timer-example/>,” 2020.
- [2] Matthew van Eerde, “How to calculate a sine sweep – the right way.” <https://matthewvaneerde.wordpress.com/2009/08/07/how-to-calculate-a-sine-sweep-the-right-way/>, 2009. [Online; citováno 16.05.2021].
- [3] STMicroelectronics, *ARM-based 32-bit MCU - STM32F042xx*, 2 2014. Rev. 1.
- [4] STMicroelectronics, *ARM® Cortex®-M4 32b MCU+FPU - STM32F303xD, STM32F303xE*, 12 2015. Rev. 4.
- [5] R. J. Baker, *CMOS Circuit Design, Layout, and Simulation, 3rd Edition*. IEEE Press, 2010. ISBN:978-0-470-88132-3.
- [6] D. A. Patterson and J. L. Hennessy, *Computer Organization and Design: The Hardware/Software Interface*. Morgan Kaufmann, 2008. ISBN:978-0-123-74493-7.
- [7] A. Pini, “The Basics of Direct Digital Synthesizers (DDSs) and How to Select and Use Them, <https://www.digikey.com/en/articles/the-basics-of-direct-digital-synthesizers-ddss>,” březen 2019. [Online; citováno 25.04.2021].
- [8] Kosta, “DDS - trocha teorie do začátku, <http://mcu.cz/print.php?news.2754>,” 2011.
- [9] J. Vankka, “Direct digital synthesizers: Theory, design and applications,” 2000. ISBN:951-22-5318-6.
- [10] E. Murphy and C. Slattery, “Ask The Application Engineer—33: All About Direct Digital Synthesis, <https://www.analog.com/en/analog-dialogue/articles/all-about-direct-digital-synthesis.html>,” 2004.
- [11] K. Magdy, “STM32 Change PWM Duty Cycle With DMA For Sine Wave Generation, <https://deepbluembedded.com/>

- stm32-change-pwm-duty-cycle-with-dma-for-sine-wave-generation/," červenec 2020. [Online; citováno 26.04.2021].
- [12] J. Allen, M. S. Hunnicutt, and D. Klatt, *From Text to Speech: The MITalk system*. Cambridge University Press, 1987. ISBN:978-0-521-30641-6.
- [13] K. Aida-zade, C. Ardil, and A. Sharifova, "The main principles of text-to-speech synthesis system," vol. 37, pp. 14 – 15, 01 2010.
- [14] P. Rubin, T. Baer, and P. Mermelstein, "An articulatory synthesizer for perceptual research," *Journal of the Acoustical Society of America*, vol. 70, no. 2, pp. 321–328, 1981.
- [15] J. P. H. van Santen, R. W. Sproat, J. P. Olive, and J. Hirschberg, *Progress in Speech Synthesis*. Springer, 1997. ISBN:978-0-387-94701-3.
- [16] J. Van Santen, "Assignment of segmental duration in text-to-speech synthesis," *Computer Speech & Language*, vol. 8, no. 2, pp. 95–128, 1994.
- [17] K. Hájek, *Kmitočtové filtry, 1. vyd.* BEN - technická literatura, 2002. ISBN:80-730-0023-7.
- [18] C. Seok, K. Lim, J. Seo, H. Kim, S. Im, J.-H. Kim, C.-Y. Kim, and H. Ko, "Area-efficient rc low pass filter using t-networked resistors and capacitance multiplier," in *2013 13th International Conference on Control, Automation and Systems (ICCAS 2013)*, pp. 1308–1311, 2013.
- [19] D. G. Stănescu, M. E. Ardeleanu, and A. C. Stan, "Designing, simulation and testing of low current passive filters used in the didactic activity," in *2017 International Conference on Modern Power Systems (MPS)*, pp. 1–4, 2017.
- [20] J. Doleček, *Moderní učebnice elektroniky 6. díl, 1. vyd.* BEN - technická literatura, 2009. ISBN:978-80-7300-240-4.
- [21] Ponikvar, Dušan, "Signal generation using DDS." <https://www.fmf.uni-lj.si/~ponikvar/STM32F407%20project/>, 2014. [Online; citováno 12.05.2021].
- [22] A. Kent and J. G. Williams, *Encyclopedia of Computer Science and Technology: Volume 25*. CRC Press, 1991. ISBN:978-0-8247-2275-3.
- [23] B. Haynes, *History of Performing Pitch: The Story of A*. Scarecrow Press, 2002. ISBN:978-0-8108-4185-7.

A.0.1 PWM - generace look-up tabulky[1]

```

Ns      = 256; % Počet prvků v look-up tabulce
RES     = 8;  % Rozslišení

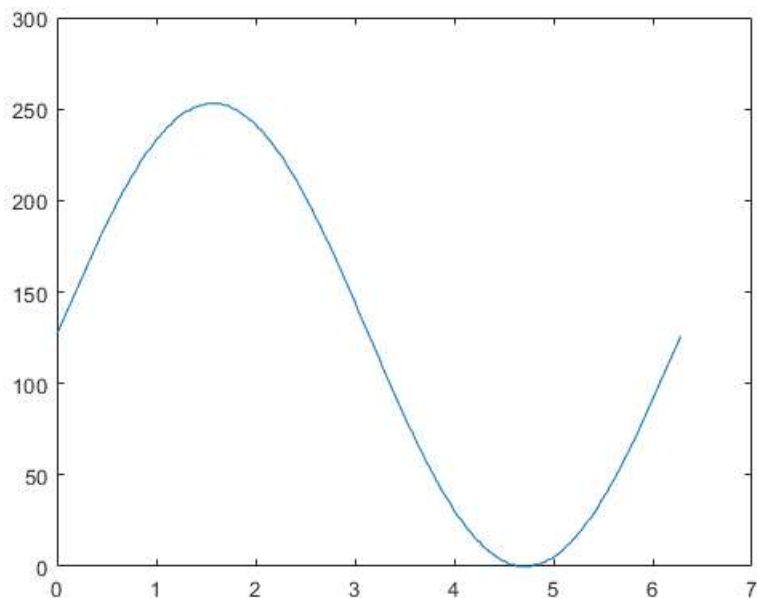
T = 0:((2*pi/(Ns-1))):(2*pi);
Y = sin(T);
Y = Y + 1;
Y = Y*((2^RES-1)-2)/(2);
Y = round(Y);
plot(T, Y);
fprintf('%d, %d, %d, %d, %d, %d, %d, %d, %d, %d, %d, %d, %d, %d, %d, \n', Y);

```

```

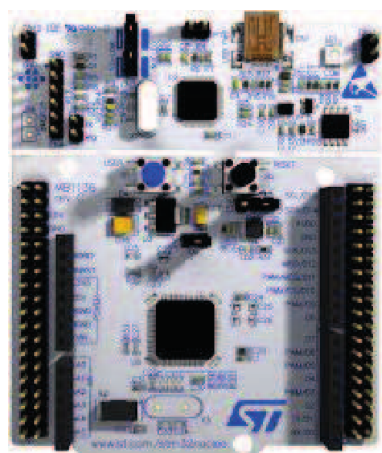
127, 130, 133, 136, 139, 142, 145, 148, 151, 154, 157, 160, 163, 166, 169,
172, 175, 178, 181, 184, 186, 189, 192, 194, 197, 200, 202, 205, 207, 209,
212, 214, 216, 218, 221, 223, 225, 227, 228, 230, 232, 234, 235, 237, 238,
240, 241, 242, 244, 245, 246, 247, 248, 249, 249, 250, 251, 251, 252, 252,
252, 253, 253, 253, 253, 253, 253, 253, 252, 252, 251, 250, 250, 249,
248, 247, 246, 245, 244, 243, 242, 240, 239, 238, 236, 234, 233, 231, 229,
227, 226, 224, 222, 219, 217, 215, 213, 211, 208, 206, 203, 201, 198, 196,
193, 190, 188, 185, 182, 179, 177, 174, 171, 168, 165, 162, 159, 156, 153,
150, 147, 144, 140, 137, 134, 131, 128, 125, 122, 119, 116, 113, 109, 106,
103, 100, 97, 94, 91, 88, 85, 82, 79, 76, 74, 71, 68, 65, 63,
60, 57, 55, 52, 50, 47, 45, 42, 40, 38, 36, 34, 31, 29, 27,
26, 24, 22, 20, 19, 17, 15, 14, 13, 11, 10, 9, 8, 7, 6,
5, 4, 3, 3, 2, 1, 1, 1, 0, 0, 0, 0, 0, 0, 0,
1, 1, 1, 2, 2, 3, 4, 4, 5, 6, 7, 8, 9, 11, 12,
13, 15, 16, 18, 19, 21, 23, 25, 26, 28, 30, 32, 35, 37, 39,
41, 44, 46, 48, 51, 53, 56, 59, 61, 64, 67, 69, 72, 75, 78,
81, 84, 87, 90, 93, 96, 99, 102, 105, 108, 111, 114, 117, 120, 123,
126,

```

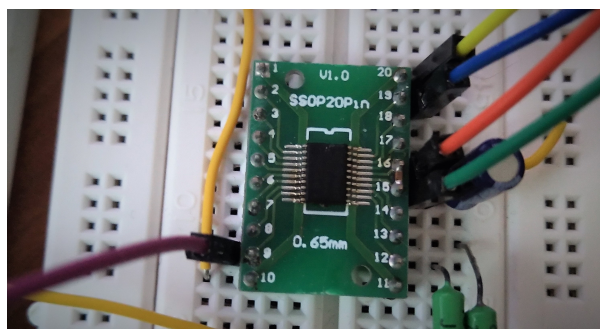


Příloha B

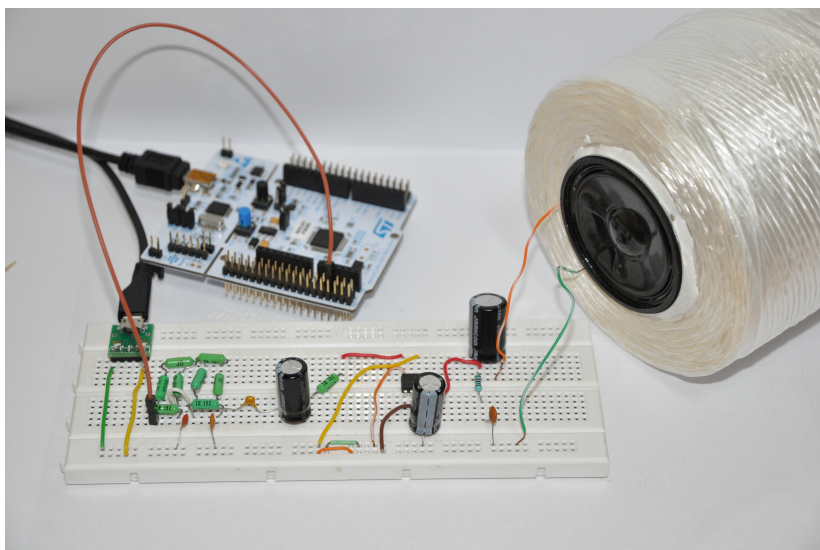
Fotodokumentace použitého HW



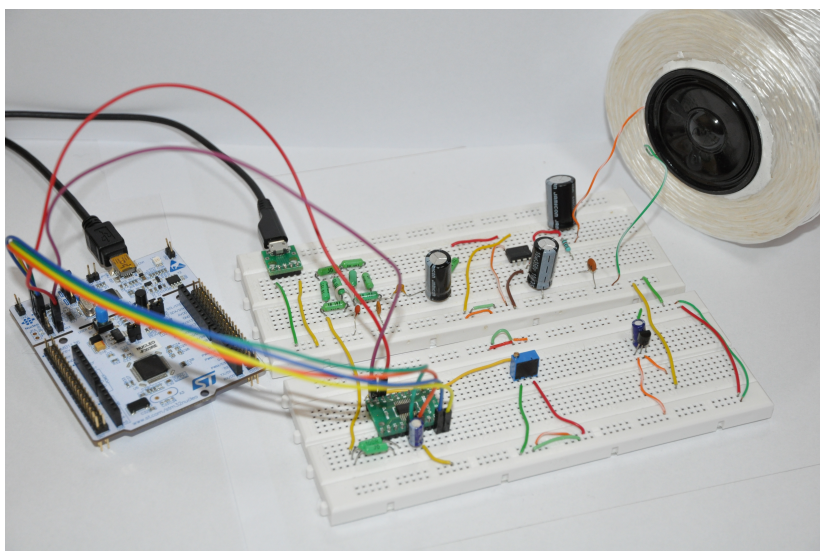
Obr B.1: STM32F303RET6 64 PINS



Obr B.2: STM32F042F6P6



Obr B.3: Zapojení generátoru s metodou DDS



Obr B.4: Zapojení generátoru s blokem PWM a modulací střídavy