ČESKÉ VYSOKÉ UČENÍ TECHNICKÉ V PRAZE

Fakulta elektrotechnická
Katedra telekomunikační techniky

Polovodičově řízený Teslův transformátor

květen 2020

Bakalant: František Štefanec
Vedoucí práce: Ing. Martin Kněnický

ZADÁNÍ BAKALÁŘSKÉ PRÁCE

I. OSOBNÍ A STUDIJNÍ ÚDAJE

Příjmení: **Štefanec** Jméno: **František** Osobní číslo: **474620**

Fakulta/ústav: **Fakulta elektrotechnická**

Zadávající katedra/ústav: **Katedra telekomunikační techniky**

Studijní program: **Elektronika a komunikace**

II. ÚDAJE K BAKALÁŘSKÉ PRÁCI

Název bakalářské práce:

Polovodičově řízený Teslův transformátor

Název bakalářské práce anglicky:

Solid State Tesla Coil

Pokyny pro vypracování:

1. Popis fyzikálních základů a principu Teslova transformátoru.
2. Návrh a realizace jednotlivých součástí Teslova transformátoru - řídící obvody, spínací silové obvody založené na principu plně řízeného polovodičového můstku, další pomocné obvody.
3. Sestavení celého Teslova transformátoru a ověření funkčnosti.

Seznam doporučené literatury:

[1] Lipkovský, K.: Rezonanční zdroje vysokých napětí. Bakalářská práce. Praha: České vysoké učení technické v Praze, 2008.
[2] Küchler, A.: High Voltage Engineering: Fundamentals - Technology - Applications. New York, NY: Springer Berlin Heidelberg, 2017. ISBN 978-3-642-11992-7.
[3] Bird, J.: Electrical circuit theory and technology. Sixth edition. New York NY: Routledge, 2017. ISBN 978-1-31556-192-9.
[4] Neacsu, D.: Power-switching converters: medium and high power. Boca Raton: CRC/Taylor & Francis, 2006. ISBN 0-8247-2625-1.
[5] Tilbury, M.: The Ultimate Tesla Coil Design and Construction Guide. New York, NY: McGraw-Hill, 2008. ISBN 0-07149-737-4.

Jméno a pracoviště vedoucí(ho) bakalářské práce:

Ing. Martin Kněnický, katedra elektroenergetiky FEL

Jméno a pracoviště druhé(ho) vedoucí(ho) nebo konzultanta(ky) bakalářské práce:

Datum zadání bakalářské práce: **21.01.2020** Termín odevzdání bakalářské práce: **22.05.2020**

Platnost zadání bakalářské práce: **30.09.2021**

Ing. Martin Kněnický podpis vedoucí(ho) práce	podpis vedoucí(ho) ústavu/katedry	prof. Mgr. Petr Páta, Ph.D. podpis děkana(ky)

III. PŘEVZETÍ ZADÁNÍ

Student bere na vědomí, že je povinen vypracovat bakalářskou práci samostatně, bez cizí pomoci, s výjimkou poskytnutých konzultací. Seznam použité literatury, jiných pramenů a jmen konzultantů je třeba uvést v bakalářské práci.

. | Datum převzetí zadání

Podpis studenta

© ČVUT v Praze, Design: ČVUT v Praze, VIC

Čestné prohlášení

Prohlašuji, že jsem zadanou bakalářskou práci zpracoval sám s přispěním vedoucího práce a konzultanta a používal jsem pouze literaturu v práci uvedenou. Dále prohlašuji, že nemám námitek proti půjčování nebo zveřejňování mé bakalářské práce nebo její části se souhlasem katedry.

Datum:

.....
podpis bakalanta

Poděkování

Děkuji vedoucímu práce Ing. Martinu Kněnickému a Ing. Janu Hlaváčkovi, Ph.D. za ochotu, rady a pomoc s realizací této bakalářské práce.

Abstrakt

Tato bakalářská práce se zabývá popisem funkce, shrnutím výhod a nevýhod různých typů Teslova transformátoru. Dále se práce zabývá návrhem a konstrukcí polovodičového Teslova transformátoru typu DRSSTC. Poslední část této práce je věnována testování a měření zkonstruovaného prototypu. Konstrukce se skládá z řídicí a výkonové části. Řídicí část elektroniky lze využít jak pro typy SSTC (Solid State Tesla Coil), tak DRSSTC (Dual Resonant Solid State Tesla Coil). Pro typ DRSSTC implementuje regulaci proudu vynecháváním cyklů.

Klíčová slova

Teslův transformátor, rezonanční zdroj, DRSSTC, vysoké napětí, IGBT, můstek

Abstract

This bachelor's thesis deals with the description and comparison of various Tesla coils types and the design of a dual resonant solid state Tesla coil (DRSSTC). Furthermore, it deals with the testing of the finished Tesla coil. The device consists of two parts; control electronics, and power electronics. The control electronics board can be used for both Tesla coils without a tuned primary circuit and DRSSTCs. Current control for DRSSTCs is implemented using cycle skipping.

Keywords

Tesla coil, DRSSTC, resonant power supply, high voltage, bridge

Obsah

1 Seznam zkratek **1**

2 Úvod **2**

3 Funkční princip **2**
3.1 Jiskřišťový Teslův transformátor 2
3.2 Polovodičový Teslův transformátor 3
3.2.1 Obecné informace 3
3.2.2 Generování kmitů 4
3.2.3 DRSSTC 4
3.2.4 ISSTC 6
3.3 Další typy 6
3.3.1 VTTC (Vacuum Tube Tesla Coil) 6
3.3.2 OLTC (Off-line Tesla Coil) 6
3.4 Srovnání 7

4 Řídicí elektronika pro SSTC/DRSSTC **7**
4.1 Požadované funkce 7
4.2 Napájecí část 8
4.3 Logická část a buzení GDT 11
4.4 Zpětnovazební část 14
4.5 Realizace řídicí DPS 17
4.6 Pomocná DPS - optický vstup a časovač soft-startu 17
4.7 Přerušovač, audiomodulace 20

5 Výkonová elektronika **20**
5.1 Usměrnění a filtrace 20
5.2 Zapojení GDT a můstku IGBT 23
5.3 Výkonové ztráty spínacích prvků 25
5.3.1 Podstata ztrát 25
5.3.2 Odhad spínacích ztrát 26
5.3.3 Odhad vodivostních ztrát 27
5.3.4 Celková výkonová ztráta 28

6 Rezonanční obvody **31**

7 Realizace a měření **33**
7.1 Konstrukce 33
7.2 Naměřené průběhy 34

8 Možná zlepšení **41**

9 Závěr **41**

Seznam obrázků

1 Základní schéma jiskřišťového Teslova transformátoru 3
2 Slayer exciter 4
3 Principální schéma DRSSTC 5
4 Schéma napájecí části 9
5 Schéma logické části 10
6 Schéma zpětnovazební části 16
7 Osazená deska plošných spojů 17
8 Schéma pomocné desky 19
9 Schéma omezovače délky pulzu 20
10 Schéma desky s usměrňovačem 22
11 Schéma desky s IGBT 24
12 Umístěná deska plošných spojů 33
13 Celá elektronika DRSSTC 34
14 Regulace proudu, proud (modrá) a napětí (červená) 35
15 Regulace proudu, řídicí signál (modrá) a proud (červená) . . . 35
16 Napětí kolektor-emitor (modrá) a gate-emitor (červená) 36
17 Ladění, zákmity - průběh napětí na snímacím rezistoru (modrá) 36
18 Napětí kolektor-emitor (modrá) a gate-emitor (červená), nižší odpor v sérii s gate 37
19 Napětí kolektor-emitor (modrá) a gate-emitor (červená), vyšší odpor v sérii s gate 37
20 Výsledek simulace v programu LTspice – proud rezonančním obvodem (zelená), signál přerušovače (modrá) a řídicí signál pro výkonové prvky (červená) 38
21 Zjednodušené schéma v programu LTspice 38
22 Celý Teslův transformátor – původní cívky z bakalářské práce Karla Lipkovského s novou elektronikou 39
23 Výboj, DRSSTC v provozu 40

Seznam tabulek

1 Srovnání jednotlivých typů Teslova transformátoru 7
2 Výkonová ztráta v závislosti na dalších parametrech 28
3 Pulzní nárůst teploty přechodu 30
4 Výstupní výkon a teploty v závislosti na proudu a střídě . . . 31

1 Seznam zkratek

TC	*Tesla Coil* – Teslova cívka/Teslův transformátor
SGTC	*Spark Gap Tesla Coil* – jiskřišťový Teslův transformátor
SSTC	*Solid State Tesla Coil* – polovodičově buzený Teslův transformátor
VTTC	*Vacuum Tube Tesla Coil* – elektronkově buzený Teslův transformátor
OLTC	*Off-line Tesla Coil* – Teslův transformátor provozovaný přímo ze sítě
DRSSTC	*Dual Resonant Solid State Tesla Coil* – Teslův transformátor se dvěma rezonančními obvody
ISSTC	*Interrupted Solid State Tesla Coil* – přerušovaný polovodičově buzený Teslův transformátor
IGBT	*Insulated Gate Bipolar Transistor* – bipolární tranzistor s izolovaným hradlem
CT	*Current Transformer* – proudový transformátor
GDT	*Gate Drive Transformer* – transformátor pro buzení hradel
GND	*Ground* – zem
VCO	*Voltage Controlled Oscillator* – napětím řízený oscilátor
PLL	*Phase Locked Loop* – smyčka fázového závěsu
PCB	*Printed Circuit Board* – deska plošných spojů (DPS)
OCD	*Over-Current Detection* – detekce nadproudu

2 Úvod

Teslův transformátor je vysokofrekvenční vzduchový transformátor pracující na svém rezonančním kmitočtu. Slouží k získávání vysokofrekvenčních vysokých napětí (řádově desetitisíce až statisíce V při desítkách až stovkách kHz). Typická konstrukce se skládá z podlouhlé sekundární cívky (poměr výšky k průměru cca 2 až 5), menší a širší primární cívky a buzení. Na sekundární cívku se běžně přidává další kapacita, nejčastěji ve formě kovového objektu bez ostrých hran (často toroidního tvaru). Vlastní kapacita, kapacita proti zemi, přídavná kapacita a indukčnost sekundární cívky tvoří rezonanční obvod. U většiny typů Teslova transformátoru je primární cívka také součástí rezonančního obvodu, ovšem není to nutnost. [1, 3]

3 Funkční princip

3.1 Jiskřišťový Teslův transformátor

Jedná se o původní, nejstarší typ Teslova transformátoru. Běžně je označovaný jako SGTC (Spark Gap Tesla Coil). Na obr. 1 je schéma původního zapojení s jiskřištěm. Napájení je zajištěno měkkým stejnosměrným či nízkofrekvenčním vysokonapěťovým zdrojem. V sérii s primární cívkou je kondenzátor, spolu s indukčností cívky tvoří rezonanční obvod. Tento obvod je paralelně připojen k jiskřišti a vysokonapěťovému zdroji. Nejprve se přes primární cívku nabije kondenzátor. Indukčnost primární cívky je typicky poměrně nízká (řádově 10 μH), pro nabíjení hraje zanedbatelnou roli. Po dosažení dostatečně velkého napětí sepne jiskřiště, čímž se nabitý kondenzátor připojí k primární cívce a dojde k tlumeným kmitům. Část energie se při každém kmitu přenese do sekundárního obvodu. Typicky se primární obvod ladí na podobnou, ale o něco nižší frekvenci, protože výboj do vzduchu na sekundární straně se chová jako přídavná kapacita. Součinitel vazby k mezi primární a sekundární cívkou je většinou okolo 0,1–0,2.[1] Rezonanční frekvence jednoho LC obvodu závisí na kapacitě C a indukčnosti L, je přibližně:

$$f_r = \frac{1}{2 \cdot \pi \cdot \sqrt{L \cdot C}} \quad \text{(Hz)} \tag{1}$$

a součinitel vazby dvou cívek je definován pomocí vzájemné indukčnosti M jako:

$$k = \frac{M}{\sqrt{L_1 \cdot L_2}} \quad (-) \tag{2}$$

V případě, že jsou takovéto obvody na sebe vázané dva (což je například případ SGTC), rozdělí se za předpokladu nadkritické vazby rezonanční špička

na dvě, a to i za předpokladu, že budou oba obvody naladěné na stejnou frekvenci. [2] Pro obvody se stejným Q a stejnou frekvencí platí pro nadkritickou vazbu následující vzorec:

$$k > \frac{1}{Q} \tag{3}$$

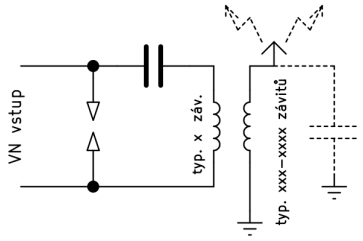
a výsledné dvě frekvence budou:

$$f_1, f_2 = f_r \cdot (1 \pm \frac{1}{2Q}\sqrt{k^2 \cdot Q^2 - 1}) \quad \text{(Hz)} \tag{4}$$

případně nadkritická vazba pro obvody s různým Q bude:

$$k > \frac{1}{\sqrt{Q_1 \cdot Q_2}} \tag{5}$$

Mezi výhody patří jednoduchost zapojení a snadné dosažení vysokých výkonů. Mezi nevýhody patří nutnost napájení vysokým napětím, velmi silné elektromagnetické rušení (tvořené jak samotným výbojem v jiskřišti, tak velmi prudkými změnami napětí díky sepnutí jiskřiště), složitá regulace výkonu. Špičkové hodnoty napětí a proudu v primárním obvodu typicky dosahují tisíce V a desítky až tisíce A.



Obrázek 1: Základní schéma jiskřišťového Teslova transformátoru

3.2 Polovodičový Teslův transformátor

3.2.1 Obecné informace

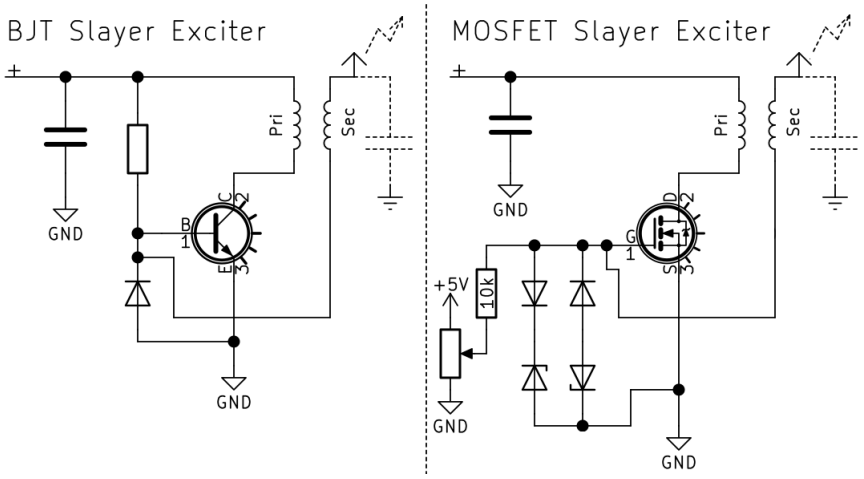
Tento typ je běžně označovaný jako SSTC (Solid State Tesla Coil). Jedná se o modernější typ – primární cívka je zde buzena pomocí obvodu z polovodičů. Existuje více topologií [5], které jsou popsány dále. Proud tekoucí přes primární cívku se u běžných konstrukcí pohybuje v řádu jednotek až desítek A, napětí je v řádu desítek až stovek V. Pro verzi s rezonančním obvodem i na primární straně (označovaná jako DRSSTC – Dual Resonant Solid State Tesla Coil) se typický proud primární cívkou pohybuje

ve stovkách A, u velice velkých konstrukcí i v jednotkách kA. Vazba mezi primární a sekundární cívkou je pro optimální provoz vyšší než u SGTC. [5, 6].

3.2.2 Generování kmitů

Kmity jsou generovány buď oscilátorem či zpětnou vazbou ze sekundárního obvodu. Zpětná vazba je typicky řešena pomocí proudového transformátoru (u klasického SSTC v sérii se sekundární cívkou, u DRSSTC častěji v sérii s primární cívkou) či kapacitně (pomocí vodiče blízko sekundáru).

Primitivní zapojení typicky označované jako "Slayer exciter"je uvedené na obr. 2 Kapacita sekundární cívky oproti zemi je vyznačena čárkovaně. V tomto zapojení je tranzistor velmi namáhán špičkami z primární cívky při rozepnutí tranzistoru, účinnost je tedy poměrně nízká. Zpětná vazba je získána přímo ze spodního konce sekundární cívky.

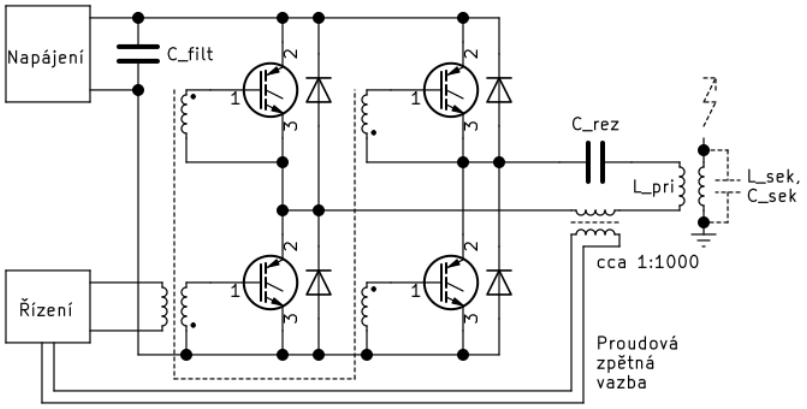


Obrázek 2: Slayer exciter

3.2.3 DRSSTC

Přidáním rezonančního kondenzátoru před primární cívku ze SSTC vznikne DRSSTC, polovodičový Teslův transformátor s laděným primárním obvodem [4, 6]. Tato úprava je používána většinou u velkých konstrukcí s polomůstkem či můstkem IGBT, kde proud primární cívkou dosahuje stovek A až jednotek kA. V této práci se budu zabývat hlavně tímto typem. Na obr. 3 je základní principální schéma DRSSTC s plným IGBT můstkem a řízením IGBT pomocí oddělovacího transformátoru (dále GDT, gate drive transformer). Klasický SSTC s plným můstkem může být zapojen velmi podobně.

Varianta QCWDRSSTC (Quasi-Continuous Wave Dual Resonant Solid State Tesla Coil) používá modulaci napájení můstku pro řízení tvaru výboje a je schopná dosáhnout délky výboje mnohem vyšší, než je výška samotné sekundární cívky. [6]



Obrázek 3: Principální schéma DRSSTC

U GDT je tečkami vyznačené fázování vinutí. Jeho primární vinutí je typicky buzeno obdélníkovým signálem. Fázování vinutí určuje, které tranzistory sepnou při určité polaritě napětí na GDT – pokud sepne v jedné polovině můstku spodní tranzistor, v druhé části musí sepnout horní tranzistor – a naopak. Řídicí obvod budí GDT na rezonanční frekvenci primárního obvodu. Pomocí proudového transformátoru (dále CT, current transformer) je z primárního rezonančního obvodu získána zpětná vazba. V nejjednodušší možné konfiguraci je signál z CT po tvarování přímo použitý k buzení GDT – jakmile proud projde nulou, napětí na GDT se také přepne. Zde je problém se zpožděním – IGBT nebudou přepínat při nulovém proudu a obvod nebude pracovat přesně na své rezonanční frekvenci. Toto lze vyřešit použitím fázového závěsu s vhodně nastaveným fázovným posunem či pomocí obvodu, který do zpětné vazby zavede opačný fázový posun. S tímto nápadem přišel Finn Hammer ve své konstrukci Hammertone Predikter [8].

Řídicí elektronika typicky obsahuje ještě další části – podpěťovou a nadproudovou ochranu, signalizaci, synchronizační obvody atd.

Ačkoliv průběh na výstupu můstku není harmonický, pro výpočty zde bude použita pro jednoduchost pouze první harmonická složka. Dle rozkladu ideálního obdélníkového signálu do Fourierovy řady bude amplituda první harmonické složky:

$$U_{m_1.harm} = \frac{4}{\pi} \cdot U_{nap} \quad \text{(V)}, \tag{6}$$

kde U_{nap} je napájecí napětí můstku. Maximální amplituda proudu primární cívkou bude záviset na Q faktoru připojeného rezonančního obvodu dle následujících vzorců:

$$I_m = Q \cdot \frac{U_{m1}}{Z_{_{Q=1}}} \quad \text{(A)} \tag{7}$$

$$Z_{_{Q=1}} = \sqrt{\frac{L}{C}} \quad (\Omega) \tag{8}$$

Proud bude také záviset na době zapnutí/počtu cyklů. Během malého počtu cyklů se nestihne proud tak zvýšit. Teslovy transformátory typu DRSSTC jsou typicky provozovány přerušovaně, s tím, že se buzení vypne při nejbližším průchodu nulou, aby se zamezilo namáhání IGBT rozpínáním při velkém proudu. Typická nadproudová ochrana při detekci nadproudu vypne buzení na konci cyklu.

3.2.4 ISSTC

ISSTC = Interrupted SSTC. Přidáním přerušovače lze dosáhnout stejně vysokého výstupního napětí (a stejně dlouhých výbojů) při menším průměrném odběru. Teslovy transformátory se zapojením DRSSTC bývají také provozovány v přerušovaném režimu, jak je popsáno výše.

3.3 Další typy

Existují i další typy Teslova transformátoru. Dále jsou zmíněny typy VTTC a OLTC.

3.3.1 VTTC (Vacuum Tube Tesla Coil)

Jako spínací prvek je zde využita elektronka. Napájecí napětí jsou řádově stovky V až jednotky kV. V typickém zapojení připomínajícím Meissnerův oscilátor bývá primární cívka součástí rezonančního obvodu. [4, 5]

3.3.2 OLTC (Off-line Tesla Coil)

Zapojení podobné SGTC. Kondenzátor je zde nabíjen z usměrněného, proudově omezeného síťového napětí a místo jiskřiště je použit velký tranzistor, obvykle typu IGBT. Tento obvod je podstatně účinnější než SGTC, nicméně na dosažení stejného výstupního napětí jako u DRSSTC je potřeba mnohem

vyšší špičkový proud díky poměrně krátké době trvání tlumených kmitů. Mé vlastní experimenty s tímto zapojením (s IGBT BT40T60ANFK, 28 nF rezonančním kondenzátorem, 1 MHz rezonanční frekvencí a napětím 400–500 V na kolektoru před sepnutím) byly částečně úspěšné, nicméně při nabíjecím napětí v řádu stovek V a primárním špičkovém proudu okolo 80 A měly výboje délku jen několik cm. Hrálo zde roli i poměrně špatné ladění, nicméně se zapojeními SSTC či DRSSTC jsem získal mnohem lepší výsledky.

3.4 Srovnání

V tabulce 1 je krátké srovnání výhod, nevýhod a parametrů jednotlivých typů Teslova transformátoru.

Typ	Výhody	Nevýhody
SGTC	Snadnější pro velké výkony Velmi jednoduché zapojení Vysoká odolnost	Účinnost EMI Složitá regulace Nutnost VN zdroje
VTTC	Vysoká odolnost	Nutnost VN zdroje Horší dostupnost elektronek
OLTC	Parametry vs. SGTC Nižší EMI vs. SGTC	Parametry vs. SSTC, DRSSTC
SSTC	Možnosti regulace, modulace Vyšší účinnost Jednodušší napájení	Horší odolnost Složitější zapojení Nevhodný pro vysoké výkony
DRSSTC	Možnosti regulace, modulace Vyšší účinnost Snadné napájení Vysoký výkon	Složitější zapojení Horší odolnost oproti SGTC

Tabulka 1: Srovnání jednotlivých typů Teslova transformátoru

4 Řídicí elektronika pro SSTC/DRSSTC

4.1 Požadované funkce

Řídicí elektronika realizovaná jako součást této práce má následující funkce a součásti:

- Zdroj +24 V, +9 V, + 5 V, -5 V a podpěťová ochrana.

- Tvarovač zpětnovazebního signálu
- Fázový závěs pro automatické dolaďování
- Nadproudová ochrana/proudová regulace se synchronizací
- Výkonný budič GDT

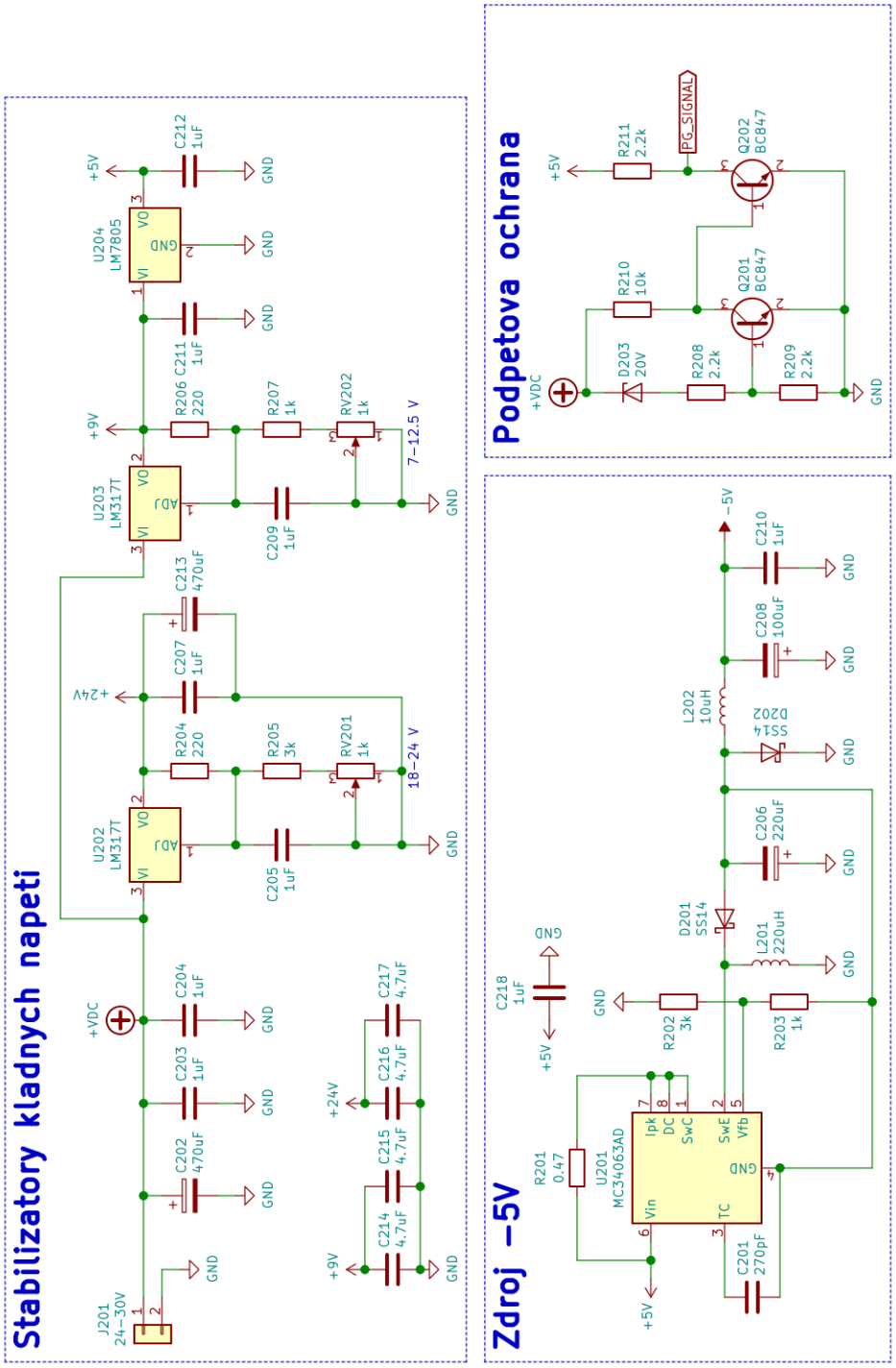
Schéma i deska plošných spojů jsou nakresleny v programu KiCad. Pro přehlednost je schéma rozděleno na několik částí (zpětnovazební, logická – číslování součástek začíná od 100, napájecí – číslování začíná od 200).

4.2 Napájecí část

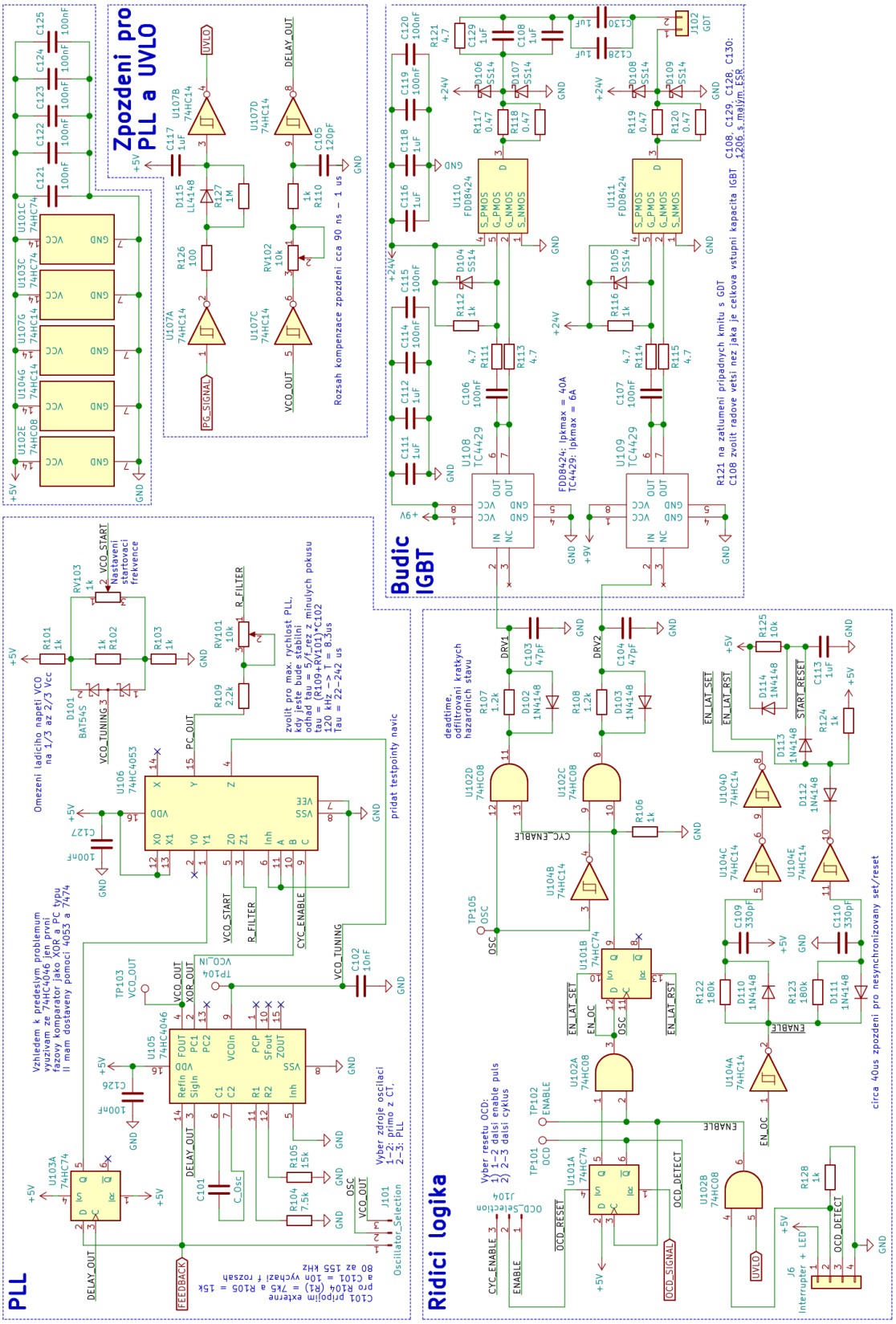
Na obr. 4 je schéma napájecí části. Celá deska je napájena z napětí o přibližně 2 V vyššího, než je 24 V. Na vstupu jsou filtrační kondenzátory C202–C204. Samotná napájecí část se skládá ze tří lineárních stabilizátorů, z nichž dva jsou nastavitelné (LM317T). První nastavitelný stabilizátor (U202) nastavuje napětí pro buzení GDT v rozmezí cca 18 až 24 V. Druhý nastavitelný stabilizátor (U203) nastavuje napětí pro buzení samotných MOSFETů pro buzení GDT v rozmezí 7–12,5 V. Stabilizátor U204 (LM7805) stabilizuje napětí +5 V pro fázový závěs (dále PLL, phase locked loop), logické obvody a komparátory. Na výstupu stabilizátorů jsou pro dodání velkých proudových impulzů (v řádu jednotek A) umístěny další kondenzátory (C213 atd.). Stabilita stabilizátorů s touto kapacitní zátěží byla ověřena osciloskopem a prudkými změnami zátěže na jednotlivých napájecích větvích.

Část s integrovaným obvodem U201 (MC34063AD) generuje záporné napětí -5 V pro komparátory. Je zapojen dle datového listu výrobce jako invertující měnič. Zvlnění výstupu měniče pro záporné napětí bylo naměřeno v řádu nižších desítek mV. Pro další filtraci je zde obvod ze součástek L202, C208 a C210. Díky malé zátěži pracuje v nespojitém režimu a jeho pracovní frekvence kolísá. Vzhledem k malému odběru komparátorů by pravděpodobně byla vhodnější nábojová pumpa, například MAX660.

Část označená jako podpěťová ochrana má na svém výstupu hodnotu log. 1, pokud je napájecí napětí vyšší než cca 21 V. Rezistory R208, R209 zajišťují kromě omezení proudu do báze Q201 i zátěž pro Zenerovu diodu, pro získání napětí 0,6 V na přechodu báze-emitor tranzistoru Q201 je potřeba proud alespoň 0,27 mA.



Obrázek 4: Schéma napájecí části



Obrázek 5: Schéma logické části

4.3 Logická část a buzení GDT

Na obr. 5 je schéma logické části, PLL a budiče GDT. Fázový závěs je postaven na obvodu 74HC4046 (U105), který obsahuje několik typů fázových komparátorů a napětím řízený oscilátor (dále VCO). Vzhledem k nevhodnosti zabudovaných fázových komparátorů pro toto použití (ať už díky nevhodnému typu či náchylnosti na rušení) je fázový komparátor vyřešen externě pomocí klopného obvodu typu D (U103A), analogového multiplexoru (U106) a zpožďovacího obvodu (součástky U107C–D, RV102, R110, C105).

Frekvenční rozsah VCO je nastaven pomocí rezistorů R104, R105 a kondenzátoru C101 (7,5 kΩ, 15 kΩ, 10 nF). Hodnoty jsou určeny podle grafů v datovém listu a ověřeny měřením (cca 80 až 155 kHz). Kondenzátor byl vyměněn za kombinaci s hodnotou cca 7 nF (což odpovídá 114–221 kHz) poté, co se tento rozsah ukázal jako nevhodný. Napětí na ladicím vstupu je omezeno pomocí R101–R103, RV103 a D101 na cca ⅓ až ⅔ napájecího napětí (vnitřní odpor tohoto obvodu je podstatně menší než odpor v samotném filtru), aby se nemohlo dostat mimo validní rozsah.

Zpožďovací obvod je zapojen za výstup VCO. Zpoždění lze nastavit – je nastavené tak, aby bylo přibližně podobné zpoždění samotných IGBT a veškeré řídicí logiky v cestě signálu. Vzhledem k tomu, že ve výstupním proudu IGBT můstku je první harmonická složka oproti ostatním harmonickým skutečně dominantní, při vhodném nastavení fáze spínání dojde ke spínání při (téměř) nulovém proudu, což má za následek nižší spínací ztráty. Využívá se zde hystereze vstupu invertoru U107D (74HC14, typ se Schmittovým klopným obvodem). Ačkoliv byl v této konstrukci použit tento integrovaný obvod, je vhodnější použít například typ 74HC7014, který má přesnější rozhodovací úrovně. Rozhodovací úrovně také nejsou dokonale symetrické vůči polovině napájecího napětí. Budeme-li uvažovat, že se za jeden cyklus oscilátoru přechodný děj nabíjení kondenzátoru téměř dokončí (časová konstanta menší než cca ⅓ půlperiody), a zanedbáme-li parazitní vlastnosti samotných invertorů (výstupní odpor je cca 50 Ω, vstupní kapacita v řádu jednotek pF), můžeme ze vzorců pro přechodný děj 1. řádu (kde R=R110+RV102, C=C105):

$$\tau = R \cdot C \quad \text{(s)} \tag{9}$$

$$U_{konec} = U_{start} + (U_{vstup} - U_{start}) \cdot (1 - e^{\frac{t}{\tau}}) \quad \text{(V)} \tag{10}$$

odvodit dobu potřebnou na nabití kondenzátoru na určité napětí:

$$t = \tau \cdot \ln(\frac{U_{vstup} - U_{start}}{U_{vstup} - U_{konec}}) \quad \text{(s)} \tag{11}$$

kde U_{start}, U_{konec}, U_{vstup} jsou napětí na kondenzátoru počátku přechodného děje, konci přechodného děje a na vstupu tohoto RC obvodu.

Z výše jmenovaných vzorců lze určit zpoždění pro přechod vstupu:

- do úrovně log. 1: $U_{start} = 0$, U_{konec} = přepínací úroveň, $U_{vstup} = U_{nap}$
- do úrovně log. 0: $U_{start} = U_{nap}$, U_{konec} = přepínací úroveň, $U_{vstup} = 0$

z čehož vyjdou průměrné hodnoty zpoždění pro typické přepínací úrovně v datovém listu: 1,27 µs pro maximální nastavené zpoždění, 115 ns pro minimální nastavené zpoždění. Tyto hodnoty jsou poměrně blízko samotné časové konstantě. Pro tento výpočet bylo použito napájecí napětí 4,5 V a příslušné úrovně, protože v datovém listu nejsou uvedené hodnoty pro napájecí napětí 5 V a toto bylo nejbližší napětí.

Fázový komparátor porovnává zpětnovazební signál se zpožděným signálem z výstupu VCO. Je složen z klopného obvodu typu D (U103A), analogového přepínače U106 (74HC4053) a VCO z U105. Napětí na kondenzátoru C102 (VCO_TUNING) ladí frekvenci VCO. V případě, že je obvod zastavený (signál CYC_ENABLE v log. 0), část Z obvodu U106 připojí kondenzátor C102 k ladicímu trimru RV103, kterým se určuje počáteční frekvence. V případě, že je logická úroveň uzlu CYC_ENABLE 1, tak je tento kondenzátor připojen přepínačem Z z U106 k uzlu R_FILTER. V případě, že zpětnovazební signál (FEEDBACK) předbíhá zpožděný signál z VCO (DELAY_OUT), klopný obvod se na náběžné hraně DELAY_OUT přepne do log. 1. Po dobu, kdy jsou signály FEEDBACK a DELAY_OUT rozdílné, připne přepínač Y z obvodu U106 výstup klopného obvodu k rezistorům (R109, RV101) před kondenzátorem C102 a začne ho pomalu nabíjet, čímž se zvýší frekvence. V případě, že signál na uzlu DELAY_OUT naopak předbíhá FEEDBACK, výstup klopného obvodu se přepne do log. 0. Doba dobíjení/vybíjení C102 přes R109 a RV101 je úměrná době, kdy jsou signály DELAY_OUT a FEEDBACK rozdílné. Toto je zjištěno pomocí fázového komparátoru 1 z U105, který se chová jako XOR hradlo. Jeho výstup je ve schématu označen jako XOR_OUT. Tento obvod pracuje správně pouze v rozsahu fázového posunu vstupu -90° až +90°, případně pouze o málo větším, což zde ale nevadí (v závislosti na frekvenci se bude primární obvod jevit jako kapacitní, odporová či induktivní zátěž). Příliš malá časová konstanta filtru složeného z C102, R109 a RV101 povede k nestabilitě, příliš vysoká k příliš pomalé reakci PLL. Časová konstanta τ s hodnotami 10 nF, 2,2 kΩ, 0–10 kΩ se pohybuje mezi 22–122 µs. Empiricky se ověřila hodnota τ okolo ⅕ periody oscilátoru.

Propojka J101 se stará o možnost přemostění PLL a buzení obvodu přímo ze zpětné vazby. Nicméně zde není implementován obvod na zajištění

počátečního pulzu na nastartování oscilací (toto bylo v návrhu opomenuto), ale tato funkce není použita – v případě jejího použití by bylo nutné doplnit obvod na vytvoření počátečního pulzu.

Řídicí logika se kládá z hradel U101A–B, U102A–D, U104A–E a přidružených součástek. Ke konektoru J6 je připojen přerušovač určující délku provozního pulzu, opakovací frekvenci atd. a je na něj vyveden signál signalizující nadproud. Vstupní signál je přiveden do AND hradla U102B (74HC08), kam je také přiveden zpožděný signál od podpěťové ochrany, u kterého je nesymetrické zpoždění zajištěné obvodem z U107A, R126, R127, C117, D115, U107B, do kterého je přiveden signál PG_SIGNAL z výkonové desky signalizující, že je napájecí napětí vyšší než 21 V. Doba do vypnutí při nedostatečném napájecím napětí je o několik řádů kratší než doba do zapnutí při detekci dostatečného napájení (časové konstanty příslušných RC obvodů jsou 1 s a 100 μs). Tímto se chrání IGBT proti destrukci neúplným sepnutím (díky nedostatečnému napětí mezi gate a emitorem) při velkém proudu. Výstup AND hradla U102B je synchronizován přes AND hradlo U102A a klopný obvod U101B s oscilátorem, aby se buzení IGBT nemohlo vypnout v momentu, kdy přes IGBT teče velký proud (omezí se riziko velké napěťové špičky, riziko zaseknutí v zapnutém stavu – latch-upu IGBT atd.), nicméně pro provoz přímo ze zpětné vazby je zde obvod z U104A, U104C–E, C109–110, R122–123, D110–111 a dalších součástek, který se stará i o nesynchronizované přepnutí klopného obvodu v případě výpadku zpětné vazby (časová konstanta τ RC členu R122 a C109, případně R123 a C110 je cca 40 μs).

Do druhého vstupu AND hradla U102A vede výstup klopného obvodu U101A, který implementuje nadproudovou ochranu. Na něm je také implementována funkce regulace proudu vynecháváním cyklů. Signál $\overline{\text{OCD_SIGNAL}}$ určující překročení max. proudu je přiveden z části s komparátory na resetovací vstup U101A, čímž přepne při aktivaci jeho výstup do úrovně log. 0. Tímto se zajistí, že U101B další cyklus nechá svůj výstup v úrovni log. 0. Dle nastavení propojky J104 (OCD_Selection) se U101A přepne zpět do úrovně log. 1 buď při dalším cyklu oscilátoru (pozice 2-3), či zůstane vypnutý až do dalšího pulzu přerušovače (pozice 1-2). Vynecháváním cyklů lze docílit proudové regulace tak, že se během vynechaného cyklu část energie z rezonačního obvodu vrátí přes diody v můstku do filtrační kapacity a proud klesne. Výstup U101B vede do jednoho vstupu u AND hradel U102C–D. Do U102D vede také signál z VCO, do U102C invertovaný signál z VCO (pomocí U104B). Na výstupu těchto hradel je obvod z R107, C103, D102, případně R108, C104, D103 (časová konstanta v řádu desítek ns) na odstranění případných hazardních stavů a zajištění mrtvého času (deadtime), kdy není sepnuté žádné IGBT (aby se omezilo riziko, že díky zpoždění vypnutí samotných IGBT dojde k příčnému sepnutí IGBT, což by vedlo ke

snížení účinnosti či destrukci IGBT přehřátím a vysokým pulzním proudem). Signály za těmito obvody jsou označeny DRV1, DRV2 a vedou do invertujících budičů MOSFETů TC4429 – U108 a U109.

Budiče U108 a U109 přes obvody ze součástek C106–107, R111–116 budí páry MOSFETů U110 a U111 (v každém pouzdře je P i N MOSFET). Tyto součástky navíc zajišťují posun napětí na gate P MOSFETu v klidu k +24 V větvi. Pro omezení případného příčného proudu MOSFETy lze přemostit R111, R113, R114, R115 diodami tak, aby se napětí na gate dostalo rychleji k hodnotě, kdy se MOSFET vypíná, než k hodnotě, kdy spíná. Samotné MOSFETy budí přes C108, C128–130 samotný GDT. Rezistor R121 zatlumuje oscilace LC obvodu tvořeným GDT a výstupními kondenzátory. Ve finální konstrukci byly kondenzátory C128, C130 nahrazeny zkratem. Buď je lze nahradit zkratem, či lze neosadit C129 a C108, ale proud do GDT bude ještě omezen R121. Diody D106–109 přemosťují vnitřní diody v MOSFETech, mají nižší úbytek a vyšší rychlost. MOSFETy jsou ještě odděleny rezistory R117–120. Naměřený špičkový proud do 39 nF kondenzátoru na místě GDT byl okolo 19 A. Maximální špičkový proud těchto MOSFETů je dle datového listu až 40 A. Nižší napětí na větvi označené +9 V povede k horšímu tvaru napětí na výstupu, nižšímu proudu, vyšší napětí povede k vyšším ztrátám na MOSFETech. Toto napětí lze nastavit v napájecí části. Napětí na větvi označené +24 V lze také nastavit v napájecí části. V klidovém stavu je výstup U108 i U109 v úrovni log. 1 a jsou tedy sepnuté oba N MOSFETy.

Blokovací kondenzátory C121–125, C111–112, C114–C120 musí být umístěny co nejblíže příslušným integrovaným obvodům. Fyzická délka cest na desce plošných spojů musí být co nejkratší, a to hlavně v části pro buzení GDT. Přílišná délka cest povede k vyšším indukčnostem cest, a tak i k velkým úbytkům napětí při prudkých změnách proudu.

Obvod pro buzení MOSFETů a některé další části obvodu jsem převzal z konstrukcí DRSSTC Steva Warda, Steve Connera a Gao Guangyana [4, 6, 7].

4.4 Zpětnovazební část

Na obr. 6 je schéma zpětnovazební části. Zpětnovazební část se skládá ze dvou rychlých komparátorů LT1016 (10 ns). Ke konektoru J1 je připojen proudový transformátor složený z kombinace dvou proudových transformátorů s poměry 1:30 a 1:34. Celkový poměr je tedy 1:1020. Rezistor R1 má hodnotu 10 Ω, při proudu 255 A v primárním obvodu na něm bude úbytek 2,5 V. Ke konektoru J3 lze připojit externí obvod pro vytvoření dalšího fázového posuvu při provozu přímo ze zpětné vazby, zde není tato funkce využita, piny 2 a 3 jsou spojeny propojkou. Signál z pinu 3 konektoru J3 je přes rezistor R6 a

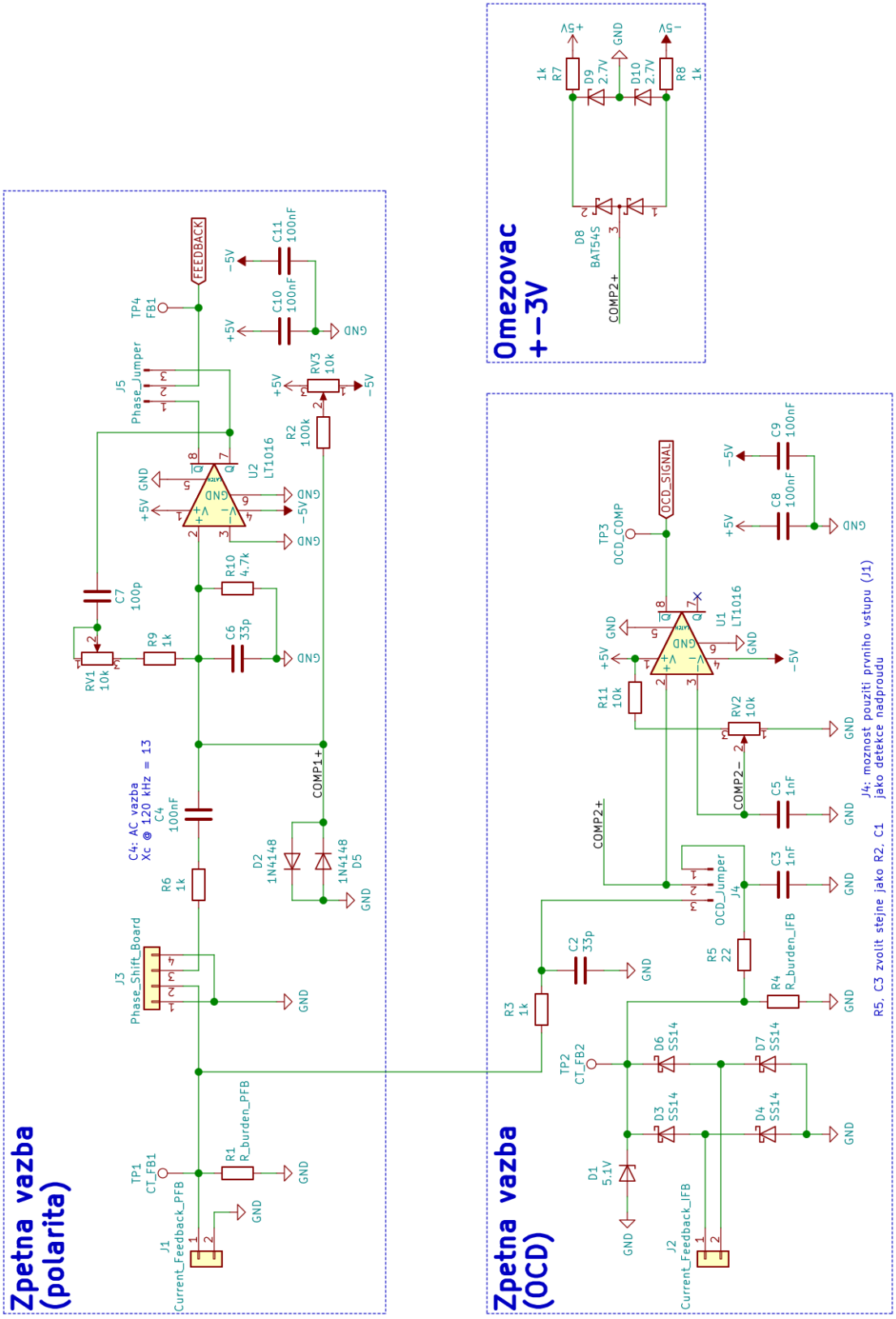
kondenzátor C4 přiveden na neinvertující vstup komparátoru U2. Invertující vstup je připojen na zem. Napětí oproti zemi na neinvertujícím vstupu je omezeno na cca ±0,7 V diodami D2 a D5. Kondenzátor C4 na provozní frekvenci (okolo 120 kHz) vykazuje reaktanci řádově menší oproti hodnotě R6 (pouze cca 13 Ω), a tak funkci obvodu nenarušuje. Propouští zde pouze střídavou složku signálu. Stejnosměrné předpětí na vstupu komparátoru se nastavuje trimrem RV3 (přes R2 a R3), kterým je nastaveno tak, že se komparátor přepne již při poměrně malém signálu, ale v klidovém stavu je výstup stabilní. Propojka J5 určuje fázi zpětné vazby (0/180° dle zvolení neinvertujícího či invertujícího výstupu). Tímto lze při špatném (opačném) zapojení jednoho vstupu obrátit signál bez nutnosti přepojování samotných proudových transformátorů. Obvod ze součástek R9, RV1, C7 zajišťuje hysterezi komparátoru. Hodnoty byly určeny empiricky na základě předešlých experimentů. Časová konstanta tohoto obvodu je 100 ns až 1,1 µs. Nutná hystereze závisí mimo jiné na parazitní kapacitní vazbě mezi výstupem IGBT můstku a výstupem proudového transformátoru. Kondenzátor C5 spolu s R10 a R6 tvoří dolní propust ($f_p = 5,85$ MHz) pro odstranění VF rušení vzniklého např. při úderu výboje do blízkého předmětu. Mezní frekvence (pro -3 dB) této dolní propusti byla spočítána dle vzorce:

$$f = \frac{1}{2 \cdot \pi \cdot R \cdot C} \quad \text{(Hz)} \tag{12}$$

Ke konektoru J2 je připojen druhý proudový transformátor se stejným transformačním poměrem. Výstup z proudového transfomátoru je usměrněn můstkem z diod D3–7 (SS14, Schottkyho diody do 1 A, 40 V). Napětí na R4 odpovídá opět proudu dle Ohmova zákona a dosáhne hodnoty 2,5 V při proudu primárního obvodu 255 A a transformačním poměru 1:1020. Případné VF rušení je potlačeno dolní propustí R5, C3. Propojka J4 umožňuje použít zpětnou vazbu z prvního proudového transformátoru, ale bude snímána jen jedna půlvlna. Pro normální provoz se dvěma proudovými transformátory budou spojeny piny 1 a 2. Pin 2 propojky J4 vede na neinvertující vstup komparátoru U1, napětí na něm proti zemi je omezeno na cca ±3 V obvodem ze součástek D8–10, R7–8. Invertovaný výstup komparátoru je připojen na uzel označený $\overline{\text{OCD_SIGNAL}}$. Napětí proti zemi na invertujícím vstupu je nastaveno trimrem RV2. Trimr RV2 také tvoří odporový dělič 1:1 s rezistorem R11 a napětí lze tedy nastavit od 0 do 2,5 V.

Kondenzátory C8–C11 jsou opět na desce plošných spojů umístěny blízko příslušných komparátorů (U1, U2) pro minimalizaci parazitních indukčností.

Pro jistotu byly ve finální konstrukci ještě přidány paralelně ke každému vstupu dvě antisériově zapojené Zenerovy diody 15 V, 2 W. Ve schématu nejsou zakresleny.

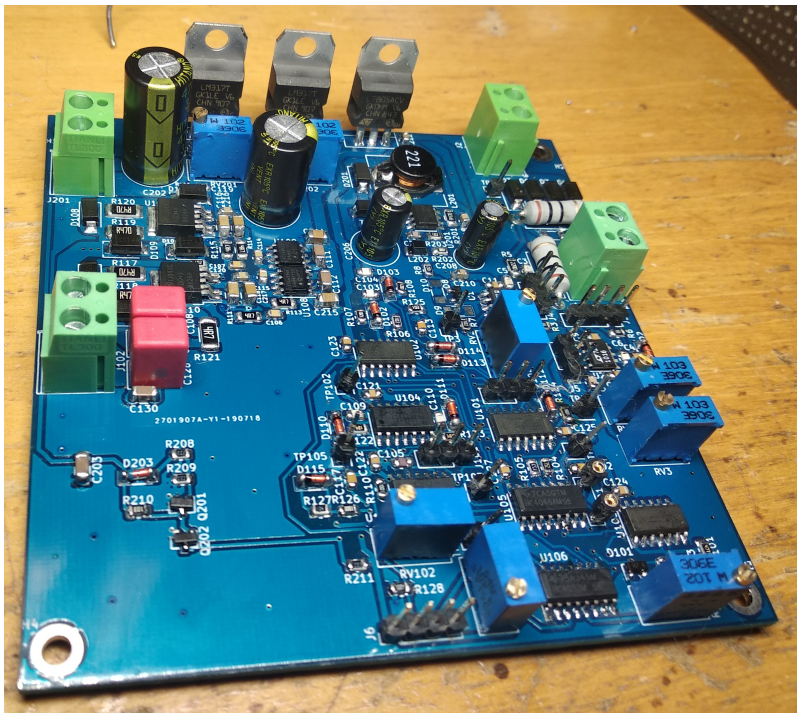


Obrázek 6: Schéma zpětnovazební části

4.5 Realizace řídicí DPS

Řídicí část byla realizována na dvouvrstvé desce plošných spojů. Samotná deska plošných spojů byla vyrobena firmou JLCPCB. Na obr. 7 je osazená deska plošných spojů před úpravami. V návrhu bylo po realizaci nalezeno několik chyb, ty byly později označeny či opraveny ve schématu a na samotné desce byly opraveny přerušením konkrétní chybné cesty a nahrazením externím vodičem. Chyby byly převážně v logické části. Také zde chybí startovací obvod pro přímý zpětnovazební režim, tento režim zde ale není využit.

Vzhledem k odběru okolo 120 mA tvořeném převážně logickou částí je na lineárních stabilizátorech značná ztráta (2,24 W při snižování napětí 24 V na 5 V, při $R_{thJA} = 50°C/W$ a $T_a = 40°C$ by byla teplota přechodu 137°C, což je příliš – na stabilizátor byl přidán chladič a k celé desce ventilátor).



tedy neinvertovaný signál z přerušovače. Rozpojením propojky JP1 a propojením JP2 lze do cesty signálu zapojit ještě invertor U2B, toto je zde ponecháno pro možnost využití jiného, neinvertujícího přijímače. Za těmito invertory je umístěn RC článek R6, C7 (jehož časová konstanta je 10 µs - tedy podstatně nižší než typická délka pulzu přerušovače, se kterou bude Teslův transformátor provozován). Signál je dále vyhlazen invertory U2C, U2D a přiveden ke konektoru J3, který vede na řídicí desku. Z tohoto konektoru je také přivedeno napájení (+5 V) a signalizace proudové regulace vedoucí přes rezistor R9 na LED D7.

Obvod s invertorem U2F slouží jako časování soft-startu. Soft-start je popsán v sekci "Výkonová elektronika". Po zapnutí zařízení se nabije kondenzátor C2 přes rezistor R1 (časová konstanta je 2,2 s, doba do přepnutí U2F je přibližně podobná - viz ostatní výpočty v sekci "Logická část a buzení"). Jakmile dojde k přepnutí výstupu invertoru U2F do log. 0, aktivuje se LED v optočlenu U3. Výstup optočlenu U3 spíná tranzistor Q1, který následně spíná relé (připojené ke konektoru J2). Tranzistor Q1 je chráněn proti napěťové špičce při rozepnutí relé pomocí diody D2. Celá část pro řízení relé je izolovaná, aby šel použít jiný zdroj, případně i plovoucí oproti zemi této desky.

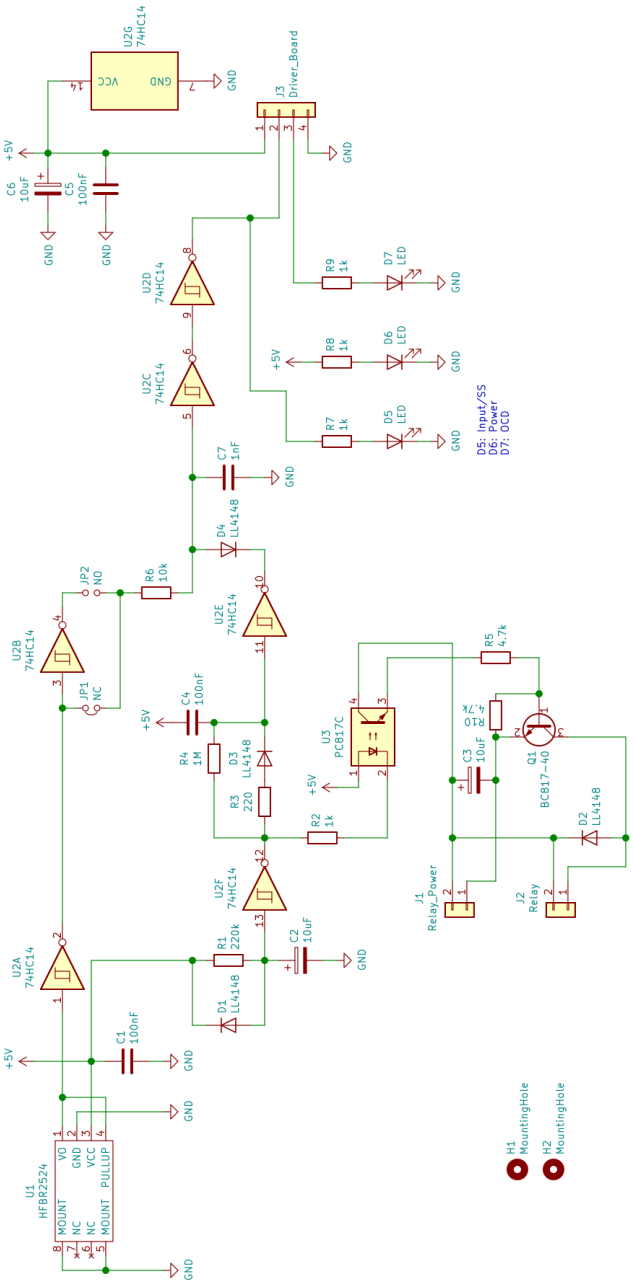
Dále je zde umístěna další prodleva (R3, D4, R4, C4, U2E) zajišťující, že se výstup invertoru U2E přepne do úrovně log. 1 po aktivaci relé až po prodlevě dané RC článkem R4, C4 s časovou konstantou 100 ms. Pokud je výstup U2E v úrovni log. 0, přes diodu D4 vynutí stejnou logickou úroveň na vstupu U2C, tedy i výstupu U2D a znemožní provozu zařízení.

Pro ochranu proti příliš dlouhé délce pulzu přerušovače a možnému přehřátí IGBT byl přidán dodatečně omezovač střídy a délky pulzu (viz obr. 9). Uzel INPUT tohoto ochranného obvodu je připojen na uzel mezi JP1, JP2 a R6 na pomocné desce, uzel OUTPUT je připojen na pin 5 invertoru U2C. Jakmile napětí na kondenzátoru C'1 přesáhne referenční napětí 0,313 V dané R'3 a R'4, komparátor (zde s otevřeným kolektorem) připojí vstup U2C na pomocné desce na zem a tím tedy zajistí úroveň log. 0 na výstupu pomocné desky, čímž se znemožní provoz zařízení až do dalšího pulzu a dostatečně dlouhé doby na vybití C'1. Tento ochranný obvod je umístěn blízko pomocné desky. Maximální střída, pokud perioda vstupního signálu je podstatně menší než τ a bude se uvažovat pouze střední hodnota, je dána referenčním napětím U_{ref} a poměrem rezistorů $R'x$, pokud budou vstupní úrovně log. 0/log. 1 uvažovány jako 0 a 5 V:

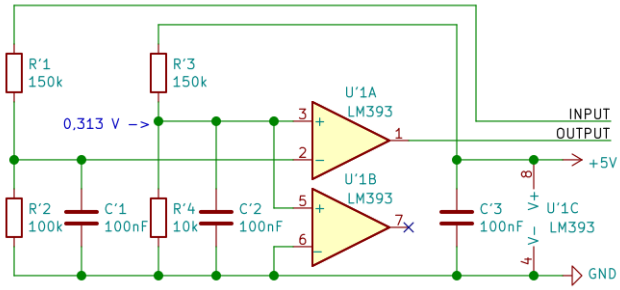
$$D_{max} = \frac{U_{ref}}{5} \cdot \frac{R'2 + R'1}{R'2} \approx 0,157 = 15,7\% \tag{13}$$

a maximální doba do aktivace pro jeden pulz:

$$t = C'1 \cdot \frac{1}{\frac{1}{R'1} + \frac{1}{R'2}} \cdot \ln(\frac{5}{5 - 0,313}) \approx 387\ \mu s \tag{14}$$



Obrázek 8: Schéma pomocné desky



Obrázek 9: Schéma omezovače délky pulzu

4.7 Přerušovač, audiomodulace

Jako přerušovač je využito Arduino Nano (s mikrořadičem ATmega328p), které generuje impulzy s délkou nastavitelnou od 0 do cca 387 µs a řídí přes tranzistor BC547 optický vysílač HFBR-1523 ($R_b = 2,2\ k\Omega$, $R_{LED} = 82\ \Omega$). Tento vysílač je s optickým přijímačem propojen 15 m optickým kabelem. S LED optického vysílače je v sérii ještě přepínač. Čas vypnutí/frekvence a čas zapnutí se nastavuje dvěma potenciometry připojeným k vstupům AD převodníku.

První (provizorní) verze programu byla vytvořena v prostředí Arduino IDE a byla zde pouze možnost manuálního nastavení času zapnutí a vypnutí.

V druhé, kompletně přepsané verzi je již zahrnuta audiomodulace posíláním MIDI příkazů na sériovou linku. V paměti mikrořadiče je tabulka frekvencí a šířek pulzu, ze kterých následně vygeneruje mikrořadič signál s frekvencí příslušící konkrétnímu tónu. Šířka pulzu je nastavená potenciometrem a omezená na hodnotu z tabulky pro omezení střídy. Možnost manuálního řízení je ponechána a volitelná druhým přepínačem. Tato verze byla napsána v jazyce C bez knihoven Arduina v prostředí Code::Blocks IDE.

Audiomodulace tedy pracuje na principu přerušování samotného DRSSTC signálem s frekvencí odpovídající určitému tónu. Mechanické vlnění způsobené pulzovaným výbojem lze vnímat jako přehrávaný tón.

5 Výkonová elektronika

5.1 Usměrnění a filtrace

Usměrňovač a vstupní obvod (pro síťový přívod 230 V 50 Hz) je umístěn na vlastní desce plošných spojů. Schéma je na obr. 10. Vstup je připojen k síti/výstupu externího EMI filtru ke konektorům J1-J3. Všude kromě J12 jsou zde použity konektory typu Faston.

Vstup je jištěn pojistkou F1 (16 A), dále jsou zde kondenzátory pro potlačení souhlasné (C1, C2) a diferenciální (C3) složky rušení spolu s případnou externí indukčností. Před usměrňovacím můstkem je pro ochranu ještě připojen varistor, stejný typ je použit dále mezi kolektory a emitory IGBT. Ke konektorům J6-J9 je připojen usměrňovací můstek typu B250C25000DR (průměrný proud až 25 A, případně 20 A s kapacitní zátěží, max. závěrné napětí 600 V). Sériově se vstupem usměrňovacího můstku je zapojen rezistor R1 použit pro soft-start. Tento rezistor lze přemostit pomocí relé K1 řízeným přes konektor J12. Relé je připojeno k pomocné desce a napájeno z 24 V výstupu napájecího zdroje, který zde není zakreslen a je také připojen k síťovému vstupu. Za usměrňovacím můstkem jsou konektory pro filtrační/korekční tlumivku (konektory J4, J5) - zde je použita tlumivka 20 mH dimenzovaná na 20 A. Dále následuje vybíjecí rezistor R2 a výstup k filtračním kondenzátorům, které jsou dále připojeny k IGBT můstku. Jako filtrační kondenzátory jsou zde dva paralelně zapojené 2200 μF, 500 V elektrolytické kondenzátory typu B43584-S6228-M4 od firmy Epcos. Dle katalogového listu jsou dimenzovány na střídavý proud až 57 A.

Jako soft-startovací rezistor byl zvolen drátový s hodnotou 15 Ω, 20 W, kód GME 114-173. Ačkoliv je v datovém listu uvedeno maximální provozní napětí 1000 V, nejsou uvedena žádná další data ohledně přípustného pulzního přetížení. Datový list k podobným drátovým rezistorům od Vishay uvádí maximální přetížení pětinásobným výkonem po dobu $t = 5$ s, což pro jmenovitý výkon 20 W, 5-násobné výkonové přetížení ($P = 100$ W) a odpovídá energii:

$$E = P \cdot t = 100 \cdot 5 = 500 \text{ J} \tag{15}$$

Vzhledem k tomu, že zde není popsáno maximální přetížení pro kratší dobu, bude zde tato energie považována jako limit, spolu s napětím 1000 V. Maximální napětí a energie ve filtračních kondenzátorech, bude-li uvažováno špičkové napětí v síti 230 V při přepětí 20%, a výkonová ztráta na vybíjecím rezistoru, budou:

$$U_{max_ss} = U_{typ} \cdot \sqrt{2} \cdot 1,2 \approx 390 \text{ V} \tag{16}$$

$$E_{kond} = \frac{1}{2} \cdot U_{max_ss}^2 \cdot C \approx 335 \text{ J} \tag{17}$$

$$P_{vyb} = \frac{U_{max_ss}^2}{R_{vyb}} \approx 3,236 \text{ W} \tag{18}$$

Maximální napětí kondenzátorů či energie rezistoru v obvodu soft-startu nejsou překročeny. Energie přeměněná na teplo v rezistoru vyšla při sinusovém napájení vstupu desky v simulaci v programu LTspice přibližně o 30% nižší než energie v kondenzátoru, energie přeměněná na teplo v rezistoru se

v simulaci rovnala energii v kondenzátoru v případě, že by se jednalo o pouhý jednotkový skok.

Přímo u kondenzátorů jsou paralelně připojeny dva další vybíjecí rezistory 33 kΩ. Celkový odpor je tedy 12, 2 kΩ. S jedním z vybíjecích rezistorů je v sérii červená LED pro signalizaci. Její efekt na dobu vybíjení zde bude kvůli malému úbytku napětí zanedbán. Doba vybití z napětí $U_{start} = 390$ V na napětí $U_{konec} = 50$ V při použitých hodnotách R_{vyb}, C_{filt} bude:

$$\tau_{vyb} = R_{vyb} \cdot C_{filt} = \frac{1}{\frac{1}{47000} + \frac{2}{33000}} \cdot 4,4 \cdot 10^{-3} \approx 54 \text{ s} \tag{19}$$

$$t_{vyb} = \tau_{vyb} \cdot \ln(\frac{U_{start}}{U_{konec}}) = 54 \cdot \ln(\frac{390}{50}) \approx 111 \ s \tag{20}$$

Zpoždění soft-startu (okolo 2 s) je řádově vyšší než časová konstanta rezistoru soft-startu a filtrační kapacity.

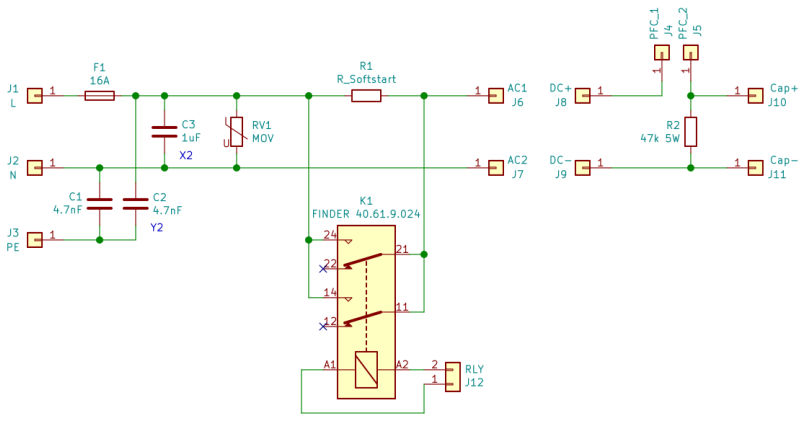
Během nabíjení kondenzátorů přes rezistor R1 a 20 mH tlumivku je obvod zatlumený dostatečně, aby byl aperiodický:

$$R > 2 \cdot \sqrt{\frac{L}{C}} \quad (Q < 0,5) \tag{21}$$

Maximální zvlnění napětí (pokles oproti maximu) bude při odběru $I_z = 6$ A (cca 2 kW při 320 V) a periodě sítě $T_{sit} = 20$ ms přibližně:

$$\Delta U_{filt_max} = \frac{I_z \cdot T_{sit}}{2 \cdot C_{filt}} \approx 14 \ V \tag{22}$$

V dalších výpočtech je napájecí napětí IGBT můstku uvažováno jako 320 V, hodnota mírně nižší než špičková hodnota sinusového průběhu napětí s ef. hodnotou 230 V.



Obrázek 10: Schéma desky s usměrňovačem

5.2 Zapojení GDT a můstku IGBT

Do plného můstku byly zvoleny IGBT HGTG30N60A4D od firmy ON Semi kvůli jejich poměrně vysokému maximálnímu pulznímu proudu s ohledem k jejich rychlosti, ceně, velikosti pouzdra a zabudované rychlé diodě. IGBT jsou zapojeny po dvou paralelně. Kvůli možným rozdílům mezi IGBT a jejich téměř konstantnímu úbytku napětí je uvažován pro bezpečnost maximální proud jako 1,6-násobek proudu jednoho IGBT, tzn. 384 A, a výkonová ztráta na více zatěžovaném IGBT jako (1/1,6)-násobek ztráty na paralelním páru. Faktor 1,6 byl po konzultaci s vedoucím práce odhadnut jako bezpečný pro dlouhodobou stabilitu provozu a životnost. IGBT ale na vysokých proudech, jaké jsou použity tady, vykazují dle vzhledu grafu v datovém listu od proudu okolo 50 A charakter spíše odporu se sériovým zdrojem napětí, což by teoreticky mělo paralelizaci usnadnit. IGBT, které jsou zapojeny paralelně, jsou umístěny co nejblíže k sobě, aby měly co nejvíce podobnou teplotu. IGBT jsou chráněny proti přepěťovým špičkám pomocí varistorů VCR07D511KAA ($U_n = 515$ V, $I_{max} = 1750$ A). IGBT jsou umístěny na chladiči SK 47/100 SA firmy Fischer (0,7 K/W) a jsou izolovány kaptonovými podložkami s tepelným odporem 0,15 K/W podmazanými pastou Arctic MX-2. GDT i proudové transformátory jsou navinuty UTP kabelem na jádrech Ferroxcube TX42/26/13-3E25. Těsně na napájecích větvích u IGBT jsou umístěny čtyři paralelně zapojené kondenzátory Vishay C4AQLBU5125A1YK (polypropylenové, 12,5 µF, 500 V, max. du/dt 10 V/µs) jako snubbery/lokální zdroj. Z max. du/dt lze vypočítat max. pulzní proud I_{peak} každým kondenzátorem:

$$i_c(t) = \frac{\mathrm{d}u(t)}{\mathrm{d}t} \cdot C \quad \rightarrow \quad I_{peak} = \max \frac{\mathrm{d}u(t)}{\mathrm{d}t} \cdot C = 125 \text{ A} \tag{23}$$

Jako GDT jsou použity dva transformátory, na každém je 10 závitů UTP kabelem, kde v každém páru slouží jeden vodič jako výstup a druhý jako vstup (všechny vstupy jsou paralelně). Každý transformátor budí 4 IGBT. Vstupy transformátorů jsou zapojeny paralelně. Ačkoliv UTP kabel není na toto použití konstruovaný, tento byl otestován napětím až 5 kV mezi vodiči. Oba transformátory GDT mají indukčnost danou indukčností jednoho závitu A_L (≈ 6425 nH/z^2) a počtem závitů N (10):

$$L = A_L \cdot N^2 \approx 642 \text{ µH} \tag{24}$$

Špičkový magnetizační proud lze odvodit z obecného vzorce pro proud ideální indukčností L v závislosti na napětí a čase:

$$i_L(t) = \frac{1}{L} \int u(t) \, \mathrm{d}t + I_0 \quad \text{(A)} \tag{25}$$

a při buzení obdélníkovým signálem s amplitudou $U_{m_GDT} = 24$ V a frekvencí $f = 120$ kHz bude (v závorce je uveden proud při prvních cyklech včetně stejnosměrné složky):

$$I_{m_GDT} = \frac{U_{m_GDT}}{4 \cdot f \cdot L} \quad (\frac{U_{m_GDT}}{2 \cdot f \cdot L}) \approx 77,9 \ (155,8) \text{ mA} \tag{26}$$

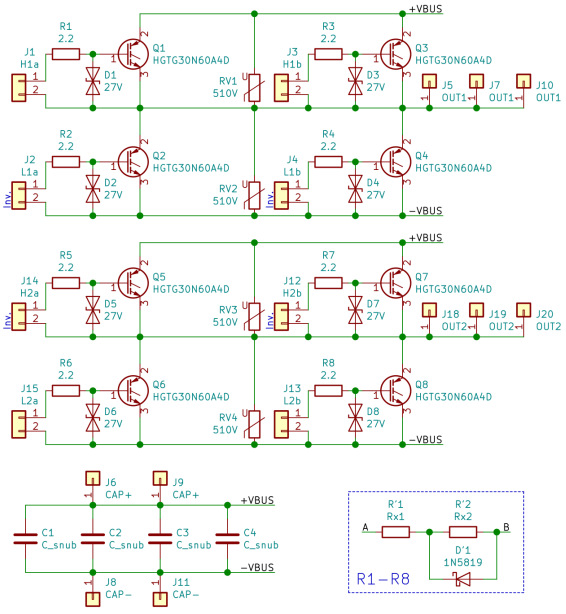
a hodnota magnetické indukce bude (pro feritová jádra se typická maxima pohybují okolo 100–300 mT, permeabilita μ_{rel} je dle datového listu 5500 a efektivní délka mag. obvodu l_{ef} je 103 mm):

$$B_{m_GDT} = \frac{\mu_{rel} \cdot \mu_{abs} \cdot N \cdot I}{l_{ef}} \approx 16,6 \ (33,2) \text{ mT} \tag{27}$$

tudíž je zde velká rezerva.

Paralelně zapojená primární vinutí GDT vedou do řídicí desky, pro zamezení pronikání nechtěných souhlasných složek proudu z IGBT můstku zpět do řídicí desky (například díky kapacitě GDT pri-sek) tvoří příslušný kabel ještě 3-závitové vinutí na dalším identickém feritovém jádře.

IGBT jsou umístěny na vlastní desce, jejíž schéma je na obrázku 11. Mezi každým gate a emitorem IGBT je umístěn transil s průrazným napětím 27 V na omezení napětí gate-emitor, pro tyto IGBT je pulzní maximum 30 V. Pro zatlumení případných oscilací s rozptylovou indukčností GDT je v sérii s gate IGBT vždy umístěn rezistor (R1-R8).



Obrázek 11: Schéma desky s IGBT

Vzhledem k problémům se zákmity na gate IGBT byl každý z rezistorů R1-R8 nahrazen obvodem v dolní spodní části schématu (R'1, R'2, D'1). Část R'2, D'1 zajišťuje rychlejší rozepnutí IGBT oproti sepnutí, čímž se sníží riziko příčného spínání IGBT. Příčné spínání (cross-conduction, sepnutí horních i spodních IGBT) by vedlo k velkém proudu z napájecí větve/kondenzátorů C1-C4, zvýšenému elektromagnetickému vyzařování díky prudkým změnám napětí/proudu v obvodu a zvýšené ztrátě na IGBT či jejich destrukci. Vzhledem k tomu, že kapacita gate IGBT je poměrně nelineární - závisí na momentálních napětí na IGBT - hodnoty R'1 a R'2 byly určeny empiricky jako 10 Ω a 2,2 Ω. Teoreticky je lze určit jako hodnoty, pro které je RLC obvod tvořený kapacitou gate a transilu $C_{gate_transil_min}$, rozptylovou indukčností GDT a indukčností vodičů ke gate L_{lk} a rezistorem u gate R_{gate} aperiodický (Q menší než 0,5):

$$R_{gate} \geq 2 \cdot \sqrt{\frac{L_{lk}}{C_{gate_transil_min}}} \tag{28}$$

kde L_{lk} je indukčnost jednoho sekundárního vinutí GDT měřená se zkratovaným primárním vinutím. Pro další zatlumení byl mezi GDT a řídicí desku přidán rezistor 1,5 Ω.

Díky zvýšenému odporu u gate a tedy zhoršenému buzení se zvýšily spínací časy IGBT. Časy t_r, t_f se zhoršily na cca 100-200 ns, hodnota 200 ns bude využita v odhadu spínacích ztrát.

Konektory pro buzení gate, které je potřeba budit s opačnou polaritou (aby vždy na jedné straně spínal horní a na druhé dolní tranzistor), jsou ve schématu označeny "Inv". Příslušné vinutí GDT má prohozený začátek a konec vinutí oproti ostatním konektorům.

5.3 Výkonové ztráty spínacích prvků

5.3.1 Podstata ztrát

Výkonové ztráty lze rozdělit na spínací (k nimž dochází v momentu, kdy spínací prvek není úplně sepnutý, ani rozepnutý a je na něm tedy velký úbytek napětí při velkém proudu a tedy velká momentální výkonová ztráta), vodivostní (závislé na úbytku napětí v sepnutém stavu a průchozím proudu), svod (ztráty závislé na proudu v rozepnutém stavu a napětí na spínacím prvku - většinou zanedbatelná ztráta oproti ostatním) a ztráty na vstupu (pro MOSFETy a IGBT většinou zanedbatelné z tepelného hlediska, vyšší ztráta je na budiči).

Vodivostní ztrátu tedy lze vypočítat pro výkonové prvky s téměř konstantním napětím (či téměř konstantním v blízkosti provozního proudu) jako

součin průměrné hodnoty proudu I_{avg} a úbytku napětí U_{ce}, případně pro prvky (např. MOSFETy [9]) s téměř konstantním odporem R_{on} jako součin odporu a druhé mocniny RMS hodnoty proudu I^2_{rms}:

$$P_{vod} = U_{ce} \cdot I_{avg} \quad / \quad P_{vod} = R_{on} \cdot I^2_{rms} \quad \text{(W)} \tag{29}$$

a spínací ztrátu lze vypočítat v závislosti na frekvenci a energii zmařené při spínání a rozpínání jako (časy t_{0_sp}/t_{1_sp}, t_{0_rozp}, t_{1_rozp} odpovídají časům počátku/konce děje spínání, respektive vypínání, f je provozní frekvence a $u_{ce}(t)$, $i_c(t)$ jsou průběhy napětí a proudu na spínacím prvku, ztráty na gate a výstupní kapacitě jsou zanedbány):

$$P_{spin} = f \cdot (E_{sp+rozp}) = f \cdot (\int_{t_{0_sp}}^{t_{1_sp}} u_{ce}(t) \cdot i_c(t)\ \mathrm{d}t + \int_{t_{0_rozp}}^{t_{1_rozp}} u_{ce}(t) \cdot i_c(t)\ \mathrm{d}t) \tag{30}$$

Například Semikron uvádí [10] kromě těchto obecných vzorců i zjednodušené vzorce, do kterých jdou dosadit hodnoty z datového listu k příslušnému IGBT či jeho zabudované diodě:

$$E_{sw} = E_{sw_ref} \cdot \left(\frac{I}{I_{ref}}\right)^{Ki} \cdot \left(\frac{U_{cc}}{U_{cc_ref}}\right)^{Kv} \cdot (1 + TC_{sw} \cdot (T_j - T_{j_ref})) \tag{31}$$

kde veličiny označené I_{ref} a U_{cc_ref} jsou referenční hodnoty proudu/napětí, pro které je určena referenční spínací ztráta E_{sw_ref} (vzlášť pro spínání a rozpínání), Ki a Kv exponenty pro proud a napětí (pro IGBT typicky 1 a 1,2–1,4), TC_{sw} teplotní koeficient (typicky 0,003).

Vzhledem ke spínání blízko nulového proudu tento vzorec není možné použít pro následující výpočet, dále se bude vycházet z linearizovaných průběhů a obecných vzorců.

5.3.2 Odhad spínacích ztrát

Pro odhad spínacích ztrát IGBT v tomto konkrétním případě bylo použito následující zjednodušení: pokles napětí při spínání či naopak nárůst při rozpínání je považován za lineární, proud je považován za sinusový průběh, k začátku přepínání dochází přesně při průchodu proudu nulou (toto prakticky závisí na nastavení PLL), další ztráty (dioda, buzení) jsou zanedbány, napětí je perfektně rozděleno mezi obě IGBT.

Energie při spínání (rozpínání) je uvažována jako integrál momentálního výkonu na IGBT během děje spínání.

Průběhy napětí a proudu při spínání a rozpínání (označené _on, _off) je namodelován vzorci:

$$u_{CE_on}(t) = \frac{t}{t_r} \cdot U_{IGBT} \cdot 0,5 \quad \text{(V)} \tag{32}$$

$$i_{C_on}(t) = I_m \cdot \sin(2\pi \cdot f \cdot t) \quad \text{(A)} \tag{33}$$

$$u_{CE_off}(t) = (1 - \frac{t}{t_f}) \cdot U_{IGBT} \cdot 0,5 \quad \text{(V)} \tag{34}$$

$$i_{C_off}(t) = I_m \cdot \sin(2\pi \cdot f \cdot (\frac{1}{f} - t)) \quad \text{(A)} \tag{35}$$

kde t_r/t_f je doba poklesu/nárůstu napětí (ačkoliv výrobci IGBT v datových listech uvádějí tyto časy pro proud, zde dále dosazené hodnoty dále vychází z měřených napěťových průběhů), t je čas od počátku průběhu přepínání, I_m je amplituda proudu tekoucího IGBT, U_{IGBT} je napájecí napětí celého IGBT můstku a f je provozní frekvence. S těmito vzorci se jedná spíše o odhad, tato metoda je vhodná a lze snadno aplikovat pro MOSFETy [9], ovšem u IGBT hrají roli ještě další jevy, např. doznívání proudu ("current tail").

Energii zmařenou při spínání či rozpínání lze vyjádřit vzorcem, kde $u_{CE}(t)$ a $i_C(t)$ jsou průběhy napětí a proudu, T_{start} a T_{konec} časy začátku/konce spínání zvolené tak, aby zahrnovaly téměř celý děj spínání:

$$E_{on/off} = \int_{T_{start}}^{T_{konec}} u_{CE}(t) \cdot i_C(t)\ dt \quad \text{(J)} \tag{36}$$

Pro zjednodušení výpočtu bude dále použito zjednodušení $\sin(x) = x$ (respektive $\sin(x) = \pi - x$ pro úhel okolo π), pro $x \in (-0,5; 0,5)$ (respektive $(\pi - 0,5; \pi + 0,5)$) je chyba $< 5\%$. Energie závisí na napájecím napětí IGBT můstku U_{IGBT}, amplitudě proudu I_m, frekvenci f a čase nárůstu t_r:

$$E_{on} \approx \int_0^{t_r} \frac{U_{IGBT} \cdot I_m \cdot \pi \cdot t^2 \cdot f}{t_r}\ dt = \frac{U_{IGBT} \cdot I_m \cdot \pi \cdot t_r^2 \cdot f}{3} \quad \text{(J)} \tag{37}$$

Obdobně vychází i energie pro rozpínání:

$$E_{off} \approx \frac{U_{IGBT} \cdot I_m \cdot \pi \cdot t_f^2 \cdot f}{3} \quad \text{(J)} \tag{38}$$

5.3.3 Odhad vodivostních ztrát

V případě, že by každým IGBT protékal proud 150 A, úbytek napětí bude okolo 2,5 V. Grafy v datovém listu IGBT HGTG30N60A4D bohužel nezobrazují úbytek napětí pro takovéto proudy, pouze pro nižší, tato hodnota tedy byla získána protažením části grafu pro vyšší proudy, kde už připomíná

přímku, a následným odečtením hodnoty. Úbytek napětí na IGBT se s proudem příliš nemění, je tedy považován za konstantní a dále označen $U_{CE(on)}$.

Vodivostní výkonovou ztrátu lze spočítat pomocí vzorce (kde D_{sw} je střída ve smyslu poměru doby otevření IGBT ku spínací periodě, tudíž cca 0,5, k_{avg} je 0,6366, průměrná hodnota usměrněné sinusoidy a I_m je amplituda proudu):

$$P_c \approx U_{CE(on)} \cdot D_{sw} \cdot k_{avg} \cdot I_m \approx 0,796 \cdot I_m \quad \text{(W)} \tag{39}$$

5.3.4 Celková výkonová ztráta

Celková výkonová ztráta na IGBT je součtem spínacích, vodivostních a dalších ztrát (další ztráty - buzení hradla, svod jsou zde označeny dolním indexem x a dále zanedbány). Jsou zde čtyři paralelní dvojice IGBT, celková ztráta bude tedy čtyřnásobná.

V případě, že bude proudová regulace vynecháváním cyklů aktivní podstatnou část doby impulzu přerušovače, bude se takto vypočtená ztráta lišit. Zabudovaná dioda v pouzdře IGBT má ovšem podobné napětí v propustném směru a její čas zotavení je nižší než naměřené spínací časy IGBT, tudíž lze očekávat, že vodivostní ztráta bude podobná a spínací nižší.

$$P_{IGBT_par} = P_c + f \cdot E_{on} + E_{off} + P_x \quad \text{(W)} \tag{40}$$

$$P_{tot} = P_{IGBT_par} \cdot 4 \quad \text{(W)} \tag{41}$$

I_m [A]	t_r, t_f [ns]	P_{vod_2} [W]	P_{spin_2} [W]	P_{tot} [W]	P_{zatez} [kW]
200	100	159,2	19,3	714	40,1
200	200	159,2	77,2	946	40,1
200	300	159,2	173,7	1331	40,1
250	100	199,0	24,1	893	50,1
250	200	199,0	96,5	1182	50,1
250	300	199,0	217,1	1664	50,1
300	100	238,8	29,0	1071	60,2
300	200	238,8	115,8	1418	60,2
300	300	238,8	260,6	1998	60,2
350	200	278,6	135,1	1655	70,2
400	200	318,4	154,4	1891	80,2

Tabulka 2: Výkonová ztráta v závislosti na dalších parametrech

V tabulce 2 jsou vypočteny hodnoty výkonových ztrát za předpokladu, že není aktivní regulace vynecháváním cyklů. P_{vod_2}/P_{spin_2} jsou vodivostní/spínací

ztráty jednoho páru IGBT, P_{tot} jsou celkové výkonové ztráty všech IGBT, P_{zatez} je výkon přenesený do zátěže (uvažovaný jako $0,6366 \cdot (U_{IGBT} - 2 \cdot U_{CE_on}) \cdot I_m$). Je zde uvažováno napětí U_{IGBT} 320 V, U_{CE_on} 2,5 V a frekvence 120 kHz.

Maximální hodnota pro omezení délky pulzu přerušovače je nastavena na 387 µs, pro další výpočet bude uvažována hodnota $t_{int_max} = 400$ µs. Pro tuto hodnotu lze v datovém listu IGBT odečíst z grafu normovanou tepelnou odezvu pro jeden pulz $z_{\theta JC} = 0,15$ (pro výpočet je uvažováno, že se teplota samotného pouzdra během jednoho pulzu přerušovače příliš nezmění, výpočet je prováděn pro celý pulz přerušovače, pro periodu samotného signálu budícího primární obvod je normovaná tepelná odezva ve srovnání skutečně malá), a z toho lze vypočítat ohřátí jednoho IGBT během jednoho pulzu (faktor k_{vyk} je zde výše zmíněný 0,625 (1/1,6) pro započítání vlivu nesymetrie IGBT, $R_{\theta JC_{IGBT}}$ je tepelný odpor přechod-pouzdro IGBT, P_{m_asym} je výkonová ztráta IGBT s větší ztrátou po započtení faktoru k_{vyk}):

$$P_{m_asym} = k_{vyk} \cdot (P_{vod_2} + P_{spin_2}) \quad \text{(W)} \tag{42}$$

$$\Delta T_{IGBT_int_puls} \approx z_{\theta JC} \cdot P_{m_asym} \cdot R_{\theta JC_{IGBT}} \quad (^\circ\text{C}) \tag{43}$$

Tento výpočet uvažuje pouze provoz samotného IGBT, počet cyklů, kdy vede dioda, je závislý na více faktorech a není snadno odhadnutelný. Lze očekávat, že se samotné IGBT zahřeje méně, když nebude v provozu celou dobu. Také v katalogovém listu není žádná informace o tom, jak se pro takovýto provoz (zahřátí impulzem) šíří teplo mezi diodou a IGBT uvnitř pouzdra.

Vzhledem k tomu, že dioda v pouzdře IGBT je používána pouze menší část doby pulzu přerušovače (pouze pro limitaci proudu), pro hrubý odhad jejího max. zahřátí v nejhorším možném případě je do stejného vzorce dosazen tepelný odpor diody a vše je vynásobeno 0,5 (dioda povede max. každou druhou periodu). Normovaná tepelná odezva samotné není diody známá, pro hrubý odhad je použita hodnota pro IGBT i podobná výkonová ztráta (viz poznámka ve výpočtech výše).

Pro t_r, $t_f = 200$ ns je zde určen nárůst teploty za jeden pulz přerušovače pro různé max. proudy:

I_m [A]	$\Delta T_{j_IGBT_max}$ [°C]	$\Delta T_{j_D_max}$ [°C]
200	5,98	7,20
250	7,48	9,00
300	8,98	10,80
350	10,47	12,61
400	11,97	14,41

Tabulka 3: Pulzní nárůst teploty přechodu

Pro další výpočty je využita hodnota $\Delta T_{j_max} = 15$°C, nejhorší možnost plus rezerva. Vzhledem k tomu, že provozní střída je malá, tato hodnota je dále přímo přičtena k teplotě, která by odpovídala stejné průměrné výkonové ztrátě, ale bez pulzních výkyvů.

Tepelný odpor chladiče R_{th_chlad} je 0,7 K/W = 0,7°C/W, tepelný odpor kaptonových podložek R_{th_pad} je 0,15 K/W a tepelný odpor přechod-pouzdro IGBT R_{th_JC} je 0,27 K/W. Teplota okolí (ambientní) je uvažována jako $T_{amb} = 45$°C. Střída výstupu přerušovače t_{on}/T je označena D.

Výpočet teploty chladiče na místě u IGBT a odhad max. teploty přechodu více zatěžovaného IGBT:

$$T_{chlad} = (P_{tot_{(IGBT)}} \cdot D + P_{DM}) \cdot R_{th_chlad} + T_{amb} \quad (°C) \tag{44}$$

$$T_{j_max} \approx \Delta T_{j_max} + T_{chlad} + P_{m_asym} \cdot (R_{th_JC} + R_{th_pad}) \quad (°C) \tag{45}$$

Na chladiči je umístěn ještě usměrňovací můstek. Vzhledem k opět téměř konstantnímu úbytku napětí ($U_f \approx 1,1$ V) je uvažována jeho výkonová ztráta P_{DM} v závislosti na průměrném odebíraném proudu I_{avg_DM} jako:

$$P_{DM} \approx 2 \cdot U_f \cdot I_{avg_DM} \quad (W) \tag{46}$$

Účinnost desky IGBT můstku je vypočtena včetně konkrétního výsledku pro výše zmíněné časy jako (ztráty na DPS a kondenzátorech jsou zanedbány, celkové ztráty IGBT jsou označeny P_{tot}, výstupní výkon z IGBT můstku je označen $P_{IGBTmustek_out}$):

$$\eta_{IGBTmustek} \approx \frac{P_{IGBTmustek_out}}{P_{IGBTmustek_out} + P_{tot}} \approx 0,977 \tag{47}$$

Průměrný proud I_{avg_DM} závisí hlavně na průměrném odběru IGBT můstku. Pro jednoduchost je uvažováno napájecí napětí IGBT můstku U_{IGBT} jako 320 V. Proud vybíjecími rezistory je řádově nižší a je zanedbán:

$$I_{avg_DM} \approx \frac{P_{IGBTmustek_avg_out}}{\eta_{IGBTmustek} \cdot U_{IGBT}} \quad (A) \tag{48}$$

Maximální teplota přechodu IGBT je dle datového listu 150°C, ovšem byla zvolena další rezerva 15°C.

V následující tabulce je uveden průměrný výstupní výkon, špičková teplota přechodu a teplota chladiče v závislosti na střídě D a proudu I_m.

I_m [A]	D [%]	P_{av_out} [W]	T_{chlad} [°C]	T_{j_max} [°C]
250	1	501	50,7	70,7
250	2,5	1253	66,9	94,2
250	4	2005	83,0	117,8
350	1	702	55,0	77,0
350	2,5	1755	77,6	110,0
350	4	2807	100,2	143,0

Tabulka 4: Výstupní výkon a teploty v závislosti na proudu a střídě

Je zde vidět, že pro výkony nad cca 2,8 kW je maximální teplota přechodu IGBT již na hranici. Ke chladiči byl přidán ventilátor a provozní teplota chladiče při příkonu celého zařízení 2 kVA nepřekročila 50°C, pohybovala se okolo 40°C. Vzhledem k nízkému účiníku (odhadem 0,5-0,7 díky velké filtrační kapacitě) a max. napájení 3680 VA (230 V, 16 A) stejně není vhodné překračovat příkon $PF \cdot S_{max}$ 1840-2576 W, výkon musí být logicky nižší. Výkon se nastavuje změnou střídy na přerušovači. Při teplotě chladiče 50°C je zde očividně velká rezerva ohledně max. teploty přechodu (např. pro případ vyššího napájecího napětí atd).

Ve výše zmíněném odhadu spínacích ztrát lze očekávat, že spínací ztráta bude ještě nižší, protože např. v případě, že jedno IGBT rozepne a druhé sepne přesně v momentu, kdy napětí mezi jeho kolektorem a emitorem dosáhlo téměř 0 V, tak bude spínací ztráta při jeho sepnutí prakticky eliminována. Obecně pravděpodobně nedojde k situaci, kdy budou oba páry IGBT jak v horní, tak v dolní části jedné poloviny můstku během jedné půlperiody muset spínat celý rozsah napětí. Odhad ztrát a tedy i odhad nárustu teploty je poměrně pesimistický, ve výsledné konstrukci lze očekávat nižší teploty.

6 Rezonanční obvody

Primární rezonanční kondenzátor je sestaven z kondenzátorů Tesla TC 343, 68 nF, 1500 V, 750 V/µs. Jsou zapojeny v sérioparalelní kombinaci $N_s = 10$, $N_p = 8$. Celková kapacita C_{tot}, max. napětí U_{max_tot}, max. špičkový proud I_{max_tot} a napětí U_{peak_tot} při max. špičkovém proudu a frekvenci 120 kHz celé

kombinace kondenzátorů budou:

$$C_{tot} = \frac{N_{par}}{N_{ser}} \cdot C = 54,4 \text{ nF} \tag{49}$$

$$U_{max_tot} = N_{ser} \cdot U_{max} = 15 \text{ kV} \tag{50}$$

$$I_{max_tot} = C \cdot \max \frac{\mathrm{d}u(t)}{\mathrm{d}t} \cdot N_{par} = 408 \text{ A} \tag{51}$$

$$U_{peak_tot} = X_{C_tot} \cdot I_{max_tot} = \frac{1}{2 \cdot \pi \cdot f \cdot C_{tot}} \cdot I_{max_tot} \approx 9947 \text{ V} \tag{52}$$

Primární a sekundární cívka i mechanická konstrukce jsou převzaty z bakalářské práce Karla Lipkovského [11]. Primární cívka je plochá, vinuta plochým drátem s rozměry 5x10 mm se stoupáním 1,5 cm a má několik odboček pro ladění, lze nastavit až na 11 závitů. Vypočtená indukčnost dle původní práce odpovídající odbočce na 9. závitu je $L_p = 66$ µH a sériová rezonanční kapacita byla $C_p = 40$ nF.

Sekundární cívka má průměr 20 cm, výšku 80 cm a průměr drátu 0,8 mm. Její rezonanční frekvence je dle původní práce 124,3 kHz (dle Thomsonova vztahu, indukčnost cívky L_s je $44,62$ mH, vlastní parazitní kapacita cívky a přídavná kapacita jsou dohromady $C_{sek+toroid} = 36,73$ pF).

Primární cívka byla v původní konstrukci připojena na devátý závit s kondenzátorem s kapacitou 40 nF, který byl nahrazen výše zmíněnou kondenzátorovou baterií po přeladění primární cívky na nižší počet závitů, protože původní kondenzátorová baterie se značně přehřívala (na kontaktech kondenzátorů se tavila pájka) již při příkonu DRSSTC budiče okolo 1,5 kVA.

Frekvence s tímto novým kondenzátorem po naladění na max. délku výboje začíná při začátku impulzu přerušovače na cca 130 kHz a s rostoucím výbojem se snižuje až na 120 kHz. Z toho lze také usoudit, že je budič nastaven na tu vyšší frekvenci ze dvou frekvencí, které odpovídají maximálnímu přenosu u vázaných rezonančních obvodů. Výboj představuje ztrátovou kapacitní zátěž, tudíž snižuje Q faktor i rezonanční frekvenci – díky mag. vazbě i na primární straně.

Pro frekvenci 120 kHz lze určit minimální Q (zde určeno pro dosažení amplitudy proudu 250 A, případně 350 A – v závorce, při napětí na můstku 320 V a uvažování pouze 1. harmonické složky) a další parametry na primární straně:

$$L_{pri} = \frac{1}{4 \cdot \pi^2 \cdot f^2 \cdot C} \approx 32,335 \ \mu\text{H} \tag{53}$$

$$Z_0 = \sqrt{\frac{L}{C}} \approx 24,4 \ \Omega \tag{54}$$

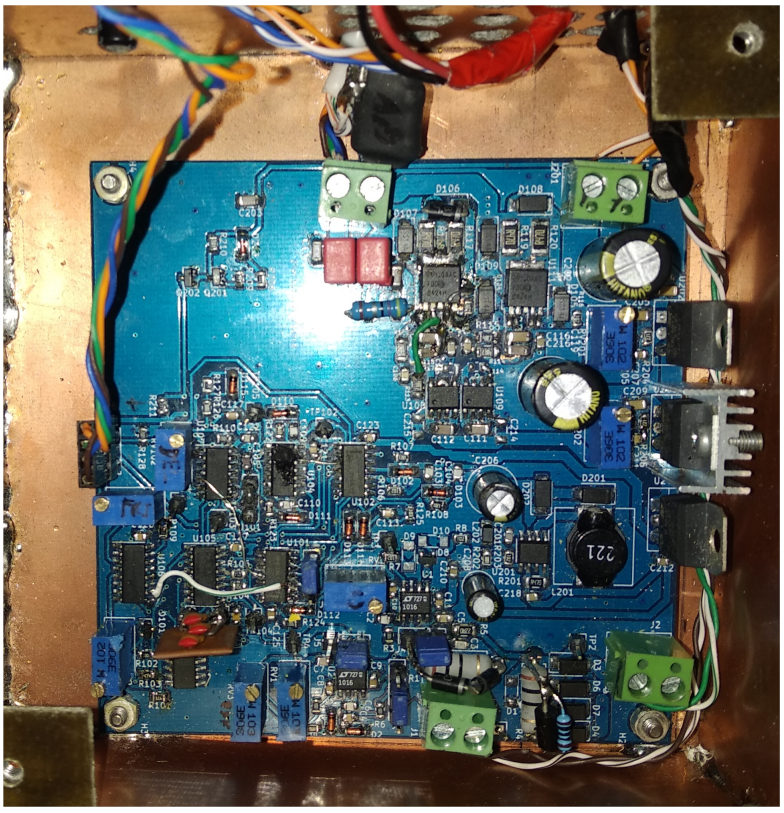
$$Q_{min} = \frac{Z_0}{Z_{pri}} = \frac{Z_0 \cdot I_m}{U_{m_1.harm}} = \frac{Z_0 \cdot I_m \cdot \pi}{4 \cdot U_{IGBT}} \approx 14,97 \ (20,96) \tag{55}$$

7 Realizace a měření

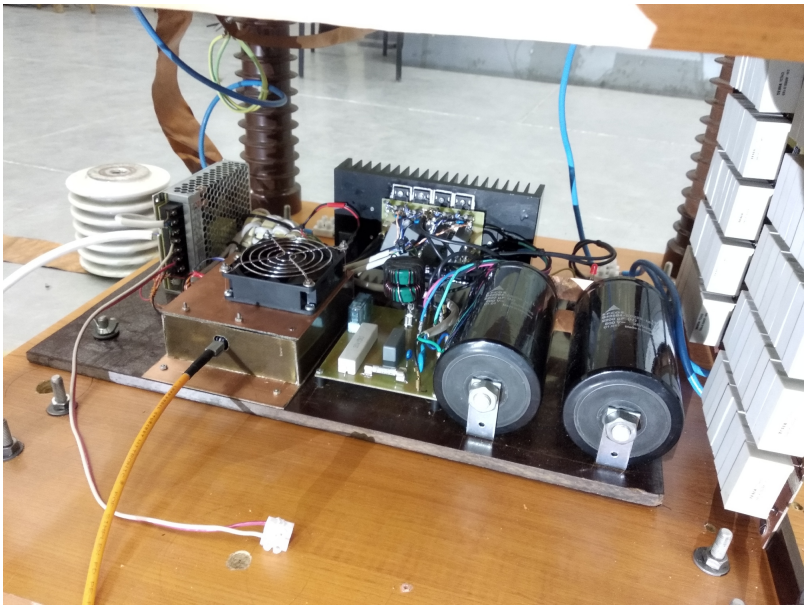
7.1 Konstrukce

Všechny desky plošných spojů byly umístěny na desku z pertinaxu. Řídicí deska je umístěna v kuprextitové krabičce. Je u ní umístěn ventilátor, ale vzhledem k poměrně malé výkonové ztrátě jsou jeho otáčky sníženy na minimum. Jako zdroj pro řídicí elektroniku je použit zdroj Meanwell 24 V, 4,5 A, který je nastaven na výstupní napětí 26 V.

Na obr. 12 je řídicí deska umístěna ve stínící kuprextitové krabičce. Jsou zde vidět různé úpravy a opravy – například opravné propojky nahrazující špatně zapojené cesty na DPS, nový časovací kondenzátor sestavený z několika menších (nakonec se jako vhodná ukázala kapacita 7 nF), přidané transily na vršek rezistorů u vstupů CT a různé úpravy desky oblasti budiče GDT, některé SMD součástky jsou zde dočasně nahrazeny THT. Na obr. 13 je celá krabička umístěna v samotném Teslově transformátoru spolu s můstkem, GDT a dalšími komponentami.



Obrázek 12: Umístěná deska plošných spojů



Obrázek 13: Celá elektronika DRSSTC

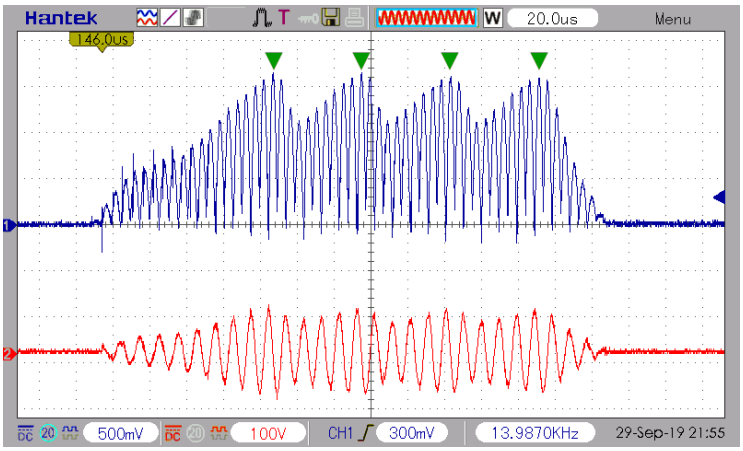
7.2 Naměřené průběhy

Na obrázku 14 je vidět napětí na rezistoru R4 v obvodu pro snímání proudu (modrý průběh, 500 mV/dílek, cca 50 A/dílek) při nastavení proudového limitu na 160 A. Červený průběh odpovídá napětí na malé drátové smyčce blízko primární cívky. Tento test byl proveden mimo finální konstrukci s jiným rezonančním obvodem. Režim nadproudové ochrany byl nastaven na regulaci vynecháváním cyklů. Místa, kde dochází k omezení, jsou zvýrazněna zelenými symboly nad průběhem.

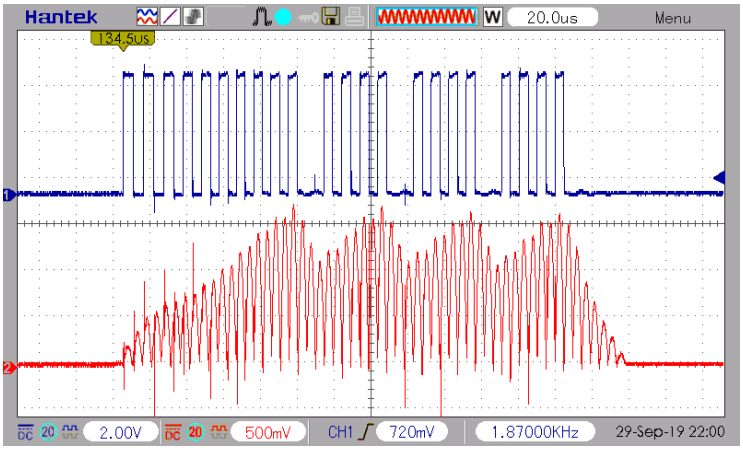
Průběhy na vstupu jednoho z budičů TC4429 (modrá) a napětí na snímacím rezistoru, které je úměrné absolutní hodnotě proudu primárním rezonančním obvodem (červená), jsou vykresleny na obrázku 15.

Průběhy na IGBT jsou vykresleny na obrázku 16. Modrý průběh odpovídá napětí na kolektoru IGBT, červený napětí na gate. V případě regulace proudu vynecháváním cyklů, kdy je IGBT rozepnuté a primární rezonanční obvod se chová jako zdroj, je při stejném průběhu proudu vidět opačný průběh napětí. Překmity na kolektoru při spínání a rozpínání IGBT zde dosahují při plném napájecím napěí i přes 100 V a jsou dané příliš vysokou indukčností cest na DPS. Toto měření bylo provedeno při sníženém napájecím napětí a napěťové špičky jsou zde vidět ještě více. Na průběhu napětí G-E je viditelné, že v momentu, kdy je aktivovaná regulace, jsou oba výstupy budiče gate přepnuté na stejné napětí a mezi G-E je tudíž nulové napětí. Vzhledem k tomu, že na

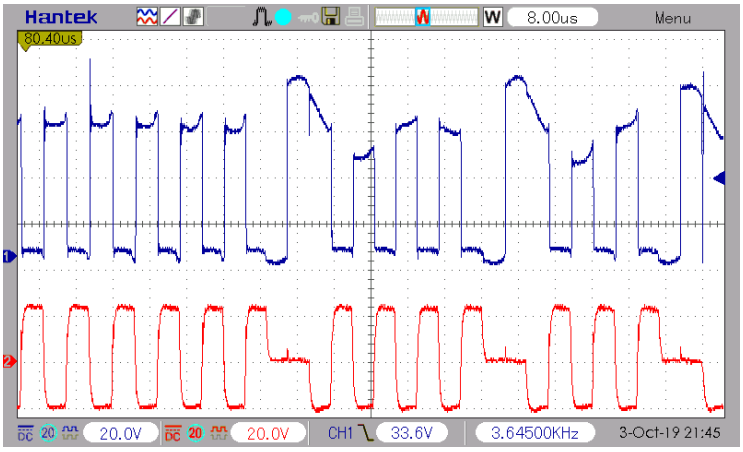
IGBT na opačné straně můstku je průběh G-E invertovaný, všechny IGBT jsou v tom momentu vypnuté.



Obrázek 14: Regulace proudu, proud (modrá) a napětí (červená)

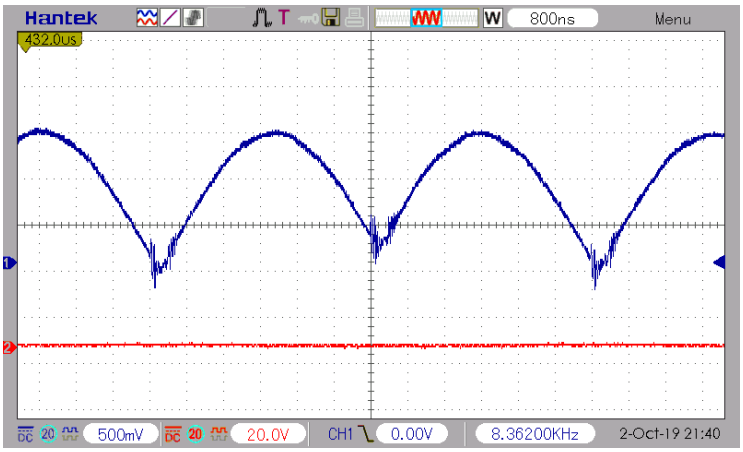


Obrázek 15: Regulace proudu, řídicí signál (modrá) a proud (červená)



Obrázek 16: Napětí kolektor-emitor (modrá) a gate-emitor (červená)

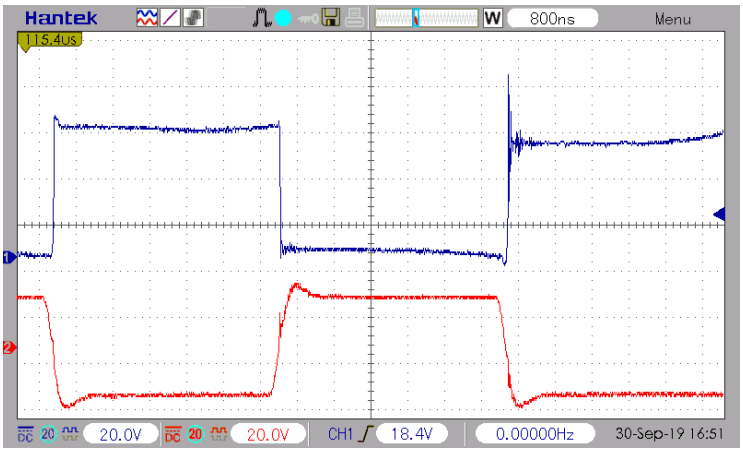
Pro minimalizaci spínacích ztrát by k přepínání IGBT mělo dojít v momentu, kdy proud v primárním obvodu prochází nulou (zabrání se situaci, kdy jsou tranzistory namáhány velkým napětím a velkým proudem najednou). Na obr. 17 je zobrazen přiblížený průběh na snímacím rezistoru. Je zde možné vidět zákmity při přepínání IGBT - v tomto naměřeném průběhu se IGBT přepínají téměř přesně v momentu, kdy je napětí na spínacím rezistoru (a tedy proud tekoucí primárním obvodem) nejblíže nule. Ladění se provádí nastavením zpožďovacího obvodu na řídicí desce.



Obrázek 17: Ladění, zákmity - průběh napětí na snímacím rezistoru (modrá)

S nižším odporem v sérii gate byly napěťové špičky na kolektorech IGBT ještě vyšší. Rozdíl mezi buzením s menším (2,2+2,2 Ω) či větším (10+2,2 Ω) odporem v sérii s gate je vyobrazen na obrázcích 18 a 19. Ve druhé variantě,

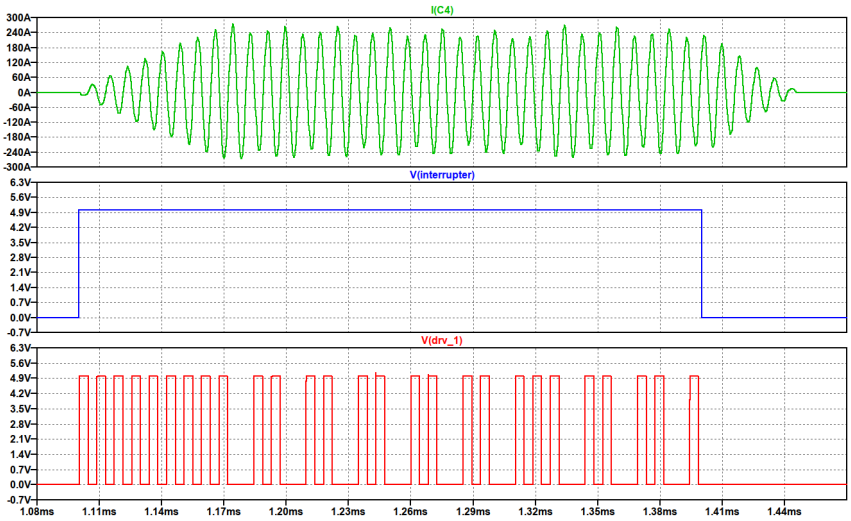
kde má signál na gate poměrně pomalou náběžnou a sestupnou hranu a která byla použita ve výsledné konstrukci, je i přes pomalé buzení náběh/sestup napětí C-E okolo 100–200 ns, s hodnotou 200 ns byly počítány spínací ztráty. U průběhů s nižší hodnotou sériového rezistoru lze pozorovat překmity napětí na gate způsobené tím, že LCR obvod tvořený nežádoucí rozptylovou indukčností GDT, sériovým rezistorem a kapacitou gate není dostatečně tlumený, tudíž není aperiodický. V obou obrázcích jsou znatelné i další vysokofrekvenční zákmity na gate, které se přenášejí z kolektoru pravděpodobně Millerovou kapacitou. Tento jev je ale znatelnější s vyšší hodnotou odporu v sérii s gate.



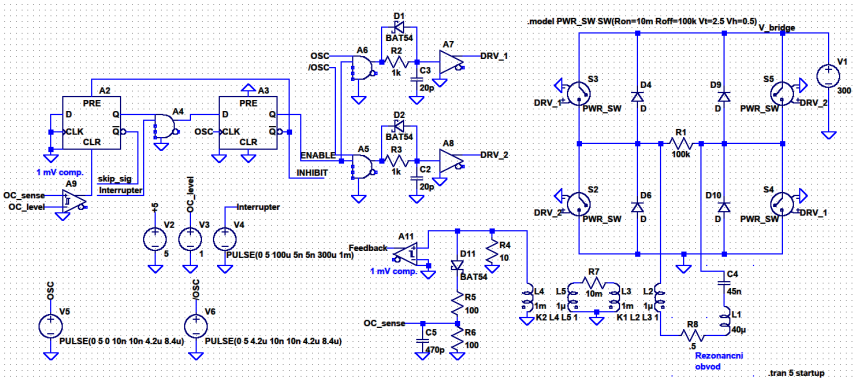
Obrázek 18: Napětí kolektor-emitor (modrá) a gate-emitor (červená), nižší odpor v sérii s gate

Obrázek 19: Napětí kolektor-emitor (modrá) a gate-emitor (červená), vyšší odpor v sérii s gate

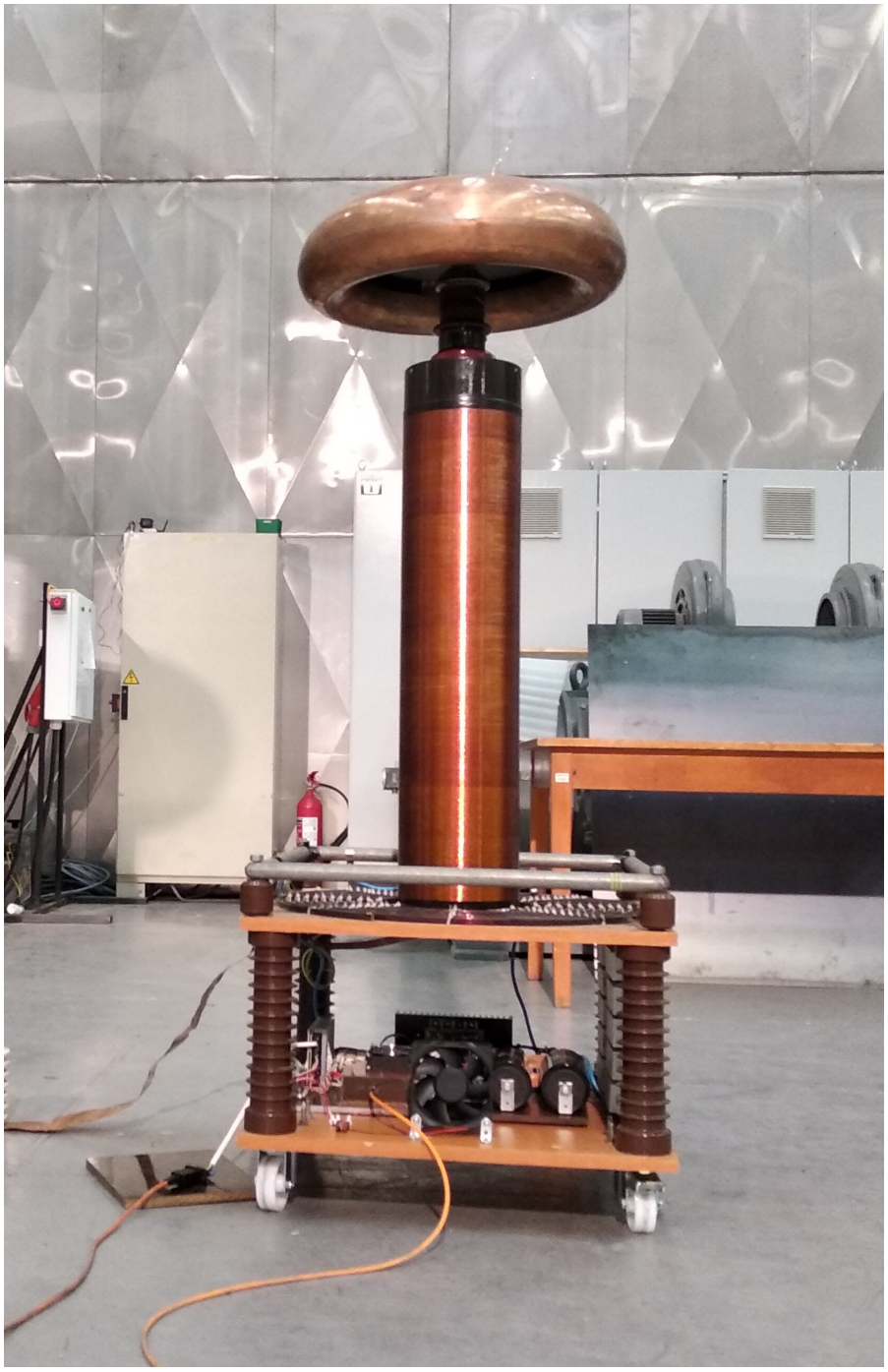
Naměřené průběhy regulace odpovídají simulaci v programu LTspice, viz obrázek 20. Horní (zelený) průběh odpovídá proudu primárním rezonančním obvodem, prostřední průběh odpovídá signálu přerušovače a dolní (červený) průběh odpovídá jednomu ze signálů vedoucímu do budičů výkonových prvků. Pro tuto simulaci bylo použito pouze zjednodušené principální zapojení z obrázku 21, ve kterém není použito PLL, ani není připojen sekundární rezonanční obvod.



Obrázek 20: Výsledek simulace v programu LTspice – proud rezonančním obvodem (zelená), signál přerušovače (modrá) a řídicí signál pro výkonové prvky (červená)



Obrázek 21: Zjednodušené schéma v programu LTspice



Obrázek 22: Celý Teslův transformátor – původní cívky z bakalářské práce Karla Lipkovského s novou elektronikou

Obrázek 23: Výboj, DRSSTC v provozu

8 Možná zlepšení

Jak bylo výše popsáno, v návrhu DPS byly určité části navrženy chybně, což bylo během ladění opraveno pomocí drátových propojek, kromě generátoru počátečního pulzu pro provoz přímo ze zpětné vazby – tato funkce zde nakonec nebyla využita. Také by bylo vhodné zlepšit návrh desky s IGBT, poměrně velké indukčnosti vedou k zákmitům při spínání, hlavně při nevhodném ladění.

Jedno z dalších možných zlepšení do budoucna by bylo nahradit obvod s GDT nějakým modernějším obvodem pro buzení výkonových prvků, například pomocí budičů UCC21520, Si8235 či podobných, které v sobě integrují vysílač, izolační bariéru, přijímač i budiče výkonových prvků, nicméně nelze snadno odhadnout, co by se stalo při selhání výkonových prvků vedoucímu k destrukci budičů, izolační bariéra v těchto IO pravděpodobně bude fyzicky poměrně malá. V případě použití GDT by bylo možné použít menší počet závitů a sytit jádro více, snížila by se tak nechtěná rozptylová indukčnost, tudíž by bylo možné použít menší sériový rezistor na zatlumení zákmitů a zkrátit dobu náběhu/sestupu signálu na gate, tím zrychlit spínání a snížit spínací ztráty. Použití takovéhoto integrovaného řešení by také eliminovalo problém s rozptylovou indukčností GDT. Zde použité řešení se ukázalo být pro účely tohoto prototypu adekvátní, nicméně v případné další verzi bych uvažoval spíše o výše zmíněném řešení.

Zde použité IGBT byly uvedeny na trh v roce 2004. Moderní spínací prvky jako například MOSFETy na bázi karbidu křemíku mají zajímavé parametry, nicméně jsou stále ve srovnání podstatně dražší. Dále by vzhledem k velikosti cívek bylo určitě možné použít silnější IGBT moduly ("cihly", například CM600DU-12H či podobné).

Tento Teslův transformátor byl zatím provozován v poměrně konzervativních podmínkách ($I_m = 280$ A, $S_{sit} \approx 2$ kVA). Časem je v plánu navýšit amplitudu proudu na 350–380 A.

9 Závěr

Topologie DRSSTC byla zvolena kvůli její vhodnosti pro vysoké výkony. Díky primárnímu rezonančnímu obvodu je možné na primární cívce získat napětí několikanásobně vyšší oproti napájecímu napětí můstku, a zároveň lze zajistit spínání IGBT při průchodu proudu nulou, tudíž jsou minimalizovány spínací ztráty.

Řídicí elektronika je zkonstruována na bázi fázového závěsu, tato konstrukce je o něco složitější oproti zapojením, které řídí výkonové prvky

přímo podle proudové zpětné vazby (po vytvarování signálu), ale je flexibilnější, neumožňuje, aby se frekvence dostala mimo určité nastavené limity a lze ji snadno použít i pro polovodičový Teslův transformátor bez laděného primárního obvodu.

Zvolené IGBT HGTG30N60A4D se i přes to, že se jedná o poměrně starý typ, ukázaly být dostatečně proudově i napěťově dimenzované a zároveň dostatečně rychlé.

Zde použitá metoda regulace proudu umožňuje provoz s poměrně vysokou šířkou pulzu přerušovače bez toho, aby proud primární cívkou přesáhl hodnotu nebezpečnou pro IGBT, zároveň je zajištěno spínání při průchodu proudu nulou, takže jsou minimalizovány spínací ztráty. Také je možné dosáhnout stejně dlouhé výboje i s nižším proudem, než jaký by byl vyžadován v klasickém DRSSTC provozovaném s krátkou délku pulzu.

Naměřené průběhy odpovídají příslušnému teoretickému popisu a simulacím.

Ačkoliv se původně počítalo pouze s krátkodobým provozem s dlouhými pauzami, ani při nepřetržitém provozu (zařízení bylo testováno po dobu $>$ 1 h při délce pulzu přerušovače >380 μs a opakovací frekvenci nastavené tak, aby se příkon pohyboval nad 2 kVA) nedošlo k přehřívání součástek ani abnormální funkci, i v tomto případě měl chladič teplotu okolo 40°C. Tato teplota je mnohem nižší než vypočítaná, a to jak z důvodu přidaného ventilátoru, tak z důvodu, že odhady ztrát byly spíše pesimistické, a to do určité míry úmyslně, aby zde byla velká teplotní rezerva.

Účinnost DRSSTC je ve srovnání s původním zapojením SGTC pravděpodobně podstatně vyšší. Výkonové ztráty na IGBT můstku byly vypočítané okolo 2,5%. Ztráty na usměrňovacím můstku by při průměrném proudu 3 A (což by při napětí 320 V odpovídalo příkonu cca 1 kW) byly okolo 6,6 W. I pokud by ostatní ztráty byly v desítkách W (pro takovýto hrubý, extrémně pesimistický odhad řekněme 50 W – ovšem naměřená spotřeba samotné řídicí desky byla v řádu jednotek W, spotřeba ventilátoru také v řádu jednotek W a účinnost pomocného zdroje pravděpodobně $\geq$80%), účinnost tohoto zařízení bude při příkonu 1 kW stále vyšší než 90%, nepočítaje rezonanční obvody. Pro SGTC s hrubým odhadem účinností VN transformátoru 80% a účinností zbylých obvodů mimo samotné rezonanční obvody (obvod s jiskřištěm, atd) dohromady také 80% by byla účinnost pouze 64%.

Použitá literatura

[1] TILBURY, Mitch. *Ultimate Tesla coil design and construction guide.* New York: Mcgraw-Hill, c2008. ISBN 9780071497374.

[2] GODSE, A.P. a BAKSHI, U. A., *Electronic Circuits - II.* ISBN 978-9350993972.

[3] MAŠLÁŇ, Stanislav. *Teslův transformátor* [online]. http://elektronika.kvalitne.cz/VN/tesla/tesla.html [cit. 29.12.2019]

[4] WARD, Steve. *Steve's High Voltage* [online]. Dostupné z: http://stevehv.4hv.org [cit. 15.11.2019]

[5] RayeR's homepage/Teslův transformátor [online]. Dostupné z: http://rayer.g6.cz/teslatr/teslatr.htm [cit. 15.11.2019]

[6] GUANGYAN, Gao. *Gao Guangyan's Loneoceans Laboratories!* [online]. Dostupné z: https://www.loneoceans.com/labs/ [cit. 29.12.2019]

[7] CONNER, Steve. *DRSSTC* [online]. Dostupné z: https://connerlabs.org/tesla/drsstc/index.html [cit. 10.12.2019]

[8] HAMMER, Finn. *The Hammertone "Predikter"* [online]. Dostupné z: http://www.personal.psu.edu/ahy5028/coiling/hammertone%20 predikter.pdf [cit. 29.12.2019]

[9] GRAOVAC, Dušan, PURSCHEL, Marco a KIEP, Andreas. *MOSFET Power Losses Calculation using the Data-Sheet Parameters - Application Note.* Infineon.

[10] NICOLAI, Ulrich a WINTRICH, Arendt. *Application note AN 1403 - Determining switching losses of SEMIKRON IGBT modules*

[11] LIPKOVSKÝ, Karel. *Teslův transformátor* (bakalářská práce). Praha: České vysoké učení technické v Praze, 2008.