Posudek oponenta diplomové práce

Jméno studenta: **Maxim Baryshnikov**
Téma práce: FPGA-based support for predictable execution model in multi-core CPU
Vedoucí práce: Ing. Michal Sojka, Ph.D.
Oponent: **Ing. Jan Chudoba, ČVUT v Praze, CIIRC**

Cílem předložené práce je návrh a implementace mechanismu *Predictable Execution Model* na dodané platformě FPGA *Xilinx Ultrascale* a její porovnání se softwarovou implementací.
Předložená práce je psaná v anglickém jazyce. Text práce je dobře strukturovaný a srozumitelný, úroveň anglického jazyka je také na velmi dobré úrovni. Vzhled práce trochu kazí několik typografických prohřešků (např. přetékání textu nebo obrázků mimo meze textu), jejich vliv na celkovou kvalitu práce však nepovažuji za zásadní. Práce s citovanými zdroji je korektní a odpovídá požadavkům.
Z práce je patrné, že student dobře prostudoval architekturu a možnosti hardwarové platformy, kterou měl k dispozici, na základě čehož navrhl a implementoval metodu podle zadání práce. Postup a způsob řešení považuji za korektní. V závěru práce jsou uvedeny výsledky experimentů, v nichž je vyhodnocena chybovost implementované metody a časová režie jejího použití. Naměřené výsledky jsou souhrnně vyhodnoceny a srovnány s referenčním řešením. Výsledkem práce je úspěšné ověření možnosti implementovat *Predictable Execution Model* na hardwarové úrovni a zlepšení časové náročnosti oproti původnímu softwarovému řešení.

Konstatuji, že všechny body zadání práce byly splněny. K práci nemám žádné závažné výhrady, proto ji navrhuji hodnotit stupněm **A – výborně**.

V Praze 7.6.2018

Jan Chudoba
oponent práce

Otázky k obhajobě:

- V grafu na obrázku 5.1 uvádíte frekvence chyb. Jedná se opravdu o frekvence, nebo pouze o celkový počet chyb v jednom „Working set"-u?
- V závěru práce uvádíte, že vámi implementované HW řešení je v průměru 2.88-krát rychlejší než SW řešení. Odpovídá toto zrychlení předpokladům před začátkem práce?