

České vysoké učení technické v Praze
Fakulta elektrotechnická

Disertační práce

červenec 2017

David Matoušek

České vysoké učení technické v Praze
Fakulta elektrotechnická
Katedra teorie obvodů

NÁVRHOVÉ METODY ROZMĚROVĚ EFEKTIVNÍCH MIKROPŘÍKONOVÝCH NÁBOJOVÝCH PUMP

Disertační práce

David Matoušek

Praha, červenec 2017

Doktorský studijní program: Elektrotechnika a informatika (P2602)
Studijní obor: Teoretická elektrotechnika (2602V013)

Školitel: Doc. Dr. Ing. Jiří Hospodka

Školitel specialista: Ing. Ondřej Šubrt, Ph.D.

Čestné prohlášení

Jméno a příjmení doktoranda: David Matoušek

Prohlašuji, že jsem svou disertační práci vypracoval samostatně a v předložené práci důsledně citoval použitou literaturu.

Praha dne

.....

podpis

Obsah

1	Úvod.....	9
2	Principy nábojových pump	12
2.1	Cockcroftův-Waltonův násobič s diodami.....	12
2.2	Dicksonova nábojová pumpa	12
2.3	Bootstrap nábojová pumpa.....	14
2.4	Použití hodinového signálu dvojnásobné amplitudy	15
2.5	Statická CTS nábojová pumpa	16
2.6	Křížově-vázaná nábojová pumpa.....	18
2.7	Dvojjinné nábojové pumpy	21
2.8	Topologie s vyšším napěťovým ziskem.....	22
2.9	Problémy současných architektur nábojových pump.....	23
3	Cíle dizertační práce.....	27
4	Realizace nábojové pumpy pro záporné výstupní napětí.....	28
4.1	Zadání a rozbor problému	28
4.2	Dicksonova negativní pumpa.....	29
4.3	Volba modelu tranzistoru.....	30
4.4	Negativní Dicksonova nábojová pumpa s idealizovanými kapacitami	31
4.5	Využití parazitní kapacity hradla tranzistoru MOS pro realizaci kapacitoru.....	33
4.6	Negativní Dicksonova nábojová pumpa s reálnými kapacitami.....	34
4.7	Vylepšené topologie a jejich simulace	37
4.8	Negativní čtyřfázová nábojová pumpa s idealizovanými kapacitami	43
4.9	Negativní čtyřfázová nábojová pumpa s reálnými kapacitami.....	45
4.10	Snížení plochy přenosových kapacitorů navržené čtyřfázové pumpy	46
4.11	Porovnání realizovaných topologií z hlediska celkové plochy čipu	46
4.12	Porovnání realizovaných topologií z hlediska výstupního odporu a účinnosti.....	48
5	Studie účinnosti s ohledem na rozměry použitých tranzistorů	52
5.1	Nová topologie pozitivní nábojové pumpy	52
5.2	Návrh základních parametrů pumpy	53
5.3	Časovací schéma	55
5.4	Studie vlivu hodinového kmitočtu na účinnost a výstupní napětí.....	56
5.5	Studie vlivu rozměrů použitých tranzistorů na účinnost a výstupní napětí	58
6	Racionalizace topologie nábojové pumpy s ohledem na počet kapacitorů.....	62
6.1	Výstupní odpor Dicksonovy nábojové pumpy.....	62
6.2	Referenční Dicksonova pumpa v diskrétní podobě	63
6.3	Fibonacciho pumpa v diskrétní podobě	65
6.4	Porovnání parametrů obou nábojových pump měřením	67
6.5	Negativní varianta Dicksonovy a Fibonacciho pumpy v diskrétní podobě	74
6.6	Shrnutí.....	76
7	Přehled výsledků disertace.....	79
8	Závěry	80
9	Seznam publikací	81
9.1	Publikace vztahující se k tématu disertační práce.....	81
9.2	Publikace ostatní (nevztahující se k tématu disertační práce).....	82

Seznam použitých zkratek

A/D – analogově-digitální,

B – elektroda „bulk“ (resp. „body“) unipolárního tranzistoru,

CMOS (Complementary MOS) – technologie založená na použití komplementárních unipolárních tranzistorů,

CSC (Charge Sharing Clock) – hodinové schéma nábojové pumpy se sdílením náboje,

CTS (Charge Transfer Switch) – architektura nábojové pumpy používající pro zvýšení účinnosti přenosu náboje dynamickou zpětnou vazbu,

D – elektroda „drain“ unipolárního tranzistoru,

DC (Direct Current) – stejnosměrný proud,

DRAM (Dynamic Random Access Memory) – architektura dynamické paměti typu RAM,

eDRAM (Embedded DRAM),

FF (Fast-Fast) – označení technologického rohu pro rychlý NMOS a rychlý PMOS,

G – elektroda „gate“ unipolárního tranzistoru,

GND (Ground) – 0 V,

MOS (Metal Oxide Semiconductor),

NMOS – unipolární tranzistor s kanálem N,

NVM (Non-volatile Memory) – non-volatile paměť,

PMOS – unipolární tranzistor s kanálem P,

S – elektroda „source“ unipolárního tranzistoru,

SS (Slow-Slow) – označení technologického rohu pro pomalý NMOS a pomalý PMOS,

TT (Typical-Typical) – označení technologického rohu pro typický NMOS a typický PMOS.

Seznam použitých symbolů

ζ – účinnost,

C_T – kapacita přenosového kapacitoru,

C_S – rozptylová kapacita,

C_L – kapacitní složka zátěže nábojové pumpy,

I_D – proud elektrody „drain“ unipolárního tranzistoru,

I_L, I_V – proud rezistivní složky zátěže nábojové pumpy (R_L),

L – délka kanálu unipolárního tranzistoru,

N – počet stupňů nábojové pumpy,

R_L – rezistivní složka zátěže nábojové pumpy,

R_S – ekvivalentní vnitřní (sériový) odpor nábojové pumpy,

t_R – doba náběhu výstupního napětí nábojové pumpy,

ΔU – napěťový zdvih jednoho stupně nábojové pumpy,

U_0 – výstupní napětí nábojové pumpy naprázdno,

U_ϕ, U_{CLK} – amplituda napětí hodinového signálu,

U_{GS} – napětí řídicí elektrody unipolárního tranzistoru („gate-source“),

U_{DD} – napájecí napětí,

U_{DS} – napětí kanálu unipolárního tranzistoru („drain-source“),

U_{PP} – programovací napětí,

U_R – zvlnění výstupního napětí nábojové pumpy,

U_{SB} – napětí „source-bulk“ (resp. „source-body“) unipolárního tranzistoru,

U_{th} – prahové napětí unipolárního tranzistoru,

U_V – výstupní napětí nábojové pumpy při zatížení proudem I_V (resp. I_L),

W – šířka kanálu unipolárního tranzistoru.

Abstrakt

Dizertační práce je věnována návrhovým metodám rozměrově efektivních mikropříkonových nábojových pump.

V úvodu jsou vysvětleny principy nábojových pump. Jedná se o popis současného stavu poznatků v oblasti nábojových pump. Popsány jsou zejména pumpy těchto typů: Dicksonova, bootstrap, CTC, křížově-vázaná a Fibonacciho.

Následně je popsán koncept nové varianty čtyřfázové nábojové pumpy s negativním výstupním napětím v monolitické podobě. Tento koncept je odvozen ze čtyřfázové pozitivní pumpy použitím techniky přidružené transformace, pro taktování pumpy jsou použity hodinové signály v rozpětí 0 až U_{DD} (napájecí napětí). Rovněž je detailně popsána procedura použitá při návrhu této pumpy a návrhové algoritmy. Pro účely porovnání klíčových vlastností (celkové plochy a dosažitelné účinnosti) této nové varianty negativní nábojové pumpy byla navržena také referenční Dicksonova pumpa s negativním výstupem. Výsledky byly získány pomocí obvodového simulátoru Eldo verze 2010.2b od firmy Mentor Graphics.

Dále se popisuje návrh a testování nové varianty pozitivní nábojové pumpy pro napájecí napětí 0,7 V v monolitické podobě. Předkládané řešení je založeno na použití „vysokonapěťových“ tranzistorů s relativně vysokým prahovým napětím, které neumožňuje realizaci pumpy Dicksonova typu. Tato varianta nábojové pumpy používá tranzistory jako aktivní spínací prvky. Nejdříve byl proveden návrh všech použitých součástek včetně časovacího schématu. Následně byl zkoumán vliv hodinového kmitočtu a rozměrů tranzistorů na výslednou účinnost a výstupní napětí. Tímto způsobem byl zjištěno, které součástky ovlivňují výslednou účinnost a výstupní napětí výrazně a které pouze zanedbatelně. Výsledky byly získány pomocí obvodového simulátoru Eldo verze 2010.2b od firmy Mentor Graphics.

V závěru je popsán návrh Fibonacciho nábojové pumpy v diskretní podobě jako řešení, které racionalizuje počet použitých kapacitorů. Řešení otázky počtu použitých kapacitorů je důležité s ohledem na celkovou plochu realizované nábojové pumpy, protože plocha kapacitorů určuje dominantní část celkové plochy realizované pumpy. Prakticky byla realizována pětistupňová Fibonacciho pumpa a pro účely porovnání klíčových vlastností byla navržena ještě jedenáctistupňová Dicksonova pumpa. Parametry vzorků obou pump realizovaných na deskách plošných spojů byly poté měřeny. Fibonacciho nábojová pumpa vyžadovala pro realizaci pouze 6 kapacitorů, kdežto Dicksonova pumpa vyžadovala 12 kapacitorů. Fibonacciho pumpa realizovaná v diskretní podobě představuje preferované obvodové řešení, protože prakticky ve všech sledovaných parametrech dosahuje lepších výsledků než Dicksonova nábojová pumpa.

Abstract

The dissertation thesis is devoted to designing methods of area efficient micropower charge pumps.

The introduction explains the principles of charge pumps. This is a state of the art charge pump description. Dickson, bootstrap, CTS, cross-coupled, Fibonacci, and other charge pumps are described.

A new concept of the 4-phase negative charge pump was designed. This concept was derived from the 4-phase positive charge pump by the adjoint transformation. The 4-phase clock signals, with swing in range from GND to V_{DD} , are used for driving this charge pump. The design procedure and algorithms were also described. The efficiency of the 4-phase negative charge pump and the negative Dickson charge pump were compared with the view of the total area occupation. The results were obtained by a circuit simulator Eldo, version 2010.2b, from Mentor Graphics.

A new variant of a sub-volt ($V_{DD} = 0.7$ V) positive charge pump was designed and tested. This variant is based on “high-voltage” transistors with a relatively high value of threshold voltage. Thus, a Dickson charge pump realization is impossible by using these transistors. The new variant of charge pump uses these transistors as active switches. Firstly, the design of all components and the timing diagram were executed. Secondly, the influence of the clocking frequency to the efficiency and the output voltage were studied. Finally, the transistor size influence on the efficiency and the output voltage were studied. Therefore, the majority and minority components with influence on the output voltage and efficiency were discovered. The results were obtained by a circuit simulator Eldo, version 2010.2b, from Mentor Graphics.

A new variant of the circuit solution of the Fibonacci charge pump in discrete form was designed as a solution for a topology of rationalized number of capacitors. The addressing of this question is important for the total area of charge pump optimization. Therefore, the capacitor area designates a dominant part of total charge pump area. The key parameters of the 5-stage Fibonacci charge pump and the reference 11-stage Dickson charge pump were compared by measurement on specimens realized on PCBs. The Fibonacci charge pump uses 6 capacitors only, but the Dickson charge pump uses 12 capacitors. The Fibonacci charge pump realized in discrete form presents a more preferable circuit solution than the Dickson charge pump.

1 Úvod

Nábojové pumpy jsou alternativou ke klasickým DC/DC měničům založeným na použití rozměrných transformátorů nebo cívek. Klasickým měničům konkurují zejména malými rozměry, snadnou integrovatelností a vyšším pracovním kmitočtem. Jsou však určeny především pro nižší výkony okolo jednotek mW.

Nábojové pumpy se používají pro úpravu hodnoty napětí [1]. V zásadě se jedná především o vytvoření vyššího napětí, než které poskytuje napájecí zdroj. Negativní nábojové pumpy zase vytváří záporné napětí vyšší absolutní úrovně, než kterým disponuje napájecí obvod. Napětíovou pumpu lze použít i jako velmi účinný regulátor pro snížení hodnoty napájecího napětí.

Nábojové pumpy se nejprve objevily jako samostatné integrované obvody. Neznámější nábojovou pumpou je patrně obvod ICL7660, který může pracovat jako zdvojovač nebo invertor bez regulace. Jedním z předních výrobců nábojových pump je firma Maxim. V široké škále najdeme neregulované a regulované pumpy, pumpy s vícenásobnými výstupy, s možností volby pracovního kmitočtu, s vnější synchronizací a se vstupem pro přechod do úsporného režimu (Shutdown).

Jednoduchou aplikací nábojové pumpy jsou rovněž napětíové převodníky, které slouží pro přizpůsobení napětíových úrovní, které se používají mezi různými systémy. Takový převodník je napájen z jednoduchého zdroje a všechna potřebná napětí vytvoří pomocí několika nábojových pump. Příkladem je známý integrovaný obvod MAX232.

Současný trend snižování spotřeby elektronických zařízení, hlavně s ohledem na omezené napětí baterií a požadovanou velkou výdrž, vede vývoj integrovaných obvodů směrem k nízkopříkonovým a tedy i nízkonapětíovým technologiím. Stále však existuje řada bloků, které nemohou při tak nízkých hodnotách napájecího napětí pracovat nebo nepracují „uspokojivě“. Nábojové pumpy jsou proto nyní nedílnou součástí integrovaných obvodů, které obsahují bloky, požadující napětí v řádu až desítek voltů. Integrovaním nábojové pumpy přímo do systému, který požaduje specifické napájení, je umožněno napájet celou soustavu z jednoduchého zdroje.

Jednou z prvních polovodičových struktur, u které byl řešen požadavek úpravy napájecího napětí, byly paměti typu DRAM. Pro snížení celkové spotřeby bylo konvenčně používané napájecí napětí hodnoty 5 V snižováno postupně na hodnotu 3,3 V a ještě níže až k hladinám okolo 1 V.

Pro provoz DRAM je běžně třeba záporného předpětí pro zkrácení přístupové doby a potlačení svodového proudu [2], [3].

Napětí generované nábojovou pumpou obsahuje z principu zvlnění. V závislosti na konkrétně použité architektuře DRAM může zvlnění způsobit nežádoucí průnik minoritních nosičů do substrátu a mnohonásobné zvýšení svodu pamětíových buněk. Proto musí být v těchto případech vlastní nábojová pumpa doplněna regulátorem, který zvlnění potlačí [4].

Počet stupňů nábojové pumpy pro DRAM nebývá vysoký, protože není ani požadována hodnota napětí výrazně vyšší než hodnota napájecího napětí. Takže se obvykle jedná o nábojovou pumpu pracující jako zdvojovač a invertor napájecího napětí. V článku [5] je popsána konstrukce kladné a záporné pumpy integrované na čipu eDRAM, která upravuje napájecí napětí hodnoty 1 V v kladné větvi na 1,5 až 1,8 V a záporné pak na -0,3 až -0,6 V.

Paměti Flash představují již delší dobu dominantní rodinu non-volatilních pamětí. Pro programování těchto součástek je nezbytné vysoké napětí okolo 10 V v absolutní hodnotě,

kteří zajistí smazání a zápis paměťových buněk. Jako základní mechanismy se využívají: injekce horkých elektronů a Fowler-Nordheimovo tunelování [6].

S ohledem na vnitřní stavbu a také na požadovanou hodnotu programovacího napětí rozlišujeme paměti NAND Flash (čtení a zápis probíhá po blocích) a NOR Flash (čtení a zápis probíhá pro každou položku nezávisle). NAND Flash se proto používají pro realizaci paměti velké kapacity (např. paměťové karty). NOR Flash poskytují náhodný přístup a jsou vhodné hlavně jako programová paměť. NAND Flash vyžadují vyšší hodnotu programovacího napětí než paměti NOR Flash.

Hodnota programovacího napětí je závislá na použité technologii. V 90. letech minulého století bylo běžně třeba napětí jak kladné, tak i záporné hodnoty. Článek [7] uvádí hodnoty +10,5 V a -12 V, které byly odvozeny pomocí pozitivní a negativní pumpy z napájecího napětí hodnoty 5 V. Postupně dochází nejen ke snižování hodnoty napájecího, ale i programovacího napětí. Tab. 1 uvádí, jak se postupně měnilo napájecí a programovací napětí.

Tab. 1.1 Napájecí napětí (U_{DD}) CMOS technologie a programovací napětí (U_{PP}) paměťových buněk Flash v jednotlivých letech, přejato z [6].

Rok	2001	2005	2010	2015
U_{DD}	1,2 V	1,1 V	0,97 V	0,81 V
U_{PP} (NOR)	8 až 10 V	7 až 9 V	7 až 9 V	6 až 8 V
U_{PP} (NAND)	19 až 21 V	17 až 19 V	17 až 19 V	15 až 17 V

Je zřejmé, že požadavkem doby je stále snižování napájecího napětí. Programovací napětí se také daří snižovat, ale stále dosahuje vysoké hodnoty. Dalo by se říci, že trend snižování programovacího napětí zaostává za trendem snižování napájecího napětí. Na nábojové pumpy jsou tedy kladeny stále vyšší nároky hlavně z hlediska účinnosti.

Nábojové pumpy nacházejí čtené použití také v oblasti analogové techniky. V současnosti sice existují operační zesilovače navržené na provoz s napětím jedné polarizace (např. MCP601), ovšem především dynamické parametry takových zesilovačů nedosahují stejných hodnot jako klasické zesilovače napájené symetricky. Jednou z možností je tedy doplnit klasický operační zesilovač nábojovou pumpou [8].

S tím logicky souvisí použití nábojových pump v rámci složitějších analogových bloků, jako jsou například A/D převodníky, které lze pak provozovat při extrémně nízkém napětí okolo 1 V [9].

Rovněž nízkopříkonové fázové závěsy používají nábojové pumpy. Pro dosažení nízké hodnoty chvění výstupu je nezbytné použít pumpu s nízkou hodnotou zvlnění, jak uvádí [10].

Literatura

[1] HUMPHANS, Jan. *Nábojové pumpy: funkce, přehled a použití*. Praha: BEN – technická literatura, 2002. ISBN 80-7300-046-6.

[2] YAMAGATA, T., TOMISHIMA, S., TSUKUDE, M., TSURUDA, T., HASHIZUME, Y., ARIMOTO, K.. *Low Voltage Circuit Design Techniques for Battery-Operated and/or Giga-Scale DRAM's*, IEEE Journal of Solid-State Circuits, vol. 30, no. 11, November 1995.

[3] YU, Jonathan, AFLATOONI, Koorosh. *Leakage Current in DRAM Memory Cell*. 16th Biennial University/Government/Industry Microelectronics Symposium, 2016.

[4] TANAKA, H., AOKI, M., SAKATA, T., KIMURA, S., SAKASHITA, N., HIDAKA, H., TADASHI, T., TACHIBANA, T., KIMURA, K.. *A Precise On-Chip Voltage Generator for a*

Gigascale DRAM with a Negative Word-Line Scheme, IEEE Journal of Solid-State Circuits, vol. 34, no. 8, August 1999.

[5] KUANG, J. B., MATHEWS, A., BARTH, J., GEBARA, F., NGUYEN, T., SCHAUB, J., NOWKA, K., CARPENTER, G., PLASS, D., NELSON, E., Vo, I., Reohr, W., Kirihata, T.. *An On-Chip Dual Supply Charge Pump System for 45nm PD SOI eDRAM*. ESSCIRC 2008 - 34th European Solid-State Circuits Conference, 2008.

[6] WONG, Oi-Ying, WONG, Hei, TAM, Wing-Shan, KOK, Chi-Wah. *An Overview of Charge Pumping Circuits for Flash Memory Applications*. 9th IEEE International Conference on ASIC, 2011.

[7] CALLIGARO, C., GASTALDI, R., MALCOVATI, R., TORELLI, G.. *Positive and negative CMOS voltage multiplier for 5-V-only flash memories*. 38th Midwest Symposium on Circuits and Systems. Proceedings, 1995.

[8] PIERRE, R. St.. *Low-Power BiCMOS Op-Amp with Integrated Current-Mode Charge Pump*. IEEE Journal of Solid-State Circuits, vol. 35, no. 7, July 2000.

[9] SHEN, Junhua, KINGET, Peter R.. *Current-Charge-Pump Residue Amplification for Ultra-Low-Power Pipelined ADCs*. IEEE Transactions on Circuits and Systems II: Express Briefs, vol. 58, no. 7, July 2011.

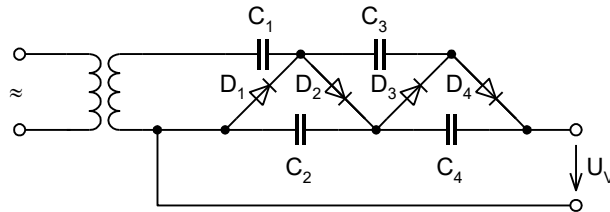
[10] SINGH, Gauri Shankar, SINGH, Devesh, MOORTHY, S.. *Low Power Low Jitter Phase Locked Loop for High Speed Clock Generation*. 2012 Asia Pacific Conference on Postgraduate Research in Microelectronics and Electronics, 2012.

2 Principy nábojových pump

Tato kapitola pojednává o principech činnosti běžně používaných architektur nábojových pump. Text byl sestaven s využitím mnou publikovaného článku [1].

2.1 Cockroftův-Waltonův násobič s diodami

První polovodičovou realizací nábojové pumpy byl Cockroftův-Waltonův násobič s diodami dle obr. 2.1.



Obr. 2.1: Schéma zapojení Cockroftova-Waltonova násobiče s diodami.

Výsledné napětí je dáno dle [2]:

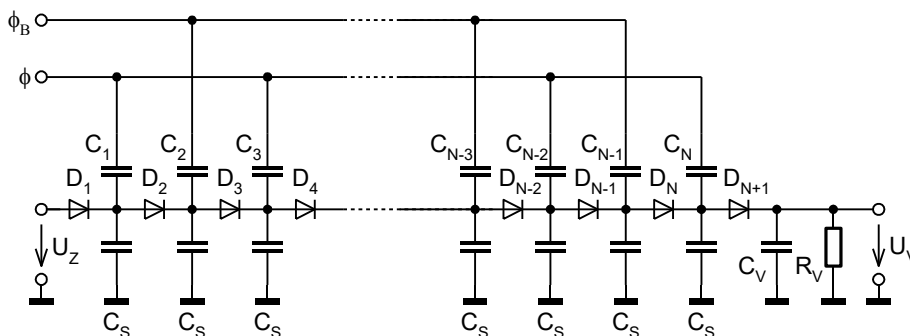
$$U_V = 2 \cdot N \cdot U_{PP} - U_Z, \quad (2-1)$$

kde U_V je výstupní napětí, N je počet stupňů, U_{PP} je hodnota sekundárního napětí špička-špička a U_Z respektuje pokles napětí způsobený připojením zátěže.

Hodnota kapacity kapacitorů se musí volit tak vysoká, aby se překonala rozptylová parazitní kapacita každého uzlu. Proto tento typ násobiče neumožňuje integraci z důvodu, že kapacitory realizované monoliticky dosahují kapacit maximálně jednotek pF.

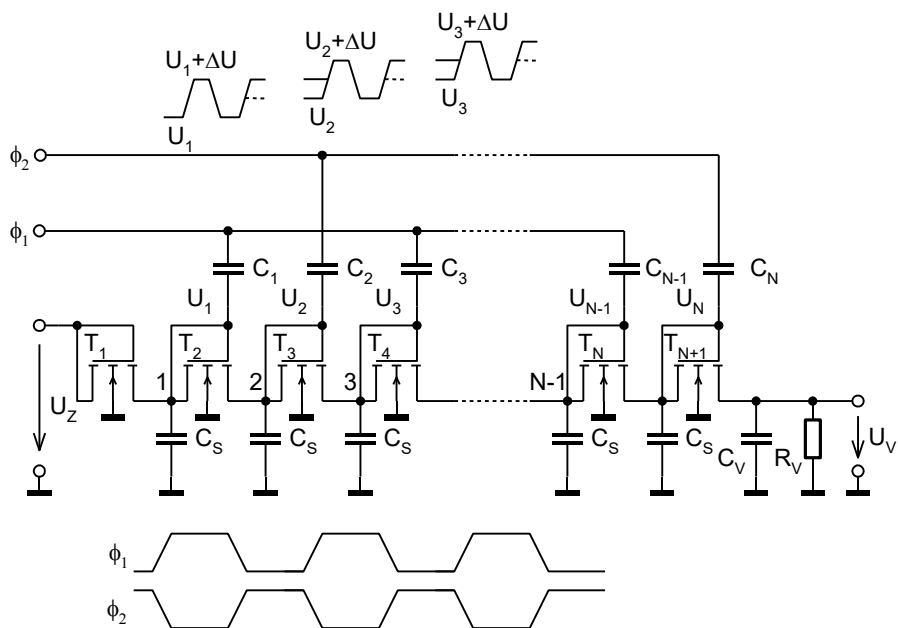
2.2 Dicksonova nábojová pumpa

Z důvodu dříve zmíněných omezení navrhnul John F. Dickson pro realizaci v monolitické podobě násobič napětí dle obr. 2.2. Uzly diodového řetězce jsou vázány na vstupy přes kapacitory zapojené paralelně, takže kapacitory musí odolávat plnému napětí, pro které je navržen diodový řetězec. S tím se musí počítat při vlastní realizaci.



Obr. 2.2: Schéma zapojení Dicksonovy pumpy s diodami.

Praktická implementace Dicksonovy nábojové pumpy používaná v non-volativních pamětech je uvedena na obr. 2.3. Jelikož v monolitické podobě nejsou izolované diody dostupné, jsou nyní nahrazeny „diodově zapojenými“ tranzistory NMOS (jsou spojeny elektrody G a D). Takže ve výpočtech místo propustného napětí diod uvažujeme prahové napětí (U_{th}) NMOS tranzistorů. Na obr. 2.3 je rovněž naznačena postupná „elevace“ napětí ve vybraných uzlech obvodu a dále průběhy obou hodinových signálů.



Obr. 2.3: Implementace Dicksonovy nábojové pumpy pomocí NMOS tranzistorů.

Jak je zřejmé z obr. 2.3, jsou ϕ_1 a ϕ_2 dvoufázové hodinové signály s amplitudou U_ϕ , které jsou kapacitně vázány do střídajících se uzlů diodového řetězce. Hodiny zvyšují napětí v po sobě jdoucích uzlech „pumpováním“ dávky náboje tím, že jsou vazební kapacitory postupně nabíjeny a vybíjeny v průběhu každé poloviny hodinového cyklu [2].

Výsledné napětí je dle [2] dáno:

$$U_V = U_Z + N \cdot \left[\left(\frac{C}{C + C_S} \right) \cdot U_\phi - U_{th} \right] - U_{th}, \quad (2-2)$$

kde U_V je výstupní napětí naprázdno, U_Z je vstupní napětí, N je počet stupňů, C je vazební kapacita, C_S je rozptylová kapacita, U_ϕ je amplituda napětí hodinového signálu, U_{th} je prahové napětí použitých tranzistorů.

Hlavní nevýhodou uvedeného zapojení je silný vliv napětí U_{SB} (napětí source-body použitých tranzistorů) na prahové napětí U_{th} podle vztahu dle [2] (tedy tzv. „body-efekt“):

$$U_{th} = U_{th0} + \gamma \left(\sqrt{\phi_S + U_{SB}} - \sqrt{\phi_S} \right), \quad (2-3)$$

kde U_{th} je prahové napětí, U_{th0} je prahové napětí pro $U_{SB} = 0$, U_{SB} je hodnota napětí „source-body“, γ je koeficient „body-efektu“ a ϕ_S je povrchový potenciál.

Jak uvádí příklad [2], dosahuje prahové napětí tranzistoru pro případ $U_{th0} = 0,08$ V a $U_{SB} = 15$ V hodnoty přesahující $U_{th} = 2,5$ V.

Vliv „body-efektu“ je natolik výrazný, že vede k nutnosti zvýšit počet stupňů násobiče pro dosažení požadovaného napětí. V krajním případě existuje omezení celkového počtu stupňů, protože přidáním dalšího stupně se již výstupní napětí nepodaří zvýšit.

Tento vliv lze ve shodě s [3] kvantifikovat jako napěťovou ztrátu úměrnou počtu stupňů pumpy zvýšenému o 1:

$$U_L = (N + 1) \cdot U_{th}, \quad (2-4)$$

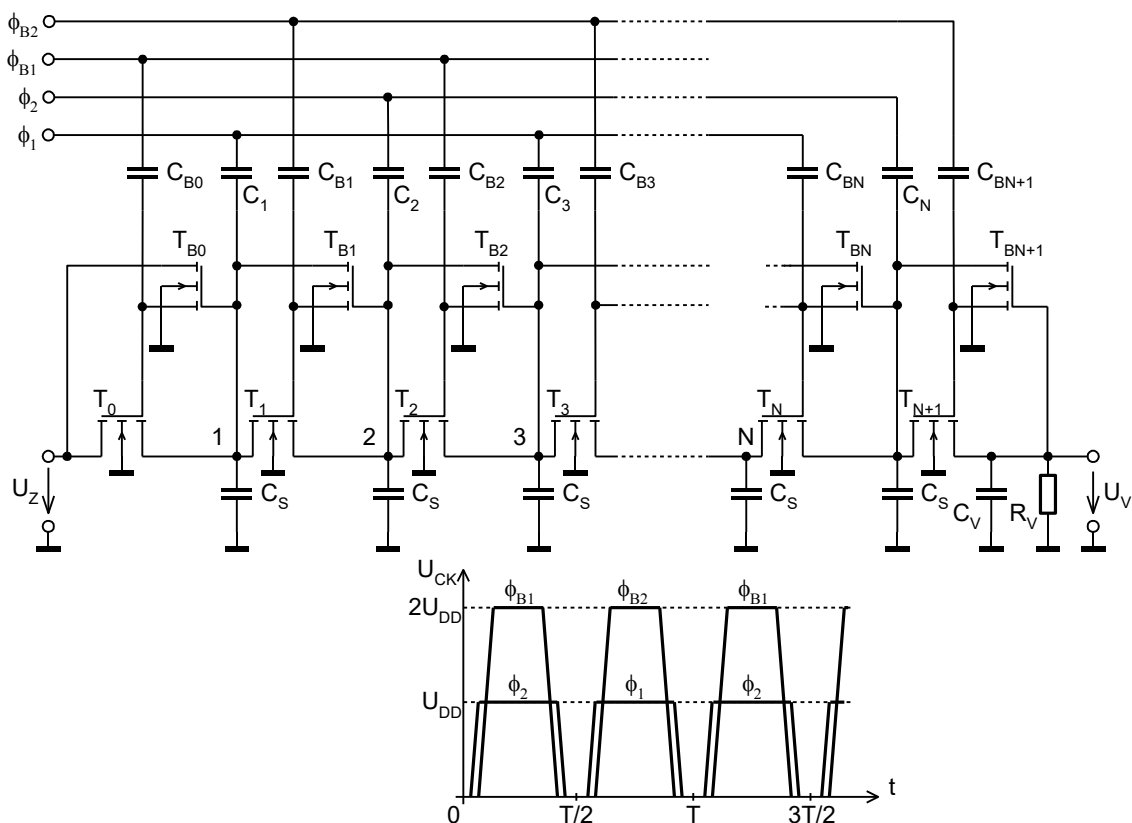
kde U_L je napěťová ztráta, N je počet stupňů, U_{th} je prahové napětí použitých tranzistorů.

Základními možnostmi potlačení vlivu prahového napětí jsou dle [2], [4]:

- *použití čtyřfázové pumpy* – jedná se o speciální čtyřfázové taktování pumpy, které zabraňuje poklesu zisku tím, že eliminuje vliv prahového napětí, toto řešení se též označuje jako *bootstrap nábojová pumpa*.
- *použití vyšší amplitudy taktovacího napětí* – taktovací napětí $2\times$ až $4\times$ vyšší amplitudy než vstupní napětí rovněž potlačí vliv zvýšeného prahového napětí,
- *použití CTS schématu* – do každého stupně se přidá jeden průchozí tranzistor, který je řízen signálem následujícího stupně.

2.3 Bootstrap nábojová pumpa

Jednou z často používaných variant úpravy Dicksonovy nábojové pumpy je podle [3] technika **bootstrap**. Požadované vyšší napětí pro řídicí elektrodu přenosového tranzistoru je získáno v každém stupni za pomoci dalšího kapacitoru C_B a tranzistoru T_B . Tranzistory jednotlivých stupňů, které měly původně spojené elektrody G a D, jsou zapojeny jinak. Řídicí elektroda přenosového tranzistoru je nyní připojena na „bootstrapovací“ kapacitor C_B .



Obr. 2.4: Bootstrap nábojová pumpa.

Pro taktování tohoto druhu nábojové pumpy se musí používat čtyřfázový hodinový signál, proto se tento druh nábojové pumpy označuje též jako čtyřfázová nábojová pumpa (viz [2]).

Přídavný tranzistor T_B a kapacitor C_B zajistí zvýšení řídicího napětí pro přenosový tranzistor daného stupně. Situaci vysvětluje obr. 2.5.

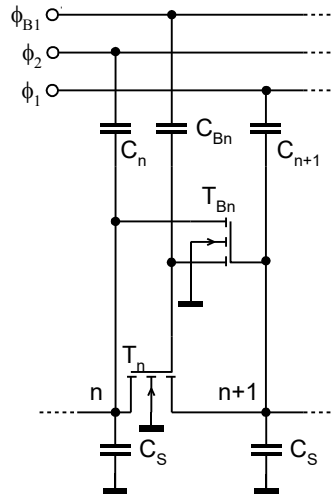
Uvažujme nejdříve stav: $\phi_1 = U_{DD}$, $\phi_2 = 0$, $\phi_{B1} = 0$. Kapacitor C_{Bn} se nabije na hodnotu napětí:

$$U_n = n \cdot U_{DD} - (n-1) \cdot U_{th} \quad (2-5)$$

V následující půlperiodě platí: $\phi_1 = 0$, $\phi_2 = U_{DD}$, $\phi_{B1} = 2 \cdot U_{DD}$. Takže napětí řídicí elektrody tranzistoru T_n je dáno napětím kapacitoru C_{Bn} , které se navýší o $2 \cdot U_{DD}$:

$$U_{gT_n} = (n+1) \cdot U_{DD} - (n-1) \cdot U_{th}. \quad (2-6)$$

Toto napětí je pak vyšší než napětí elektrody S tranzistoru T_n (tedy uzlu $n+1$) o $U_{DD} + 2 \cdot U_{th}$, čímž se úbytek způsobený prahovým napětím potlačí.



Obr. 2.5: Jeden stupeň bootstrap nábojové pumpy.

Z obr. 2.4 je zřejmé, že hodinové signály vyžadují mírný překryv typicky 10 %. Tento překryv je dle [5] nutný pro „přednabití“ řídicí elektrody tranzistoru T_n na potenciál elektrody D před jeho sepnutím a dále proto, aby se zabránilo zpětnému úniku náboje při přenosu mezi jednotlivými uzly.

2.4 Použití hodinového signálu dvojnásobné amplitudy

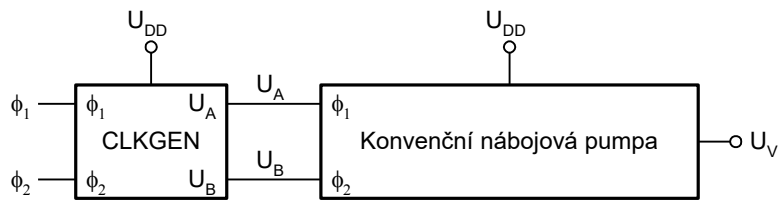
Jinou metodou potlačení prahového napětí je zvýšení amplitudy hodinového signálu. Podle [2] platí:

$$\text{ztráty} = \frac{U_{th}}{U_{CLK}}, \quad (2-7)$$

kde U_{th} je prahové napětí tranzistoru, U_{CLK} je amplituda hodinového signálu.

Ze vztahu (2-7) tedy plyne, že ztráty způsobené prahovým napětím na jednom stupni nábojové pumpy tvoří při $U_{th} = 1 \text{ V}$ a $U_{CLK} = 3 \text{ V}$ plných 33,3 %. Při vyšším počtu stupňů účinnost přenosu náboje dramaticky klesá. Pro uvedené hodnoty prahového napětí a amplitudy hodinového signálu uvádí [2] při použití devítistupňové nábojové pumpy účinnost pouze 2,72 %. Zvýšení amplitudy hodinového signálu na dvojnásobek ($U_{CLK} = 6 \text{ V}$), při zachování hodnoty prahového napětí, zvýší účinnost uvažované devítistupňové pumpy na 19,38 %.

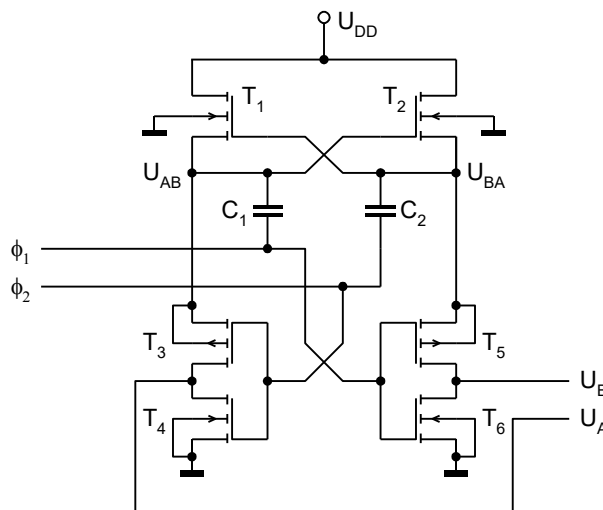
Na obr. 6 je uvedeno blokové schéma nábojové pumpy s dvojnásobnou amplitudou hodinového signálu. Konvenční nábojové pumpě je předřazen blok **CLKGEN**, který zajistí zdvojnásobení amplitudy výsledného hodinového signálu.



Obr. 2.6: Blokové schéma nábojové pumpy s dvojnásobnou amplitudou hodinového signálu.

Zapojení bloku CLKGEN je uvedeno na obr. 2.7. Tranzistory T_1 a T_2 mají své řídicí elektrody překřížené vůči elektrodám S. Tato konfigurace zajišťuje žádané přednabití uzlů U_{AB} a U_{BA} . Na kapacitorech C_1 a C_2 pak dochází ke zdvojnásobení napětí. Tímto dvojnásobným napětím jsou napájeny invertory tvořené páry tranzistorů T_3, T_4 a T_5, T_6 . Na výstupech invertorů jsou pak hodinové signály dvojnásobné amplitudy, než má napájecí napětí. Invertory slouží jako oddělovací stupně.

Určitým problémem řešení tohoto bloku jsou tranzistory T_3 a T_5 . Jedná se o tranzistory PMOS, které mají navíc elektrodu B zapojenu ne na napájecí napětí, ale na nejvyšší potenciál celého obvodu tedy do uzlů U_{AB} , resp. U_{BA} . Jak je uvedeno v [2], musí být pro návrh tranzistorů použita pravidla vysokonapěťové technologie, protože tranzistory pracují s napětím vyšší hodnoty, než je napájecí napětí.

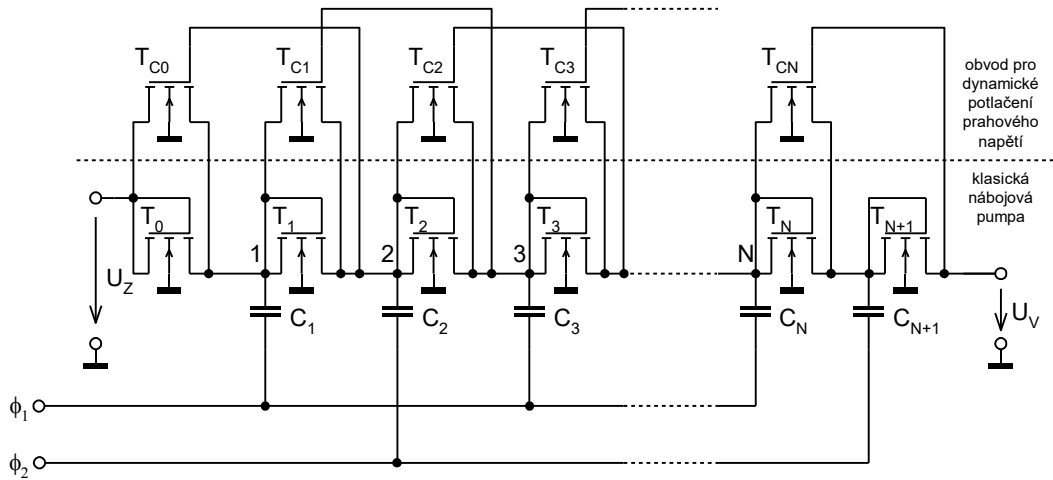


Obr. 2.7: CLKGEN – obvod pro generování hodinového signálu dvojnásobné amplitudy.

2.5 Statická CTS nábojová pumpa

Statická CTS (Charge Transfer Switch) nábojová pumpa používá pro zvýšení účinnosti přenosu náboje dynamickou zpětnou vazbu. Opět se jedná o architekturu sledující potlačení vlivu prahového napětí.

Schéma statické CTS nábojové pumpy je uvedeno na obr. 2.8. Dolní část představuje klasickou Dicksonovu nábojovou pumpu. Horní část je pak obvod pro dynamické potlačení prahového napětí přenosových tranzistorů T_0 až T_{N+1} .



Obr. 2.8: Statická CTS nábojová pumpa.

Uvažujme první stupeň nábojové pumpy, zanedbatelnou hodnotu parazitní kapacity C_S a $\phi_2 = U_{DD}$. Pro sepnutí tranzistoru T_{C0} pak podle [2] platí:

$$\begin{aligned}
 U_1 &= U_{DD} - U_{th}, \\
 U_2 &= U_1 + U_{DD} - U_{th} + U_{DD} = 3 \cdot U_{DD} - 2 \cdot U_{th}, \\
 U_2 - U_{th} &\geq 0 \Rightarrow 3 \cdot U_{DD} - 3 \cdot U_{th} \geq 0,
 \end{aligned} \tag{2-8}$$

kde U_1 , U_2 jsou napětí v uzlech 1 a 2, U_{DD} je napájecí napětí (současně odpovídá amplitudě hodinového signálu), U_{th} je prahové napětí tranzistorů.

Pro rozpojení tranzistoru T_{C0} při $\phi_2 = 0$ podle [2] platí:

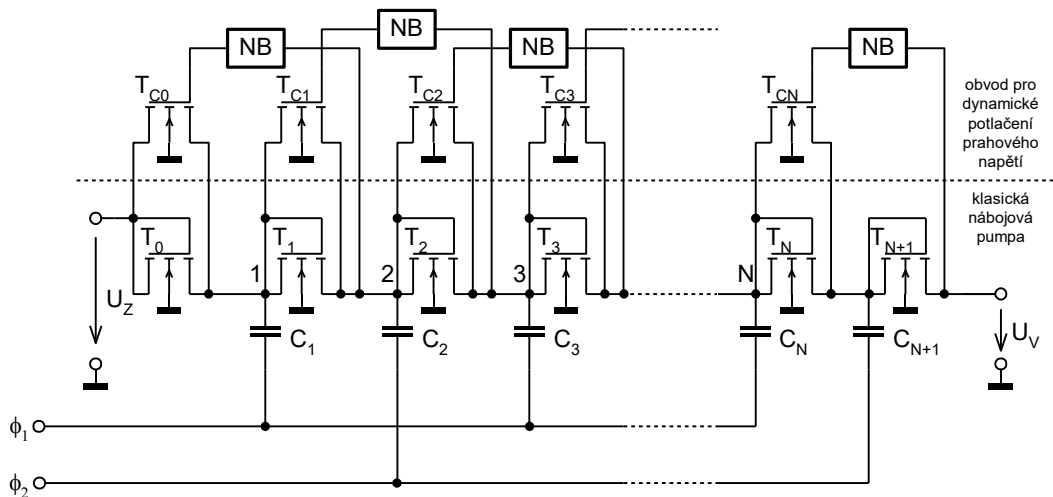
$$\begin{aligned}
 U_2 - U_{th} &\leq 0, \\
 U_{DD} - U_{th} + U_{DD} - U_{th} &\leq 0 \Rightarrow 2 \cdot U_{DD} - 2 \cdot U_{th} \leq 0.
 \end{aligned} \tag{2-9}$$

Je zřejmé, že podmínky dané (2-8) lze splnit, pokud je napájecí napětí nábojové pumpy vyšší než prahové napětí použitých tranzistorů. Dále je zřejmé, že pokud budou splněny podmínky dané (2-8), nelze současně splnit podmínky dané (2-9).

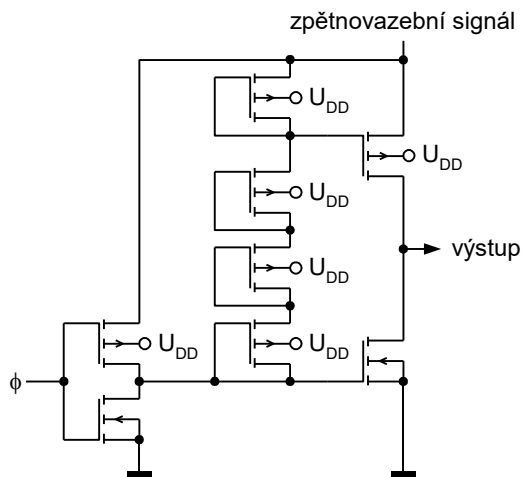
Nesplnění podmínek dle (2-9) znamená, že tranzistor T_{C0} nelze zcela zavřít, což vede k tomu, že dochází ke zpětnému úniku náboje.

Tento problém lze vyřešit úpravou řídicího obvodu tranzistorů pro dynamické potlačení prahového napětí. Jednou z variant je použití napěťového budiče dle [6]. Upravené schéma zapojení dle obr. 2.9 vkládá mezi zpětnovazební signál a řídicí elektrodu tranzistorů pro dynamické potlačení prahového napětí napěťový budič dle obr. 2.10.

Napěťová pumpa s CTS schématem doplněná o napěťový budič nepotřebuje čtyřfázové taktování a dosahuje vyšší účinnosti než napěťová pumpa s dvojnásobnou amplitudou hodinového signálu. Ovšem zapojení napěťového budiče vyžaduje pro každý stupeň připojit dalších šest tranzistorů PMOS a dva tranzistory NMOS.



Obr. 2.9: Upravená statická CTS nábojová pumpa dle [6].



Obr. 2.10: Napěťový budič dle [6].

2.6 Křížově-vázaná nábojová pumpa

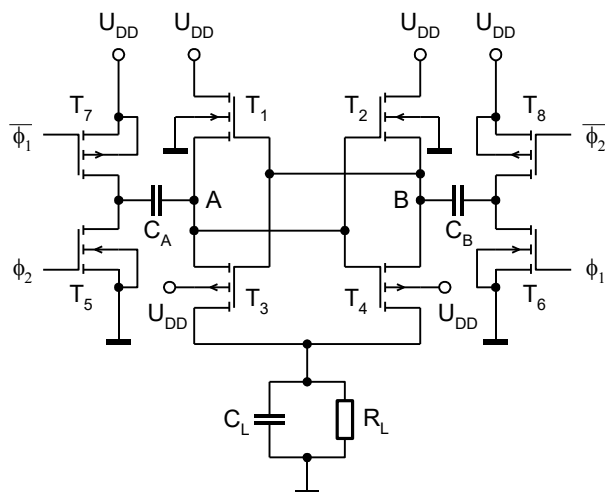
Nábojové pumpy odvozené z Dicksonovy nábojové pumpy se potýkají s problémy napěťového úbytku způsobeného prahovým napětím použitých tranzistorů a zpětným únikem náboje. Tyto jevy omezují jejich výkon.

Křížově-vázané nábojové pumpy jsou považovány za efektivnější schéma řešení nízkopříkonových a nízkonapěťových aplikací [7].

Typickým příkladem řešení křížově-vázané nábojové pumpy je zapojení dle obr. 2.11. Napěťový úbytek je roven napětí U_{DS} , které je typicky 150 mV, což je méně než úbytek způsobený prahovým napětím jako u Dicksonovy nábojové pumpy.

Křížově-vázaná nábojová pumpa používá vzájemně se nepřekrývající hodinové signály ϕ_1 a ϕ_2 , které zabraňují vzniku příčného proudu (shoot-through) tranzistorovými totemy.

Kapacitor C_L je nabíjen na hodnotu napětí $2 \cdot U_{DD}$ ze střídavě se přepínajících uzlů A a B.



Obr. 2.11: Křížově-vázaná nábojová pumpa, základní varianta.

V [7] byla provedena poměrně podrobná analýza ztrát, které vznikají při provozu křížově-vázané nábojové pumpy dle obr. 2.11. Hlavními složkami ztrát jsou dle [7]: vodivostní ztráty, redistribuce náboje, dynamické ztráty a reverzní ztráty.

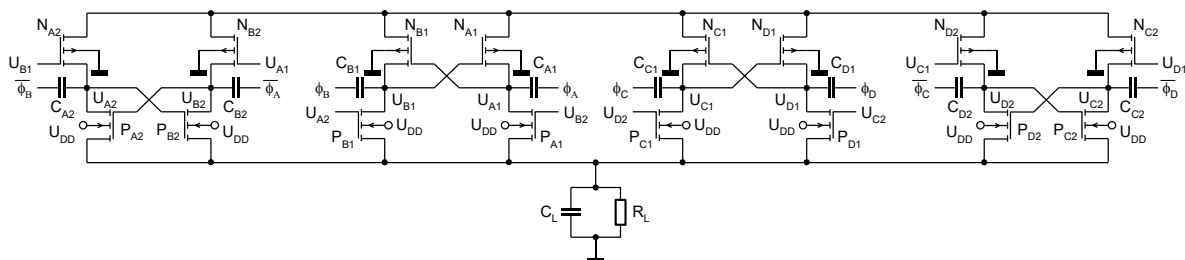
Vodivostní ztráty jsou dány konečným odporem sepnutého kanálu použitých tranzistorů. Lze je snížit zvýšením poměru W/L (geometrií) použitých tranzistorů.

Naproti tomu dynamické ztráty s rostoucí hodnotou poměru W/L narůstají s tím, jak narůstají parazitní kapacity tranzistorů. Pro tyto složky ztrát se tedy musí hledat optimální hodnota poměru W/L , která zaručí minimální hodnotu součtu vodivostních a dynamických ztrát.

Ztráty způsobené redistribucí náboje vznikají přenosem náboje mezi kapacitami. Tuto složku ztrát lze efektivně potlačit udržením výstupního zvlnění na nízké hodnotě.

Reverzní ztráty vznikají v okamžiku, kdy jsou uzly A a B na napětí U_{DD} a tranzistory T_3 a T_4 současně sepnuty. Tehdy teče zpětný proud z výstupu do kapacitorů C_A a C_B .

Zvýšení účinnosti sleduje nové schéma dle obr. 2.12 dle [7].



Obr. 2.12: Křížově-vázaná nábojová pumpa s vysokou účinností.

V okamžiku kdy $\phi_A = U_{DD}$ a $\phi_B = 0$ se uzly A1 a A2 nabíjí na napětí $2 \cdot U_{DD}$, současně uzly B1 a B2 zůstávají na napětí U_{DD} . Mezitím jsou tranzistory N_{B1} , N_{B2} , P_{A1} a P_{A2} sepnuty a tak se náboj kapacitorů C_{A1} a C_{A2} přenáší do zatěžovacího kapacitoru C_L , kapacitry C_{B1} a C_{B2} se nabíjí na U_{DD} .

Na druhou stranu, když $\phi_A = 0$ a $\phi_B = U_{DD}$ zůstávají uzly A1 a A2 na napětí U_{DD} , současně se uzly B1 a B2 nabíjí na napětí $2 \cdot U_{DD}$. Sepnuty jsou tranzistory N_{A1} , N_{A2} , P_{B1} a P_{B2} a tak se náboj kapacitorů C_{B1} a C_{B2} přenáší do zatěžovacího kapacitoru C_L , kapacitry C_{A1} a C_{A2} se nabíjí na U_{DD} .

Pokud jsou současně $\phi_A = 0$ a $\phi_B = 0$, dosahují uzly A1 a B1 hodnoty napětí U_{DD} a uzly A2 a B2 hodnoty $2 \cdot U_{DD}$. Tím tato architektura potlačuje reverzní složku ztrát.

Zkombinováním ostatních technik potlačení ztrát bylo dosaženo celkové účinnosti zhruba 92 %.

Další možnost potlačení ztrát přináší schéma CSC (Charge Sharing Clock), tj. hodin se sdílením náboje publikované v [8]. Spotřebu způsobenou nabíjením a vybíjením parazitní kapacity lze s tímto řešením redukovat na polovinu.

V důsledku nabíjení a vybíjení parazitních kapacit vznikají ztráty, které omezují celkovou účinnost nábojové pumpy. Teoretická mez účinnosti je pak podle [9] dána jako:

$$\eta = \frac{K}{N + 1 + \alpha \frac{N^2}{N + 1 - K}}, \quad (2-10)$$

kde η je účinnost, K poměr výstupního a vstupního napětí, α koeficient určený použitou technologií výroby integrovaného obvodu (určuje velikost parazitní kapacity spodní vrstvy).

Koncept CSC umožňuje překročení meze dané vztahem (2-10).

V originální nábojové pumpě je náboj injektovaný do parazitní kapacity C_P v každém hodinovém cyklu zcela vybit do nuly. Takže průměrný ztrátový výkon je:

$$P_L = C_P \cdot f \cdot U_{DD}^2, \quad (2-11)$$

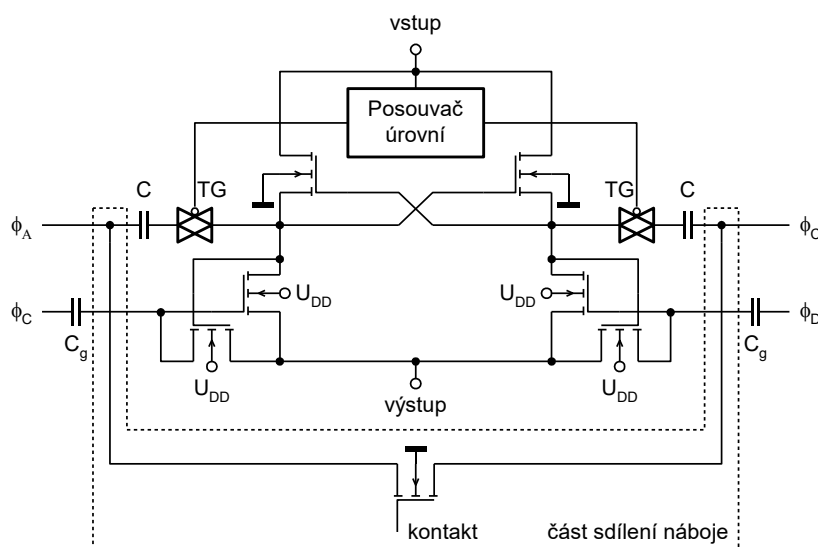
kde C_P parazitní kapacita, f pracovní kmitočet, U_{DD} napájecí napětí.

Pro CSC koncept platí, že před nabíjením jednoho kapacitoru z 0 na U_{DD} a vybíjením jiného kapacitoru z U_{DD} na 0 je vytvořeno spojení mezi těmito kapacitami a dojde k vyrovnání jejich napětí na $U_{DD}/2$. Takže při nabíjení a vybíjení se ztrácí pouze polovina náboje. Pro CSC koncept pak platí:

$$\eta = \frac{K}{N + 1 + \frac{\alpha}{2} \frac{N^2}{N + 1 - K}}. \quad (2-12)$$

Z porovnání vztahů (2-10) a (2-12) vyplývá, že teoreticky stanovená účinnost vzroste.

Schéma čtyřfázové křížově-vázané nábojové pumpy se sdílením náboje je uvedeno na obr. 2.13.



Obr. 2.13: Křížově-vázaná nábojová pumpa s CSC.

2.7 Dvojčinné nábojové pumpy

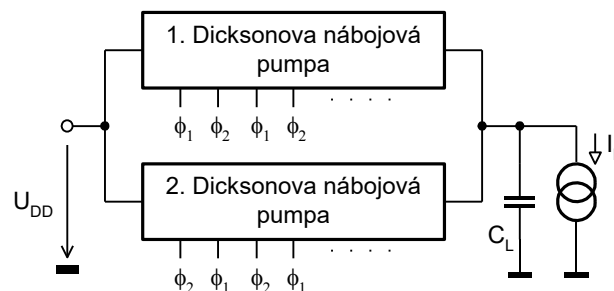
Dvojčinná nábojová pumpa zajišťuje snížení zvlnění výstupního napětí na polovinu při zachování celkové kapacity použitých kapacitorů tedy celkové plochy čipu potřebné pro vytvoření těchto kapacitorů, viz [3] a [10].

Zvlnění výstupního napětí jednoduché nábojové pumpy je podle [3] rovno:

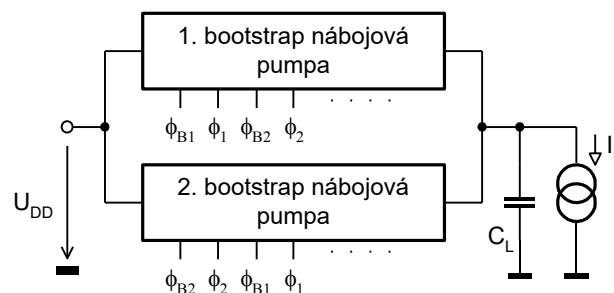
$$U_R = \frac{I_L \cdot T}{C_L}, \quad (2-13)$$

kde U_R je zvlnění výstupního napětí, I_L je proud odebíraný zátěží, T je perioda hodinového signálu, C_L zatěžovací kapacita.

Obvykle se jedná se o dvě nábojové pumpy, které pracují v protifázi. Tuto techniku lze použít jak pro Dicksonovu nábojovou pumpu, tak i pro bootstrap nábojovou pumpu.



Obr. 2.14: Blokové schéma Dicksonovy nábojové pumpy ve dvojčinném provedení.

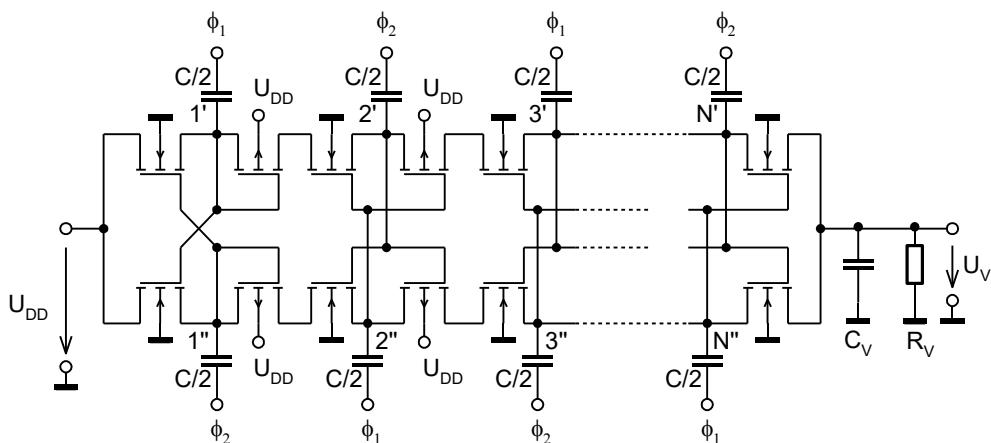


Obr. 2.15: Blokové schéma bootstrap nábojové pumpy ve dvojčinném provedení.

Zvlnění výstupního napětí dvojčinné nábojové pumpy je poloviční a je podle [3] rovno (použité symboly viz (2-13)):

$$U_R = \frac{I_L \cdot T}{2 \cdot C_L}. \quad (2-14)$$

Jinou variantou dvojčinné nábojové je podle pumpy [3] je tzv. „latched“ nábojová pumpa. Toto označení pochází ze skutečnosti, že každý stupeň je tvořen „západkou“. Struktura je určena pro velmi vysoké pracovní frekvence a odlišuje se také tím, že kromě tranzistorů NMOS používá i tranzistory PMOS.



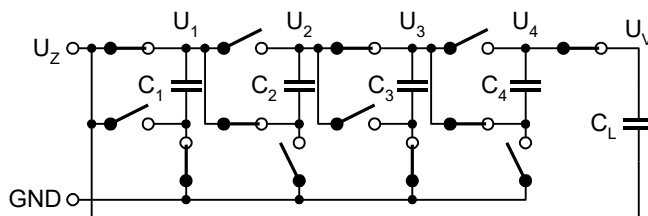
Obr. 2.16: „Latched“ nábojová pumpa.

2.8 Topologie s vyšším napětovým ziskem

Dříve uvedené topologie vykazují napětový zisk jednoho stupně odpovídající amplitudě použitých hodinových signálů. Je-li požadován vysoký napětový zisk výsledné pumpy, musí být použit relativně vysoký počet stupňů. Tím se však dramaticky zvyšuje počet použitých kapacitorů a dalších součástek. Vnitřní odpor pumpy s vysokým počtem stupňů je také vysoký. Dříve uváděné topologie tedy nejsou vhodné pro realizaci pumpy s vysokým napětovým ziskem.

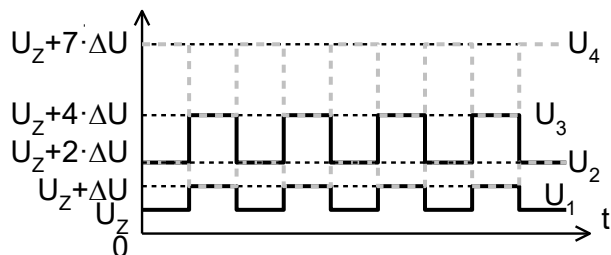
Příkladem topologií s vysokým napětovým ziskem je Uenova Fibonacciho pumpa [11], nebo Carneova pumpa 2^N [12], [13]. V tomto přehledu se zaměřím pouze na Fibonacciho pumpu.

Fibonacciho nábojová pumpa je napětový násobič s postupně narůstajícím ziskem jednotlivých stupňů. Napětový zisk jednotlivých stupňů se postupně zvyšuje úměrně Fibonacciho číslu (Fibonacciho čísla jsou: 1, 1, 2, 3, 5, 8, 13, 21, ...). Principiální schéma této pumpy je uvedeno na obr. 2.17.



Obr. 2.17: Principiální schéma Fibonacciho nábojové pumpy řádu $N = 4$.

Napětí v jednotlivých uzlech označené jako U_1 až U_4 v periodickém ustáleném stavu je posunuto o násobek napětového zisku prvního stupně ΔU , jak dokumentuje obr. 2.18. Pro uvažovaný případ $N = 4$ dostáváme výstupní napětí naprázdno (v ideálním případě): $U_V = U_Z + 7 \cdot U_Z$.



Obr. 2.18: Posuv napětí v jednotlivých stupních Fibonacciho pumpy dle obr. 2.17.

Obecně lze pro hodnotu výstupního napětí naprázdno v ideálním případě zapsat vztah (2-15).

$$U_V = U_Z + U_Z \cdot \sum_{n=1}^N F_n, \quad (2-15)$$

kde U_V je výstupní napětí naprázdno, U_Z je napětí zdroje, N je počet stupňů pumpy, F_n je Fibonacciho koeficient řádu n ($F_1 = 1$, $F_2 = 1$, pro $n \geq 3$: $F_n = F_{n-1} + F_{n-2}$).

Porovnáním vztahů (2-2) a (2-15) zjistíme, že Fibonacciho pampa řádu $N_F = 4$ poskytuje napěťový zisk 8. Stejného zisku dosáhneme s Dicksonovou pumpou řádu $N_D = 7$. Pro uvažovaný případ je tedy nutno použít 4 přenosové kapacitory pro Fibonacciho pampu a 7 přenosových kapacitorů pro Dicksonovu pampu. Z uvedeného plyne, že pro vyšší napěťové zisky vychází Fibonacciho nábojová pampa příznivěji s ohledem na počet použitých přenosových kapacitorů.

Určitou nevýhodou Fibonacciho nábojové pumpy je vysoká citlivost na rozptylové kapacity. Tato citlivost je výrazně vyšší než u Dicksonovy nábojové pumpy [14]. Snížení citlivosti na rozptylové kapacity lze dosáhnout pouze tak, že zvýšíme kapacitu přenosových kapacitorů. Takové řešení je však nevhodné pro monolitickou technologii, protože celková plocha čipu je vždy jedním z klíčových parametrů nábojové pumpy. Proto použití Fibonacciho nábojové pumpy dominuje především v diskrétní technologii.

Realizace Fibonacciho nábojové pumpy v diskrétní podobě poskytuje možnost snadného vývoje funkčního prototypu.

2.9 Problémy současných architektur nábojových pump

Současné architektury nábojových pump řeší tyto klíčové problémy:

a) Vytvoření záporného napětí pomocí nábojové pumpy.

Jednou z klíčových oblastí použití nábojových pump se záporným výstupním napětím je především realizace non-volatilních pamětí (NVM) [15]-[20].

Non-volatilní paměti potřebují pro programování a mazání zvýšené pracovní napětí, které svou hodnotou překračuje napájecí napětí. Klasické programovací schéma používá zvýšené kladné napětí produkované nábojovou pumpou s pozitivním výstupem. Uvažovaná pampa pak musí mít poměrně vysoký počet stupňů s čímž je spojen relativně rychlý pokles její účinnosti. Použití vysokého programovacího napětí je také omezeno průrazným napětím uvažované polovodičové struktury.

Alternativou ke klasickému programovacímu schématu je použití kladného i záporného napětí. Například pramen [17] popisuje programovací schéma, které používá napětí +6,5 V a -6 V. Programovací napětí je pak velikosti 12,5 V. Uváděné napěťové hladiny jsou vytvořeny pomocí 5stupňové pozitivní a 7stupňové negativní nábojové pumpy z napájecího napětí 1,5 V.

Ve spojitosti s negativními nábojovými pumpami je také velmi důležitá otázka vývoje vysoce úsporných architektur s ohledem na použitou plochu. Slabinou negativních nábojových pump je totiž potřeba přídavných jam kolem tranzistorů, které zásadním způsobem navyšují plochu realizované nábojové pumpy [17], [18], [20].

b) Zvýšení účinnosti nábojové pumpy.

Účinnost klasické Dicksonovy nábojové pumpy je limitována především vlivem parazitních kapacit, prahového napětí a „body-efektu“. Jak bylo uvedeno v předchozím textu, lze účinnost zvyšovat pomocí bootstrap techniky, použitím vyšší hodnoty amplitudy hodinového signálu a CTS schématem. Tyto techniky jsou různě náročné s ohledem na počet

přidavných tranzistorů, resp. kapacitorů pro každý stupeň. Některé varianty jsou plně kompatibilní s technologií CMOS, jiné vyžadují realizovat tranzistory typu PMOS se speciálními požadavky. Moderní trend nábojové pumpy představují křížově-vázané polovodičové struktury plně kompatibilní s technologií CMOS a vysokou účinností.

Vlastní spotřeba nábojové pumpy významným způsobem ovlivňuje celkovou spotřebu systému, do kterého je integrována. Problematice účinnosti nábojové pumpy a její optimalizace jsou věnovány [2]-[4], [7], [9] a z novějších pramenů potom [14], [21]-[23].

c) *Obecná optimalizace plochy pro realizaci nábojové pumpy.*

Problém optimalizace plochy, která je potřebná pro realizaci nábojové pumpy, musí být řešen odlišně pro případ monolitické a diskrétně realizované nábojové pumpy [14], [21], [24], [25].

Přítomnost parazitních kapacit ve struktuře integrovaného obvodu společně s obecně nízkým poměrem vazební kapacity vůči parazitní kapacitě vede k závěru, že dominující strukturou nábojové pumpy v monolitické podobě zůstává Dicksonova nábojová pumpa, resp. nábojové pumpy z ní vycházející. Klíčem k optimalizaci jsou poté: snížení počtu stupňů, optimalizace pracovního kmitočtu a minimalizace klíčových prvků (především přenosových kapacitorů) na čipu.

V diskrétní podobě je klíčem k optimalizaci především omezení počtu rozměrných přenosových kapacitorů použitím vhodné architektury nábojové pumpy s vysokým ziskem. Běžně používanou variantou je poté Fibonacciho nábojová pumpa.

V mé disertační práci budu adresovat vylepšení na každé z výše uvedených témat a), b), c). V uvedeném řešení těchto klíčových problémů pak spočívá můj autorský přínos k problematice nábojových pump.

Literatura

[1] MATOUŠEK, David. *Nábojové pumpy – přehled*. Slaboproudý obzor: Electronic Horizont. Praha: ČVUT, Elektrotechnická fakulta, číslo 3, ročník 68, 2012, s. 25-30, ISSN 0037-668x.

[2] PAN, Feng, SAMADDAR, Tapan. *Charge pump circuit design*. New York: McGraw-Hill, 2006. ISBN 0-07-147045-X.

[3] PALUMBO, Gaetano, PAPPALARDO, Domenico. *Charge Pump Circuits: An Overview on Design Strategies and Topologies*. IEEE Circuits and Systems Magazine, vol. 10, no. 1, 2010.

[4] SHIN, Jongshin, CHUNG, In-Young, PARK, Young June, MIN, Hong Shick. *A New Charge Pump Without Degradation in Threshold Voltage Due to Body Effect*. IEEE Journal of Solid-State Circuits, vol. 35, no. 8, August 2000.

[5] SAXENA, Vishal, *Charge Pump Design*. ECE, Boise State University, 2010, Dostupné z: <http://www.lumerink.com/courses/ece5410/Handouts/Charge-Pump-Design.pdf> (platnost odkazu k 21.7.2015).

[6] SHIAU, Miin-Shyue, HSIEH, Zong-Han, HSIEH, Chi-Chieh, LIU, Han-Yuen, LIU, Don-Gey. *A Novel Static Charge Pump with Voltage Level Controller for DC-DC Converters*. 2007 IEEE Conference on Electron Devices and Solid-State Circuits, 2007.

- [7] WANG, Yi-Ran, YU, Zong-Guang. *A High-Efficiency Cross-Coupled Charge Pump for Flash Memories*. 2010 2nd International Conference on Advanced Computer Control, vol. 3, 2010.
- [8] ZHU, Hui, HUANG, Mengshu, ZHANG, Yimeng, YOSHIHARA, Tsutomu. *A 4-phase Cross-coupled Charge Pump with Charge Sharing Clock Scheme*. 2011 International Conference on Electronic Devices, Systems and Applications (ICEDSA), 2011.
- [9] PALUMBO, G., PAPPALARDO, D., GAIBOTTI, M. *Charge Pump Circuits: power-consumption optimization*. IEEE Transactions on Circuits and Systems, vol. 49, no. 11, November 2002.
- [10] HUMLHANS, Jan. *Nábojové pumpy: funkce, přehled a použití*. Praha: BEN – technická literatura, 2002. ISBN 80-7300-046-6.
- [11] UENO, F., INOUE T., OOTA I., HARADA I. *Emergency power supply for small computer systems*. IEEE International Symposium on Circuits and Systems, Singapore, 1991.
- [12] CARNEA, R., A.. *Charge pump circuit with exponential multiplication*. U.S. patent 5,436,587,25, July 1995.
- [13] CHANG, Lon-Kou, HU, Chih-Huei. *High efficiency MOS charge pumps based on exponential-gain structure with pumping gain increase circuits*. IEEE Transactions on Power Electronics, vol. 21, no. 3, 2006.
- [14] TANZAWA, Toru. *Innovation of Switched-Capacitor Voltage Multiplier: Part 1: A Brief History*. IEEE Solid-State Circuits Magazine. Vol. 8, No. 1, 2016.
- [15] TANAKA, H., AOKI, M., SAKATA, T., KIMURA, S., SAKASHITA, N., HIDAKA, H., TADASHI, T., TACHIBANA, T., KIMURA, K.. *A Precise On-Chip Voltage Generator for a Gigascale DRAM with a Negative Word-Line Scheme*, IEEE Journal of Solid-State Circuits, vol. 34, no. 8, August 1999.
- [16] CALLIGARO, C., GASTALDI, R., MALCOVATI, R., TORELLI, G.. *Positive and negative CMOS voltage multiplier for 5-V-only flash memories*. 38th Midwest Symposium on Circuits and Systems. Proceedings, 1995.
- [17] YAMAZOE, Takanori, ISHIDA, Hisanobu, NIHONGI, Yasutaka. *A charge pump that generates positive and negative high voltages with low power-supply voltage and low power consumption for non-volatile memories*. 2009 IEEE International Symposium on Circuits and Systems. 2009.
- [18] SONG, Seung-Hwan, CHUN, Ki Chul, KIM, Chris H.. *A Bit-by-Bit Re-Writable Eflash in a Generic Logic Process for Moderate-Density Embedded Non-Volatile Memory Applications*. IEEE 2013 Custom Integrated Circuits Conference. 2013.
- [19] DONG, Wu, LIYANG, Pan, ZHIGANG, Duan, JUN, Zhu. *Charge pump system sharing the coupling capacitors for NOR flash memory*. 5th International Conference on ASIC. 2003.

- [20] LIN, Yuan-Tai, YANG, Evans Ching-Sung, SHEN, Rick Shih-Jye. *Logic Non-Volatile Memory: The NVM Solutions from eMemory*. World Scientific Publishing Company, 2014. ISBN 978-9814460903.
- [21] TANZAWA, Toru. *Innovation of Switched-Capacitor Voltage Multiplier: Part 2: Fundamentals of the charge pump*. IEEE Solid-State Circuits Magazine. Vol. 8, No. 2, 2016.
- [22] TANZAWA, Toru. *Innovation of Switched-Capacitor Voltage Multiplier: Part 3: State of the art of switching circuits and applications of charge pumps*. IEEE Solid-State Circuits Magazine. Vol. 8, No. 3, 2016.
- [23] CABRINI, Alessandro, GREGORI, Stefano, TORELLI, Guido. *Integrated charge pumps: a generalized method for power efficiency optimisation*. IET Circuits, Devices & Systems, 2015.
- [24] CABRINI, Alessandro, GOBBI, Laura Gobbi, TORELLI, Guido. *Voltage Gain Analysis of Integrated Fibonacci-Like Charge Pumps for Low Power Applications*. IEEE Transactions on Circuits and Systems II: Express Briefs, 2007.
- [25] TANZAWA, Toru. *On Two-Phase Switched-Capacitor Multipliers With Minimum Circuit Area*. IEEE Transactions on Circuits and Systems I: Regular Papers, 2010.

3 Cíle dizertační práce

Prvním z cílů je *realizace nové varianty nábojové pumpy pro záporné výstupní napětí*. Důležitost tohoto tématu byla popsána v kapitole 2.9 a). Konkrétním cílem je realizace negativní nábojové pumpy výhradně s použitím tranzistorů NMOS v přenosové části.

Druhým cílem je *studie účinnosti nově navržené pumpy* určené pro nízká napájecí napětí s ohledem na rozměry použitých tranzistorů a pracovní kmitočty. Smyslem je nalézt rozměry tranzistorů pro dosažení maximální účinnosti a dále zjistit vliv pracovního kmitočtu na dosaženou účinnost.

Třetím cílem je *nalezení vhodné topologie nábojové pumpy s ohledem na minimálním počet kapacitorů*. Zde lze vyjít z pokročilejších topologií nábojových pump s vysokým napěťovým ziskem.

Návrhy ověřte simulacemi obvodových struktur a dle možností vybrané struktury ověřte na realizovaném funkčním vzorku.

4 Realizace nábojové pumpy pro záporné výstupní napětí

Otázka realizace nábojové pumpy pro záporné výstupní napětí je zvláště důležitá v souvislosti s non-volatilními paměti (NVM). Potřebné napětí pro zápis je pro běžné Flash technologie na hranici průrazného napětí prvků, resp. napětí pro bezpečný provoz. Finančně výhodnějším řešením (s ohledem na technologické možnosti) je pak použití napětí kladné i záporné polarity. Přitom odběr ze záporného zdroje se pohybuje v jednotkách μA [1]. Přes nesporné výhody použití nábojových pump pro získání záporného výstupního napětí, nacházíme jen velmi málo publikací, které se této problematice věnují.

Nejjednodušší možností realizace negativní nábojové pumpy je úprava původní Dicksonovy pozitivní pumpy na variantu používající tranzistory PMOS. Tento způsob realizace není příliš vhodný, protože „body-efekt“ se u tranzistorů PMOS projevuje více než u tranzistorů NMOS, což potvrzují prameny [2], [3]. Dalším problémem je pak nezbytné oddělení PMOS tranzistorů pomocí přídavných jam a s tím spojené nebezpečí vzniku parazitních bipolárních struktur (hrozí například „latch-up“ [2]). Nábojová pumpa s PMOS tranzistory pak představuje technologicky zbytečné riziko. Proto tento způsob realizace nebude dále uvažován.

Jinou možností realizace negativní nábojové pumpy je konstrukce vycházející z principu přidružené (adjoint) transformace. Tuto variantu jsem prakticky použil. Zapojení původní pozitivní Dicksonovy pumpy jsem transformoval na negativní pumpu. Toto řešení jsem použil jako referenční obvod pro výslednou variantu. Mohl jsem tak porovnat klíčové parametry realizovaných pump, jako je celková plocha čipu, rychlost náběhu výstupního napětí a účinnost.

Výsledkem je pak mnou sestavená nová topologie negativní čtyřfázové pumpy odvozená z pozitivní čtyřfázové pumpy, kterou jsem prezentoval v [4].

4.1 Zadání a rozbor problému

Posoudit vlastnosti jednotlivých architektur negativních nábojových pump je možné pouze na základě simulace uvažované struktury pomocí obvodového simulátoru. Dokonalejší variantou je realizace uvažované struktury v monolitické podobě a měření jejích parametrů. Vlastní realizaci v monolitické podobě jsem nemohl provést z důvodu nedostupnosti technologie i hardwaru na mém kmenovém pracovišti (Univerzita Pardubice) a vysoké finanční náročnosti. Z těchto důvodů byly výsledky posouzeny simulacemi prováděnými pomocí simulátoru Eldo verze 2010.2b od firmy Mentor Graphics, licence tohoto simulátoru byla poskytnuta školicím pracovištěm ČVUT.

Pro ověření návrhových postupů pomocí níže uvedených simulací jsem použil tyto specifikační parametry odpovídající soudobým požadavkům:

- pracovní kmitočet v rozsahu $f = 10$ až 50 MHz,
- zatěžovací kapacita $C_L = 300$ pF,
- odebíraný proud $I_L = 2,5$ μA ,
- napájecí napětí minimálně $U_{DD} = 0,7$ V,
- záporné výstupní napětí alespoň $U_V = -7$ V,
- náběh pumpy maximálně za $t_R = 150$ μs ,
- teplotní rozsah -50 až $+90$ $^\circ\text{C}$.

Pro referenční negativní Dicksonovu pumpu je třeba nejdříve určit potřebný počet stupňů pumpy. S využitím [2] jsem pro negativní pumpu zapsal zjednodušený vztah (4-1):

$$N = \frac{|U_V|}{\Delta U}, \quad (4-1)$$

kde N je počet stupňů pumpy, U_V je hodnota výstupního napětí a ΔU je napět'ový zdvih mezi jednotlivými stupni.

Pro hodinový signál s rozkmitem 0 až U_{DD} , bude mít v ideálním případě každý stupeň zdvih roven $\Delta U = U_{DD} = 0,7$ V. Po dosazení do (4-1) jsem zjistil, že nábojová pumpa musí mít minimálně 10 stupňů:

$$N = \frac{7}{0,7} = 10.$$

Potřebný počet stupňů je však ovlivněn také prahovým napětím použitých tranzistorů a rozptylovou kapacitou uzlu, protože dle [2] platí (4-2).

$$\Delta U = \frac{C_T}{C_T + C_S} \cdot U_{CLK} - U_{th}, \quad (4-2)$$

kde ΔU je napět'ový zdvih, C_T je kapacita přenosového kapacitoru, C_S je rozptylová kapacita, U_{CLK} je amplituda hodinového signálu, U_{th} je prahové napětí tranzistoru.

Je tedy zřejmé, že napět'ový zdvih bude poněkud nižší, než bylo předpokládáno výše. Rovnost $\Delta U = U_{CLK}$ totiž platí pouze za předpokladu: $C_S = 0$ a $U_{th} = 0$.

Pro prvotní odhad kapacity přenosového kapacitoru jsem s využitím [2] odvodil vztah:

$$C_T = C_L \frac{|U_V|}{t_R} \cdot \frac{T}{\Delta U}, \quad (4-3)$$

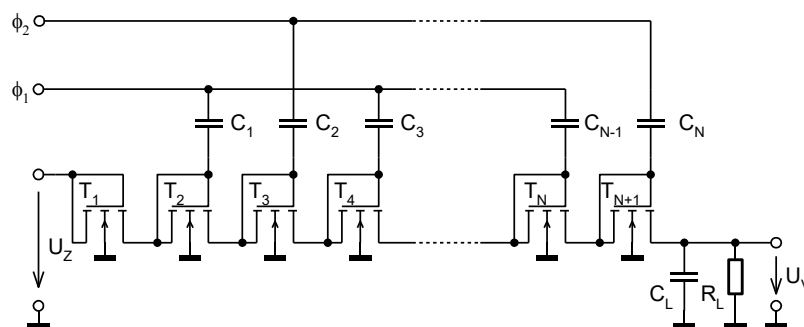
kde C_T je kapacita přenosového kapacitoru, C_L je zatěžovací kapacita, U_V je hodnota výstupního napětí, t_R je doba náběhu, T je perioda hodinového signálu, ΔU je napět'ový zdvih.

Pro idealizovanou hodnotu napět'ového zdvihu a kmitočet hodinového signálu 20 MHz jsem po dosazení do (4-3) dostal:

$$C_T = 300 \cdot 10^{-12} \frac{7}{150 \cdot 10^{-6}} \cdot \frac{50 \cdot 10^{-9}}{0,7} = 1 \text{ pF}.$$

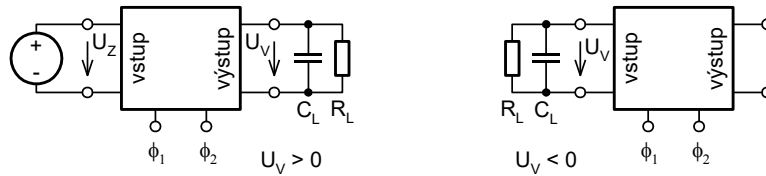
4.2 Dicksonova negativní pumpa

Klasické řešení Dicksonovy nábojové pumpy s pozitivním výstupem (viz obr. 4.1) lze s použitím přidružené (adjoint) transformace [5] převést na negativní variantu.



Obr. 4.1: Dicksonova nábojová pumpa (pozitivní varianta).

Transformace obvodu spočívá v záměně funkce vstupu a výstupu obvodu dle obr. 4.2.

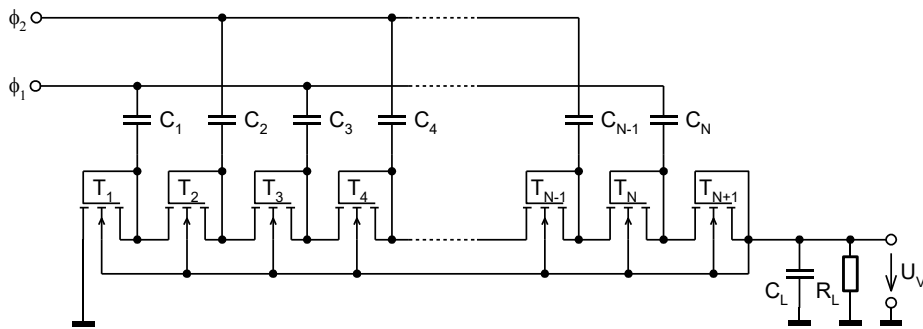


Obr. 4.2: Transformace nábojové pumpy.

Klasická pozitivní Dicksonova pumpa připojuje anodu diodově zapojeného tranzistoru na vstup, výstup pak tvoří katoda. Negativní Dicksonova nábojová pumpa připojuje katodu diodově zapojeného tranzistoru na vstup a výstup tvoří anoda. Směr výstupního proudu je pro negativní pumpu opačný než pro pozitivní pumpu. Proto se výstupní kapacitor C_V nabíjí na záporné napětí.

Výsledné zapojení negativní Dicksonovy pumpy uvádím na obr. 4.3. Nyní je již zakresleno s výstupem na pravé straně. Spojené elektrody G a D představují anodu, elektroda S pak katodu diodově zapojených tranzistorů. V monolitické variantě je třeba vzájemně propojit elektrody B jednotlivých tranzistorů a připojit je na nezápornější potenciál systému. Tím je v případě negativní nábojové pumpy samotný výstup.

Vstupní napětí negativní nábojové pumpy je nyní nulové, protože výstupy jednotlivých stupňů vytvářejí záporné napětí postupně rostoucí absolutní hodnoty.



Obr. 4.3: Negativní Dicksonova nábojová pumpa.

Vztah pro výstupní napětí negativní Dicksonovy pumpy jsem odvodil analogicky k (2-2):

$$U_V = -N \cdot \left[\left(\frac{C}{C + C_S} \right) \cdot U_\phi - U_{th} \right] + U_{th}, \quad (4-4)$$

kde U_V je výstupní napětí naprázdno, N je počet stupňů, C je vazební kapacita, C_S je rozptylová kapacita (ve schématu dle obr. 4.3 není pro zjednodušení zakreslena), U_ϕ je amplituda napětí hodinového signálu, U_{th} je prahové napětí použitých tranzistorů.

Je důležité poznamenat, že realizace negativní nábojové pumpy popsaným způsobem, vyžaduje použití tzv. „triple-well“ procesu. Třetí jáma slouží k izolaci záporného napětí na tranzistoru a umožňuje potenciálový posuv celé struktury tak, aby správně fungovala.

4.3 Volba modelu tranzistoru

Vstupní parametry pro realizaci negativní nábojové pumpy z kapitoly 4.1 vyžadují použití tranzistorů s velmi nízkou hodnotou prahového napětí. Po několika dílčích simulacích, které jsem nejprve provedl, padla volba na model nativního tranzistoru pro technologii 1,8 V s označením NMOS_NA18V s parametry: $L = 0,8 \mu\text{m}$, $W = 20 \mu\text{m}$. Rozměry jsem určil na základě doporučení z [2] a několika pokusných simulací.

Pro určení prahového napětí jsem použil tento postup:

1. Vykreslím graf závislost $I_D = f(U_{GS})$ pro zvolenou hodnotu úbytku napětí na kanále sepnutého tranzistoru: $U_{DS} = 0,1 \text{ V}$, $U_S = U_B = 0 \text{ V}$.

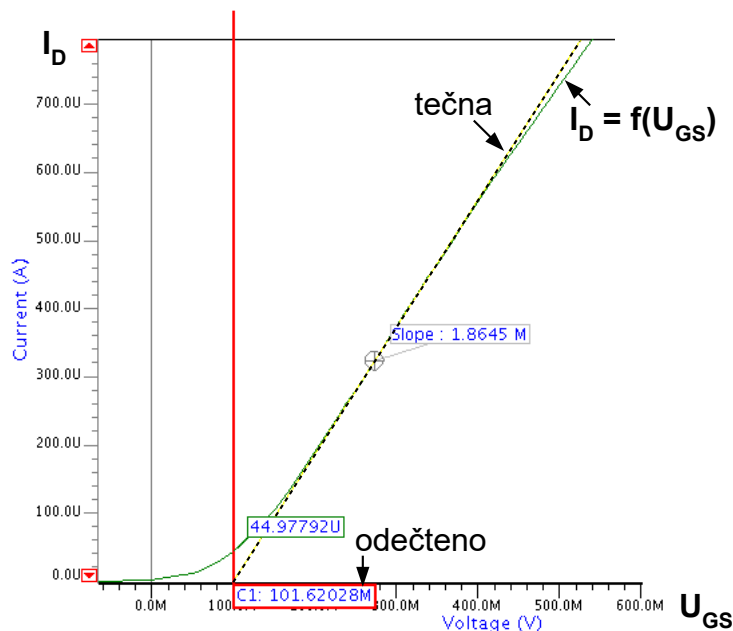
2. Vykreslím graf derivace $\frac{dI_D}{dU_{GS}}$ a najdu maximum.

3. V bodě nalezeného maxima $\frac{dI_D}{dU_{GS}}$ spustím tečnu ke křivce $I_D = f(U_{GS})$.

4. Na průsečíku této tečny s osou U_{GS} určím hodnotu prahového napětí. Od této hodnoty ještě odečtu polovinu napětí U_{DS} , tedy 50 mV.

Určení prahového napětí jsem provedl pro technologické rohy FF (*fast-fast*: rychlý NMOS-rychlý PMOS), SS (*slow-slow*: pomalý NMOS-pomalý PMOS) a TT (*typical-typical*: typický NMOS-typický PMOS) při mezních teplotách -50 a $+90$ °C.

Příklad dokumentující postup určení prahového napětí pro technologický roh FF a teplotu -50 °C je uveden na obr. 4.4 (ostatní grafy z úsporných důvodů neuvádím). Výše uvedeným postupem jsem z grafu dle obr. 4.4 zjistil hodnotu $U_{GS} = 101,6 \text{ mV}$ (zaokrouhleno). Po odečtení 50 mV dostávám výslednou hodnotu prahového napětí $U_{th} = 51,6 \text{ mV}$.



Obr. 4.4: Určení prahového napětí pro technologický roh FF a při teplotě -50 °C.

Hodnoty prahového napětí pro výše uvedené případy shrnuje tab. 4.1. Prahové napětí pro tranzistor dle modelu NMOS_NA18V s parametry: $L = 0,8 \mu\text{m}$, $W = 20 \mu\text{m}$ se tedy pohybuje od $-42,6 \text{ mV}$ do $192,0 \text{ mV}$.

Tab. 4.1 Prahové napětí použitého modelu tranzistoru (NMOS_NA18V, $L = 0,8 \mu\text{m}$, $W = 20 \mu\text{m}$) pro krajní teploty a jednotlivé technologické rohy.

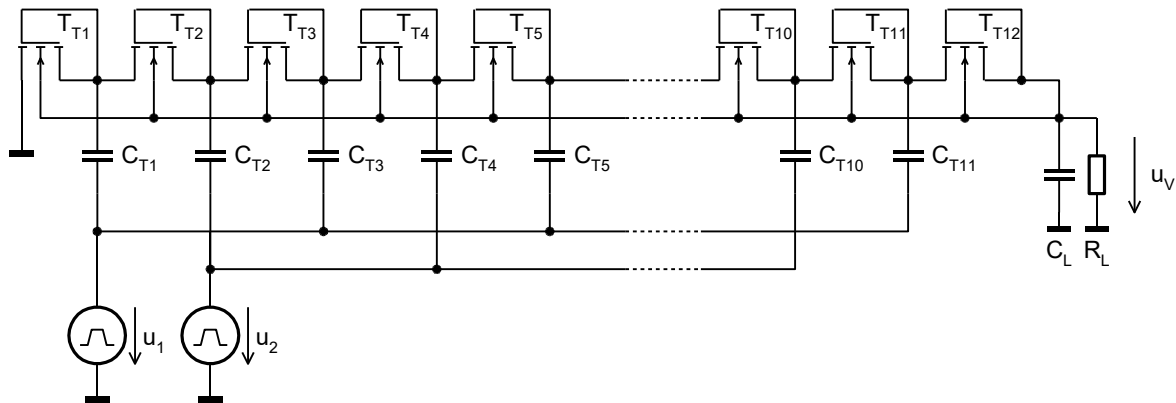
Teplota/technologický roh	FF	SS	TT
-50 °C	$U_{th} = 51,6 \text{ mV}$	$U_{th} = 192,0 \text{ mV}$	$U_{th} = 102,8 \text{ mV}$
$+90$ °C	$U_{th} = -42,6 \text{ mV}$	$U_{th} = 96,8 \text{ mV}$	$U_{th} = 26,6 \text{ mV}$

4.4 Negativní Dicksonova nábojová pumpa s idealizovanými kapacitami

Model nativního tranzistoru NMOS_NA18V ($L = 0,8 \mu\text{m}$, $W = 20 \mu\text{m}$) jsem použil pro sestavení negativní Dicksonovy nábojové pumpy dle obr. 4.5.

Počet přenosových tranzistorů a přenosových kapacitorů jsem s přihlédnutím ke vztahu (4-4) a hodnotám prahového napětí dle tab. 4.1 zvolil jako $N = 11$. Přenosové tranzistory jsou označeny jako T_{T1} až T_{T11} . Přenosové kapacitory jsou označeny jako C_{T1} až C_{T11} . Tranzistor T_{T12} slouží jako detektor. Kapacitní a odporové složky zátěže jsou označeny jako C_L a R_L .

V tomto obvodu byly zatím použity idealizované kapacitory. Účelem bylo ověřit funkci negativní nábojové pumpy, která používá hodinové signály v rozkmitu daném napájecím napětím $U_{DD} = 0,7$ V.



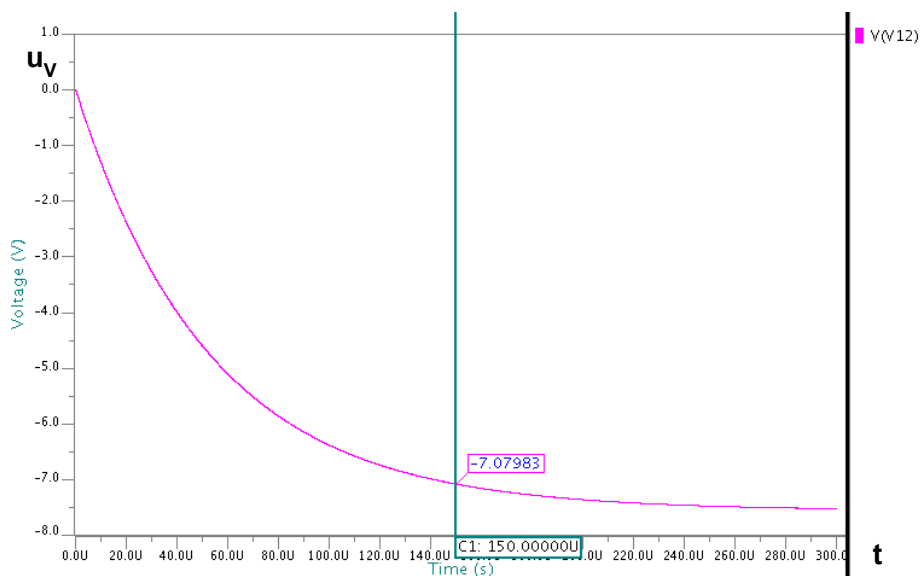
Obr. 4.5: Schéma zapojení negativní Dicksonovy nábojové pumpy pro $N = 11$ s idealizovanými kapacitami.

Hodnoty zatěžovací kapacity a odporu odpovídají zadání z kapitoly 4.1: $C_L = 300$ pF a $R_L = 2,8$ M Ω (odpovídá požadovanému výstupnímu proudu $I_L = 2,5$ μ A při výstupním napětí absolutní hodnoty minimálně 7 V).

Kapacitu přenosových kapacitorů jsem po několika pokusných simulacích nastavil jako $C_T = 3$ pF. Proti prvotnímu odhadu z kapitoly 4.1 byla tedy kapacita navýšena třináásobně. Toto řešení bylo nezbytné pro dosažení požadovaných parametrů pumpy.

Hodinové signály byly vytvořeny jako nepřekrývající, s kmitočtem $f = 20$ MHz a rozkmitem: 0 až 0,7 V (aktivní fáze šířky 22 ns, vzestupná a sestupná hrana šířky 1 ns).

Za výše uvedených podmínek a při teplotě 27 °C jsem odsimuloval náběh výstupu pumpy, který splňuje zadání (viz obr. 4.6). V čase $t_R = 150$ μ s od začátku simulace má výstupní napětí hodnotu $U_V = -7,08$ V (zaokrouhleno).



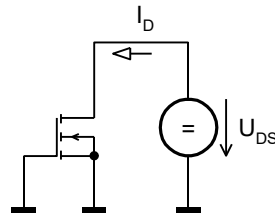
Obr. 4.6: Náběh výstupního napětí pumpy.

4.5 Využití parazitní kapacity hradla tranzistoru MOS pro realizaci kapacitoru

Přenosové kapacitory jsou u reálné nábojové pumpy realizovány obvykle pomocí tranzistorů, využívá se parazitní kapacity hradla tranzistoru.

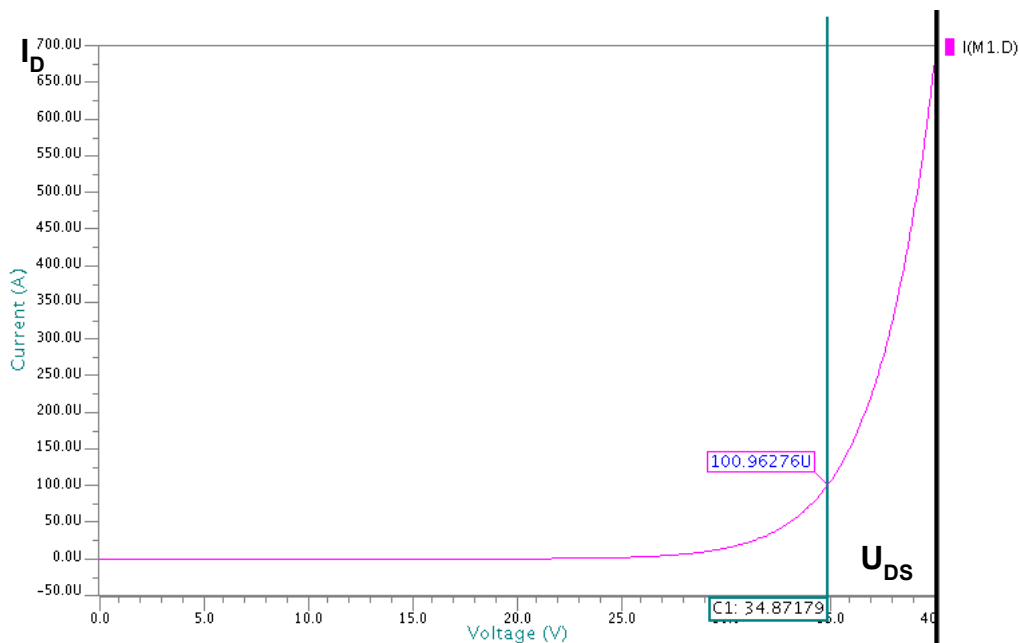
Pro tento případ je třeba zvolit model tranzistoru s odpovídajícím průrazným napětím, zvolil jsem model NMOS_33V. Rozměry tranzistoru pak musí odpovídat dříve určené kapacitě přenosového kapacitoru $C_T = 3 \text{ pF}$ (minimálně).

Schéma zapojení pro určení hodnoty průrazného napětí je uvedeno na obr. 4.7. Průrazné napětí jsem určil tak, že napětí zdroje U_{DS} bylo postupně zvyšováno až k hodnotě 40 V při nulovém napětí hradla ($U_{GS} = 0$). Vznik průrazu jsem si stanovil při dosažení proudu kanálu $100 \mu\text{A}$.



Obr. 4.7: Schéma zapojení pro určení průrazného napětí $U_{DS(BR)}$.

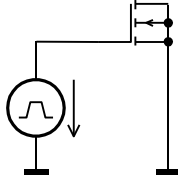
Při simulaci byla použita DC analýza a zdroj U_{DS} byl rozmítán od 0 do 40 V. Hraniční hodnoty proudu kanálu $I_D = 100 \mu\text{A}$ bylo dosaženo při napětí kanálu zhruba $U_{DS(BR)} = 34 \text{ V}$. Tím jsem ověřil, že použitý tranzistor je vhodný pro použití ve funkci přenosového kapacitoru.



Obr. 4.8: Určení průrazného napětí $U_{DS(BR)}$ z V-A charakteristiky tranzistoru dle modelu NMOS_33V ($W = 38 \mu\text{m}$, $L = 0,38 \mu\text{m}$).

Dále jsem musel určit geometrické rozměry tranzistoru tak, aby bylo dosaženo žádané kapacity. Kapacita hradla je silně závislá na přiloženém napětí.

Pro stanovení grafu závislosti $C = f(U_{GS})$ jsem použil DC sweep analýzu. Elektrody S, D a B byly spojeny na zem. Napětí hradla bylo rozmítáno od -2 V do +2 V v čase 0 až 4 μs (viz obr. 4.10 dole). Rychlost nárůstu napětí hradla odpovídala 1 V/ μs .

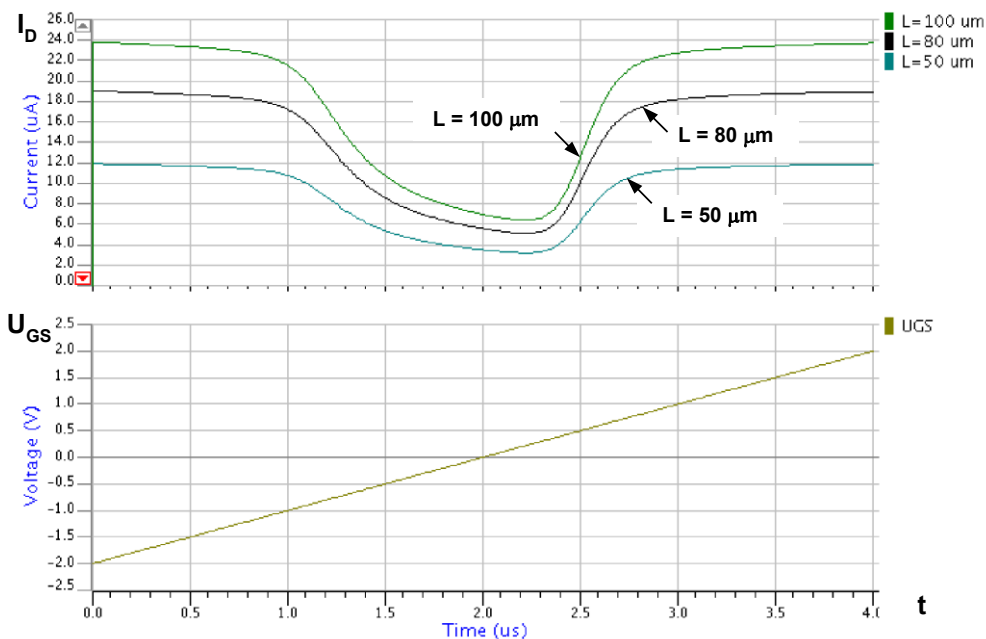


Obr. 4.9: Schéma obvodu pro určení kapacity hradla.

Vzhledem k relativně nízkému pracovnímu napětí bylo nutné dosáhnout kapacity 3 pF již v okolí nulového napětí. Pro zvolenou hodnotu šířky kanálu $W = 50 \mu\text{m}$, byla simulace prováděna opakovaně pro délky kanálu $L = 50, 80$ a $100 \mu\text{m}$.

Výsledky jsou patrné z obr. 4.10. Nahoře je časový průběh proudu hradla, dole je pak časový průběh napětí hradla. Kapacitu hradla jsem určil ze vztahu $i(t) = C \frac{du(t)}{dt}$, tedy $C = \frac{i(t)}{\frac{du(t)}{dt}}$. Pro uvažovanou rychlost náběhu hradlového napětí platí $\frac{du(t)}{dt} = 10^6 \text{ V/s}$. Tedy:

$C = i(t) \cdot 10^{-6} [F; A, V/s]$. Takže například pro průběh $L = 50 \mu\text{m}$, je maximální kapacita zhruba 12 pF.



Obr. 4.10: Graf pro určení závislosti kapacity hradla pro model NMOS_33V ($W = 50 \mu\text{m}$).

Vzhledem k požadované hodnotě kapacity přenosového kapacitoru $C_T = 3 \text{ pF}$ postačují rozměry tranzistoru: $W = 50 \mu\text{m}$ a $L = 50 \mu\text{m}$ (pro tyto rozměry vyšlo průrazné napětí tranzistoru výše než v případě obr. 4.8). V simulacích jsem však zatím neuvažoval vliv teploty ani technologické rohy.

4.6 Negativní Dicksonova nábojová pumpa s reálnými kapacitami

Na základě úspěšné simulace obvodu dle obr. 4.5 jsem sestavil nový obvod, ve kterém byly idealizované kapacitory nahrazeny tranzistory. Tyto tranzistory realizují reálné kapacitory (využívá se parazitní kapacity jejich hradel). Výsledné zapojení je uvedeno na obr. 4.11.

S ohledem na požadavek funkce pumpy v teplotním rozmezí -50 až $+90$ °C a provedení analýzy pro technologické rohy FF, SS a TT jsem musel obvod upravit. Původní počet $N = 11$ stupňů nevyhověl. Rovněž jsem musel upravit rozměry tranzistorů pro realizaci kapacitorů.

Počet stupňů jsem postupně navýšil na $N = 15$. Takže zapojení obsahuje celkem 16 tranzistorů v diodovém zapojení a 15 tranzistorů, které realizují přenosové kapacitory.

Parametry simulace (komentář k zápisu je uveden níže):

```
TEMP LIST -50 -40 -30 -20 -10 0 10 20 30 40 50 60 70 80 90
.PARAM VMIN=0
.PARAM VMAX=0.7
.PARAM WN=20u
.PARAM WC=50u
.PARAM LC=100u
.TRAN 0 150U
```

Simulace probíhala v teplotním rozmezí -50 až $+90$ °C, s krokem 10 °C.

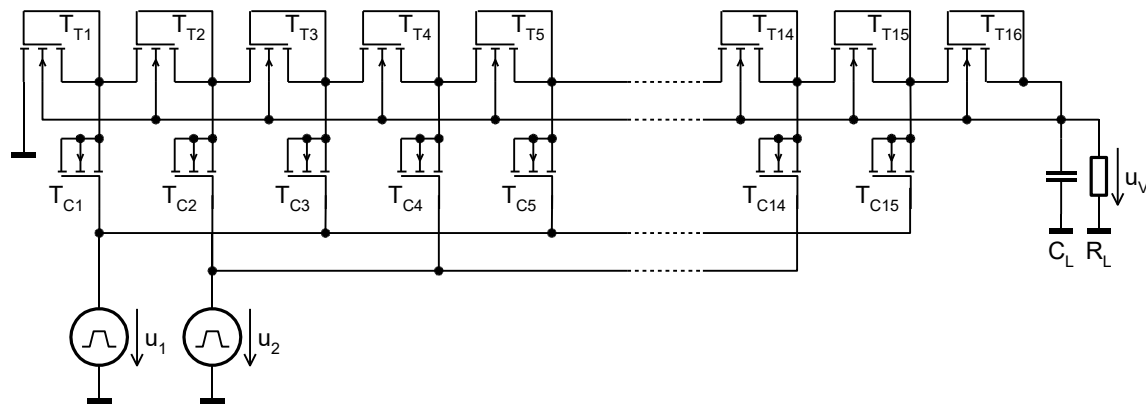
Hodinové zdroje měly rozkmit 0 až $0,7$ V. Hodinové signály byly vytvořeny jako nepřekrývající, s kmitočtem $f = 20$ MHz (aktivní fáze šířky 22 ns, vzestupná a sestupná hrana šířky 1 ns).

Přenosové tranzistory byly v modelu NMOS_NA18V: $L = 0,8$ μm , $W_N = 20$ μm .

Tranzistory pro realizaci kapacitorů byly v modelu NMOS_33V: $L_C = 100$ μm , $W_C = 50$ μm (průrazné napětí tranzistoru bylo opět vyšší než v případě obr. 4.8).

Provedl jsem tranzientní analýzu pro časy 0 až 150 μs opakovaně pro dané teplotní rozmezí.

Hodnoty zatěžovací kapacity a odporu odpovídají zadání z kapitoly 4.1: $C_L = 300$ pF a $R_L = 2,8$ M Ω (odpovídá požadovanému výstupnímu proudu $I_L = 2,5$ μA při výstupním napětí absolutní hodnoty minimálně 7 V).



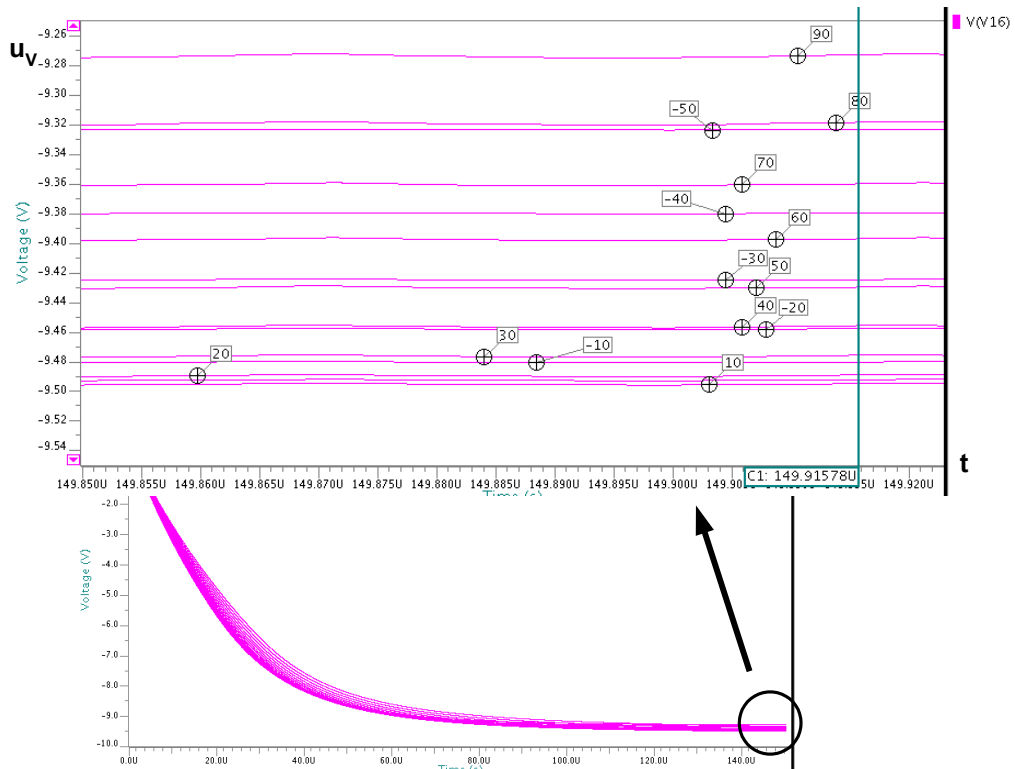
Obr. 4.11: Schéma zapojení negativní Dicksonovy nábojové pumpy pro $N = 15$ s reálnými kapacitami realizovanými pomocí parazitní kapacity hradla tranzistorů.

Výsledky simulací pro teplotní rozmítání a jednotlivé technologické rohy jsou uvedeny v obr. 4.12 až 4.14. Pro přesnější výsledování teplotní závislosti jsem rovněž připojil detaily s vyznačenými hodnotami teploty.

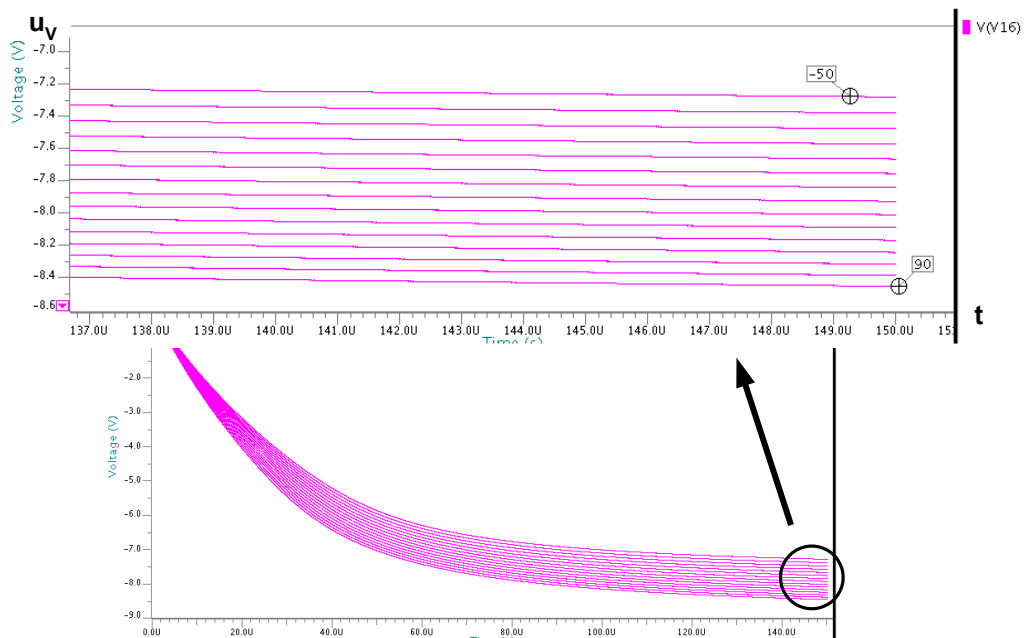
Pro technologický roh FF nemá teplotní závislost monotónní průběh. V ostatních dvou případech (pro technologické rohy SS a TT) je při vyšší teplotě získáno výstupní napětí vyšší absolutní hodnoty.

Z obr. 4.13 je zřejmé, že nejhorší výsledek dosahuje obvod pro technologický roh SS a teplotu $t = -50$ °C. Ovšem i tehdy obvod vyhoví podmínkám zadání z kapitoly 4.1.

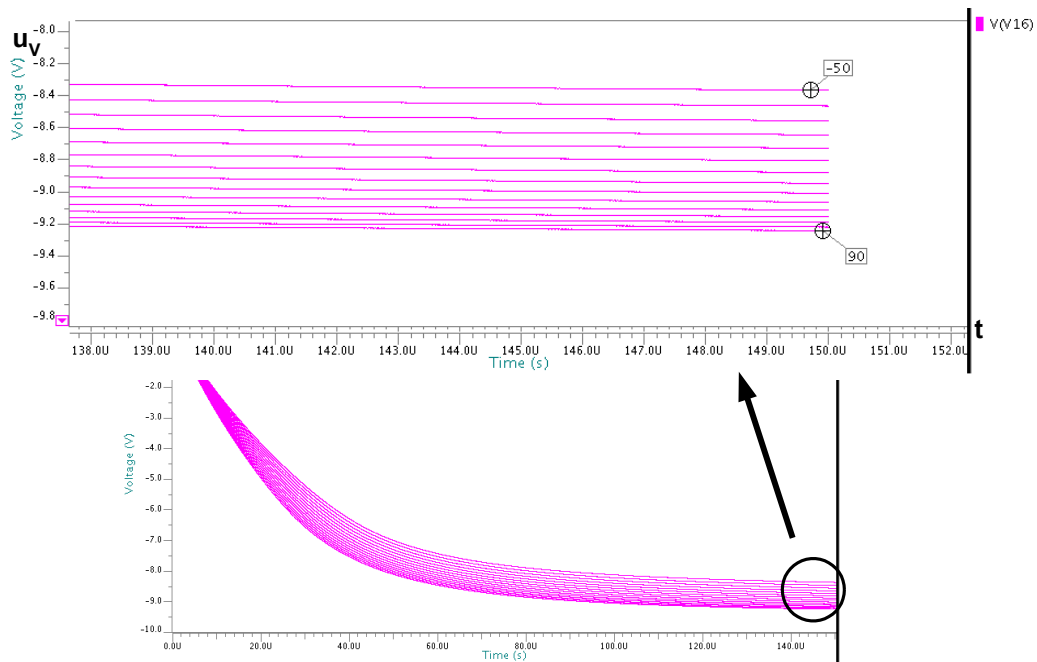
Tato závěrečná série simulací byla nutná pro zevrubné posouzení vlivu teploty a technologických rohů na parametry požadované v zadání (v kapitole 4.1). Výsledná topologie Dicksonovy negativní nábojové pumpy včetně jednotlivých parametrů slouží jako reference pro následné řešení čtyřfázové negativní nábojové pumpy.



Obr. 4.12: Simulace náběhu výstupu pro technologický roh FF v teplotním rozmezí -50 až +90 °C (dole celý graf, nahoře detail závěrečné části s kótami, které označují jednotlivé teploty).



Obr. 4.13: Simulace náběhu výstupu pro technologický roh SS v teplotním rozmezí -50 až +90 °C (dole celý graf, nahoře detail závěrečné části s kótami, které označují hraniční teploty).



Obr. 4.14: Simulace náběhu výstupu pro technologický roh TT v teplotním rozmezí -50 až +90 °C (dole celý graf, nahoře detail závěrečné části s kótami, které označují hraniční teploty).

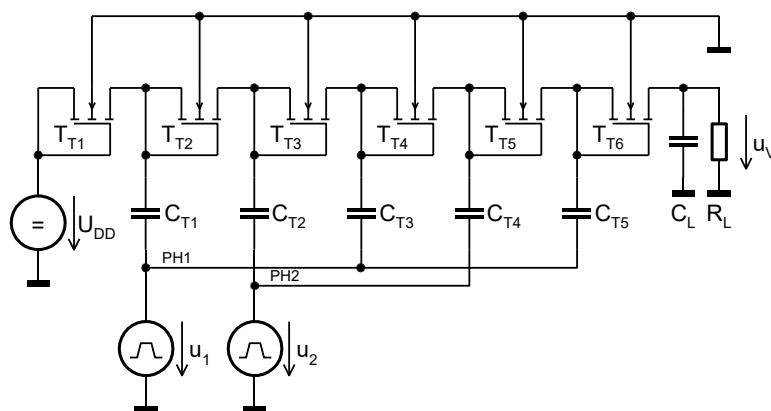
4.7 Vylepšené topologie a jejich simulace

Výsledky předložené v předcházejícím textu ukazují, že i při použití tranzistorů s velmi nízkým prahovým napětím vychází celkový počet stupňů pumpy relativně vysoký. Vysoký počet stupňů ovlivní nepříznivě výstupní odpor, a proto je i náběh pumpy dlouhý a musí být použity rozměrné kapacitory.

Musel jsem tedy vytvořit novou topologii s vyšším napěťovým ziskem. Pomocí níže prováděných simulací jsem sledoval možnosti zvýšení účinnosti přenosu náboje pomocí technik zvýšení napětí hradla nebo dynamické kompenzace napětí U_{SB} . Jednalo se o ověření výsledků dle [6].

Výsledkem snah o zvýšení účinnosti byla nakonec topologie čtyřfázové negativní pumpy.

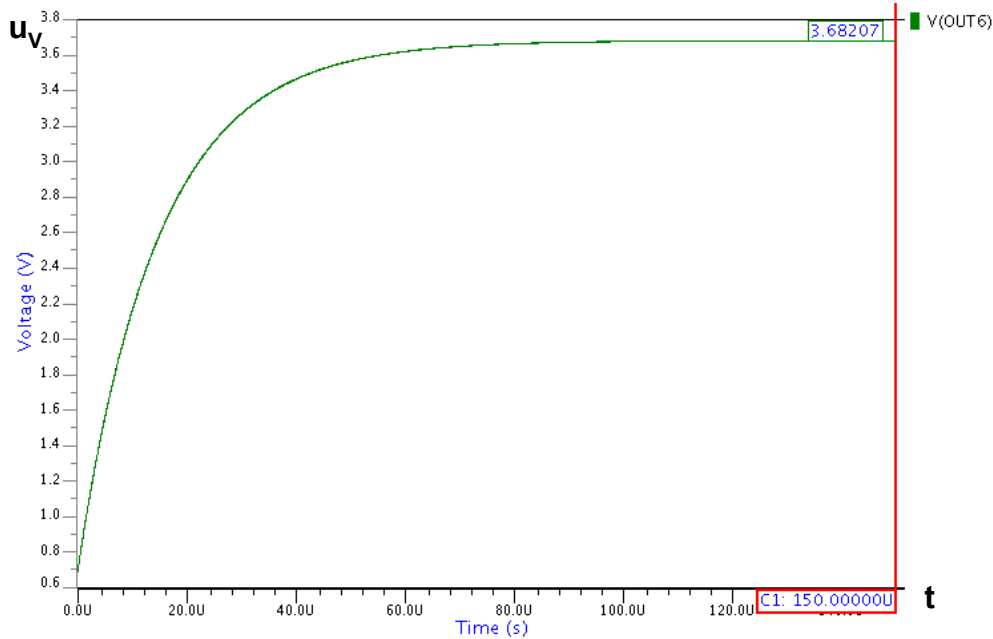
Nejdříve jsem sestavil **klasickou Dicksonovu pozitivní nábojovou pumpu** dle obr. 4.15. Tento obvod je použit jako reference pro další topologie.



Obr. 4.15: Schéma zapojení Dicksonovy pozitivní pumpy pro $N = 5$.

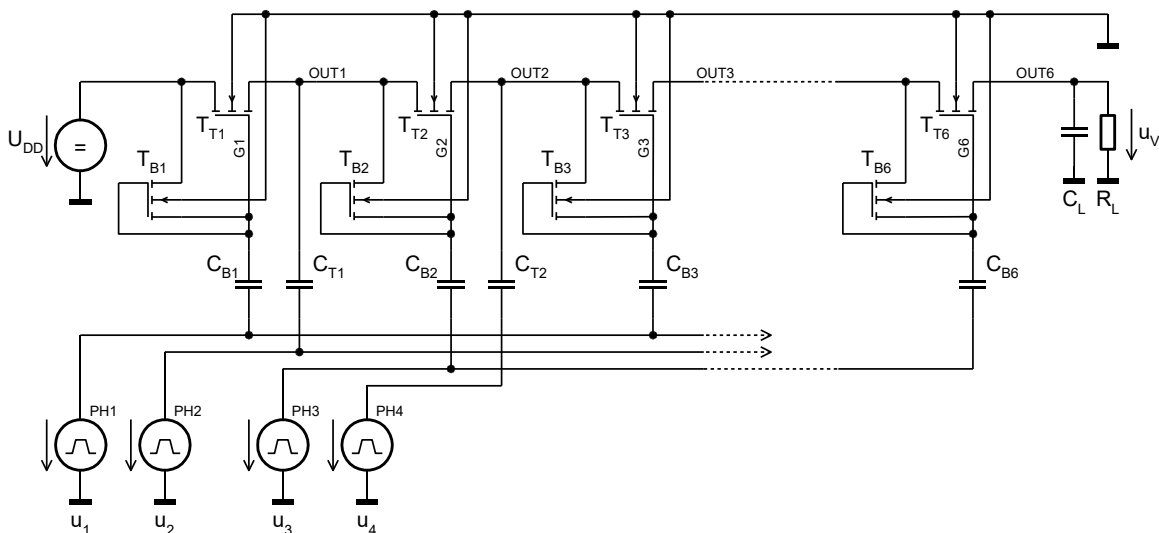
Přenosové tranzistory byly opět dle modelu NMOS_NA18V: $L = 0,8 \mu\text{m}$, $W = 20 \mu\text{m}$. Přenosové kapacity měly kapacitu $C_T = 3 \text{ pF}$. Hodinové signály byly vytvořeny jako nepřekrývající, s kmitočtem $f = 20 \text{ MHz}$ a rozkmitem: 0 až 0,7 V (aktivní fáze šířky 22 ns, vzestupná a sestupná hrana šířky 1 ns). Hodnoty zatěžovací kapacity a odporu byly: $C_L = 300 \text{ pF}$ a $R_L = 2,8 \text{ M}\Omega$.

Ve výsledku dle obr. 4.16 se zřetelně projevilo prahové napětí tranzistorů. V ideálním případě je hodnota výstupního napětí v ustáleném stavu rovna šestinásobku vstupního napětí (tedy 4,2 V; viz (2-2)). Uvedený obvod dosahuje ustálené hodnoty pouze 3,68 V.



Obr. 4.16: Náběh výstupu v obvodu dle obr. 4.15.

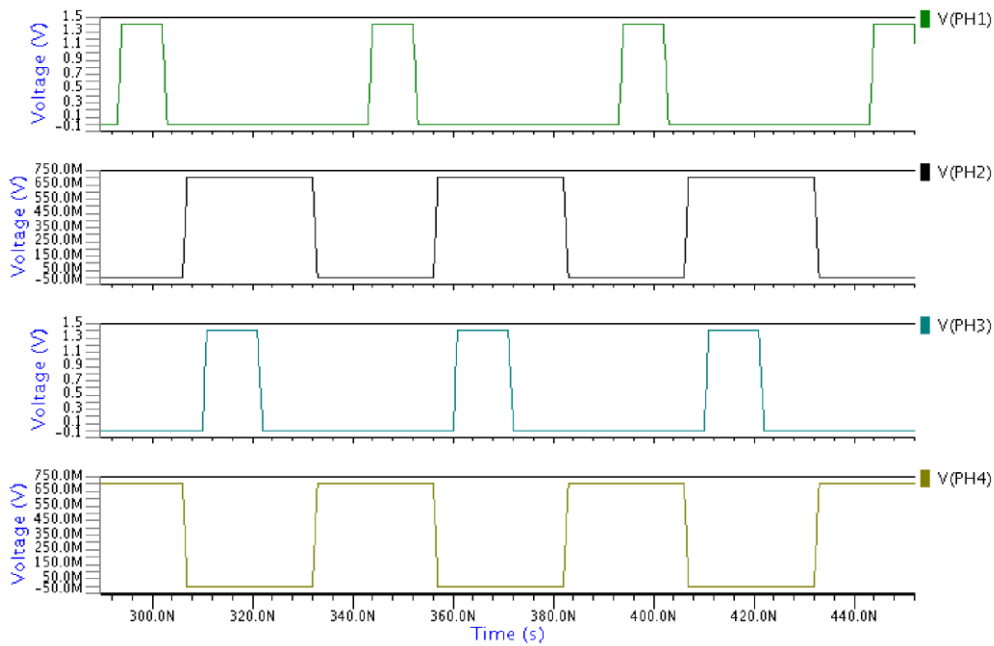
Na základě [6], [7] jsem obvod upravil na čtyřfázovou variantu s bootstrap tranzistorem dle obr. 4.17.



Obr. 4.17: Schéma zapojení bootstrap pozitivní pumpy pro $N = 5$.

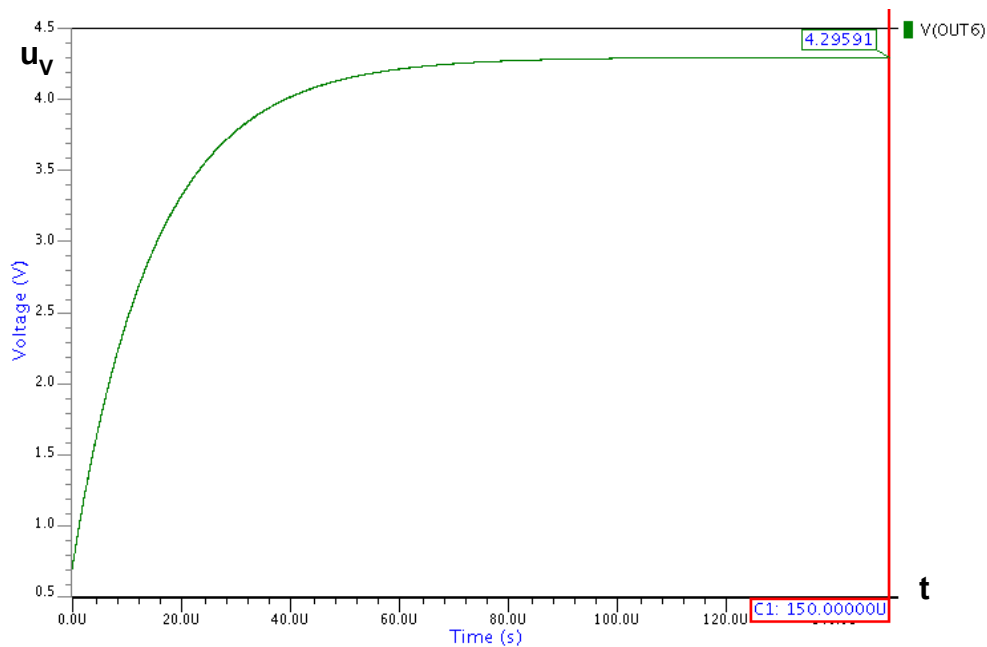
Přenosové i bootstrap tranzistory byly opět dle modelu NMOS_NA18V: $L = 0,8 \mu\text{m}$, $W = 20 \mu\text{m}$. Přenosové a bootstrap kapacity měly kapacitu 3 pF. Hodnoty zatěžovací kapacity a odporu byly: $C_L = 300 \text{ pF}$ a $R_L = 2,8 \text{ M}\Omega$.

Tento obvod vyžaduje [6], aby hodinové signály PH1 a PH3 měly dvojnásobný rozkmit (tedy 1,4 V), jak je zřejmé z obr. 4.18.



Obr. 4.18: Časové průběhy pro čtyřfázové taktování dle [6].

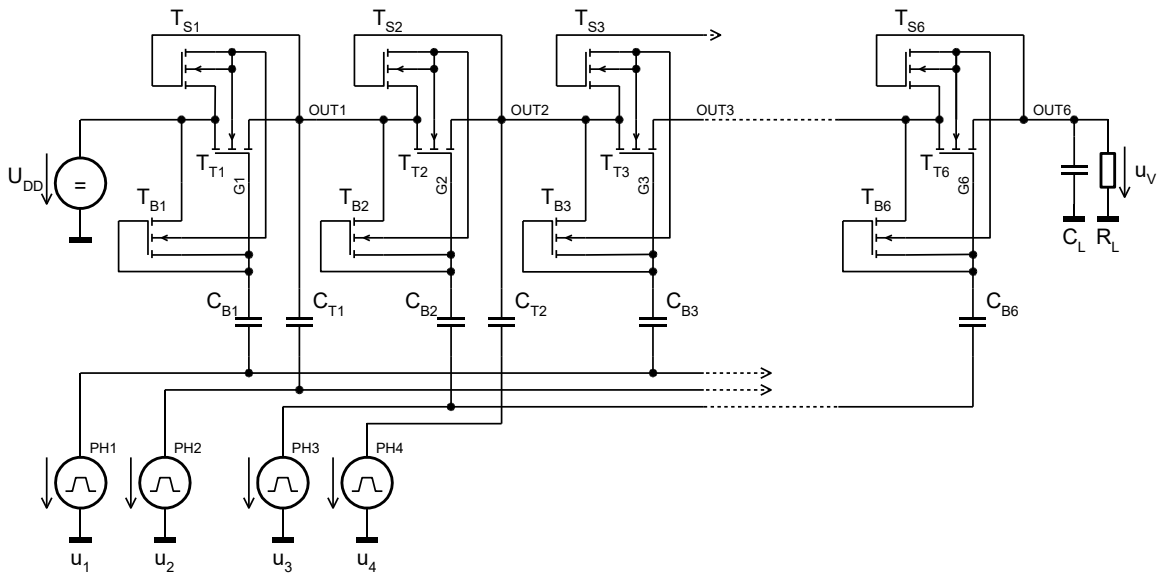
Dle obr. 4.19 se použití bootstrap techniky a zvýšené amplitudy fází PH1 a PH3 projevilo mírným zvýšením výstupního napětí nad předpokládanou hodnotu 4,2 V (po ustálení byla hodnota zhruba 4,3 V).



Obr. 4.19: Náběh výstupu v obvodu dle obr. 4.18.

Na závěr jsem provedl simulaci obvodu doplněného o **kompensaci napětí source-body** [6], dle obr. 4.20.

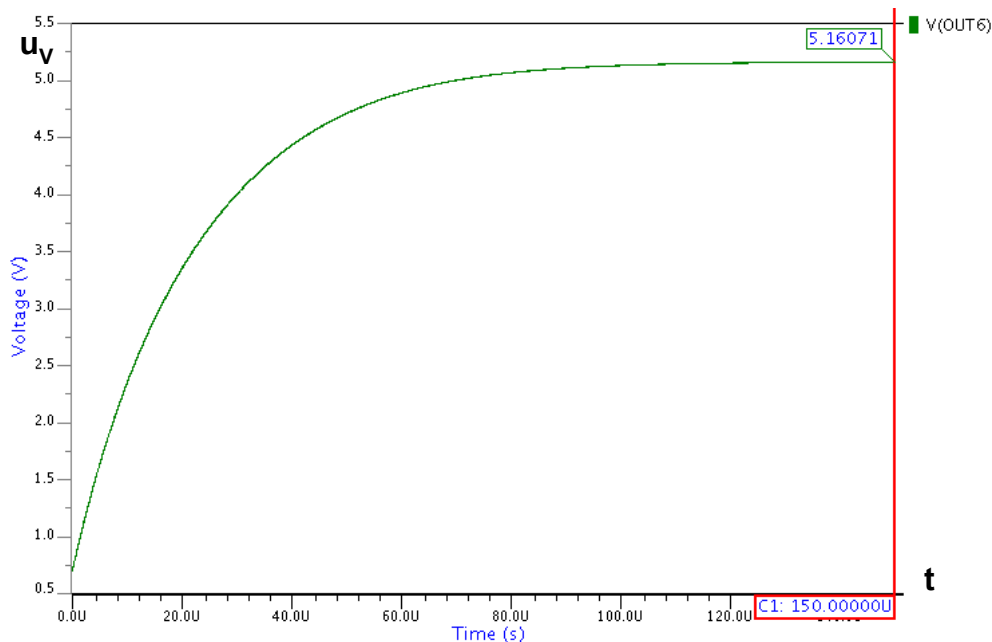
Součástky byly ponechány beze změn. Všechny tranzistory byly dle modelu NMOS_NA18V: L = 0,8 μm , W = 20 μm .



Obr. 4.20: Schéma zapojení bootstrap pozitivní pumpy s kompenzací U_{SB} pro $N = 5$.

Z obr. 4.21 je zřejmé, že zvýšená amplituda fází PH1 a PH3 přinesla při kompenzaci U_{SB} další navýšení výstupního napětí.

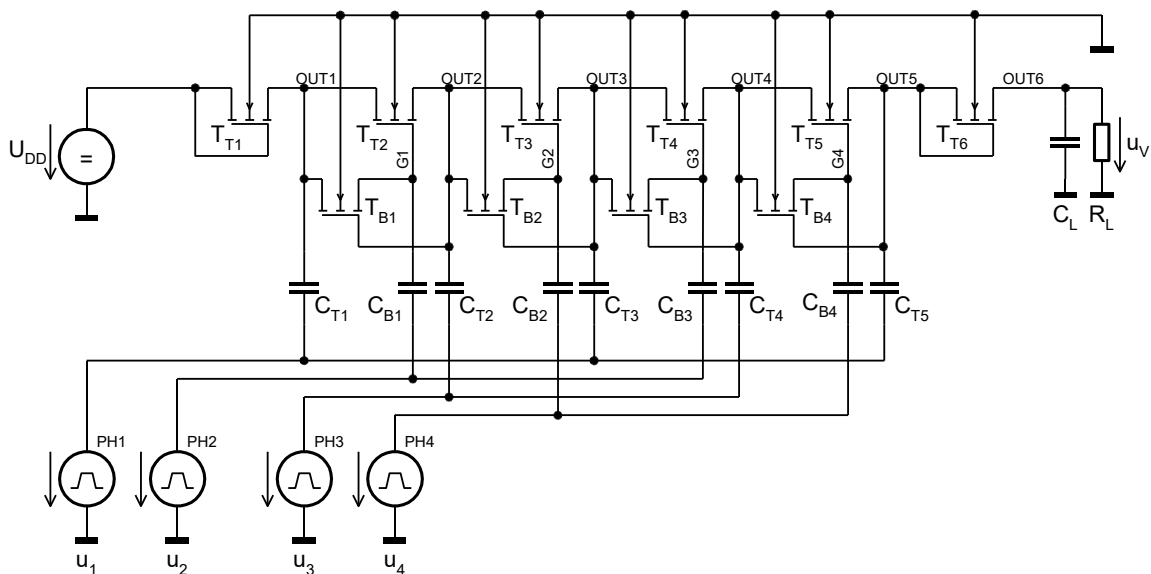
Dosahovaný vysoký napěťový zisk je vykoupen potřebou dvojnásobné amplitudy fází PH1 a PH3. Což z praktického hlediska znamená vytvoření pomocného zdvojovače, ze kterého budou následně napájeny buffery pro fáze PH1 a PH3. Použití čtyřfázového signálu vyžaduje z praktického hlediska složitější hodinový generátor. Cena takového řešení je tedy patrně příliš vysoká.



Obr. 4.21: Náběh výstupu v obvodu dle obr. 4.20.

V předchozích simulacích jsem ověřil výhody techniky bootstrap. Bootstrap technika sama o sobě dosáhla velmi dobrých výsledků. Z principu není nutné používat fáze se zvýšenou amplitudou. Proto jsem na závěr ověřil **koncept čtyřfázové pozitivní pumpy se záměrem vytvořit čtyřfázovou negativní pumpy**.

Schéma zapojení čtyřfázové pozitivní pumpy je uvedeno na obr. 4.22.

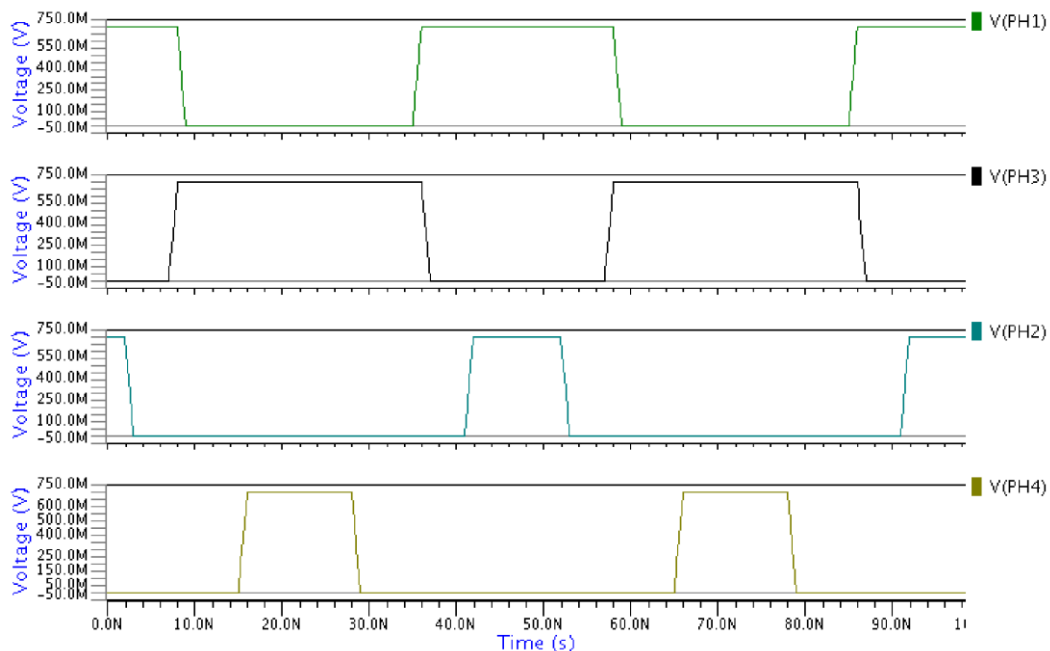


Obr. 4.22: Schéma zapojení čtyřfázové pozitivní pumpy pro $N = 5$.

Kapacitory byly použity idealizované, zvoleny jako $C_T = 40$ pF (přenosový) a $C_B = 0,5$ pF (bootstrap). Tranzistory jsou v modelu NMOS_NA18V a mají $L = 0,8$ μm . Přenosový tranzistor má $W_N = 20$ μm . Bootstrap tranzistory postačují v šířce $W_{NB} = 5$ μm . Vyšší kapacitu přenosového kapacitoru jsem zvolil proto, aby došlo k rychlejšímu ustálení výstupu. Bootstrap kapacitor musí mít relativně nízkou kapacitu, jeho nabíjení je limitováno intervalem fází PH2 a PH4. Při vysokých kapacitách se totiž bootstrap kapacitor není schopen nabít a pumpa nefunguje správně.

Hodnoty zatěžovací kapacity a odporu byly: $C_L = 300$ pF a $R_L = 2,8$ M Ω .

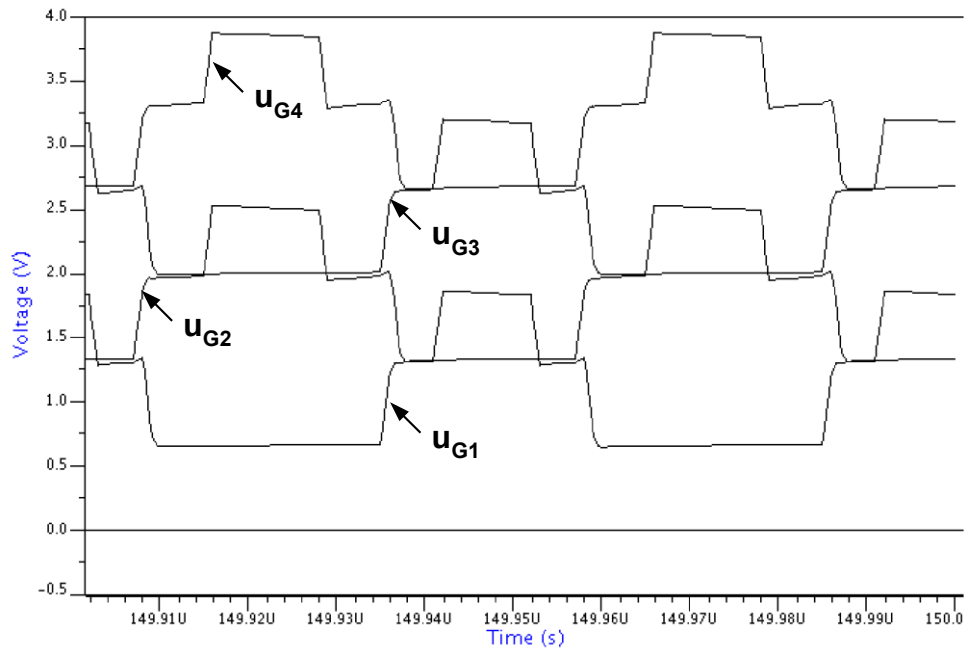
Časové průběhy jednotlivých fází hodin jsou uvedeny na obr. 4.23, nyní mají všechny hodinové signály rozkmit 0 až 0,7 V.



Obr. 4.23: Časové průběhy pro čtyřfázové taktování pro obvod dle obr. 4.22.

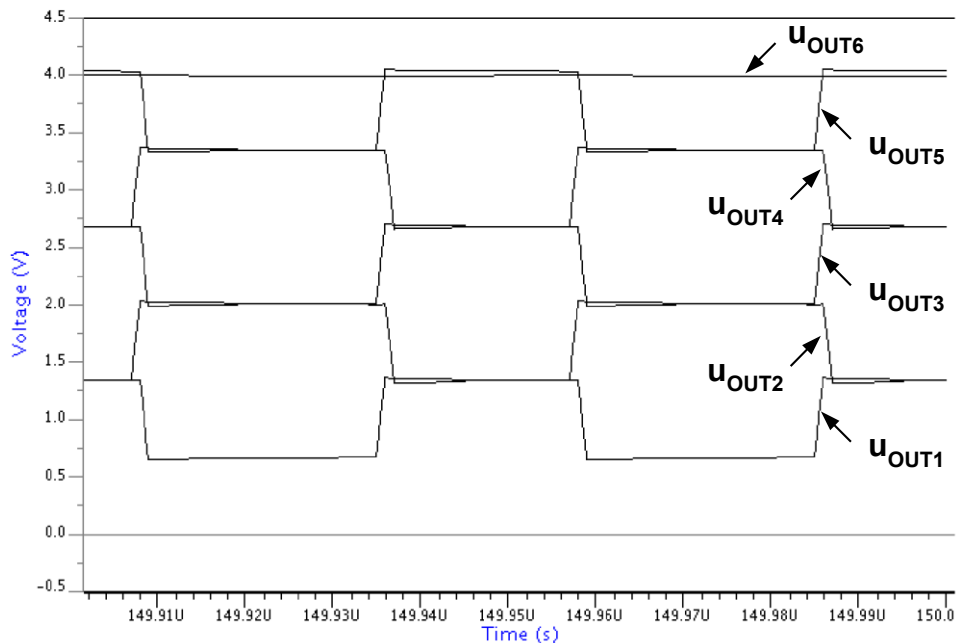
Funkce bootstrap techniky je dobře patrná z obr. 4.24. Zde jsou vyobrazeny časové průběhy napětí hradel jednotlivých přenosových tranzistorů proti zemi (v obr. 4.22 jsou tyto

uzly označeny jako G1 až G4, v obr. 4.24 jsou pak odpovídající uzlová napětí označena jako u_{G1} až u_{G4}). V okamžicích odpovídajících aktivní úrovni fází PH2, resp. PH4 dochází k navýšení napětí hradla zhruba o 0,7 V (v ideálním případě) proti klasické pumpě. Tím lze přenést větší množství náboje mezi jednotlivými stupni a zvýšit účinnost.



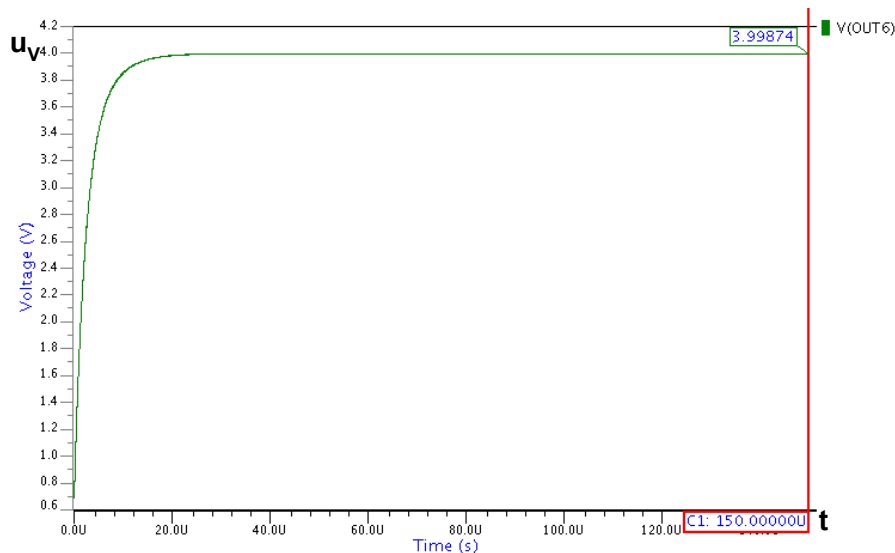
Obr. 4.24: Časové průběhy napětí hradel přenosových tranzistorů proti zemi v obvodu dle obr. 4.22.

Na obr. 4.25 je vidět, že při přepínání jednotlivých fází se mění napětí na výstupech jednotlivých stupňů pumpy zhruba o hodnotu 0,7 V. To je praktický projev bootstrap techniky (v obr. 4.22 jsou tyto uzly označeny jako OUT1 až OUT6, v obr. 4.25 jsou pak odpovídající uzlová napětí označena jako u_{OUT1} až u_{OUT6}).



Obr. 4.25: Časové průběhy napětí na výstupech jednotlivých stupňů (uzly OUT1 až OUT5) a na samotném výstupu (uzel OUT6) po náběhu pumpy dle obr. 4.23.

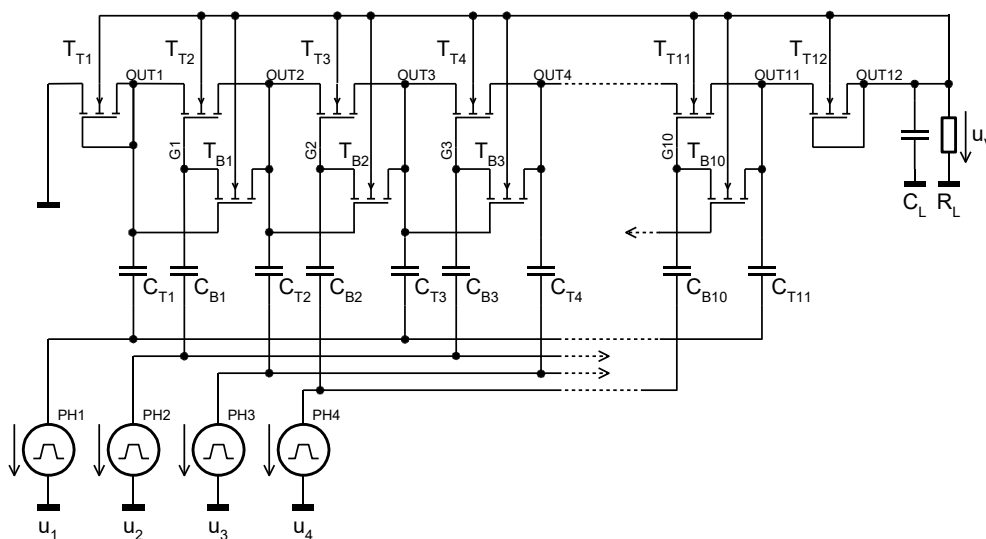
Přenos náboje sice není zcela dokonalý, ale i tak dosahuje výstup po ustálení hodnoty téměř 4 V, což je velmi blízko ideálnímu výsledku 4,2 V (viz obr. 4.26).



Obr. 4.26: Náběh výstupu v obvodu dle obr. 4.23.

4.8 Negativní čtyřfázová nábojová pumpa s idealizovanými kapacitami

Úpravou předchozího obvodu dle obr. 4.22 pomocí přidružené (adjoint) transformace jsem vytvořil schéma zapojení čtyřfázové negativní pumpy, které je uvedeno na obr. 4.27. V patentu [5] je v obecné části uvedena metodika vytvoření záporné pumpy. Jde však o transformaci jiné, podstatně jednodušší struktury pumpy, než je předkládána v této práci. Aplikovatelnost principu na složitější struktury pump není v [5] doložena. Obvody dle obr. 4.22 a obr. 4.27 jsou ukázkou aplikace metodiky přidružené (adjoint) transformace na složitější struktury.



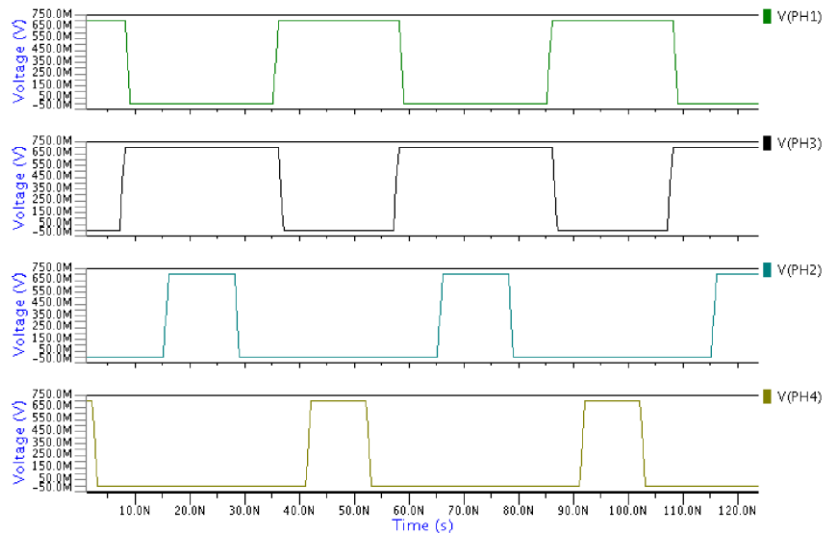
Obr. 4.27: Schéma zapojení negativní čtyřfázové pumpy s idealizovanými kapacitami pro $N = 11$.

Kapacitory byly použity idealizované, zvoleny jako $C_T = 40$ pF (přenosový) a $C_B = 0,5$ pF (bootstrap). Tranzistory jsou v modelu NMOS_NA18V a mají délku kanálu $L = 0,8$ μm . Přenosový tranzistor má šířku kanálu $W_N = 20$ μm . Bootstrap tranzistory postačují v šířce kanálu $W_{NB} = 5$ μm .

Hodnoty zatěžovací kapacity a odporu odpovídají zadání dle kapitoly 4.1: $C_L = 300$ pF a $R_L = 2,8$ M Ω .

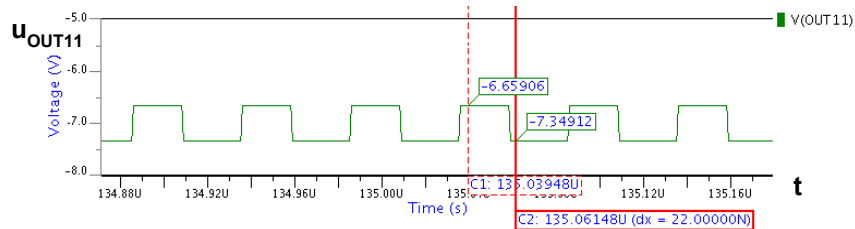
Pro požadované výstupní napětí -7 V jsem použil 11stupňovou pumpu. Tedy 12 přenosových tranzistorů a 10 bootstrap tranzistorů. Stupeň pumpy jsem zvolil o 1 vyšší, než by odpovídalo prostému podílu absolutních hodnot výstupního napětí a amplitudy hodin. Tím jsem v návrhu pumpy vytvořil určitou rezervu.

Průběhy čtyřfázových hodin jsou uvedeny na obr. 4.28. U negativní pumpy je zaměněna úloha fází PH2 a PH4 proti pozitivní pumpě (lze srovnat s obr. 4.23).

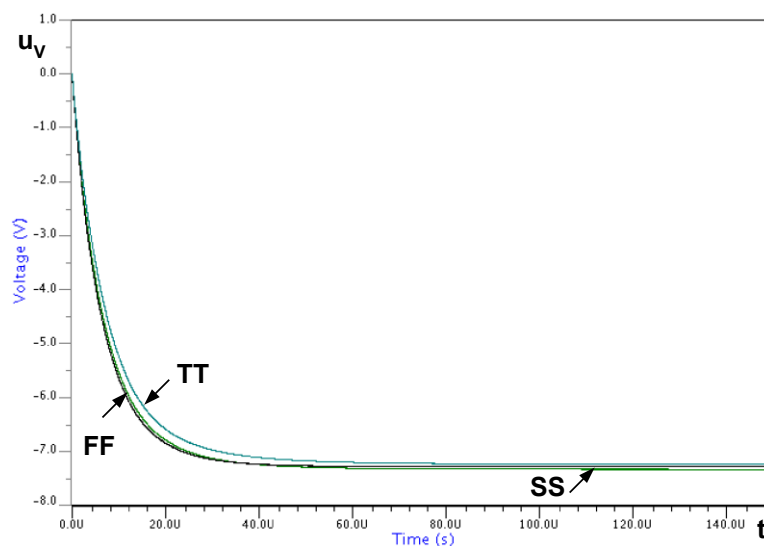


Obr. 4.28: Časové průběhy pro čtyřfázové taktování negativní pumpy (fáze PH2 a PH4 jsou proti pozitivní pumpě zaměněny).

Na obr. 4.29 je kontrola napěťového zdvihu v uzlu OUT11. Ideálně by měl být zdvih $0,7\text{ V}$. Ve skutečnosti je zhruba $0,69\text{ V}$. Tedy pouze o 10 mV nižší!



Obr. 4.29: Napěťový zdvih uzlu OUT11.



Obr. 4.30: Náběh výstupu pro technologické rohy SS, FF a TT při teplotě $t = 27\text{ }^{\circ}\text{C}$.

Náběh výstupu simulovaný pro teplotu $t = 27\text{ °C}$ a technologické rohy SS, FF a TT je uveden na obr. 4.30.

Napětí výstupu dosahuje při teplotě $t = 27\text{ °C}$ po ustálení hodnoty ($t_R = 150\text{ }\mu\text{s}$): $-7,24\text{ V}$ (pro technologický roh SS), $-7,28\text{ V}$ (pro technologický roh FF), $-7,33\text{ V}$ (pro technologický roh TT).

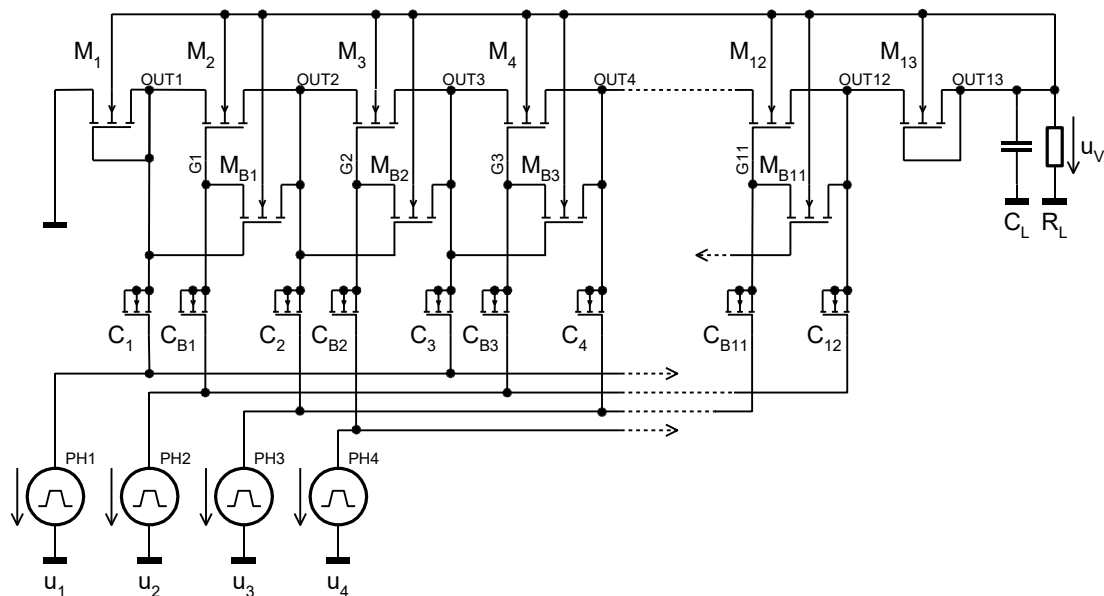
4.9 Negativní čtyřfázová nábojová pumpa s reálnými kapacitami

Po ověření funkčnosti čtyřfázové negativní nábojové pumpy jsem provedl úpravu zapojení tak, že idealizované kapacity byly nahrazeny kapacitami realizovanými pomocí parazitní kapacity hradla NMOS tranzistorů.

Pro zajištění požadované hodnoty výstupního napětí jsem musel připojit ještě jeden stupeň proti původnímu zapojení dle obr. 4.27. Výsledné schéma zapojení je uvedeno na obr. 4.31.

Parametry tranzistorů:

- Přenosové tranzistory M_1 až M_{13} : NMOS_NA18V, $W_{TT} = 20\text{ }\mu\text{m}$, $L_{TT} = 0,8\text{ }\mu\text{m}$.
- Bootstrap tranzistory: M_{B1} až M_{B11} : NMOS_NA18V, $W_{TB} = 5\text{ }\mu\text{m}$, $L_{TB} = 0,8\text{ }\mu\text{m}$.
- Přenosové kapacity: C_1 až C_{12} : NMOS_33V, $W_{CT} = 50\text{ }\mu\text{m}$, $L_{CT} = 100\text{ }\mu\text{m}$.
- Bootstrap kapacity: C_{B1} až C_{B11} : NMOS_33V, $W_{CB} = 5\text{ }\mu\text{m}$, $L_{CB} = 10\text{ }\mu\text{m}$.

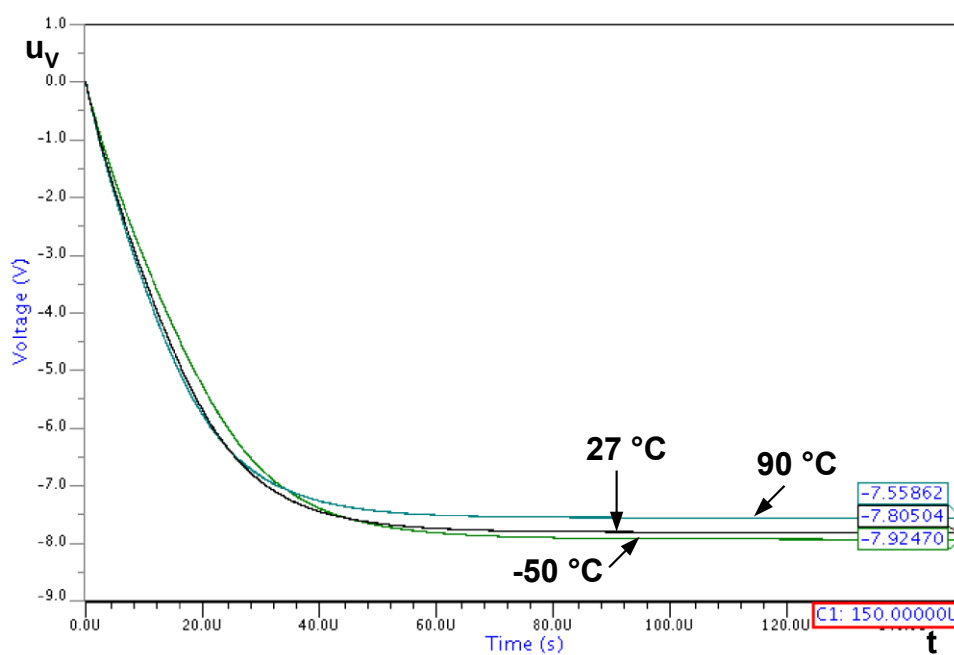


Obr. 4.31: Schéma zapojení negativní čtyřfázové pumpy s kapacitami realizovanými pomocí parazitní kapacity hradla tranzistorů pro $N = 12$.

Simulaci obvodu jsem provedl pro technologické rohy FF, SS a TT pro provozní teploty: -50 , 27 a 90 °C . Dosažené hodnoty výstupního napětí po ustálení byly zaokrouhleny a přeneseny do tab. 4.2.

Tab. 4.2 Výsledky simulace obvodu dle obr. 4.31 pro různé technologické rohy a jednotlivé teploty.

Teplota	-50 °C	27 °C	90 °C
Technologický roh FF	$-7,92\text{ V}$	$-7,81\text{ V}$	$-7,56\text{ V}$
Technologický roh SS	$-7,69\text{ V}$	$-7,80\text{ V}$	$-7,85\text{ V}$
Technologický roh TT	$-7,84\text{ V}$	$-7,90\text{ V}$	$-7,86\text{ V}$



Obr. 4.32: Náběh výstupu pro technologický roh FF a teploty -50, 27, 90 °C.

Příklad náběhu výstupu pumpy pro technologický roh FF je uveden na obr. 4.32. Z úsporných důvodů nejsou vyobrazeny případy pro technologické rohy SS a TT (údaje jsou uvedeny v tab. 4.2).

4.10 Snížení plochy přenosových kapacitorů navržené čtyřfázové pumpy

Negativní čtyřfázová pumpa dle obr. 4.31 dosahovala dle tab. 4.2 poměrně vysoké rezervy výstupního napětí. To mě přimělo k zamyšlení nad otázkou, zda by nebylo možné snížit rozměry přenosových kapacitorů, které tvoří dominantní část plochy celé nábojové pumpy.

Po několika dílčích simulacích jsem upravil rozměry tranzistorů pro realizaci přenosových kapacitorů C_1 až C_{12} : $W_{CT} = 50 \mu\text{m}$, $L_{CT} = 55 \mu\text{m}$. Původně bylo $L_{CT} = 100 \mu\text{m}$, takže plocha těchto tranzistorů je v upraveném obvodu téměř poloviční!

Výsledky simulací obvodu dle obr. 4.31 s upravenými přenosovými kapacitami jsou zaznamenány formou tab. 4.3. V nejhorším případě je zajištěna rezerva 20 mV proti požadované hodnotě výstupního napětí.

Tab. 4.3 Výsledky simulace obvodu dle obr. 4.31 pro různé technologické rohy a jednotlivé teploty (upravené parametry).

Teplota	-50 °C	27 °C	90 °C
Technologický roh FF	-7,85 V	-7,54 V	-7,02 V
Technologický roh SS	-7,65 V	-7,77 V	-7,90 V
Technologický roh TT	-7,80 V	-7,83 V	-7,71 V

4.11 Porovnání realizovaných topologií z hlediska celkové plochy čipu

Výsledné parametry a požadavky na obvodové řešení realizovaných negativních nábojových pump jsou přehledně porovnány pomocí tab. 4.4. V případě, že jsem simulaci prováděl pro různé technologické rohy, vybral jsem variantu technologického rohu SS. Popsané architektury negativních nábojových pump jsem prezentoval v [4].

Všechny předkládané varianty splňují požadavek minimální absolutní hodnoty výstupního napětí $U_V = 7 \text{ V}$ pro čas $t_R = 150 \mu\text{s}$. Jednotlivé varianty se liší komplexností zapojení, počtem použitých tranzistorů (resp. idealizovaných kapacitorů) a rozměry těchto tranzistorů.

Reálně realizovatelné pumpy odpovídají obvodům:

- Dicksonova negativní pumpa (obr. 4.11) vyžaduje použití 16 přenosových tranzistorů a 15 přenosových kapacitorů (s rozměry $50 \mu\text{m} \times 100 \mu\text{m}$).
- čtyřfázová negativní pumpa (obr. 4.31) vyžaduje použití 13 přenosových tranzistorů a 12 přenosových kapacitorů (s rozměry $50 \mu\text{m} \times 55 \mu\text{m}$). Dále je nutné použít 11 tranzistorů a kapacitorů pro bootstrap techniku.

Tab. 4.4 Porovnání topologií realizovaných negativních nábojových pump ($t = 27^\circ\text{C}$).

Topologie	U_V	t_R	N_{TT}	N_{CT}	N_{TB}	N_{CB}	U_{CLK}	W_{TT}/L_{TT}	W_{CT}/L_{CT}	W_{TB}/L_{TB}	W_{CB}/L_{CB}
obr. 4.5	-7 V	150 μs	12	11	–	–	0,7 V	20 μm 0,8 μm	ideální 3 pF	–	–
obr. 4.11 roh SS	-8 V	150 μs	16	15	–	–			50 μm 100 μm	–	–
obr. 4.27 roh SS	-7,2 V	40 μs	12	11	10	10			ideální 40 pF	5 μm 0,8 μm	ideální 0,5 pF
obr. 4.31 roh SS	-7,8 V	150 μs	13	12	11	11			50 μm 100 μm		5 μm 10 μm
obr. 4.31 roh SS	-7,8 V	150 μs	13	12	11	11			50 μm 55 μm		

Legenda:

- U_V – hodnota výstupního napětí v čase t_R ,
- N_{TT} – počet přenosových tranzistorů,
- N_{CT} – počet přenosových kapacitorů,
- N_{TB} – počet bootstrap tranzistorů,
- N_{CB} – počet bootstrap kapacitorů,
- U_{CLK} – amplituda hodinových signálů,
- W_{TT}/L_{TT} – šířka a délka kanálu přenosových tranzistorů,
- W_{CT}/L_{CT} – šířka a délka kanálu přenosových kapacitorů (pro idealizované provedení pak kapacita),
- W_{TB}/L_{TB} – šířka a délka kanálu bootstrap tranzistorů,
- W_{CB}/L_{CB} – šířka a délka kanálu bootstrap kapacitorů (pro idealizované provedení pak kapacita).

Přenosové a bootstrap tranzistory používají model NMOS_NA18V (LEVEL=53, VERSION=3.2), kapacitory realizované pomocí parazitní kapacity hradla tranzistoru používají model NMOS_33V (LEVEL=53, VERSION=3.2).

Pro uvažované případy negativní Dicksonovy pumpy (obr. 4.11) a negativní čtyřfázové pumpy (obr. 4.31) s kapacitory realizovanými pomocí parazitní kapacity hradla tranzistorů jsem sestavil níže uvedenou tab. 4.5 s odhadem plochy nutné pro realizaci jednotlivých pump v monolitické podobě. Kromě plochy odpovídající tranzistorům pro realizaci samotné nábojové pumpy dle tab. 4.4 uvažuji ještě plochu budičů hodinových signálů.

Tab. 4.5 Odhad plochy čipu pro realizaci negativních nábojových pump.

Topologie	$A_{BUF} [\mu\text{m}^2]$	$A_{TT} [\mu\text{m}^2]$	$A_{CT} [\mu\text{m}^2]$	$A_{TB} [\mu\text{m}^2]$	$A_{CB} [\mu\text{m}^2]$	$A [\mu\text{m}^2]$
Dickson	218	400	117 000	0	0	117 618
čtyřfázová	236	325	93 600	69	858	95 088
čtyřfázová (snížená plocha přenosových kapacitorů)	236	325	51 480	69	858	52 969

Legenda:

- A_{BUF} – plocha čipu pro realizaci budičů hodinových signálů,
- A_{TT} – plocha čipu pro realizaci přenosových tranzistorů,
- A_{CT} – plocha čipu pro realizaci přenosových kapacitorů,
- A_{TB} – plocha čipu pro realizaci bootstrap tranzistorů,
- A_{CB} – plocha čipu pro realizaci bootstrap kapacitorů,
- A – celková plocha čipu.

Dicksonova negativní nábojová pumpa dle obr. 4.11 používá dva hodinové signály, jedná se tedy o dva budiče realizované tranzistory dle modelů: NMOS_18V ($W_{BUFN} = 100 \mu\text{m}$, $L_{BUFN} = 0,2 \mu\text{m}$) a PMOS_18V ($W_{BUFP} = 250 \mu\text{m}$, $L_{BUFP} = 0,2 \mu\text{m}$).

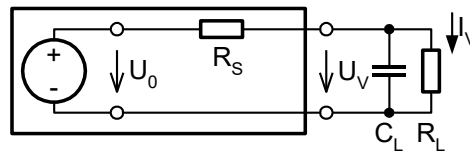
Čtyřfázová negativní pumpa dle obr. 4.31 používá čtyři hodinové signály, jedná se tedy o čtyři budiče. Hodinové signály PH1 a PH3 používají „silné“ budiče realizované tranzistory dle modelů: NMOS_18V ($W_{\text{BUFN}} = 100 \mu\text{m}$, $L_{\text{BUFN}} = 0,2 \mu\text{m}$) a PMOS_18V ($W_{\text{BUFP}} = 250 \mu\text{m}$, $L_{\text{BUFP}} = 0,2 \mu\text{m}$). Hodinové signály PH2 a PH4 používají „slabé“ budiče realizované tranzistory dle modelů: NMOS_18V ($W_{\text{BUFNB}} = 8 \mu\text{m}$, $L_{\text{BUFNB}} = 0,2 \mu\text{m}$) a PMOS_18V ($W_{\text{BUFPB}} = 20 \mu\text{m}$, $L_{\text{BUFPB}} = 0,2 \mu\text{m}$).

Z údajů uvedených v tab. 4.5 plyne, že celková plocha čipu pro realizaci čtyřfázové negativní pumpy (po snížení plochy nutné pro realizaci přenosových kapacitorů) je více než dvakrát nižší než v případě Dicksonovy negativní pumpy.

4.12 Porovnání realizovaných topologií z hlediska výstupního odporu a účinnosti

Závěrečné simulace jsem provedl s cílem stanovit zatěžovací charakteristiky jednotlivých negativních nábojových pump a určit dosaženou účinnost. Simulace jsem provedl pro technologický roh SS při teplotě 27 °C.

Nábojovou pumpu lze ve shodě s [2] nahradit ideálním zdrojem napětí U_0 s vnitřním sériovým oporem R_S . Hodnota odporu R_S odpovídá ekvivalentnímu výstupnímu odporu realizované pumpy. Viz obr. 4.33.



Obr. 4.33: Náhradní schéma nábojové pumpy s vyznačením vnitřního odporu R_S .

Simulace závislosti výstupního napětí U_V na proudu I_V , který byl odebírán ohmickou zátěží R_L , jsem prováděl společně s určením účinnosti. Simulace byly provedeny pro Dicksonovu negativní nábojovou pumpu dle obr. 4.11 a čtyřfázovou negativní nábojovou pumpu dle obr. 4.31. V případě čtyřfázové negativní nábojové pumpy jsem nejdříve uvažoval původní variantu s tranzistory pro realizaci kapacitorů s rozměry $W_{\text{CT}} = 50 \mu\text{m}$ a $L_{\text{CT}} = 100 \mu\text{m}$ a poté variantu se sníženou plochou těchto kapacitorů: $W_{\text{CT}} = 50 \mu\text{m}$ a $L_{\text{CT}} = 55 \mu\text{m}$.

Výsledná závislost výstupního napětí U_V na odebíraném proudu I_V (zatěžovací charakteristika) je uvedena formou grafu v obr. 4.34.

Ekvivalentní výstupní odpor pro jednotlivé topologie jsem stanovil v oblasti odebíraných proudů I_V od $-2,5 \mu\text{A}$ do $-20 \mu\text{A}$ dle vztahu (4-5):

$$R_S = \frac{U_{V1} - U_{V2}}{I_{V2} - I_{V1}}, \quad (4-5)$$

kde R_S je ekvivalentní vnitřní sériový odpor, U_{V1} je výstupní napětí při odběru I_{V1} , U_{V2} je výstupní napětí při odběru I_{V2} .

Pro Dicksonovu negativní pumpu:

$$R_{S1} = \frac{(-7,976) - (-6,667)}{(-19,0486 \cdot 10^{-6}) - (-2,84857 \cdot 10^{-6})} \doteq 80,8 \text{ k}\Omega.$$

Pro čtyřfázovou negativní pumpu s původními rozměry přenosových kapacitorů:

$$R_{S2} = \frac{(-7,863) - (-6,837)}{(-19,5343 \cdot 10^{-6}) - (-2,80821 \cdot 10^{-6})} \doteq 61,3 \text{ k}\Omega.$$

Pro čtyřfázovou negativní pumpu se sníženou plochou přenosových kapacitorů:

$$R_{S3} = \frac{(-7,733) - (-6,536)}{(-18,6743 \cdot 10^{-6}) - (-2,76179 \cdot 10^{-6})} \doteq 75,2 \text{ k}\Omega.$$

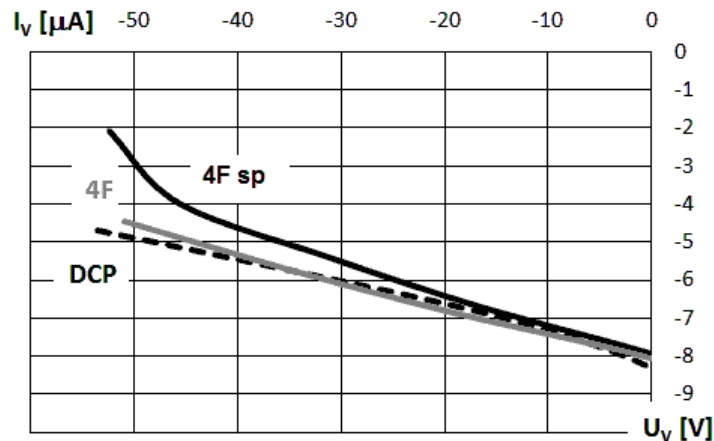
Zdroj [2] uvádí pro výpočet ekvivalentního vnitřního sériového odporu Dicksonovy nábojové pumpy vztah (4-6).

$$R_s = \frac{N}{f \cdot C_T}, \quad (4-6)$$

kde R_s je ekvivalentní vnitřní sériový odpor, N je počet stupňů pumpy, f je pracovní kmitočet a C_T je kapacita přenosových kapacitorů.

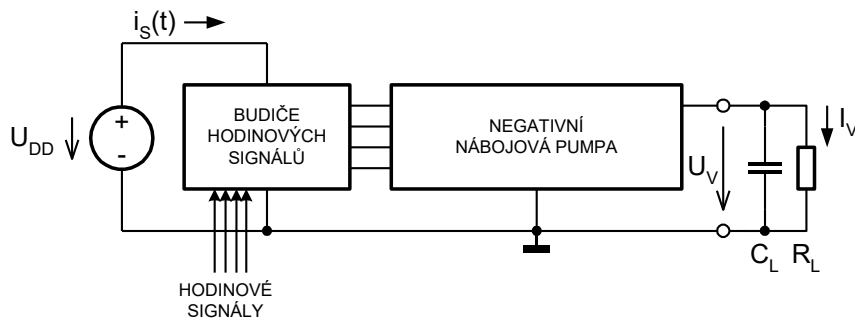
Hodnota R_{S1} odpovídá pumpě řádu $N_1 = 15$, kdežto hodnota R_{S2} odpovídá pumpě řádu $N_2 = 12$, viz tab. 4.4. Poměr výstupních odporů obou pump by pak měl odpovídat poměru jejich řádů, protože kapacita kapacitorů i pracovní kmitočet jsou v obou případech shodné. Výsledné poměry počtu stupňů $N_1/N_2 = 1,25$ a vnitřních sériových odporů $R_{S1}/R_{S2} = 1,3$ tento předpoklad potvrzují.

Hodnoty R_{S2} a R_{S3} odpovídají pumpám stejného řádu ($N_2 = N_3 = 12$). Kapacita kapacitorů však není stejná. Je zřejmé, že pumpa se sníženou plochou přenosových kapacitorů má kapacitory nižší hodnoty kapacity a proto s ohledem na (4-6) souhlasí, že $R_{S2} < R_{S3}$.



Obr. 4.34: Graf závislosti výstupního napětí na odebraném proudu (zatěžovací charakteristika) pro negativní Dicksonovu pumpu (DCP), čtyřfázovou negativní pumpu bez úpravy plochy (4F) a čtyřfázovou negativní pumpu se sníženou plochou (4F sp).

Výpočet účinnosti nábojové pumpy vychází ze schématu dle obr. 4.35.



Obr. 4.35: Schéma zapojení pro určení závislosti účinnosti na odebraném proudu.

Účinnost je definována vztahem (4-7).

$$\zeta = \frac{P_2}{P_1} \cdot 100 \% , \quad (4-7)$$

kde ζ je účinnost, P_2 je střední hodnota výstupního výkonu, P_1 je střední hodnota výkonu odebíraného na vstupu.

Výstupní výkon P_2 jsem stanovil po ustálení pumpy, kdy má výstupní napětí minimální zvlnění a výstupní proud i napětí tedy mají prakticky stejnosměrný charakter. Výstupní výkon lze pak stanovit pomocí (4-8).

$$P_2 = U_V \cdot I_V = \frac{U_V^2}{R_L} , \quad (4-8)$$

kde P_2 je výstupní výkon, U_V je výstupní napětí, I_V je odporová složka výstupního proudu a R_L je odpor zátěže připojené na výstup.

Vstupní výkon P_1 je třeba stanovit jako střední hodnotu součinu vstupního napětí a proudu. S ohledem na skutečnost, že vstupní napětí odpovídá stejnosměrné hodnotě U_{DD} , mohl jsem výpočet zjednodušit. Vstupní výkon potom odpovídá součinu napájecího napětí U_{DD} a střední hodnoty odebíraného proudu dle (4-9).

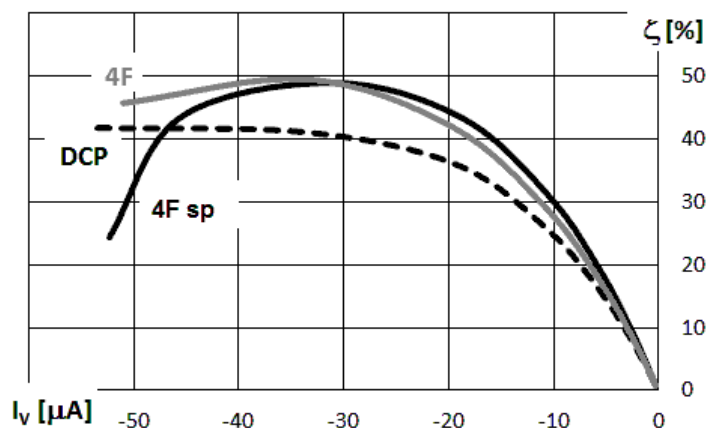
$$P_1 = \frac{1}{T} \int_0^T p_1 \cdot dt = \frac{1}{T} \int_0^T U_{DD} \cdot i_S(t) \cdot dt = U_{DD} \cdot \frac{1}{T} \int_0^T i_S(t) \cdot dt = U_{DD} \cdot I_{S0} , \quad (4-9)$$

kde P_1 je střední hodnota vstupního výkonu, T je perioda hodinových signálů, p_1 je okamžitá hodnota vstupního výkonu, U_{DD} je napájecí napětí, $i_S(t)$ je okamžitá hodnota odebíraného proudu, I_{S0} je střední hodnota odebíraného proudu.

Výsledný vztah pro určení účinnosti nábojové pumpy je (4-10):

$$\zeta = \frac{P_2}{P_1} \cdot 100 \% = \frac{U_V^2}{R_L \cdot U_{DD} \cdot I_{S0}} \cdot 100 \% . \quad (4-10)$$

Graf závislosti účinnosti na odebíraném proudu na výstupu uvažovaných nábojových pump je uveden formou obr. 4.36.



Obr. 4.36: Graf závislosti účinnosti na odebíraném proudu pro negativní Dicksonovu pumpu (DCP), čtyřfázovou negativní pumpu bez úpravy plochy (4F) a čtyřfázovou negativní pumpu se sníženou plochou (4F sp).

Čtyřfázová varianta negativní nábojové pumpy vykazuje téměř v celé sledované oblasti vyšší účinnost než Dicksonova negativní pumpa. Odchylka účinnosti čtyřfázové negativní pumpy pro variantu se sníženou plochou čipu a původní variantou je minimální. Uvažovaná závislost nepostihuje příkon vlastního generátoru hodinových signálů.

Literatura

[1] YAMAZOE, Takanori, ISHIDA, Hisanobu, NIHONGI, Yasutaka. *A charge pump that generates positive and negative high voltages with low power-supply voltage and low power consumption for non-volatile memories*. 2009 IEEE International Symposium on Circuits and Systems. 2009.

[2] PAN, Feng, SAMADDAR, Tapan. *Charge pump circuit design*. New York: McGraw-Hill, 2006. ISBN 0-07-147045-X.

[3] ATSUMI, S., KURIYAMA, M., UMEZAWA, A., BANBA, H., NARUKE, K., YAMADA, S., OHSHIMA, Y., OSHIKIRI, M., HIURA, Y., YAMANE, T., YOSHIKAWA, K.. *A 16-Mb flash EEPROM with a new self-data-refresh scheme for a sector erase operation*. IEEE Journal of Solid-State Circuits, vol. 29, no. 4, April 1994.

[4] MATOUŠEK, David. *Comparison of Selected Architectures of Negative Charge Pumps with New Design*. 24th International Conference Radioelektronika, 2014.

[5] WU Cheng Ying, LIN, Hsin, Chang. *Charge Pump Device and Operating Method Thereof*. United States Patent, US 7,508,253 B1, Mar. 24, 2009.

[6] PALUMBO, Gaetano, PAPPALARDO, Domenico. *Charge Pump Circuits: An Overview on Design Strategies and Topologies*. IEEE Circuits and Systems Magazine, vol. 10, no. 1, 2010.

[7] SHIN, Jongshin, CHUNG, In-Young, PARK, Young June, MIN, Hong Shick. *A New Charge Pump Without Degradation in Threshold Voltage Due to Body Effect*. IEEE Journal of Solid-State Circuits, vol. 35, no. 8, August 2000.

5 Studie účinnosti s ohledem na rozměry použitých tranzistorů

Účinnost a celková plocha čipu patří mezi klíčové otázky realizace nábojové pumpy.

Dosažitelná účinnost nábojové pumpy je limitována velikostí napájecího napětí, resp. amplitudou použitých hodinových signálů. Vysvětlím toto omezení krátkou rekapitulací základních podmínek pro Dicksonovu nábojovou pumpu.

Napěťový zisk jednoho stupně Dicksonovy nábojové pumpy lze podle [1] určit jako:

$$\Delta U = \frac{C_T}{C_T + C_S} \cdot U_{CLK} - U_{th} \quad (5-1)$$

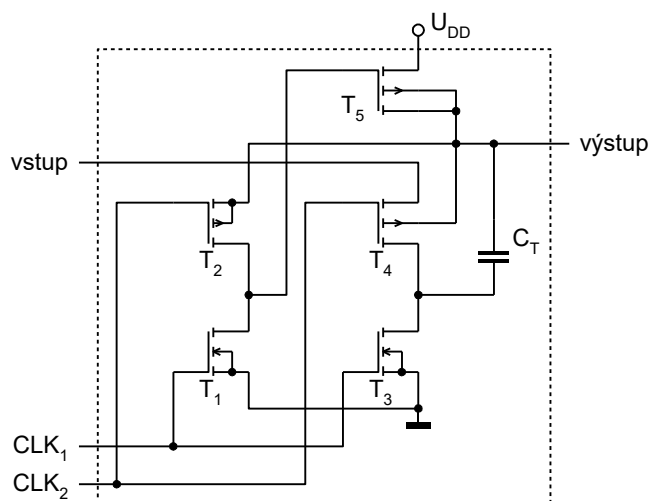
kde ΔU je napěťový zdvih, C_T je kapacita přenosového kapacitoru, C_S je rozptylová kapacita, U_{CLK} je amplituda hodinového signálu, U_{th} je prahové napětí.

Ze vztahu (5-1) je zřejmé, že klíčový vliv na hodnotu výstupního napětí má obvykle prahové napětí použitých tranzistorů. Zvláště pro případy, že napájecí napětí je nižší než 1 V, se realizace Dicksonovy nábojové pumpy stává velmi obtížnou. V takových případech je nutné používat vylepšené architektury [2], některé z nich jsem popsal v kapitole 2.

Obecně používaný princip potlačení vlivu prahového napětí je založen na změně zapojení přenosového tranzistoru z diodového režimu na režim aktivního spínače [3], [4], [5]. Při použití tranzistoru v režimu aktivního spínače je napěťový úbytek stupně mnohem nižší, než je hodnota prahového napětí. Obecně známou architekturou, která využívá tohoto principu, je křížově-vázaná nábojová pumpa popsaná v kapitole 2.6. Pro studii účinnosti s ohledem na rozměry použitých tranzistorů jsem vybral vlastními silami navrženou topologii, která je popsána dále.

5.1 Nová topologie pozitivní nábojové pumpy

Schéma zapojení jednoho stupně mnou navržené topologie nábojové pumpy je uvedeno na obr. 5.2. Toto obvodové řešení jsem publikoval v [6]. Pumpa používá dvoufázové hodiny CLK_1 , CLK_2 .



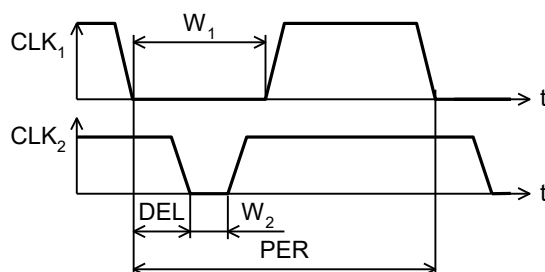
Obr. 5.1: Schéma zapojení jednoho stupně nábojové pumpy.

Jeden stupeň uvedené pumpy obsahuje dva spínačové bloky (obvodově vychází ze struktury invertoru) tvořené tranzistory T_1 , T_2 a T_3 , T_4 . Dále je zde tranzistor T_5 , který zajišťuje nabití přenosového kapacitoru C_T .

První blok T_1 , T_2 řídí napětí hradla pro „nabíjecí“ tranzistor T_5 . Druhý blok T_3 , T_4 zajišťuje připojení přenosového kapacitoru C_T na zem nebo na vstup daného stupně. Přenosový kapacitor je tak v první fázi hodin nabit na napětí U_{DD} a ve druhé fázi hodin je

připojen mezi vstup a výstup daného stupně. Napěťový zisk stupně pak v ideálním případě odpovídá hodnotě napájecího napětí U_{DD} .

Hodinové signály CLK_1 , CLK_2 , které jsou používány pro řízení obou spínačových bloků, se částečně překrývají, viz obr. 5.2. Symboly W_1 a W_2 označují šířku obou hodinových signálů, DEL značí prodlevu mezi sestupnými hranami CLK_1 , CLK_2 a PER označuje periodu obou hodinových signálů.



Obr. 5.2: Hodinové signály pro nábojovou pumpu dle obr. 5.1.

Klíčovou otázkou je volba hodnot W_1 , W_2 a DEL pro dosažení výhodného poměru mezi hodnotami výstupního napětí a účinnosti. Řešení je popsáno v kapitole 5.3.

5.2 Návrh základních parametrů pumpy

Návrhová pravidla pro výchozí odhad základních parametrů uvažované pumpy lze shrnout do níže popsaných kroků. Pro ilustraci jsem uvažoval tuto specifikaci pumpy:

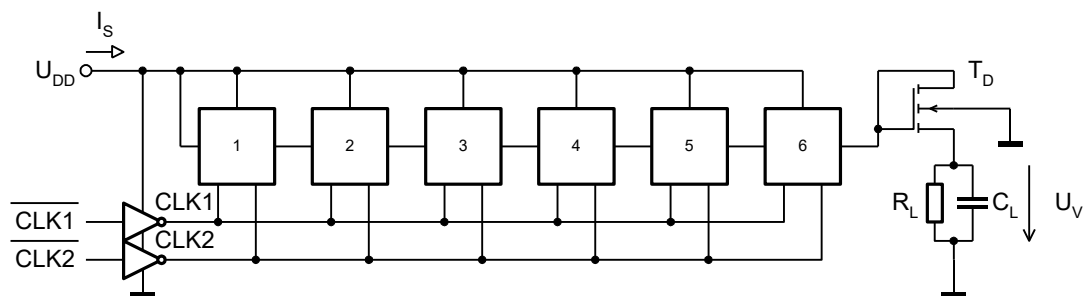
- napájecí napětí $U_{DD} = 0,7$ V,
- minimální výstupní napětí $U_V = 4$ V při kapacitní zátěži $C_L = 300$ pF a odporové složce proudu $I_L = 4$ μ A,
- maximální doba náběhu $t_R = 150$ μ s.

a) Počet stupňů N

Výchozí odhad počtu stupňů N jsem provedl prostým podělením hodnoty požadovaného výstupního napětí U_V a napěťového zisku ΔU (v ideálním případě předpokládám, že napěťový zisk je stejný, jako hodnota napájecího napětí U_{DD}). S ohledem na (2-2) pak vznikne rezerva jednoho stupně:

$$N = \frac{U_V}{\Delta U} = \frac{4}{0,7} \doteq 6. \quad (5-2)$$

Po určení počtu stupňů jsem již mohl nakreslit celkové schéma zapojení nábojové pumpy dle obr. 5.3.



Obr. 5.3: Blokové schéma zapojení nábojové pumpy.

Zapojení obsahuje dva budiče hodinových signálů, které jsou realizovány pomocí invertorů. Následuje šest stupňů nábojové pumpy dle obr. 5.1, které jsou označeny čísly

1 až 6. Za posledním stupněm musí být použit diodově zapojený tranzistor T_D , který slouží jako výstupní detektor. Na výstup je pak připojena zátěž tvořená prvky $C_L = 300 \text{ pF}$ a $R_L = 1 \text{ M}\Omega$ (hodnota odporu odpovídá požadovanému proudu $I_L = 4 \text{ }\mu\text{A}$ při napětí $U_V = 4 \text{ V}$).

Napájecí (vstupní) napětí je označeno U_{DD} , z tohoto zdroje jsou napájeny jednotlivé stupně pumpy i budiče hodinových signálů. Proud I_S tedy odpovídá celkové spotřebě pumpy.

b) *Hodinový kmitočet f_{CLK}*

Výchozí hodnotu hodinového kmitočtu předpokládám $f_{CLK} = 20 \text{ MHz}$.

c) *Kapacita přenosových kapacitorů C_T*

Výchozí hodnotu kapacity přenosových kapacitorů jsem stanovil ze známé hodnoty kapacitní složky zátěže C_L , počtu stupňů N , žádané doby náběhu t_R a hodinového kmitočtu f_{CLK} pomocí (5-3) z [1].

$$C_T = C_L \frac{N}{t_R \cdot f_{CLK}} = 300 \cdot 10^{-12} \frac{6}{150 \cdot 10^{-6} \cdot 20 \cdot 10^6} \doteq 0,6 \text{ pF} . \quad (5-3)$$

d) *Parametry W a L použitých tranzistorů*

Tranzistory T_3 až T_5 z jednotlivých stupňů (viz obr. 5.1) a tranzistor T_D (viz obr. 5.3) slouží pro přenos náboje mezi jednotlivými stupni pumpy. Vodivost těchto tranzistorů má podle doporučení [1] odpovídat alespoň desetinásobku výstupního proudu. Na základě této podmínky jsem výchozí hodnoty parametrů W (šířka kanálu) a L (délka kanálu) těchto tranzistorů odhadnul z V-A charakteristik.

Tranzistory T_1 a T_2 způsobují určitou ztrátu náboje přenosového kapacitoru C_T (v důsledku průtoku příčného proudu), ale přitom slouží pouze pro řízení tranzistoru T_5 , což dovoluje navrhnout tyto tranzistory s minimálními rozměry.

Přenosový kapacitor C_T byl realizován s použitím parazitní kapacity hradla tranzistoru T_{CT} . Kapacitu hradla tohoto tranzistoru jsem stanovil derivací V-A charakteristiky (tento postup byl detailně dokumentován pro jiný příklad v kapitole 4.5).

Tranzistory M_{BUFA} a M_{BUFB} tvoří budič (invertor) hodinového signálu. Parametry W a L jsem zvolil experimentálně po výchozí simulaci pumpy tak, aby byla zajištěna dostatečná strmost hran hodinových signálů.

Většina tranzistorů používá „vysokonapěťové“ modely NMOS_HVT (LEVEL=60, VERSION=4.2) nebo PMOS_HVT (LEVEL=60, VERSION=4.2), které mají relativně vysokou hodnotu prahového napětí. Výjimkou je tranzistor T_D , který je zapojen jako diodový detektor a otázka prahového napětí je pro něj klíčová. Pro tento tranzistor jsem musel použít model s nízkou hodnotou prahového napětí, konkrétně NMOS_NA18V (LEVEL=53, VERSION=3.2).

Tab. 5.1 Parametry tranzistorů pro realizaci pumpy.

Tranzistor	W [μm]	L [μm]	model
T_1	0,2	0,1	NMOS_HVT
T_2	1	0,1	PMOS_HVT
T_3	0,5	0,1	NMOS_HVT
T_4	2,5	0,1	PMOS_HVT
T_5	2,5	0,1	PMOS_HVT
T_{CT}	30	10	NMOS_HVT
T_D	20	0,8	NMOS_NA18V
T_{BUFA}	5	0,1	NMOS_HVT
T_{BUFB}	12,5	0,1	PMOS_HVT

Parametry jednotlivých tranzistorů jsou souhrnně uvedeny formou tab. 5.1. V tab. 5.2 je proveden odhad plochy čipu pro realizaci uvedené pumpy pro různé počty stupňů $N = 1$ až 6.

Tab. 5.2 Odhad plochy čipu pro realizaci pumpy.

N	A_S [μm^2]	A_{BD} [μm^2]	A [μm^2]
1	469	30	499
2	998	30	1028
3	1497	30	1527
4	1996	30	2026
5	2495	30	2525
6	2994	30	3024

Legenda:

A_S – plocha čipu pro realizaci jednotlivých stupňů nábojové pumpy,
 A_{BD} – plocha čipu pro realizaci budičů hodinových signálů a výstupního detektoru,
 A – celková plocha čipu.

5.3 Časovací schéma

Prvním problémem byla volba časovacího schématu, tedy správné nastavení časových parametrů hodinových signálů (dle obr. 5.2) s ohledem na výslednou účinnost pumpy.

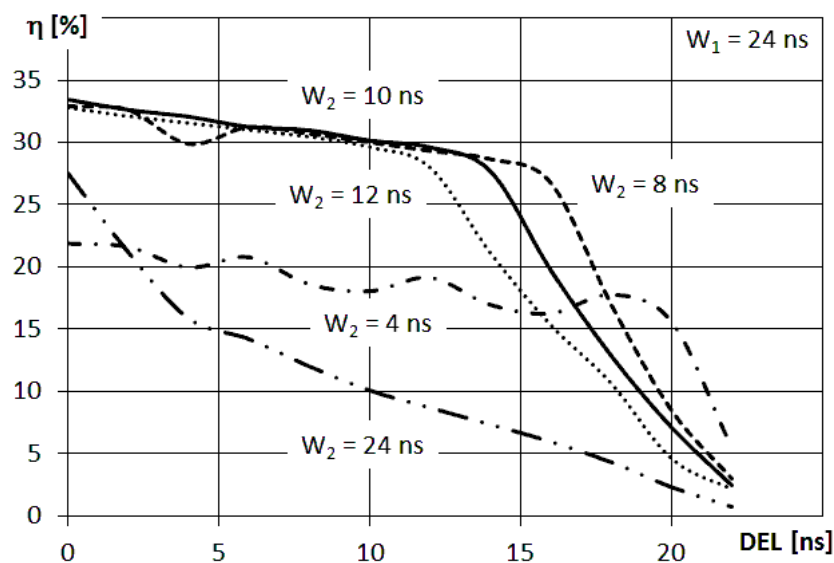
Zvolené hodnotě hodinového kmitočtu $f_{CLK} = 20$ MHz odpovídá perioda $PER = 50$ ns. Výchozí odhad šířky pulzu hodinového signálu CLK_1 jsem provedl jako polovinu periody hodinového signálu, kterou jsem snížil o uvažované délky vzestupných a sestupných hran (1 ns v obou případech): $W_1 = 24$ ns.

Následně jsem provedl simulace, jejichž cílem bylo určit hodnoty zbývajících parametrů DEL a W_2 . Hodnoty těchto parametrů byly současně rozmítány v rozsahu 0 až 24 ns. Výsledky simulací zachycují obr. 5.4 a 5.5

Pro výpočet účinnosti jsem použil vztah (4-10) odvozený v kapitole 4.12, nyní je uveden znovu jako (5-4):

$$\zeta = \frac{U_V^2}{R_L \cdot U_{DD} \cdot I_{S0}} \cdot 100 \%, \quad (5-4)$$

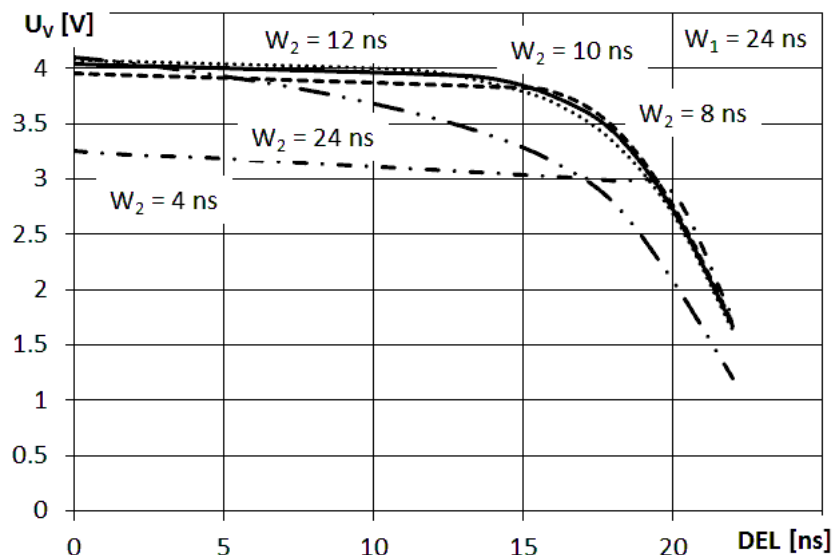
kde ζ je účinnost, U_V je výstupní napětí, R_L je zatěžovací odpor, U_{DD} je napájecí napětí, I_{S0} je střední hodnota odebíraného proudu.



Obr. 5.4: Závislost účinnosti na parametru DEL pro různé hodnoty parametru W_2 ($W_1 = 24$ ns).

Maximální hodnota účinnosti $\zeta = 33,43 \%$ při splnění požadavku minimální hodnoty výstupního napětí $U_V = 4,036 \text{ V}$ byla dosažena pro časovací parametry $W_1 = 24 \text{ ns}$, $W_2 = 10 \text{ ns}$ a $DEL = 0$.

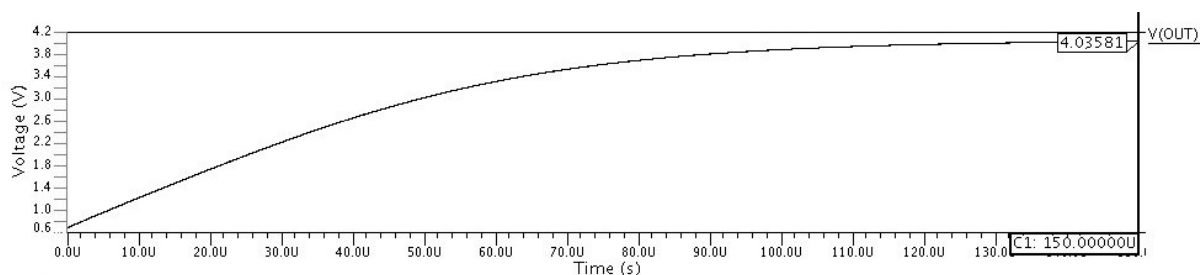
Výsledná účinnost je relativně nízká, protože nábojová pumpa pracuje při relativně nízkém napájecím napětí.



Obr. 5.5: Závislost výstupního napětí na parametru DEL pro různé hodnoty parametru W_2 ($W_1 = 24 \text{ ns}$).

Ze simulací vyplynul jeden podstatný závěr: nejvýhodnější hodnota časovacího parametru DEL je nula. Tedy sestupné hrany signálů CLK_1 a CLK_2 mají být souběžné.

Obdržené časovací parametry jsem následně ověřil s ohledem na náběh výstupu pumpy. Graf náběhu výstupu dokumentuje obr. 5.6. Výsledky prezentované v této kapitole jsem publikoval v [6], [7].



Obr. 5.6: Náběh výstupu pumpy ($W_1 = 24 \text{ ns}$, $W_2 = 10 \text{ ns}$, $DEL = 0 \text{ ns}$).

S ohledem na výsledné časovací schéma připomínám další důležitý důsledek, který vyplynul z provedených simulací. Skutečnost, že hodnota parametru DEL je nula, umožňuje odvodit oba hodinové signály CLK_1 a CLK_2 ze stejného hodinového zdroje. Signály CLK_1 a CLK_2 mají souběžné sestupné hrany (viz obr. 5.2), takže signály na vstupech budičů (invertorů) budou mít souběžně generované náběžné hrany (viz obr. 5.3). Šířka W_1 odpovídá signálu střidy 1:1 a šířku W_2 lze snadno upravit pomocí zpožďovací linky.

5.4 Studie vlivu hodinového kmitočtu na účinnost a výstupní napětí

Prvotním smyslem této části simulací bylo určit vliv hodinového kmitočtu na účinnost. Druhotně jsem zkoumal vliv hodinového kmitočtu na výstupní napětí. Opět bylo použito zapojení dle obr. 5.3. Výsledky prezentované v této kapitole jsem publikoval v [8].

V této části se jednak měnil počet stupňů pumpy N od 1 do 6 a simulace probíhaly pro kmitočty f_{CLK} : 10 MHz; 13,3 MHz; 20 MHz; 27 MHz a 40 MHz. Časovací parametry (W_1 ,

W_2 , DEL), určené při kmitočtu $f_{CLK} = 20$ MHz v předchozí kapitole, se pro jednotlivé případy proporcionálně měnily dle tab. 5.3.

Tab. 5.3 Časovací parametry pro jednotlivé hodinové kmitočty.

f_{CLK} [MHz]	PER [ns]	W_1 [ns]	W_2 [ns]
10	100	48	20
13,3	75	36	15
20	50	24	10
27	37	17,8	7,4
40	25	12	5

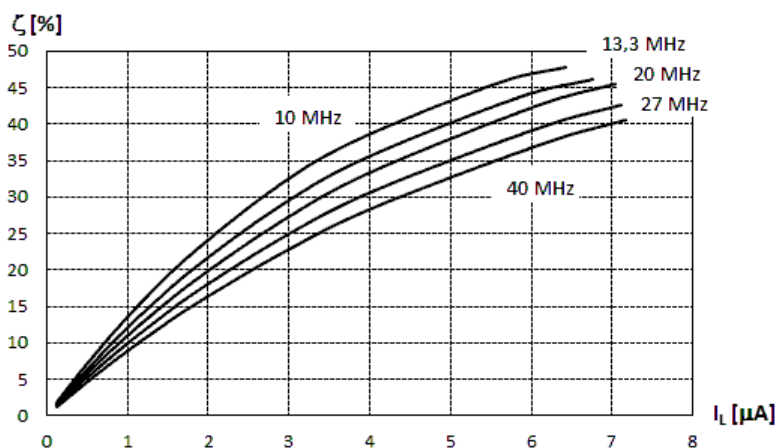
Výsledky z těchto simulací pro výstupní proud $I_L = 4 \mu A$ jsou shrnuty formou tab. 5.4. Uváděný rozsah účinnosti a výstupního napětí odpovídá krajním kmitočtům 10 MHz a 40 MHz. Průběh kmitočtové závislosti byl monotónní (účinnost s rostoucím kmitočtem klesala, výstupní napětí se s rostoucím kmitočtem zvyšovalo).

Tab. 5.4 Účinnost a výstupní napětí pumpy pro různý počet stupňů ($I_L = 4 \mu A$).

N	ζ [%]	U_v [V]
1	69,53 až 59,33	1,275 až 1,290
2	64,63 až 43,26	1,919 až 1,950
3	60,06 až 47,07	2,540 až 2,590
4	53,75 až 42,02	3,130 až 3,120
5	47,79 až 37,30	3,638 až 3,762
6	37,47 až 28,64	3,671 až 4,051

Ve druhém kroku jsem provedl simulace pro šestistupňovou pumpu ($N = 6$) a stanovil jsem závislosti účinnosti a výstupního napětí na odebíraném proudu pro určené hodnoty hodinových kmitočtů. Výsledky jsou uvedeny formou grafů dle obr. 5.7 a 5.8.

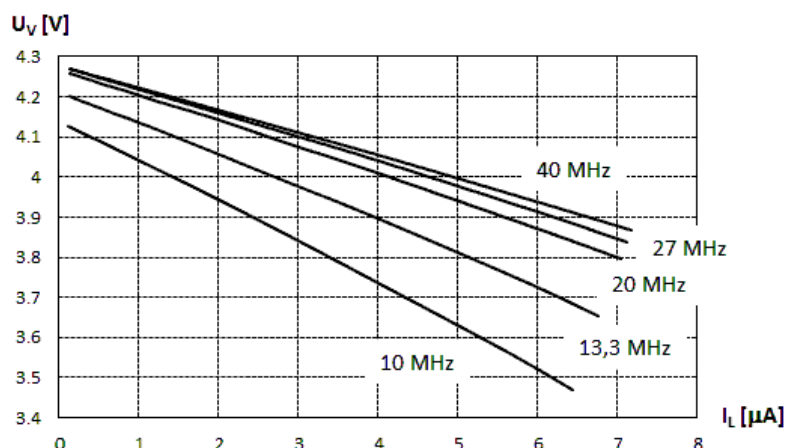
Obr. 5.7 ukazuje, že účinnost se zvyšuje se zvyšujícím se odebíraným proudem a klesajícím hodinovým kmitočtem. Zvyšování hodinového kmitočtu totiž vede ke zvýšení proudu odebíraného ze zdroje především v důsledku zvýšení příčného proudu tranzistorovými „totemy“, proto účinnost klesá. Při daném kmitočtu je jistá část proudu odebíraného ze zdroje nezávislá na výstupním proudu. Proto vede zvýšení výstupního proudu ke zvýšení výsledné účinnosti.



Obr. 5.7: Závislost účinnosti na odebíraném proudu pro různé hodnoty hodinových kmitočtů.

Obr. 5.8 ukazuje, jak se mění zatěžovací charakteristika pumpy (závislost výstupního napětí na odebíraném proudu) s hodinovým kmitočtem. Hodinový kmitočet vyšší hodnoty zajišťuje přenos vyššího množství náboje v daném časovém intervalu, proto výstupní napětí roste. Přítomnost kapacitní složky zátěže pak způsobí, že při zvýšení hodinového kmitočtu

dochází ke zvýšení napětí naprázdno. Jednotlivé charakteristiky pak nevychází z jednoho bodu.



Obr. 5.8: Závislost výstupního napětí na odebíraném proudu pro různé hodnoty hodinových kmitočtů.

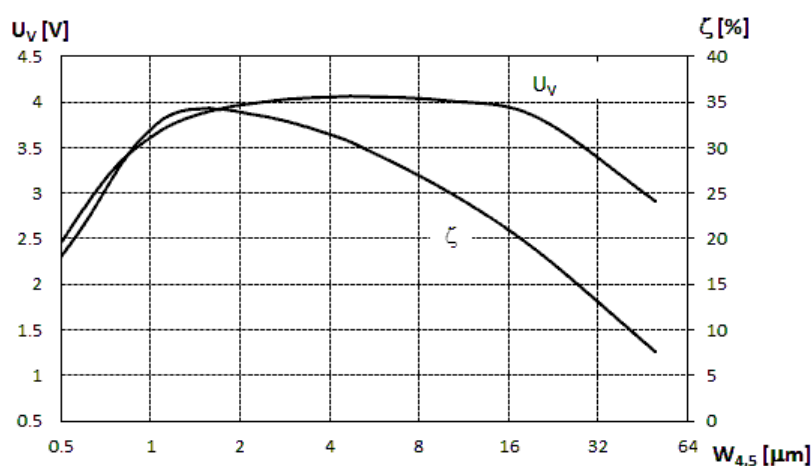
5.5 Studie vlivu rozměrů použitých tranzistorů na účinnost a výstupní napětí

Cílem této části simulací bylo určit vliv rozměrů použitých tranzistorů na účinnost a výstupní napětí navržené nábojové pumpy. Výsledky prezentované v této kapitole jsem publikoval v [8], [9].

Tyto simulace jsem provedl rozmítáním hodnoty šířky kanálů jednotlivých tranzistorů. Vždy byl měněn pouze jeden z parametrů dle tab. 5.1, ostatní byly ponechány beze změn. Zatěžovací odpor byl opět nastaven jako $R_L = 1 \text{ M}\Omega$ a simulace byly prováděny pouze pro stupeň $N = 6$ a při hodinovém kmitočtu $f_{\text{CLK}} = 20 \text{ MHz}$.

a) *Varianta 1: změna šířky kanálu tranzistorů T_4 a T_5 .*

Šířka kanálu tranzistorů T_4 a T_5 byla rozmítána od $0,5 \mu\text{m}$ do $50 \mu\text{m}$ (nominální hodnota z tab. 5.1 byla $W_{4,5} = 2,5 \mu\text{m}$). Je zřejmé, že šířka kanálu těchto tranzistorů má klíčový vliv na přenos náboje jak v okamžiku nabíjení, tak i při přenosu náboje do následujícího stupně.

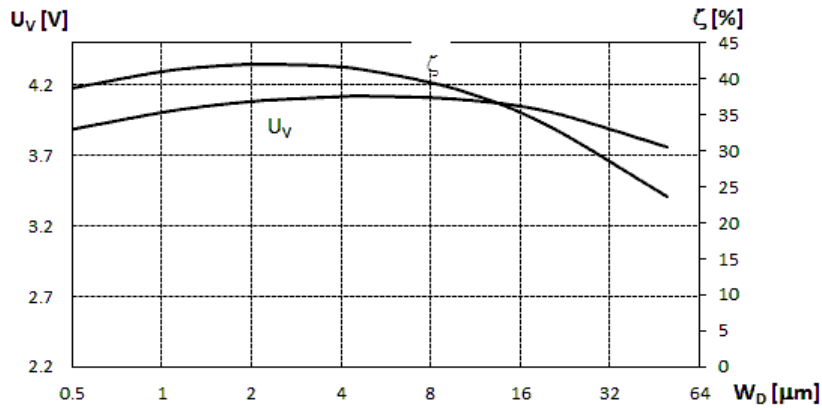


Obr. 5.9: Závislost účinnosti a výstupního napětí na šířce kanálů tranzistorů T_4 a T_5 .

b) *Varianta 2: změna šířky kanálu tranzistoru T_D .*

Šířka kanálu tranzistoru T_D (výstupního detektoru) byla rozmítána od $0,5 \mu\text{m}$ do $50 \mu\text{m}$ (nominální hodnota z tab. 5.1 byla $W_D = 20 \mu\text{m}$). Je zřejmé, že šířka kanálu

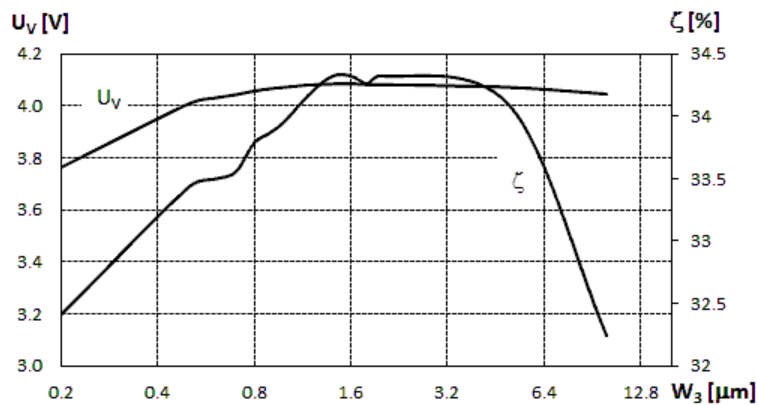
detektoru má primární vliv na účinnost (viz obr. 5.10), protože tento tranzistor určuje poměr energie předané do zátěže vůči energii odebírané z napájecího zdroje.



Obr. 5.10: Závislost účinnosti a výstupního napětí na šířce kanálu tranzistoru T_D .

c) *Varianta 3: změna šířky kanálu tranzistoru T_3 .*

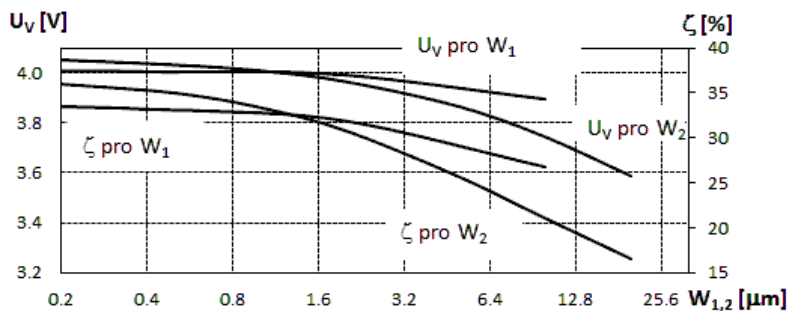
Šířka kanálu tranzistoru T_3 byla rozmítána od $0,2 \mu\text{m}$ do $10 \mu\text{m}$ (nominální hodnota z tab. 5.1 byla $W_3 = 0,5 \mu\text{m}$). Je zřejmé, že šířka kanálu tranzistoru T_3 má primární vliv na výstupní napětí (viz obr. 5.11), protože tento tranzistor má významný vliv na nabíjení přenosového kapacitoru z napájecího zdroje.



Obr. 5.11: Závislost účinnosti a výstupního napětí na šířce kanálu tranzistoru T_3 .

d) *Varianty 4, 5: změna šířky kanálů tranzistorů T_1 a T_2 .*

Šířka kanálu tranzistoru T_1 byla rozmítána od $0,2 \mu\text{m}$ do $10 \mu\text{m}$ (nominální hodnota z tab. 5.1 byla $W_1 = 0,2 \mu\text{m}$).



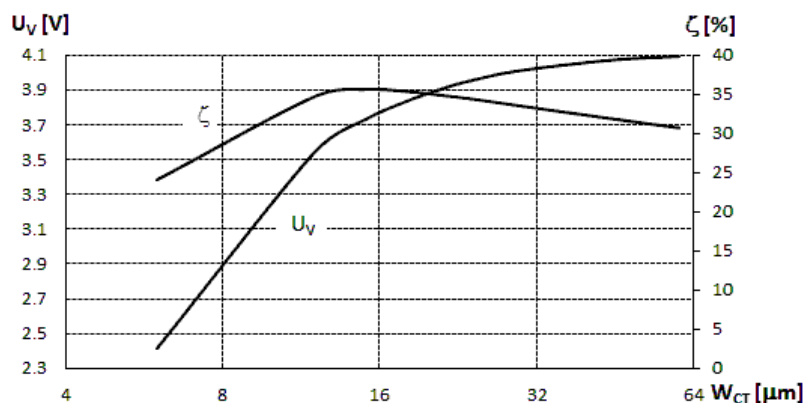
Obr. 5.12: Závislost účinnosti a výstupního napětí na šířkách kanálů tranzistorů T_1 a T_2 .

Šířka kanálu tranzistoru T_2 byla rozmítána od $0,2 \mu\text{m}$ do $20 \mu\text{m}$ (nominální hodnota z tab. 5.1 byla $W_2 = 1 \mu\text{m}$). Z úsporných důvodů jsem výsledky uvedl ve společném grafu dle obr. 5.12.

Zvyšování šířky kanálů těchto tranzistorů podporuje vybíjecí proces přenosového kapacitoru. Proto je nejvhodnější ponechat u těchto tranzistorů co nejmenší rozměry.

e) *Varianta 6: změna šířky kanálu tranzistoru T_{CT} .*

Šířka kanálu tranzistoru T_{CT} (přenosového kapacitoru) byla rozmítána od $6 \mu\text{m}$ do $60 \mu\text{m}$ (nominální hodnota z tab. 5.1 byla $W_{CT} = 30 \mu\text{m}$). Je zřejmé, že volba šířky kanálu přenosového kapacitoru je kompromisem mezi účinností a výstupním napětím (viz obr. 5.13).



Obr. 5.13: Závislost účinnosti a výstupního napětí na šířce kanálu tranzistoru T_{CT} .

Kapacita přenosového kapacitoru má silný vliv na ekvivalentní vnitřní sériový odpor pumpy a tím ovlivňuje i výstupní napětí. Volba hodnoty přenosové kapacity pro maximalizaci účinnosti však představuje komplexní problém. Pro nízké hodnoty přenosové kapacity hraje hlavní roli rozptylová kapacita, pro vysoké přenosové kapacity se pak zvyšuje odběr proudu z napájecího zdroje v důsledku příčných proudů tranzistorovými „totemy“.

f) *Varianta 7: změna šířky kanálů tranzistorů T_{BUFA} , T_{BUFB} .*

Šířky kanálů tranzistorů T_{BUFA} , T_{BUFB} (budiče hodinových signálů) byly rozmítány od $1 \mu\text{m}$ do $20 \mu\text{m}$ pro T_{BUFA} (nominální hodnota z tab. 5.1 byla $W_{BUFA} = 5 \mu\text{m}$) a současně s tím od $2,5 \mu\text{m}$ do $50 \mu\text{m}$ pro T_{BUFB} (nominální hodnota z tab. 5.1 byla $W_{BUFB} = 12,5 \mu\text{m}$). Šířky kanálů obou tranzistorů zůstávaly stále v poměru $1 : 2,5$. Tato varianta není zakreslena pomocí grafu, protože změny účinnosti a výstupního napětí nejsou příliš velké. Z výsledků vyplývá, že tranzistory v budičích hodinových signálů je třeba vytvořit v co nejmenší šířce kanálů. V opačném případě dojde k nárůstu jejich příčného proudu.

Výsledky předcházejících simulací naznačují možnosti zvýšení účinnosti uváděné nábojové pumpy změnou šířky kanálů použitých tranzistorů. Účinnost lze zvýšit zhruba o 10 %.

Šířky kanálů T_4 , T_5 , T_D a T_{CT} ovlivňují účinnost zásadním způsobem, šířka kanálu T_3 má naproti tomu vliv především na výstupní napětí. Vliv šířek kanálů ostatních tranzistorů na účinnost a výstupní napětí není již tak výrazný a výsledky lze předem odhadnout.

Platnost předkládaných výsledků je omezena na pre-layoutové simulace. Nebyly uvažovány parazitní jevy vyšších řádů, jako je kapacita mezi jednotlivými vrstvami, kapacita metalického propojení, atd..

Vlastní realizaci v monolitické podobě jsem nemohl provést z důvodu nedostupnosti technologie i hardwaru na mém kmenovém pracovišti (Univerzita Pardubice) a vysoké finanční náročnosti. Z těchto důvodů byly výsledky posouzeny simulacemi prováděnými

pomocí simulátoru Eldo verze 2010.2b od firmy Mentor Graphics, licence tohoto simulátoru byla poskytnuta školicím pracovištěm ČVUT.

Literatura

- [1] PAN, Feng, SAMADDAR, Tapan. *Charge pump circuit design*. New York: McGraw-Hill, 2006. ISBN 0-07-147045-X.
- [2] PALUMBO, Gaetano, PAPPALARDO, Domenico. *Charge Pump Circuits: An Overview on Design Strategies and Topologies*. IEEE Circuits and Systems Magazine, vol. 10, no. 1, 2010.
- [3] YAMAZOE, Takanori, ISHIDA, Hisanobu, NIHONGI, Yasutaka. *A charge pump that generates positive and negative high voltages with low power-supply voltage and low power consumption for non-volatile memories*. 2009 IEEE International Symposium on Circuits and Systems. 2009.
- [4] WONG, Oi-Ying, WONG, Hei, TAM, Wing-Shan, KOK, Chi-Wah. *An Overview of Charge Pumping Circuits for Flash Memory Applications*. 9th IEEE International Conference on ASIC, 2011.
- [5] WONG, Oi-Ying, WONG, Hei, TAM, Wing-Shan, KOK, Chi-Wah. *On the design of power- and area-efficient Dickson charge pump circuits*, Analog Integr Circ Sig Process, pp. 373–389, 2014.
- [6] MATOUŠEK, David, ŠUBRT, Ondřej. *An innovative Charge Pump design and its properties optimization*. 25th International Conference Radioelektronika, Pardubice, 2015.
- [7] MATOUŠEK, David, ŠUBRT, Ondřej, HOSPODKA, Jiří. *Charge Pump Design for Use in NVM Device Test and Measurement*. 10th International Conference MEASUREMENT, Smolenice, 2015.
- [8] MATOUŠEK, David, HOSPODKA, Jiří, ŠUBRT, Ondřej. *Output Voltage and Efficiency of Novelty Architecture of Charge Pump versus Clock Frequency and MOSFETs Sizes*. International Conference on Applied Electronics, Plzeň, 2016.
- [9] MATOUŠEK, David, HOSPODKA, Jiří, ŠUBRT, Ondřej. *Efficiency of Innovative Charge Pump versus Clock Frequency and MOSFETs Sizes*. MEASUREMENT SCIENCE REVIEW, vol. 16, No. 5, pp. 260-265, 2016

6 Racionalizace topologie nábojové pumpy s ohledem na počet kapacitorů

Hlavní nevýhodou topologií, které vychází z Dicksonovy nábojové pumpy, je nízký napěťový zisk. Každý stupeň má totiž napěťový zisk odpovídající amplitudě použitých hodinových signálů. Pro dosažení vysoké hodnoty napěťového zisku celé pumpy, musí být použit relativně vysoký počet stupňů. Tím se však dramaticky zvyšuje počet použitých kapacitorů a dalších součástek a také narůstají rozměry celého obvodu. Vnitřní odpor pumpy s vysokým počtem stupňů je také vysoký.

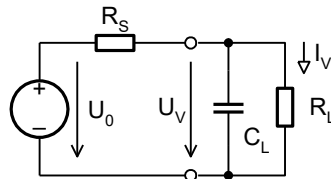
Příkladem topologií s vysokým napěťovým ziskem je Uenova Fibonacciho pampa [1], nebo Carneova pampa 2^N [2], [3]. Níže se zaměřím na Fibonacciho pampa.

Určitou nevýhodou Fibonacciho nábojové pumpy je vysoká citlivost na rozptylové kapacity. Tato citlivost je výrazně vyšší než u Dicksonovy nábojové pumpy [4]. Snížení citlivosti na rozptylové kapacity lze dosáhnout pouze tak, že zvýšíme kapacitu přenosových kapacitorů. Takové řešení je však nevhodné pro monolitickou technologii, protože celková plocha čipu je vždy jedním z klíčových parametrů nábojové pumpy, ale je použitelné pro diskrétní technologii.

Výsledkem této části práce je tedy obvodové řešení Fibonacciho nábojové pumpy v diskrétní podobě. Fibonacciho pampa jsem realizoval na desce plošných spojů a její parametry změřil a porovnal s diskrétně realizovanou Dicksonovou nábojovou pumpou.

6.1 Výstupní odpor Dicksonovy nábojové pumpy

Nábojová pampa může být obecně nahrazena obvodem dle obr. 6.1 [5], [6].



Obr. 6.1: Náhradní obvod nábojové pumpy.

Jedná se o náhradní obvod obsahující ideální zdroj napětí U_0 a vnitřní sériový odpor R_S . Zátěž má obvykle kapacitní a odporovou složku (C_L , R_L). Zdroj napětí U_0 odpovídá výstupnímu napětí pumpy naprázdno, odpor R_S odpovídá ekvivalentnímu výstupnímu odporu nábojové pumpy. Pro výstupní napětí při zatížení výstupu lze zapsat vztah:

$$U_V = U_0 - R_S \cdot I_V, \quad (6-1)$$

kde U_V je výstupní napětí při zatížení, U_0 je výstupní napětí naprázdno, R_S je vnitřní sériový odpor (ekvivalentní výstupní odpor nábojové pumpy), I_V je odebíraný proud ($I_V > 0$).

Zdroj [1] definuje ekvivalentní výstupní odpor Dicksonovy nábojové pumpy R_S :

$$R_S = \frac{N}{(C_T + C_S) \cdot f}, \quad (6-2)$$

kde R_S je ekvivalentní výstupní odpor nábojové pumpy, N je počet stupňů pumpy, C_T je kapacita přenosových kapacitorů, C_S je kapacita rozptylových kapacitorů, f je hodinový kmitočet.

Platnost (6-2) je omezena konečným odporem použitých spínacích součástek (diod nebo tranzistorů) a také vnitřním odporem zdrojů hodinových signálů. Vztah (6-2) totiž předpokládá, že odpory spínacích součástek a vnitřní odpory budičů hodinových signálů jsou

mnohem nižší než ekvivalentní odpor přenosových kapacitorů (a odpovídajících rozptylových kapacit). Tento předpoklad je však splněn pouze při použití přenosových kapacitorů nízké hodnoty kapacity. Při použití vysoké hodnoty kapacity přenosových kapacitorů přestává tento vztah platit.

6.2 Referenční Dicksonova pumpa v diskretní podobě

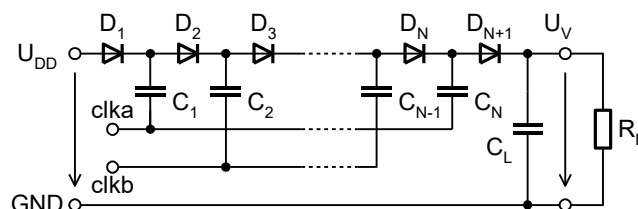
Nejdříve jsem navrhl Dicksonovu nábojovou pumpu. Výsledné parametry této pumpy slouží jako reference pro Fibonacciho nábojovou pumpu popsanou v kapitole 6.3.

Návrhová pravidla pro Dicksonovu pumpu jsou sumarizována například v [6] a ilustrována pomocí obr. 6.2. Pro praktickou realizaci vycházím z obr. 6.3 a tohoto vstupního zadání pumpy:

- napájecí napětí a amplituda hodinových signálů $U_{DD} = 3 \text{ V}$,
- minimální hodnota výstupního napětí v ustáleném stavu $U_V = 30 \text{ V}$ při odběru $I_V = 1 \text{ mA}$,
- maximální zvlnění výstupního napětí $U_R = 15 \text{ mV}$,
- maximální doba náběhu výstupního napětí $t_R = 65 \text{ ms}$.



Obr. 6.2: Diagram návrhu nábojové pumpy.



Obr. 6.3: Principiální schéma zapojení Dicksonovy nábojové pumpy.

Nejdříve jsem určil **počet stupňů Dicksonovy pumpy N** , lze vyjít z dříve uvedeného vztahu (6-3) dle [1] s tím, že uvažuji ideální případ, kdy se neuplatní rozptylové kapacity:

$$U_0 = U_{DD} + N \cdot (\Delta U - U_T) - U_T \quad (6-3)$$

kde U_0 je výstupní napětí naprázdno, U_{DD} je napájecí napětí, N je počet stupňů, ΔU je napětový zisk (v ideálním případě odpovídá amplitudě napětí hodinového signálu U_{DD}), U_T je prahové napětí diody.

Požadovaný počet stupňů pak mohu za podmínky $U_T \ll U_{DD}$ zjednodušeně určit jako:

$$N = \frac{U_0}{U_{DD}} - 1, \quad (6-4)$$

kde N je počet stupňů, U_0 je výstupní napětí naprázdno, U_{DD} je napájecí napětí.

Dosazením do (6-4) jsem dostal (pro tento idealizovaný případ) výsledek $N = 9$. Reálně je však třeba počet stupňů zvýšit, a to pro pokrytí ztrát v důsledku konečného prahového napětí použitých diod a úbytku způsobeného konečným výstupním odporem pumpy. Pro další výpočty proto uvažuji $N = 11$.

Následně jsem vypočítal **hodnotu kapacity přenosových kapacitorů** C_T ze známých hodnot výstupního napětí a proudu a požadované doby náběhu [6] (6-5).

$$C_T = \frac{I_V \cdot t_R}{U_V}, \quad (6-5)$$

kde C_T je kapacita přenosových kapacitorů, U_V je výstupní napětí při odběru I_V , t_R je doba náběhu výstupu.

Po dosazení do (6-5) byl získán výsledek $C_T = 2,17 \mu\text{F}$. Prakticky jsem použil hodnotu $C_T = 2,2 \mu\text{F}$.

Ve třetím kroku jsem určil **hodnotu hodinového kmitočtu** f ze známých hodnot výstupního proudu, požadovaného zvlnění výstupního napětí a zatěžovací kapacity (zatěžovací kapacitu jsem zvolil shodně s kapacitou přenosových kapacitorů jako $C_L = 2,2 \mu\text{F}$) [1]:

$$f = \frac{I_V}{U_R \cdot C_L}, \quad (6-6)$$

kde f je hodinový kmitočet, I_V je výstupní odebíraný proud, U_R je zvlnění výstupního napětí, C_L je zatěžovací kapacita.

Po dosazení do (6-6) byl získán výsledek $f = 30,2 \text{ kHz}$. Prakticky jsem použil hodnotu $f = 33 \text{ kHz}$.

Na závěr jsem zvolil typy tranzistorů a diod vyhovující zadání a provozním podmínkám. Všechny parametry návrhu jsou shrnuty formou tab. 6.1.

Tab. 6.1 Vstupní parametry návrhu a výsledné parametry součástek.

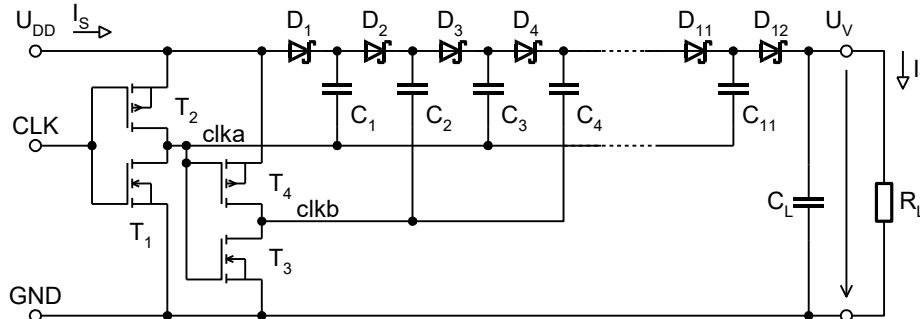
Parametr	Hodnota nebo typ součástky	Typ modelu v LTspice XVII
Výstupní napětí	$U_{V\min} = 30 \text{ V}$ ($I_V = 1 \text{ mA}$).	-
Doba náběhu výstupu	$t_{R\max} = 65 \text{ ms}$.	-
Zvlnění výstupu	$U_{R\max} = 15 \text{ mV}$.	-
Hodinový kmitočet	$f = 33 \text{ kHz}$.	-
Napájecí napětí	$U_{DD} = 3 \text{ V}$.	-
Kapacity	$C_L = C_T = 2,2 \mu\text{F}$.	ideální kapacitor
NMOS tranzistor	2N7002 ($U_{DSS} = 60 \text{ V}$, $U_{th} = 2,1 \text{ V}$).	VDMOS, N-kanál
PMOS tranzistor	BSS84 ($U_{DSS} = -50 \text{ V}$, $U_{th} = -1,7 \text{ V}$).	VDMOS, P-kanál
Schottkyho dioda	PMEG4010BEA ($U_{RRM} = 40 \text{ V}$, $U_T = 155 \text{ mV}$).	D

Výsledné schéma Dicksonovy pumpy dle obr. 6.4 obsahuje tranzistory T_1 , T_2 a T_3 , T_4 ve funkci budičů hodinových signálů, dále Schottkyho diody D_1 až D_{12} , přenosové kapacitory C_1 až C_{11} a kapacitní a odporovou zátěž C_L a R_L .

Návrh pumpy byl ověřen simulací pomocí programu LTspice XVII. Byly určeny hodnoty výstupního napětí naprázdno $U_0 = 34,90 \text{ V}$ a výstupního napětí při jmenovitém

zatížení ($I_V = 1 \text{ mA}$) $U_V = 32,78 \text{ V}$. Dosazením do vztahu (4-5) byl určen ekvivalentní výstupní odpor pumpy: $R_s = \frac{U_{V1} - U_{V2}}{I_{V2} - I_{V1}} = \frac{34,90 - 32,78}{0,001 - 0} = 2120 \Omega$.

Simulací byla určena doba náběhu výstupního napětí $t_R = 37,07 \text{ ms}$ a zvlnění výstupního napětí $U_R = 7,23 \text{ mV}$ (špička-špička).

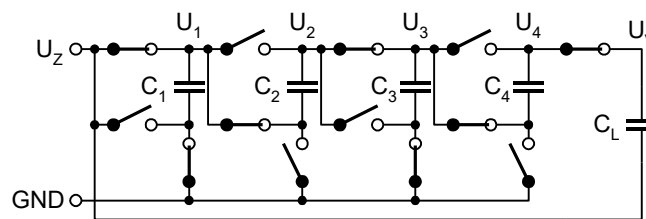


Obr. 6.4: Výsledné schéma zapojení Dicksonovy nábojové pumpy pro realizaci v diskrétní podobě ($N = 11$).

Vypočítané a odsimulované výsledky jsou tedy ve velmi dobré shodě. Tyto výsledky jsem publikoval v [7].

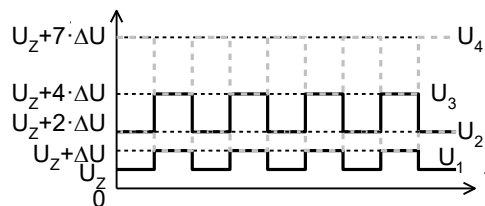
6.3 Fibonacciho pumpa v diskrétní podobě

Principiální zapojení Fibonacciho pumpy [1] je uvedeno na obr. 6.5.



Obr. 6.5: Principiální schéma Fibonacciho nábojové pumpy řádu $N = 4$.

Napětí v jednotlivých uzlech označené jako U_1 až U_4 v periodickém ustáleném stavu je posunuto o násobek napěťového zisku prvního stupně ΔU , jak dokumentuje obr. 6.6. Pro uvažovaný případ $N = 4$ je výstupní napětí naprázdno (v ideálním případě): $U_V = U_Z + 7 \cdot U_Z$.



Obr. 6.6: Posuv napětí v jednotlivých stupních Fibonacciho pumpy dle obr. 6.5.

Obecně lze pro hodnotu výstupního napětí naprázdno v ideálním případě (pokud neuvažují vliv rozptylových kapacit ani prahového napětí spínačů) zapsat vztah (6-7).

$$U_V = U_Z + U_Z \cdot \sum_{n=1}^N F_n, \quad (6-7)$$

kde U_V je výstupní napětí naprázdno, U_Z je napětí zdroje, N je počet stupňů pumpy, F_n je Fibonacciho koeficient řádu n ($F_1 = 1$, $F_2 = 1$, pro $n \geq 3$: $F_n = F_{n-1} + F_{n-2}$).

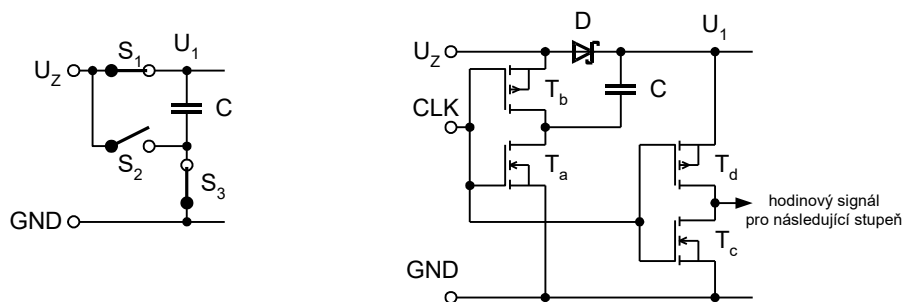
S ohledem na parametry zadání z kapitoly 6.2 (tab. 6.1), musí být počet stupňů pumpy nastaven jako $N = 5$. Po dosažení do vztahu (6-7) lze určit ideální výstupní napětí naprázdno $U_0 = 39 \text{ V}$. Pro nižší počet stupňů není splněna podmínka minimálního výstupního napětí (například pro $N = 4$ je výstupní napětí naprázdno pouze $U_0 = 24 \text{ V}$).

S ohledem na referenční návrh Dicksonovy pumpy jsem parametry a typy součástek dle tab. 6.1 zachoval i pro případ Fibonacciho pumpy. To mi dovolí výsledné parametry obou architektur „férově“ porovnat.

Realizace Fibonacciho nábojové pumpy je mnohem komplikovanější než obvodové řešení Dicksonovy nábojové pumpy. Klíčový problém spočívá ve skutečnosti, že každý stupeň pumpy obsahuje dva „plovoucí“ spínače. Situaci vysvětlují pomocí obr. 6.7.

Obr. 6.7 představuje první stupeň Fibonacciho pumpy dle obr. 6.5. „Plovoucí“ spínače jsou označeny jako S_1 a S_2 . Pro realizaci spínače S_1 lze použít diodu, stejně jako v případě Dicksonovy nábojové pumpy. Spínač S_2 však musí být realizován tranzistorem, jelikož se jedná o „high-side switch“, je nutné použít tranzistor PMOS. Takové řešení je výhodnější než komplikované řízení tranzistoru NMOS pomocí bootstrap techniky. Spínač S_3 lze realizovat tranzistorem NMOS, tento spínač je uzemněný a odpovídá typu „low-side switch“.

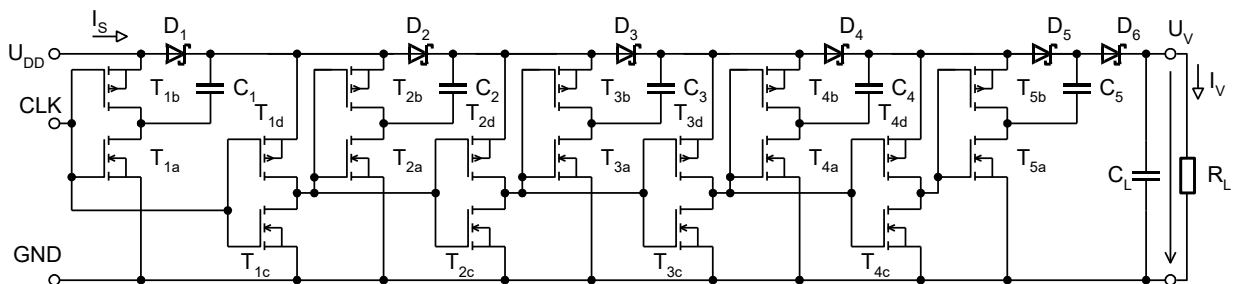
Druhotným problémem realizace Fibonacciho pumpy je generování řídicího signálu pro spínače S_2 a S_3 následujícího stupně. Příslušný budič musí být napájen z výstupu aktuálního stupně a musí invertovat hodinový signál pro následující stupeň. Jako vhodné řešení tohoto problému se ukázalo použití pomocného tranzistorového invertoru [8], který je napájen z výstupu aktuálního stupně a taktován hodinovým signálem aktuálního stupně. Výstup invertoru pak poskytuje invertovaný a napětově posunutý hodinový signál pro následující stupeň nábojové pumpy.



Obr. 6.7: Principiální schéma jednoho stupně Fibonacciho nábojové pumpy (vlevo) a odpovídající obvodové řešení (vpravo).

Spínači S_1 odpovídá dioda D , spínači S_2 odpovídá tranzistor T_b , spínači S_3 odpovídá tranzistor T_a . Pomocný invertor pro řízení následujícího stupně je tvořen tranzistory T_c , T_d .

Mnou navržené výsledné obvodové řešení Fibonacciho nábojové pumpy, pro uvažovaný počet stupňů $N = 5$, je uvedeno na obr. 6.8. Toto obvodové řešení jsem publikoval v [9] a [10].



Obr. 6.8: Výsledné schéma zapojení Fibonacciho nábojové pumpy pro realizaci v diskretní podobě ($N = 5$).

Předložené obvodové řešení Fibonacciho nábojové pumpy jsem ověřil simulací pomocí programu LTspice XVII. Výsledné napětí naprázdno bylo $U_0 = 35 \text{ V}$ a výstupní

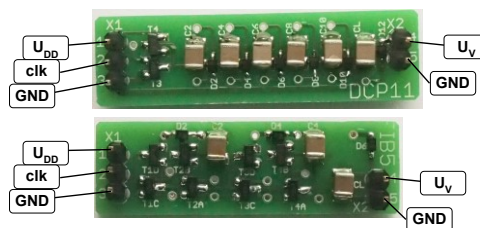
napětí při jmenovitém zatížení ($I_V = 1 \text{ mA}$) $U_V = 33,14 \text{ V}$. Dosazením do vztahu (4-5) byl určen ekvivalentní výstupní odpor pumpy: $R_S = \frac{U_{V1} - U_{V2}}{I_{V2} - I_{V1}} = \frac{35,00 - 33,14}{0,001 - 0} = 1860 \Omega$.

Dále byla určena doba náběhu výstupního napětí $t_R = 17,37 \text{ ms}$ a zvlnění výstupního napětí $U_R = 7,24 \text{ mV}$ (špička-špička).

6.4 Porovnání parametrů obou nábojových pump měřením

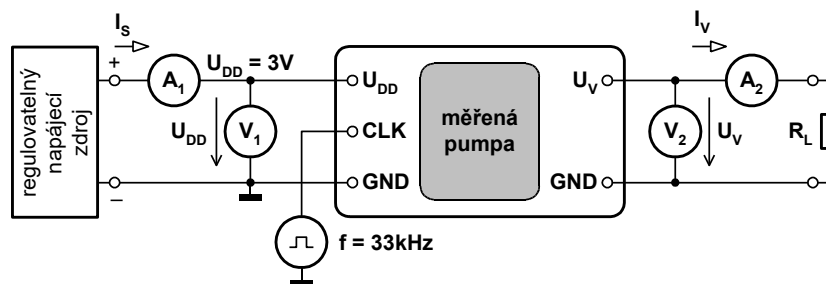
Referenční návrh Dicksonovy nábojové pumpy ($N = 11$) dle obr. 6.4 spolu s návrhem Fibonacciho nábojové pumpy ($N = 5$) dle obr. 6.8 jsem použil pro realizaci obou pump v diskretní podobě. Hodnoty a typy použitých součástek odpovídají tab. 6.1. Kondenzátory byly v provedení SMD (velikost 1210), hodnoty $2,2 \mu\text{F}/50 \text{ V}$, z keramiky typu X7R.

Realizované desky plošných spojů obsahují 5 vývodů pro připojení vstupního (napájecího) napětí U_{DD} , výstupního napětí U_V , hodinového signálu (clk) a záporného pólu (GND). Viz obr. 6.9.



Obr. 6.9: Fotografie vzorků Dicksonovy nábojové pumpy (nahore, rozměry $43 \times 12 \text{ mm}$) a Fibonacciho nábojové pumpy (dole, rozměry $40 \times 12,5 \text{ mm}$), pohled shora (zbyvajících součástky jsou osazeny zdola).

Klíčové parametry obou nábojových pump jsem měřil v zapojení dle obr. 6.10. Ampérmetry A_1 a A_2 měří vstupní a výstupní proudy. Vstupní proud odpovídá spotřebovávanému proudu ze zdroje, výstupní proud odpovídá proudu odebíranému zátěží. Voltmetry V_1 a V_2 měří vstupní a výstupní napětí, oba voltmetry měly vstupní odpor $20 \text{ M}\Omega$.



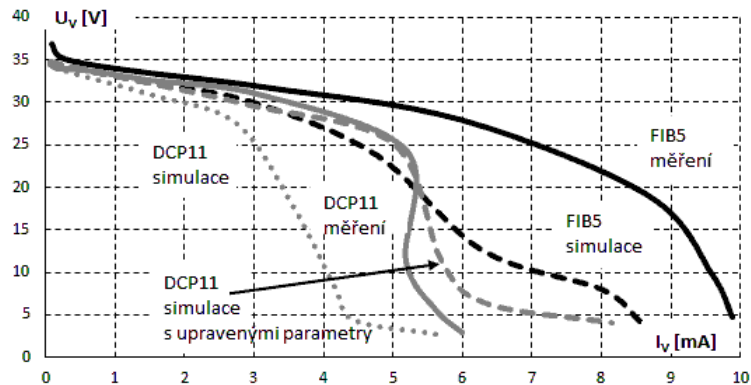
Obr. 6.10: Schéma zapojení měřené pumpy.

Během měření jsem kompenzoval napěťový úbytek způsobený ampérmetrem A_1 , takže napájecí napětí měřené pumpy bylo regulováno na konstantní hodnotu $U_{DD} = 3 \text{ V}$. Generátor hodinového signálu vytvářel obdélníkový signál střídly 1 : 1 kmitočtu 33 kHz s rozkmitem napětí 0 až 3 V .

Níže jsou uvedeny grafy klíčových parametrů obou nábojových pump. Jedná se o charakteristiky označené jako DCP11 (Dicksonova nábojová pumpa pro $N = 11$) a FCP5 (Fibonacciho nábojová pumpa pro $N = 5$) odpovídající naměřeným hodnotám a hodnotám získaným simulací pomocí programu LTspice XVII. Dosažené výsledky jsem publikoval v [10].

a) *Zatěžovací charakteristika.*

Zatěžovací charakteristika (závislost výstupního napětí na odebíraném výstupním proudu) je uvedena na obr. 6.11.



Obr. 6.11: Zatěžovací charakteristiky nábojových pump.

Rozdíly mezi výsledky ze simulace a měření jsou relativně velké. Hlavní příčinou těchto odlišností je patrně variabilita prahového napětí použitých tranzistorů a diod. Z výsledků vyplývá, že konkrétní kusy použitých tranzistorů a diod měly nižší absolutní hodnotu prahového napětí, než bylo definováno v jejich modelech pro simulátor.

Tento problém jsem se snažil vyřešit alespoň pro Dicksonovu nábojovou pumpu. Úpravou některých parametrů modelů tranzistorů a diod jsem dosáhl lepší shody mezi naměřenými a simulovanými výsledky. Situace je v obr. 6.11 patrná porovnáním průběhů závislosti „DCP11 měření“ a „DCP11 simulace s upravenými parametry“.

Z naměřených zatěžovacích charakteristik lze rovněž stanovit hodnotu vnitřního odporu obou nábojových pump. Dosazením do vztahu (4-5) byl určen ekvivalentní výstupní odpor Dicksonovy nábojové pumpy ($N = 11$) v okolí výstupního proudu $I_V = 1$ mA:

$$R_{SDCP11} = \frac{U_{V1} - U_{V2}}{I_{V2} - I_{V1}} = \frac{33,7 - 32,7}{0,001485 - 0,000714} \doteq 1297 \Omega.$$

Ekvivalentní výstupní odpor pumpy Fibonacciho nábojové pumpy ($N = 5$):

$$R_{SFIB5} = \frac{U_{V1} - U_{V2}}{I_{V2} - I_{V1}} = \frac{34,4 - 33,5}{0,00152 - 0,000729} \doteq 1138 \Omega.$$

b) *Závislost účinnosti na odebíraném výstupním proudu.*

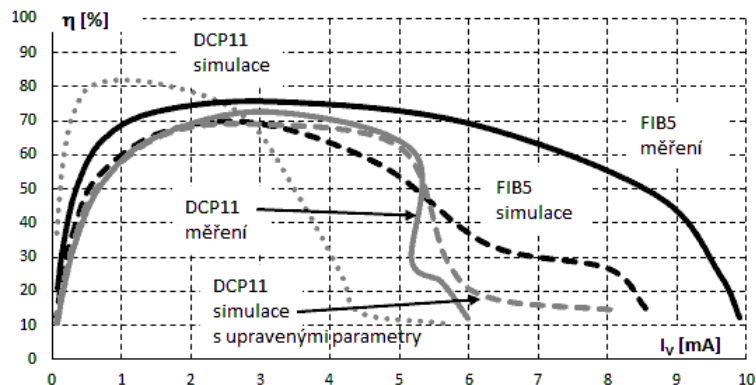
Účinnost jsem stanovil s použitím dříve odvozeného vztahu (4-10), který je v drobně upravené formě uveden jako (6-8):

$$\zeta = \frac{U_V \cdot I_V}{U_{DD} \cdot I_{S0}} \cdot 100 \%, \quad (6-8)$$

kde ζ je účinnost, U_V je výstupní napětí, I_V je proud odporové zátěže na výstupu, U_{DD} je napájecí napětí, I_{S0} je střední hodnota proudu odebíraného ze zdroje.

Použitý ampérmetr A_1 pracuje na principu dvojí integrace, měří tedy přímo střední hodnotu proudu odebíraného ze zdroje I_{S0} . V ustáleném periodickém stavu mají výstupní proud I_V i výstupní napětí U_V prakticky stejnosměrný charakter. Rovněž vstupní napětí U_{DD} je stejnosměrné. Pro měření těchto veličin bylo tedy opět možné použít běžné digitální multimetry založené na principu dvojí integrace.

Naměřené závislosti účinnosti na odebíraném proudu z výstupu $\eta = f(I_V)$ jsou uvedeny formou grafu dle obr. 6.12.



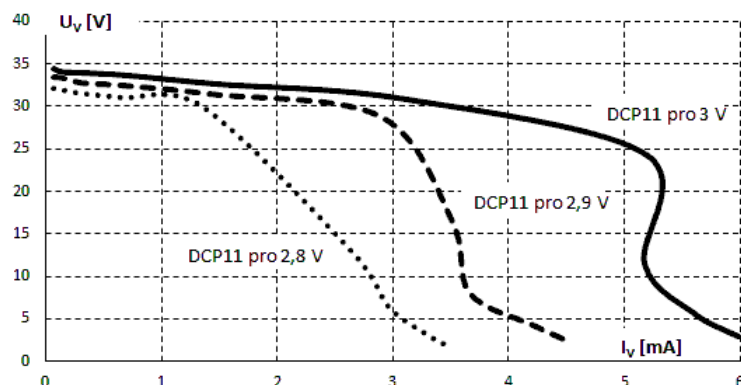
Obr. 6.12: Závislost účinnosti na odebíraném proudu.

Zjištěné rozdíly mezi výsledky ze simulace a měření způsobuje opět výrobní rozptyl prahového napětí použitých tranzistorů a diod. Je zřejmé, že účinnost pětistupňové Fibonacciho nábojové pumpy je v celém sledovaném rozsahu vyšší než v případě jedenáctistupňové Dicksonovy nábojové pumpy.

c) *Závislost výstupního napětí a účinnosti na odebíraném výstupním proudu pro různé hodnoty napájecího napětí.*

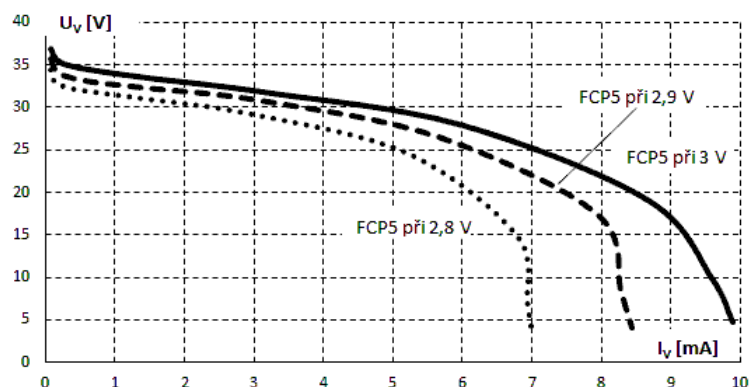
Tyto charakteristiky odpovídají situaci, kdy se snižuje napětí systému napájeného z baterie, která se postupně vybíjí. Napájecí napětí U_{DD} jsem postupně reguloval na hodnoty 2,8 V; 2,9 V a 3 V. Amplitudu hodinového signálu jsem vždy nastavil shodně s hodnotou napájecího napětí.

Výsledné charakteristiky pro Dicksonovu nábojovou pumpu dle obr. 6.13 ukazují, že hodnota výstupního napětí při zátěži $R_L = 30 \text{ k}\Omega$ (tato hodnota odpovídá požadavkům zadání, kdy při výstupním proudu $I_V = 1 \text{ mA}$ má být výstupní napětí minimálně $U_V = 30 \text{ V}$) byla vždy vyšší než minimální požadovaná hodnota $U_{Vmin} = 30 \text{ V}$. Jednotlivé hodnoty U_V byly: 31,1 V; 31,7 V a 32,9 V.



Obr. 6.13: Závislost výstupního napětí Dicksonovy nábojové pumpy na odebíraném proudu pro různé hodnoty napájecího napětí.

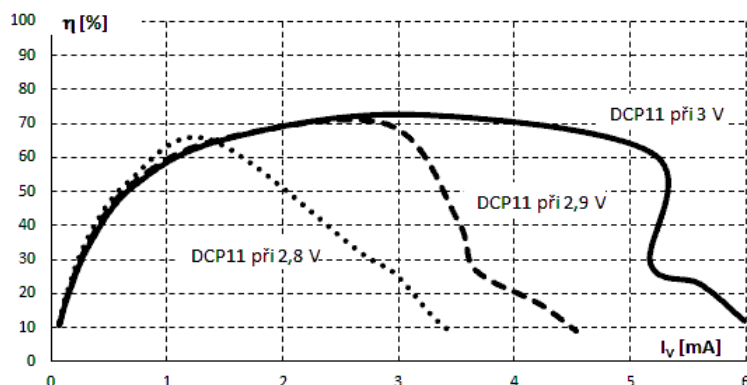
Výsledné charakteristiky pro Fibonacciho nábojovou pumpu dle obr. 6.14 ukazují, že hodnota výstupního napětí při zátěži $R_L = 30 \text{ k}\Omega$ byla vždy vyšší než minimální požadovaná hodnota $U_{Vmin} = 30 \text{ V}$. Jednotlivé hodnoty U_V byly: 31,2 V; 32,3 V a 33,8 V.



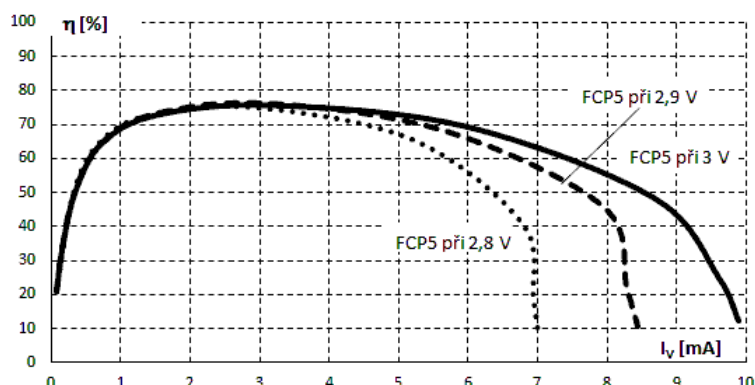
Obr. 6.14: Závislost výstupního napětí Fibonacciho nábojové pumpy na odebíraném proudu pro různé hodnoty napájecího napětí.

Závislost účinnosti na odebíraném proudu při různých hodnotách napájecího napětí je zachycena formou grafů dle obr. 6.15 a 6.16.

Z výsledné závislosti Dicksonovy nábojové pumpy plyne, že účinnost je při nízkých hodnotách odebíraného proudu prakticky nezávislá na hodnotě napájecího napětí. Dílčí charakteristiky jsou velmi podobné až do proudu zhruba $I_V = 1,4$ mA.



Obr. 6.15: Závislost účinnosti Dicksonovy nábojové pumpy na odebíraném proudu pro různé hodnoty napájecího napětí.



Obr. 6.16: Závislost účinnosti Fibonacciho nábojové pumpy na odebíraném proudu pro různé hodnoty napájecího napětí.

Rovněž u Fibonacciho nábojové pumpy vychází účinnost při nízkých hodnotách odebíraného proudu prakticky nezávislá na hodnotě napájecího napětí. Dílčí charakteristiky jsou velmi podobné až do proudu zhruba $I_V = 3$ mA.

d) *Závislost výstupního napětí a účinnosti na odebíraném výstupním proudu pro různé hodnoty hodinového kmitočtu.*

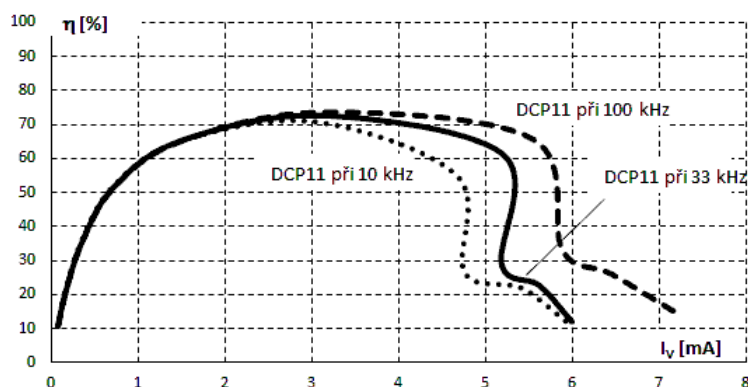
Kmitočty hodinového signálu jsem postupně nastavoval na hodnoty: 10 kHz, 33 kHz a 100 kHz.

Dicksonova nábojová pumpa zatížená odporovou zátěží $R_L = 30 \text{ k}\Omega$ produkovala vždy vyšší hodnotu výstupního napětí, než bylo minimálně požadováno ($U_{V\min} = 30 \text{ V}$). Jednotlivé hodnoty U_V byly: 32,6 V; 32,9 V a 33,1 V.

Za stejných podmínek poskytl výstup Fibonaciho nábojové pumpy výstupní napětí hodnot: 27,2 V; 33,8 V a 30,1 V. Fibonaciho nábojová pumpa tedy na kmitočtu 10 kHz již nedosahuje požadované minimální hodnoty výstupního napětí.

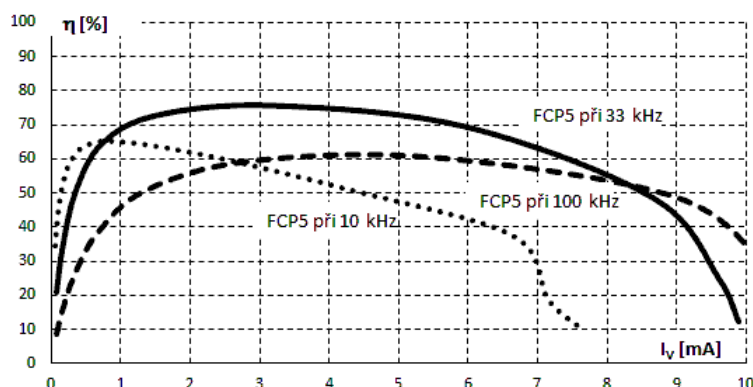
Závislost výstupního napětí na odebíraném proudu není z úsporných důvodů zachycena.

Grafy závislosti účinnosti Dicksonovy nábojové pumpy na odebíraném proudu při různých hodnotách hodinového kmitočtu zachycuje obr. 6.17. Dílčí charakteristiky jsou velmi podobné až do proudu zhruba $I_V = 2 \text{ mA}$.



Obr. 6.17: Závislost účinnosti Dicksonovy nábojové pumpy na odebíraném proudu pro různé hodnoty hodinového kmitočtu.

Grafy závislosti účinnosti Fibonaciho nábojové pumpy na odebíraném proudu při různých hodnotách hodinového kmitočtu zachycuje obr. 6.18.

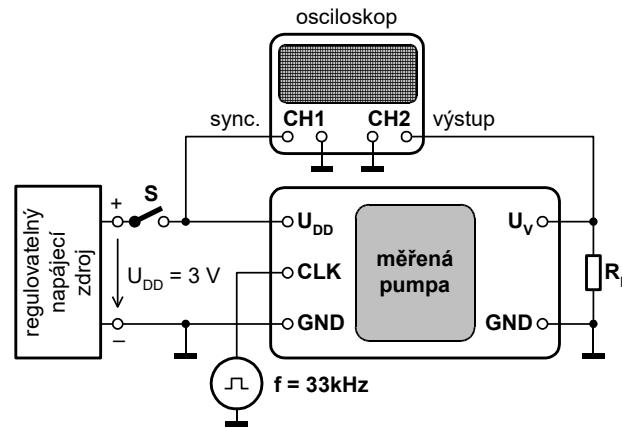


Obr. 6.18: Závislost účinnosti Fibonaciho nábojové pumpy na odebíraném proudu pro různé hodnoty hodinového kmitočtu.

Je zřejmé, že účinnost Fibonaciho nábojové pumpy je silně kmitočtově závislá. Na nízkých kmitočtech generuje Fibonaciho pumpa relativně nízké napětí, účinnost je pak také nízká. Při vysokých kmitočtech se zvýší příčný proud vnitřních invertorů, proto se zvýší i proud odebíraný ze zdroje a účinnost proto klesne.

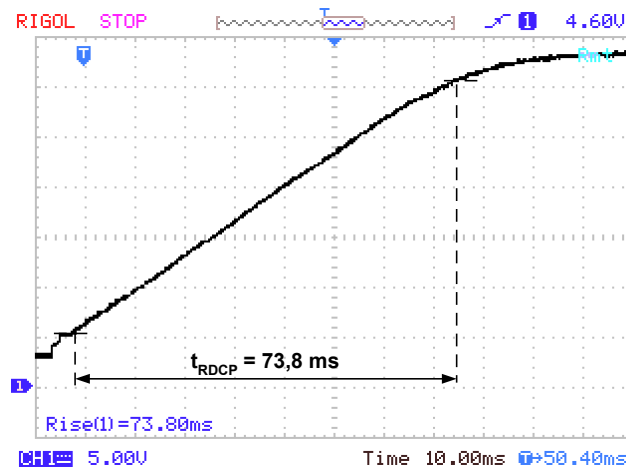
e) Měření doby náběhu výstupního napětí.

Oscilogram náběhu výstupu nábojové pumpy jsem získal pomocí digitálního osciloskopu v zapojení dle obr. 6.19. Kanál 1 byl připojen na vstupní napětí a sloužil jako zdroj synchronizace. Kanál 2 byl použit pro snímání výstupního napětí. Osciloskop byl nakonfigurován do režimu jednorázového běhu a pro spouštění kanálem 1. Po sepnutí spínače S pak osciloskop sejmul náběh výstupního napětí.



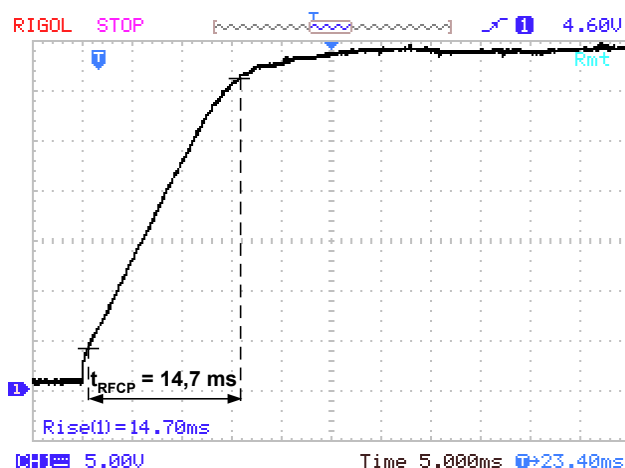
Obr. 6.19: Schéma zapojení pro sledování náběhu výstupního napětí.

Oscilogramy, zachycující náběh výstupního napětí, byly sejmuty při zátěži $R_L = 30 \text{ k}\Omega$. Tato zátěž deklaruje odběr proudu $I_V = 1 \text{ mA}$ při minimální hodnotě výstupního napětí $U_{V\min} = 30 \text{ V}$.



Obr. 6.20: Oscilogram náběhu výstupu Dicksonovy nábojové pumpy při zátěži $R_L = 30 \text{ k}\Omega$.

Oba oscilogramy dle obr. 6.20 a 6.21 potvrzují, že v ustáleném stavu bylo dosaženo vyšší hodnoty výstupního napětí, než bylo požadováno. Doba náběhu jedenáctistupňové Dicksonovy nábojové pumpy byla $t_{RDCP} = 73,8 \text{ ms}$. Doba náběhu pětistupňové Fibonacciho nábojové pumpy byla $t_{RFCP} = 14,7 \text{ ms}$.



Obr. 6.21: Oscilogram náběhu výstupu Fibonacci nábojové pumpy při zátěži $R_L = 30 \text{ k}\Omega$.

f) *Klíčové parametry nábojových pump.*

Klíčové parametry obou nábojových pump získané na základě simulací a měření jsou souhrnně uvedeny formou tab. 6.2.

Tab. 6.2 Porovnání výsledků ze simulací a měření ($U_{DD} = 3 \text{ V}$, $f = 33 \text{ kHz}$, $R_L = 30 \text{ k}\Omega$).

Parametr	DCP11 simulace	DCP11 měření	FCP5 simulace	FCP5 měření
U_V	32,8 V	32,9 V	33,1	33,8 V
η	81 %	60 %	61 %	69 %
R_S	2,12 $\text{k}\Omega$	1,30 $\text{k}\Omega$	1,86 $\text{k}\Omega$	1,14 $\text{k}\Omega$
t_R	37,1 ms	73,8 ms	17,4 ms	14,7 ms
$U_{R_{p-p}}$	7 mV	11 mV	7 mV	10 mV
N_C	12	12	6	6
N_D	12	12	6	6
N_T	4	4	18	18

Legenda:

U_{DD} , U_V – napájecí a výstupní napětí,

f – kmitočet hodinového signálu,

R_L – odporová složka zátěže,

η – účinnost,

R_S – ekvivalentní vnitřní sériový odpor stanovený v okolí výstupního proudu 1 mA,

t_R – doba náběhu výstupního napětí,

$U_{R_{p-p}}$ – zvlnění výstupního napětí špička-špička,

N_C , N_D , N_T – žádané počty přenosových kapacitorů, diod a tranzistorů.

Rozdílné výsledky jednotlivých parametrů ze simulací a měření je možné vysvětlit variabilitou parametrů použitých součástek. Například prahové napětí použitých tranzistorů nebo napěťový úbytek použitých diod zásadním způsobem ovlivňuje mnoho sledovaných parametrů.

Naměřená doba náběhu výstupu Dicksonovy nábojové pumpy nevyhověla požadované maximální době náběhu $t_R = 65 \text{ ms}$ z tab. 6.1. V souladu s obr. 6.20 byla zjištěna hodnota poněkud vyšší ($t_{RDCP} = 73,8 \text{ ms}$).

Realizovaná Fibonacciho nábojová pumpa má vyšší hodnotu účinnosti a výstupního napětí než referenční Dicksonova nábojová pumpa.

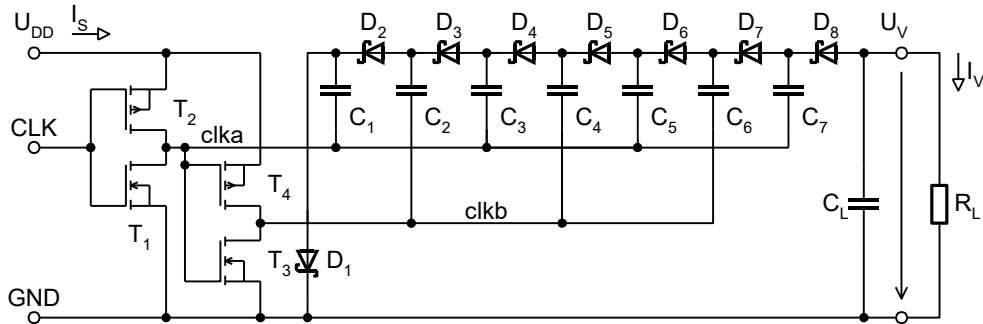
Fibonacciho pumpa představuje výhodnější obvodové řešení v případě, že je požadován vysoký napěťový zisk. Pro svou realizaci však potřebuje více tranzistorů než referenční Dicksonova pumpa. Naproti tomu, počet použitých diod a přenosových kapacitorů je v případě Fibonacciho pumpy nižší než u referenční Dicksonovy pumpy.

6.5 Negativní varianta Dicksonovy a Fibonacciho pumpy v diskretní podobě

Vcelku běžný požadavek generování záporného napětí mě přivedl k myšlence vytvořit negativní variantu Fibonacciho nábojové pumpy v diskretní podobě. Pro srovnání vlastností byla nejdříve realizována negativní Dicksonova pumpa.

Při realizaci negativní varianty nábojové pumpy jsem opět využil přidruženou (adjoint) transformaci podobně jako v kapitole 4.2 (viz obr. 4.2).

Výsledné řešení pro Dicksonovu nábojovou pumpu ukazuje obr. 6.22. Jednotlivé diody jsou proti zapojení dle obr. 6.7 otočeny a dioda D_1 je katodou připojena na zápornou svorku zdroje. Jedná se o sedmistupňovou negativní Dicksonovu nábojovou pumpu.



Obr. 6.22: Schéma zapojení negativní Dicksonovy nábojové pumpy pro $N = 7$.

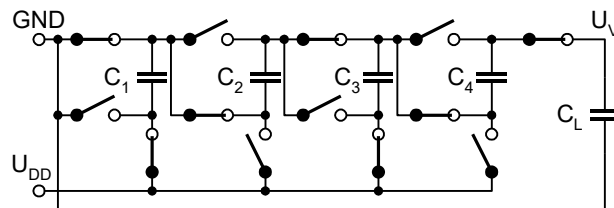
Pro výstupní napětí naprázdno ($U_0 = U_V$ pokud $I_V = 0$) při zanedbání vlivu rozptylových kapacit platí:

$$U_0 = -N \cdot (\Delta U - U_T) + U_T, \quad (6-9)$$

kde U_0 je výstupní napětí naprázdno, U_{DD} je napájecí napětí, N je počet stupňů, ΔU je napěťový zisk (v ideálním případě odpovídá amplitudě napětí hodinového signálu U_{DD}), U_T je prahové napětí použitých diod.

Pro uvažovaný počet stupňů $N = 7$ je výstupní napětí naprázdno v ideální případě ($U_T = 0$) $U_0 = -21$ V.

Principiální řešení negativní Fibonacciho pumpy ukazuje obr. 6.23.



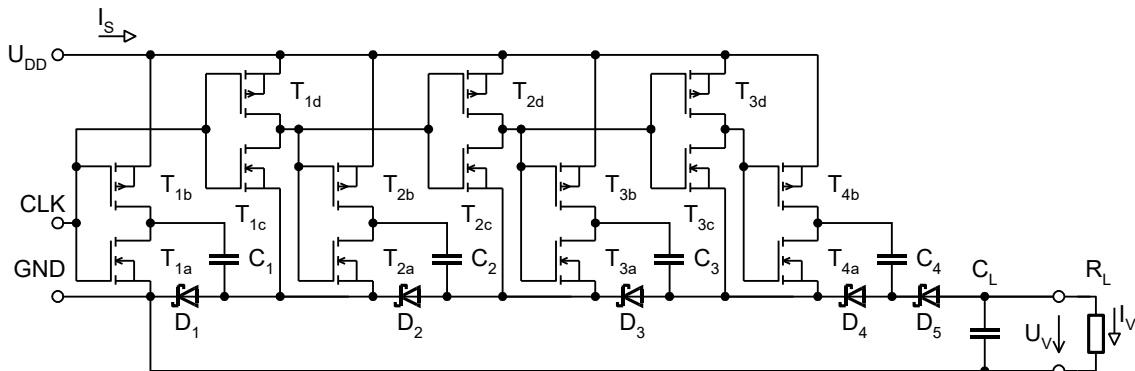
Obr. 6.23: Principiální zapojení negativní Fibonacciho nábojové pumpy pro $N = 4$.

Obecně lze pro hodnotu výstupního napětí naprázdno v ideálním případě (neuvažujeme vliv rozptylových kapacit ani prahového napětí spínačů) zapsat vztah (6-10).

$$U_0 = -U_{DD} \cdot \sum_{n=1}^N F_n, \quad (6-10)$$

kde U_0 je výstupní napětí naprázdno, U_{DD} je napětí zdroje, N je počet stupňů pumpy, F_n je Fibonacciho koeficient řádu n ($F_1 = 1$, $F_2 = 1$, pro $n \geq 3$: $F_n = F_{n-1} + F_{n-2}$).

Výsledné řešení pro Fibonacciho nábojovou pumpu ukazuje obr. 6.24. Obvodové řešení vychází z obr. 6.8. První stupeň pumpy je tvořen spínači, které realizují dioda D_1 a tranzistory T_{1a} a T_{1b} . Pomocný invertor T_{1c} , T_{1d} pak slouží pro vytvoření napěťově posunutého a invertovaného hodinového signálu pro druhý stupeň.

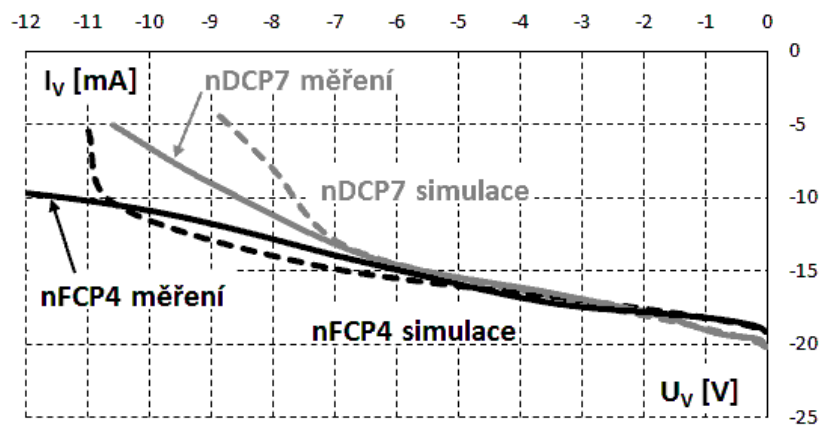


Obr. 6.24: Schéma zapojení negativní Fibonacciho nábojové pumpy pro $N = 4$.

Pro uvažovaný počet stupňů $N = 4$ je výstupní napětí naprázdno v ideální případě $U_0 = -21$ V.

Negativní nábojové pumpy v diskretní podobě dle obr. 6.22 a 6.24 jsem realizoval s použitím shodných součástek jako dříve prezentované pozitivní nábojové pumpy (viz tab. 6.1). Následně jsem provedl kontrolní simulace pomocí programu LTspice XVII a poté jsem provedl měření zatěžovací charakteristiky a závislosti účinnosti na odebíraném proudu obou pump na realizovaných vzorcích (v zapojení měřicího obvodu dle obr. 6.10).

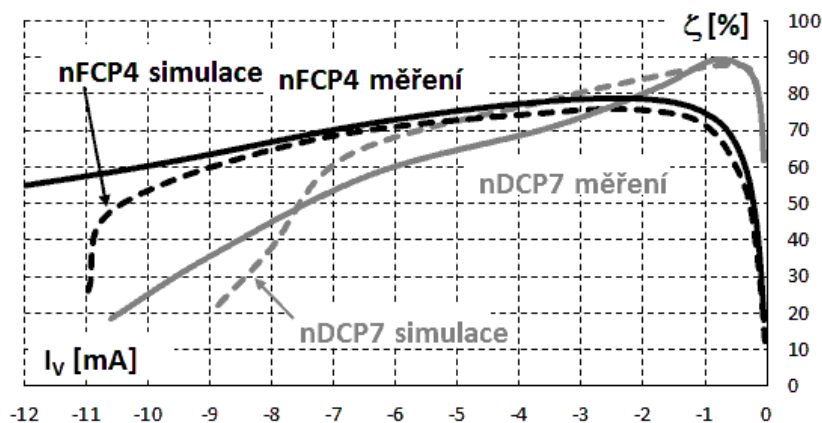
Výsledky měření porovnané se simulacemi uvádí obr. 6.25 a 6.26. Symbol nDCP7 označuje negativní Dicksonovu nábojovou pumpu pro $N = 7$, symbol nFCP4 označuje negativní Fibonacciho nábojovou pumpu pro $N = 4$.



Obr. 6.25: Zatěžovací charakteristiky negativních nábojových pump.

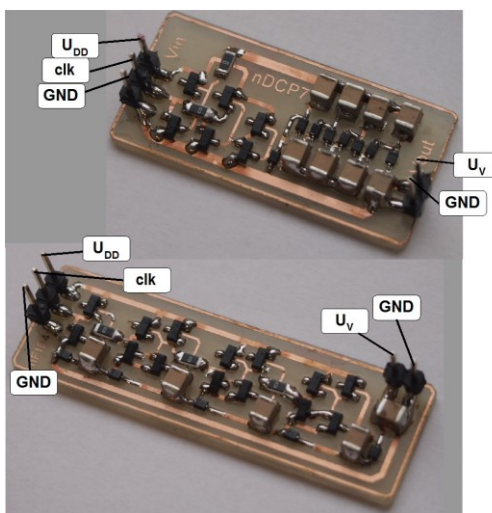
Z uvedených grafů plyne, že výstupní napětí a účinnost dosahuje vyšší absolutní hodnoty pro případ Dicksonovy pumpy až do výstupních proudů absolutní hodnoty zhruba 2 mA. Po překročení této hodnoty je pak vyšší výstupní napětí (v absolutní hodnotě) a účinnost pro Fibonacciho pumpu.

Odchytky mezi simulovanými průběhy a průběhy stanovými měření nejsou tak výrazné jako u pozitivní varianty nábojových pump z kapitoly 6.4. Především průběhy pro negativní Fibonacciho nábojovou pumpu vykazují velmi dobrou shodu mezi simulací a měřením. Tento jev patrně souvisí se skutečností, že obě pumpy byly relativně nízkého řádu.



Obr. 6.26: Graf závislosti účinnosti negativních nábojových pump na odebíraném proudu.

Fotografie realizovaných vzorků obou pump jsou uvedeny na obr. 6.27. Realizované desky prototypů plošných spojů obsahují 5 vývodů pro připojení vstupního napětí U_{DD} , výstupního napětí U_V , hodinového signálu (clk) a GND.



Obr. 6.27: Fotografie vzorků negativní Dicksonovy nábojové pumpy (nahore, rozměry $40,5 \times 19,5$ mm) a negativní Fibonacciho nábojové pumpy (dole, rozměry $54 \times 17,5$ mm).

6.6 Shrnutí

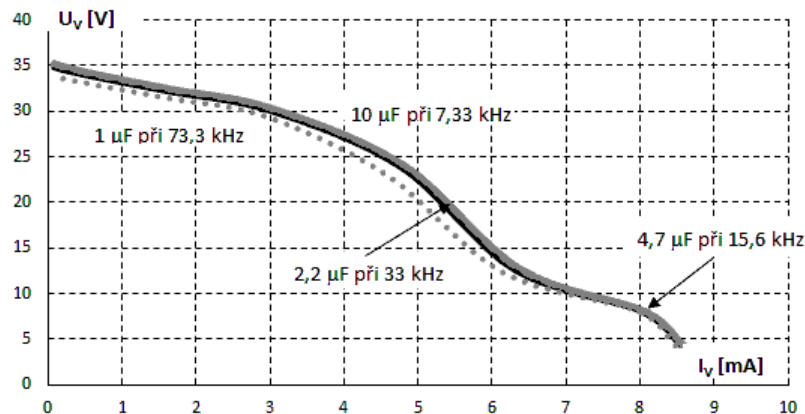
Koncept Fibonacciho pumpy je zajímavý zvláště při realizaci v diskrétní podobě, kdy je snadné volit relativně vysoké kapacity přenosových kapacitorů. Realizace v monolitické podobě však naráží na snížení zisku vlivem rozptylových kapacit, kompenzaci lze provést pouze za cenu použití přenosových kapacitorů dostatečně vysoké kapacity, ale to vede k navýšení plochy čipu. Pro realizaci pumpy v monolitické podobě je pak výhodnější Dicksonova pumpa, protože ta má nižší citlivost napěťového zisku na rozptylové kapacity.

Pro srovnatelné realizace pozitivních variant nábojových pump bylo třeba v případě Dicksonovy pumpy celkem 11 přenosových kapacitorů a v případě Fibonacciho pumpy pouze 5 přenosových kapacitorů. Doba náběhu výstupního napětí Dicksonovy pumpy nesplnila požadovanou maximální hodnotu. Což znamená, že kapacita přenosových kapacitorů by musela být v případě Dicksonovy pumpy zvýšena. Toto zvýšení by pak umožnilo zkrátit dobu náběhu.

Pro srovnatelné realizace negativních nábojových pump bylo třeba v případě Dicksonovy pumpy celkem 7 přenosových kapacitorů a v případě Fibonacci pumpy pak pouze 4 přenosové kapacitory.

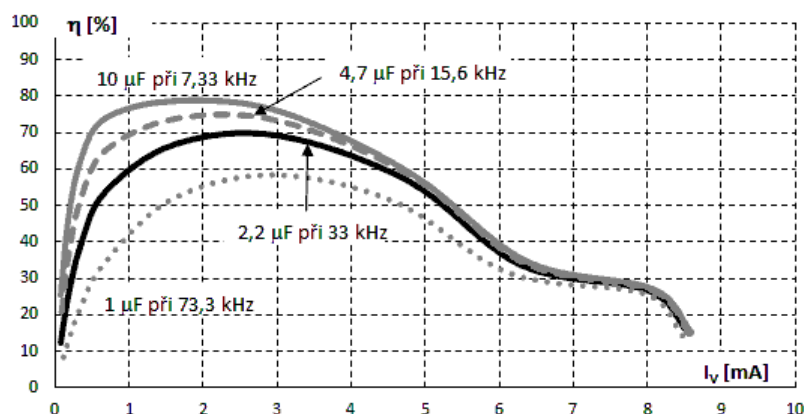
V obou případech představuje Fibonacciho nábojová pumpa výhodnější architekturu s ohledem na počet přenosových kapacitorů. Pro Fibonacciho nábojovou pumpu je však s ohledem na nežádoucí spotřebu vnitřních invertorů velmi důležitá volba vhodné hodnoty hodinového kmitočtu. Jak jsem již uvedl dříve, s ohledem na vztahy (6-5) a (6-6) byly použity hodnoty $C = 2,2 \mu\text{F}$ a $f = 33 \text{ kHz}$. Při simulacích jsem rovněž uvažoval hodnoty kapacity $1 \mu\text{F}$; $4,7 \mu\text{F}$ a $10 \mu\text{F}$ při hodinových kmitočtech $73,3 \text{ kHz}$; $15,6 \text{ kHz}$ a $7,33 \text{ kHz}$ (tedy součin kapacity a kmitočtu byl zachován). Výsledky těchto simulací jsou doloženy grafy dle obr. 6.28 a 6.29.

Změna zatěžovací charakteristiky dle obr. 6.28 s ohledem na hodnotu kapacity přenosových kapacitorů není příliš výrazná a jednotlivé průběhy prakticky splývají.



Obr. 6.28: Závislost výstupního napětí Fibonacciho nábojové pumpy na odebraném proudu pro různé hodnoty kapacity přenosových kapacitorů.

Z grafu dle obr. 6.29 plyne, že volba kapacity přenosových kapacitorů spolu s použitým hodinovým kmitočtem má výrazný vliv na dosažitelnou účinnost hlavně při nižších odebíraných proudech (tehdy se nežádoucí spotřeba vnitřních invertorů projeví nejvíce). Použití nižší hodnoty hodinového kmitočtu (spolu s vyšší kapacitou přenosových kapacitorů) vede pak ke zvýšení účinnosti. Kombinace hodnot $C = 2,2 \mu\text{F}$ a $f = 33 \text{ kHz}$ představuje určitý kompromis mezi dosažitelnou účinností a kapacitou přenosových kapacitorů a tedy i výslednou cenou realizace.



Obr. 6.29: Závislost účinnosti Fibonacciho nábojové pumpy na odebraném proudu pro různé hodnoty kapacity přenosových kapacitorů.

Literatura

[1] UENO, F., INOUE T., OOTA I., HARADA I. *Emergency power supply for small computer systems*. IEEE International Symposium on Circuits and Systems, Singapore, 1991.

- [2] CARNEA, R., A.. *Charge pump circuit with exponential multiplication*. U.S. patent 5,436,587,25, July 1995.
- [3] CHANG, Lon-Kou, HU, Chih-Huei. *High efficiency MOS charge pumps based on exponential-gain structure with pumping gain increase circuits*. IEEE Transactions on Power Electronics, vol. 21, no. 3, 2006.
- [4] TANZAWA, Toru. *Innovation of Switched-Capacitor Voltage Multiplier: Part 1: A Brief History*. IEEE Solid-State Circuits Magazine. Vol. 8, No. 1, 2016.
- [5] Dickson, J. F. *On-Chip high-voltage generation in NMOS integrated circuits using an improved voltage multiplier technique*. IEEE Journal of Solid-State Circuits, vol. 11, No. 3, 1976.
- [6] PAN, Feng, SAMADDAR, Tapan. *Charge pump circuit design*. New York: McGraw-Hill, 2006. ISBN 0-07-147045-X.
- [7] MATOUŠEK, David, ŠUBRT, Ondřej, HOSPODKA, Jiří. *Fitting Simulated and Measured Parameters of Dickson Charge Pump*. 11th International Conference MEASUREMENT, Smolenice, 2017.
- [8] MATOUŠEK, David, HOSPODKA, Jiří, ŠUBRT, Ondřej. *Efficiency of Innovative Charge Pump versus Clock Frequency and MOSFETs Sizes*. MEASUREMENT SCIENCE REVIEW, vol. 16, No. 5, pp. 260-265, 2016.
- [9] MATOUŠEK, David, ŠUBRT, Ondřej, HOSPODKA, Jiří. *Fibonacci Charge Pump Design, Test and Measurement*. 11th International Conference MEASUREMENT, Smolenice, 2017.
- [10] MATOUŠEK, David, HOSPODKA, Jiří, ŠUBRT, Ondřej. *New Discrete Fibonacci Charge Pump Design, Evaluation and Measurement*. MEASUREMENT SCIENCE REVIEW, vol. 17, No. 3, pp. 100-107, 2017.

7 Přehled výsledků disertace

V první části jsem navrhl inovované řešení čtyřfázové negativní nábojové pumpy používající bootstrap techniky, které potvrzuje algoritmizovatelnost návrhu negativních nábojových pump na základě přidružené (adjoint) transformace. Fázovací signály mají zachován původní rozkmit odpovídající napájecímu napětí. Rovněž jsem doložil celý návrhový postup volby použitých komponent. Na závěr bylo uvedené řešení čtyřfázové negativní nábojové pumpy porovnáno s Dicksonovou negativní pumpou s ohledem na celkovou plochu čipu a účinnost. Negativní nábojové pumpy Dicksonova typu (mezi které z principu patří také čtyřfázová pumpa) mají široké užití v nonvolatilních pamětech. Výsledky byly získány pomocí obvodového simulátoru Eldo, realizace v monolitické podobě nebyla provedena z důvodu nedostupnosti technologie i hardwaru na mém kmenovém pracovišti a vysoké finanční náročnosti.

Ve druhé části jsem provedl studii účinnosti mnou navržené pozitivní nábojové pumpy s ohledem na rozměry použitých tranzistorů. Navržená architektura používá tranzistory určené pro „vysokonapěťové“ systémy (modely NMOS_HVT a PMOS_HVT), které pracují v režimu aktivních spínačů, tedy s nižším průchozím úbytkem napětí, než je tomu v případě diodově zapojených tranzistorů. Nejprve jsem provedl návrh komponent, následně určil časovací schéma a studoval vliv pracovního kmitočtu na účinnost a výstupní napětí. Na závěr jsem studoval vliv rozměrů jednotlivých tranzistorů na účinnost a výstupní napětí. Tak jsem určil majoritní a minoritní komponenty, které ovlivňují účinnost a výstupní napětí. Výsledky byly získány pomocí obvodového simulátoru Eldo, realizace v monolitické podobě nebyla provedena z důvodu nedostupnosti technologie i hardwaru na mém kmenovém pracovišti a vysoké finanční náročnosti.

Ve třetí části jsem řešil otázku volby vhodné topologie s ohledem na počet kapacitorů. Řešení této otázky je důležité při racionalizaci celkové plochy nábojové pumpy, protože plocha odpovídající kapacitorům tvoří vždy dominantní část celkové plochy nábojové pumpy. Navrhl jsem konkrétní obvodové řešení Fibonacciho nábojové pumpy v diskrétní podobě. Dosažené parametry tohoto řešení jsem porovnal s Dicksonovou nábojovou pumpou. Obě pumpy jsem realizoval v diskrétní podobě jako pětistupňovou Fibonacciho nábojovou pumpu a jedenáctistupňovou Dicksonovu nábojovou pumpu. Měřením jsem zjistil klíčové parametry. Fibonacciho pumpa vyžadovala pouze 6 kapacitorů, zatímco Dicksonova pumpa potřebovala pro realizaci 12 kapacitorů. Ve všech sledovaných parametrech se Fibonacciho nábojová pumpa ukázala jako výhodnější řešení pro realizaci v diskrétní podobě. Diskrétně realizované miniaturní Fibonacciho nábojové pumpy lze s úspěchem používat v mnoha oblastech, počínaje měřicí technikou, přes power-management přenosných zařízení, energy harvesting, atd..

8 Závěry

Nově navržená čtyřfázová negativní nábojová pumpa, popsaná v kapitole 4.9, disponuje srovnatelnými vlastnostmi jako Dicksonova negativní nábojová pumpa, přitom celková plocha potřebná pro realizaci je zhruba poloviční (viz tab. 4.4 a 4.5), což je jeden z hlavních přínosů této části práce.

Nové řešení nábojové pumpy, popsané v kapitole 5.1, je realizováno tranzistory v režimu aktivních spínačů bez použití bootstrap techniky. Taktování je pouze dvoufázové, nejsou třeba přídavné kapacitory ani zvýšená amplituda hodinových signálů. Uvedené řešení dovolí realizovat pumpu i při sníženém napájecím napětí (0,7 V). Konvenční řešení (Dicksonova nábojová pumpa) není s použitím stejných typů tranzistorů realizovatelné (prahové napětí použitých tranzistorů je příliš vysoké). Poměrně jednoduše realizovatelné dvoufázové taktování a možnost použití tranzistorů s relativně vysokým prahovým napětím je klíčovým přínosem této části práce.

V kapitole 6.3 je uvedeno nové praktické obvodové řešení Fibonacciho nábojové pumpy v diskrétní podobě. Realizace v diskrétní podobě umožňuje volit dostatečně vysoké hodnoty kapacity přenosových kapacitorů tak, aby se výrazně snížil vliv rozptylových kapacit. Rozptylové kapacity jsou totiž limitujícím faktorem pro realizaci Fibonacciho nábojové pumpy.

Z porovnání diskrétně realizované Dicksonovy a Fibonacciho nábojové pumpy plyne, že Fibonacciho nábojová pumpa vyžaduje pro realizaci nižší počet kapacitorů. Klíčové parametry Fibonacciho nábojové pumpy dle tab. 6.2 potvrzují její lepší užité vlastnosti.

Přínos této části práce spočívá v předloženém praktickém obvodovém řešení Fibonacciho nábojové pumpy, protože obvodových řešení není publikováno mnoho.

9 Seznam publikací

Seznam publikací je rozdělen na publikace vztahující se k tématu disertační práce a publikace ostatní.

9.1 Publikace vztahující se k tématu disertační práce

V níže uvedeném seznamu publikací jsou podíly spoluautorů (obou školitelů) uvedeny procenty.

Impaktované časopisy

MATOUŠEK, David (60%), HOSPODKA, Jiří (20%), ŠUBRT, Ondřej (20%). *Efficiency of Innovative Charge Pump versus Clock Frequency and MOSFETs Sizes*. MEASUREMENT SCIENCE REVIEW, vol. 16, No. 5, pp. 260-265, 2016.

MATOUŠEK, David (70%), HOSPODKA, Jiří (15%), ŠUBRT, Ondřej (15%). *New Discrete Fibonacci Charge Pump Design, Evaluation and Measurement*. MEASUREMENT SCIENCE REVIEW, vol. 17, No. 3, pp. 100-107, 2017.

Recenzované časopisy

MATOUŠEK, David. *Nábojové pumpy*. LOGOS POLYTECHNIKOS, ročník II, číslo 04/2011, VŠPJ, Jihlava 2011, 12 stran. ISSN 1804-3682.

MATOUŠEK, David. *Nábojové pumpy – přehled*. Slaboproudý obzor: Electronic Horizont. Praha: ČVUT, Elektrotechnická fakulta, číslo 3, ročník 68, 2012, s. 25-30, ISSN 0037-668x.

Publikace excerpované ISI

MATOUŠEK, David. *Comparison of Selected Architectures of Negative Charge Pumps with New Design*. 24th International Conference Radioelektronika, 2014.

MATOUŠEK, David (70%), ŠUBRT, Ondřej (30%). *An innovative Charge Pump design and its properties optimization*. 25th International Conference Radioelektronika, Pardubice, 2015.

MATOUŠEK, David (70%), HOSPODKA, Jiří (15%), ŠUBRT, Ondřej (15%). *Output Voltage and Efficiency of Novelty Architecture of Charge Pump versus Clock Frequency and MOSFETs Sizes*. International Conference on Applied Electronics, Plzeň, 2016.

MATOUŠEK, David (70%), ŠUBRT, Ondřej (15%), HOSPODKA, Jiří (15%). *Fitting Simulated and Measured Parameters of Dickson Charge Pump*. 11th International Conference MEASUREMENT, Smolenice, 2017.

MATOUŠEK, David (70%), ŠUBRT, Ondřej (15%), HOSPODKA, Jiří (15%). *Fibonacci Charge Pump Design, Test and Measurement*. 11th International Conference MEASUREMENT, Smolenice, 2017.

Publikace ostatní

MATOUŠEK, David (33,3%), MARTINEK, Pravoslav (33,3%), ŠUBRT, Ondřej (33,3%). *Porovnání integrovatelných nábojových pump pro paměťové čipy*. Sborník příspěvků konference IV. Letní doktorandské dny, ČVUT Praha, 2014.

MATOUŠEK, David (70%), ŠUBRT, Ondřej (15%), HOSPODKA, Jiří (15%). *Simulace nábojové pumpy za účelem optimalizace jejich vlastností*. Sborník příspěvků konference V. Letní doktorandské dny, ČVUT Praha, 2015.

MATOUŠEK, David, ŠUBRT (70%), Ondřej (15%), HOSPODKA, Jiří (15%). *Charge Pump Design for Use in NVM Device Test and Measurement*. 10th International Conference MEASUREMENT, Smolenice, 2015.

MATOUŠEK, David (70%), HOSPODKA, Jiří (15%), ŠUBRT, Ondřej (15%). *Vliv hodinového kmitočtu a velikosti tranzistorů na účinnost inovativní nábojové pumpy*. Sborník příspěvků konference VI. Letní doktorandské dny, ČVUT Praha, 2016.

9.2 Publikace ostatní (nevztahující se k tématu disertační práce)

V níže uvedeném seznamu publikací platí, že podíly všech spoluautorů jsou vždy shodné.

Impaktované časopisy

MATOUŠEK, David, BRTNÍK, Bohumil. *Graph Methods of Assembling of the Matrix of the SI Circuits*. Vol 19, No. 11; Nov 2012. WULFENIA Journal, Klagenfurt, Rakousko, 2012.

Recenzované časopisy

MATOUŠEK, David. *Metody měření elektrického odporu mikrokontroléry*. LOGOS POLYTECHNIKOS, ročník 1/číslo 4, VŠPJ, Jihlava 2010.

BRTNÍK, Bohumil, MATOUŠEK, David. *Correction of the Attenuation of the Low-pass Biquad in the Current Mode Based on Prototype in Voltage Mode*. Acta Electrotechnica et Informatica, Košice 2016.

Publikace excerpované ISI

BRTNÍK, Bohumil, MATOUŠEK, David. *Compiling a Conductivity Matrix of a Switched Currents Circuits by Means of Two-Graphs*. ICAEE 2011.

MATOUŠEK, David, BEZOUŠEK, Pavel. *High Power Solid State Pulse Compressor Modeling and Simulations*. PROCEEDINGS OF 13TH CONFERENCE ON MICROWAVE TECHNIQUES, Pardubice, 2013.

MATOUŠEK, David, BRTNÍK, Bohumil. *Assembling a Formula for Current Transferring by Using a Summary Graph and Transformation Graphs*. PROCEEDINGS OF 13TH CONFERENCE ON MICROWAVE TECHNIQUES, Pardubice, 2013.

MATOUŠEK, David, BRTNÍK, Bohumil. *Comparison of Various Implementations of Digital Filters*. Proceedings of 24th International Conference Radioelektronika, Bratislava 2014.

MATOUŠEK, David, BRTNÍK, Bohumil. *Matrix Method Derived from Graph Method of SI Circuit Solution*. Proceedings of 19th International Conference on Applied Electronics, Plzeň 2014.

MATOUŠEK, David, BRTNÍK, Bohumil, ZÁLABSKÝ, Tomáš. *Proposed method of realization of RLCG meter*. Proceedings of the 25th Conference Radioelektronika, Pardubice 2015.

BRTNÍK, Bohumil, MATOUŠEK, David. *Modified summary graph method solving of the SC circuits*. Proceedings of the 2015 International Conference on Applied Electronics, Plzeň 2015.

BRTNÍK, Bohumil, MATOUŠEK, David. *The Adjoint Transformation Usage for Correction of the Attenuation of the Low-pass Biquad in the Current Mode*. sborník konference Radioelektronika, Košice 2016.

BRTNÍK, Bohumil, MATOUŠEK, David. *Solving BJT Circuits by Nodal Voltage Method with Application of Diakoptical Method*. Sborník konference Applied Electronic, Plzeň 2016.

BRTNÍK, Bohumil, MATOUŠEK, David: *The Flow Graph Usage for the Attenuation Correction of the Low-pass Sallen-Key Biquad in the Current Mode*. Sborník konference Applied Electronic, Plzeň 2016.

Publikace ostatní

BRTNÍK, Bohumil, MATOUŠEK, David. *Varianta odvození Masonova pravidla*. Konference Modelování procesů, VŠPJ, Jihlava 2010.

BRTNÍK, Bohumil, MATOUŠEK David. *Programování mikrokontrolérů s jádrem 8051 v jazyce C*. BEN – technická literatura, Praha 2010.

MATOUŠEK, David: *Aplikace procesoru ATmega v jazyce C*. Konstrukční elektronika, Amatérské RADIO, 1/2011, Praha 2011.

DOSTÁLOVÁ, Zdeňka, MATOUŠEK, David, BRTNÍK, Bohumil. *Comparison of Full Graph Methods of Switched Circuits Solition*. World Academy of Science, Engineering and Technology 77 2011.

MATOUŠEK, David. *Programování v jazyce C v příkladech*. BEN – technická literatura, Praha 2011.

BRTNÍK, Bohumil, MATOUŠEK, David. *Algoritmy číslicového zpracování signálů*. BEN – technická literatura, Praha 2011.

MATOUŠEK, David. *C pro mikrokontroléry PIC*. BEN – technická literaura, Praha 2011.

MATOUŠEK, David. *Objektové programování v C++ v příkladech*. BEN – technická literatura, Praha 2011.

BRTNÍK, Bohumil, MATOUŠEK, David. *Elektronické prvky*. BEN – technická literatura, Praha 2011.

BRTNÍK, Bohumil, MATOUŠEK, David. *Mikroprocesorová technika*. BEN – technická literatura, Praha 2011.

DOSTÁLOVÁ, Zdeňka, STEHLÍK, Miroslav, MATOUŠEK, David. *The INZ-Bus*. International Conference on Future Electrical Power and Energy Systems, Lecture Notes in Information Technology Vol.9, 2012.

BRTNÍK, Bohumil, MATOUŠEK, David. *Digital signal processing algorithms, Implementation of digital filters in C using microcontroller ATxmega16*. Academic Publishing, Saarbrücken, Německo, 2012.

MATOUŠEK, David. *Aplikace mikrokontrolérů ATmega644*. BEN – technická literatura, Praha 2013.

MATOUŠEK, David. *Aplikace mikrokontrolérů PIC32MX*. BEN – technická literatura, Praha 2014.

BRTNÍK, Bohumil, MATOUŠEK, David. *Aplikace algoritmů číslicového zpracování signálů 1*, BEN – technická literatura, Praha 2014.

MATOUŠEK, David. *C++ bez předchozích znalostí*. Computer Press, Praha 2015.

MATOUŠEK, David. *Generování zvuků pomocí mikrokontrolérů*. BEN – technická literatura Praha 2015.

MATOUŠEK, David. *Mikrokontroléry PIC bez předchozích znalostí*. BEN – technická literatura, Praha 2016.

MATOUŠEK, David. *Aplikace mikrokontrolérů SAMD09 a SAMD10*. BEN – technická literatura, Praha 2016.