

I. IDENTIFIKAČNÍ ÚDAJE

Název práce:	Návrh rozšíření existujícího řadiče CAN o standard FD
Jméno autora:	Bc. Karel Fitz
Typ práce:	diplomová
Fakulta/ústav:	Fakulta elektrotechnická (FEL)
Katedra/ústav:	Katedra mikroelektroniky
Oponent práce:	Ing. Michal Pražan
Pracoviště oponenta práce:	ASICentrum spol. s r.o.

II. HODNOCENÍ JEDNOTLIVÝCH KRITÉRIÍ

Zadání	náročnější
Zadání práce považuji za náročnější vzhledem k tomu, že diplomant musel pečlivě nastudovat odlišnosti původního i nového standardu sběrnice CAN (CAN specification 2.0 vs. ISO 11898-1:2015), přesně pochopit návrh existujícího řadiče CAN realizovaného podle původního standardu, navrhnout jeho rozšíření o podporu standardu nového a výsledek následně ověřit simulací i validací na FPGA.	

Splnění zadání	splněno
Zadání bylo zcela splněno. Nemám výhrady.	

Zvolený postup řešení	správný
Zvolený postup řešení považuji za správný. Kladně hodnotím zejména správnou dekompozici odlišností obou standardů, díky které mohl diplomant provést požadované úpravy existujícího řadiče s co nejmenším dopadem na množství změn. Toto je velmi důležité k minimalizaci rizika vzniku chyb.	

Odborná úroveň	A - výborně
Odbornou úroveň hodnotím velmi kladně. Diplomant si osvojil metodiku návrhu digitálních bloků integrovaných obvodů / hradlových polí a v průběhu realizace práce získal zkušenosti se všemi fázemi návrhu – od specifikace až po praktické ověření realizované funkce. Musel nastudovat zmíněné standardy, provést analýzu jejich odlišností, dekomponovat je s ohledem na návrh existujícího řadiče, který následně upravil a změny prakticky ověřil.	

Formální a jazyková úroveň, rozsah práce	B - velmi dobře
Práce je rozdělena do třech hlavních kapitol – Teoretický rozbor, Realizace řadiče CAN a Závěr. Osobně bych doporučil věnovat větší pozornost hloubce teoretického rozboru. Přestože obsahuje všechny důležité části, jeho pojetí zejména v oblasti metodiky návrhu digitálních bloků by mohlo být hlubší. Dle mého názoru diplomant velmi rychle přechází k rozboru hlavní náplně práce. Tomu odpovídá i druhá kapitola o realizaci řadiče, která je vyčerpávající. Zde bych uvítal pouze více informací o hardware, na kterém byl řadič ověřován (vlastní výroba / průmyslový modul, apod.) a detailnější popis testů. Měl bych další výtky takto drobného charakteru. Z práce je evidentní, že diplomant dané problematice rozumí. Je jen škoda, že tyto detaily nejsou v práci uvedeny. Po jazykové stránce nemám výhrad.	

Výběr zdrojů, korektnost citací	A - výborně
Zde mám pouze drobnou výhradu – mezi referencemi postrádám dokumentaci řadiče CAN, ze kterého diplomant vycházel.	

Další komentáře a hodnocení
Viz část III.

III. CELKOVÉ HODNOCENÍ, OTÁZKY K OBHAJOBĚ, NÁVRH KLASIFIKACE

Diplomant se mnou práci v průběhu její realizace několikrát konzultoval. Z těchto konzultací byla patrná jeho pečlivost, kterou diplomové práci věnoval a tomu odpovídá i její výsledek.

Zde chápu dva hlavní přínosy. Vedle praktického výstupu, úspěšně ověřeného na FPGA, to je již zmíněné osvojení metodiky návrhu digitálních bloků integrovaných obvodů / hradlových polí.

Dle mého názoru diplomant uspěl v obou těchto oblastech. Proto v tomto kontextu nepovažuji drobné výhrady k formální stránce práce za důležité a hodnotím předloženou závěrečnou práci klasifikačním stupněm

A - výborně.

Datum: 7.6.2017

Podpis: