



**ČESKÉ VYSOKÉ UČENÍ TECHNICKÉ V PRAZE**

---

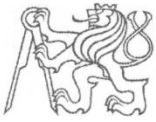
**Fakulta elektrotechnická**

**Katedra měření**

**Magnetometr s digitálním výstupem řízený FPGA**

**FPGA Controlled Magnetometer with Digital Output**

Bakalářská práce



## ZADÁNÍ BAKALÁŘSKÉ PRÁCE

Student: **David Novotný**

Studijní program: **Kybernetika a robotika**  
Obor: **Senzory a přístrojová technika**

Název tématu česky: **Magnetometr s digitálním výstupem řízený FPGA**

Název tématu anglicky: **FPGA Controlled Magnetometer with Digital Output**

### Pokyny pro vypracování:

Cílem bakalářské práce je realizace elektroniky fluxgate magnetometru s analogovým zpracováním signálu a digitálním výstupem. Magnetometr bude řízen pomocí FPGA Actel se soft-core procesorem.

1. Navrhněte a realizujte univerzální vývojovou desku s FPGA Actel, zprovozněte demonstrační program využívající jak samotné hradlové pole, tak soft-processor ARM Cortex-M1.
2. Navrhněte a realizujte zapojení analogového zpracování signálu pro fluxgate senzor, jeho buzení, digitalizaci výstupního signálu a částečnou kompenzaci měřeného pole. Elektroniku navrhujte s ohledem na minimalizaci zdrojů šumu.
3. Zprovozněte celou sestavu a ověřte dosažené parametry.

### Seznam odborné literatury:

- [1] Lee W. Ritchey: Right the first time - A practical handbook on high speed pcb and system design, ISBN-0-9741936-0-7
- [2] Záhlava, Vít: Návrh a konstrukce desek plošných spojů - Principy a pravidla praktického návrhu. BEN-Technická literatura
- [3] Pavel Ripka (ed.): Magnetic Sensors and Magnetometers. Artech House Remote Sensing Library
- [4] D. L. Perry: VHDL Programming by Example, McGraw-Hill

Vedoucí bakalářské práce: Ing. Vojtěch Petrucha, Ph.D.

Datum zadání bakalářské práce: 14. prosince 2015

Platnost zadání do<sup>1</sup>: 30. září 2017

Doc. Ing. Jan Holub, Ph.D.  
vedoucí katedry



Prof. Ing. Pavel Ripka, CSc.  
děkan

V Praze dne 14. 12. 2015

<sup>1</sup> Platnost zadání je omezena na dobu tří následujících semestrů.

## Čestné prohlášení autora práce

Prohlašuji, že jsem předloženou práci vypracoval samostatně a že jsem uvedl veškeré použité informační zdroje v souladu s Metodickým pokynem o dodržování etických principů při přípravě vysokoškolských závěrečných prací.

V Praze dne .....

.....

Podpis autora práce

## Poděkování

Chtěl bych tímto poděkovat panu Ing. Vojtěchu Petruchovi, Ph.D. za odborné vedení, věcné připomínky, vstřícnost a trpělivost při konzultacích. Dále katedře měření, za finanční podporu. Také bych chtěl poděkovat své manželce a rodičům za jejich podporu, trpělivost a motivaci.

## **Abstrakt**

Cílem bakalářské práce je návrh a realizace elektroniky fluxgate magnetometru s analogovým zpracováním signálu a digitálním výstupem. Magnetometr je řízen pomocí FPGA Actel se soft-core procesorem. Senzor je navrhován s ohledem na minimalizaci šumu a tím dosažení co největšího dynamického rozsahu. Součástí práce je také digitální kompenzace magnetického pole pro rozšíření dynamického rozsahu.

### **Klíčová slova:**

FPGA, Actel, ARM, Cortex-M1, Soft-Core, Mikroprocesor, Fluxgate, Digitální, Magnetometr

## **Abstract**

The goal of this bachelor project is to design and realize electronics for fluxgate magnetometer with analog signal processing and digital data output. Magnetometer is controlled by FPGA with soft-core microprocessor from Actel company. Sensor is designed with high attention to minimize noise floor and to get as high dynamic range as possible. Project also includes particular digital compensation of magnetic field controlled by FPGA for improving dynamic range.

### **Key words:**

FPGA, Actel, ARM, Cortex-M1, Soft-Core, Microprocessor, Fluxgate, Digital, Magnetometer

## Obsah

1	Úvod .....	1
2	Teoretický rozbor .....	1
2.1	Senzory magnetického pole .....	1
2.1.1	Fluxgate magnetometr .....	2
2.2	Pojmy související s digitálním měřením .....	3
2.3	Hradlové pole .....	6
3	Praktická realizace .....	7
3.1	Řídicí část s FPGA .....	8
3.1.1	Hardware .....	9
3.1.1.1	Vnitřní struktura .....	10
3.1.1.2	Paměť RAM a FLASH .....	11
3.1.1.3	Napájení, oscilátory, konektory .....	12
3.1.2	Software .....	13
3.1.2.1	Firmware pro ARM .....	13
3.1.2.2	Program pro PC (LabView) .....	14
3.2	Fluxgate měřící a kompenzační jednotka .....	14
3.2.1	Napájení .....	16
3.2.2	Galvanické oddělení .....	18
3.2.3	Zdroj referenčního napětí .....	20
3.2.4	Elektronika senzoru .....	26
3.2.5	Zpracování signálu (ADC) .....	29
3.2.6	Kompenzace magnetického pole (DAC) .....	33
3.2.7	Měření šumu .....	42
3.3	Excitační jednotka .....	46
3.4	Jednotka napájení (PSU) .....	50
3.4.1	Ochrana vstupu .....	50
3.4.2	DC/DC měnič .....	50
3.4.3	Pomocný stabilizátor .....	54
3.5	Provedení senzoru .....	55
4	Dosažené výsledky .....	56
5	Závěr .....	59
6	Literatura .....	61

---

7	Seznam použitých zkratk	63
8	Seznam obrázků, grafů, tabulek	64
9	Přílohy	67
9.1	Sada ovládacích příkazů	68
9.2	Celé schéma FPGA desky	69
9.3	Snímky všech vrstev DPS FPGA desky	74
9.4	Snímky všech vrstev DPS fluxgate části	76
9.5	Snímky všech vrstev DPS excitační jednotky	79
9.6	Termo-snímky jednotlivých částí magnetometru	80

# 1 Úvod

Cílem této bakalářské práce je navrzení a sestavení jednoosého fluxgate magnetometru, který bude sloužit k vyzkoušení metod, jak dosáhnout co nejlepších šumových vlastností, vysokého rozlišení a dynamického rozsahu.

Dosažení nízkých hodnot šumu a vysokého rozlišení je důležité především u magnetometrů pro geomagnetické observatoře, monitorující magnetické pole Země. Další aplikací, kde hrají tyto parametry významnou roli je archeologický nebo geologický průzkum, kde se využívá měření magnetického pole k podzemnímu mapování/hledání objektů a útvarů. Podobně se hledají i kovové předměty pod zemí, například armádní využití - hledání min, nebo nevybuchlé munice.

Fluxgate magnetometry se také často využívají pro svoji robustnost ve vesmíru, pro orientaci pomocí magnetického pole [1, str. 75-76]. Proto celý magnetometr bude řídit FPGA od firmy Actel, které je díky radiačně odolné technologii [2, 3] vhodné i pro případné nasazení ve vesmírných aplikacích (není myšleno, že by tento magnetometr měl být použit ve vesmíru, ale nějaká jeho budoucí verze by mohla).

Zmiňovanými parametry si magnetometr, navržený a vyrobený v rámci této práce, dává za cíl vyrovnat se nebo ideálně předčít komerčně dostupné fluxgate magnetometry. Jedny z nejlepších magnetometrů (co se šumu a rozlišení týče) vyrábí firma Billingsley [4]. V závěru práce je porovnání dosažených výsledky s jejich nejlepším modelem.

## 2 Teoretický rozbor

### 2.1 Senzory magnetického pole

Senzory magnetického pole můžeme dělit dle různých hledisek. Podle typu měřené veličiny na skalární a vektorové. Podle toho zda pracují při pokojové teplotě (nebo vyžadují chlazení). Dále dle dosažitelného rozsahu a šumového pozadí měření.

Skalární magnetometry měří velikost vektoru, kdežto vektorové měří jednotlivé složky vektoru zvlášť. Skalárním magnetometrem je např. Overhauser proton precession magnetometr, který dosahuje vysoké přesnosti a tak se často používá ke kalibraci vektorových magnetometrů (nebo se vzájemně doplňují). Mezi vektorové (pracující při pokojové teplotě) patří např. Hallova sonda, AMR, fluxgate. Z těchto tří typů dosahuje nejlepších hodnot šumu a nejvyšší citlivosti fluxgate [5]. Tento magnetometr využívá ke své činnosti indukci napětí na cívce vlivem časové změny magnetického toku. Toto indukované napětí můžeme souhrnně popsat jednou rovnicí [1, str. 47]:

$$U_i(t) = \frac{d\Phi}{dt} = N \cdot \mu_0 \cdot \left( S \cdot \mu_r \cdot \frac{dH}{dt} + \mu_r \cdot H \cdot \frac{dS}{dt} + S \cdot H \cdot \frac{d\mu_r}{dt} \right)$$

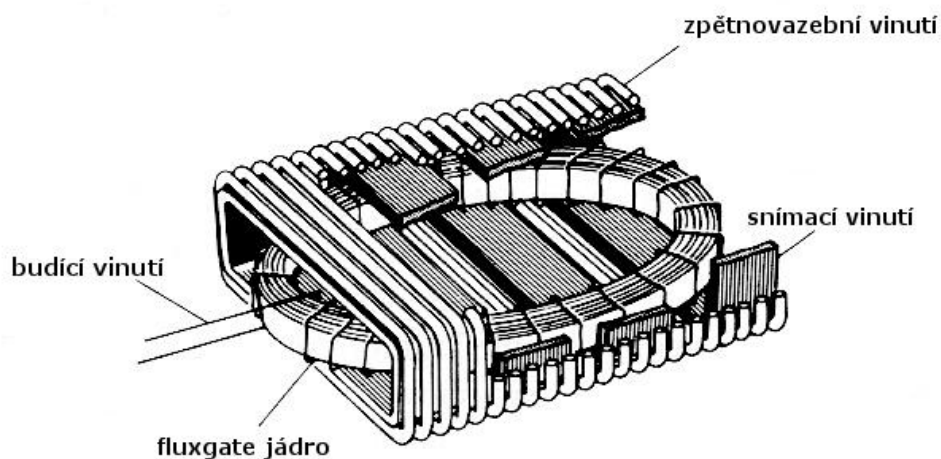
Změna magnetické intenzity v čase je princip indukční cívky (z toho plyne že nedokáže měřit DC složku - ta se s časem nemění). Druhý výraz, časová derivace plochy vzniká rotací cívky v magnetickém poli - je principem rotačního magnetometru. Poslední výraz, časová změna permeability, je podstatou funkce fluxgate magnetometru.

### 2.1.1 Fluxgate magnetometr

Fluxgate senzor využívá ke své činnosti nelineární závislosti magnetizace feromagnetického jádra. Zvyšujeme-li v jádře magnetickou intenzitu  $H$ , pak do určité hodnoty roste magnetická indukce  $B$  lineárně se směrnicí, která je rovna permeabilitě materiálu. Od určité (saturační) intenzity však přestane indukce růst a zůstává téměř konstantní. Do saturace je jádro přiváděno střídavě pomocí excitačního vinutí. Tímto způsobem je dosaženo modulace permeability, kterou představuje poslední výraz v dříve zmíněné rovnici, tedy:

$$U_i(t) = N \cdot S \cdot H \cdot \mu_0 \cdot \frac{d\mu_r}{dt}$$

Máme-li časově proměnnou permeabilitu, která se mění s excitační frekvencí  $f$ , pak na druhé harmonické frekvenci ( $2 \cdot f$ ) dostaneme indukované napětí, jehož amplituda je přímo úměrná intenzitě  $H$  (a tedy měřené indukci  $B$ ). Výstup snímací cívky bývá zesílen, usměrněn řízeným usměrňovačem (PSD) a následně integrován. Výstupní napětí integrátoru je pak přímo úměrné měřené indukci  $B$ . Linearitu senzoru můžeme výrazně vylepšit doplněním zpětné vazby ("closed-loop"), která udržuje senzor v nulovém magnetickém poli.



Obrázek 2.1: Ilustrace fluxgate senzoru  
(převzato a přeloženo z [6])

V případě "closed-loop" zapojení je stejným způsobem jako snímací vinutí (přes celé jádro) navinuto ještě kompenzační. Toto vinutí bývá rozděleno do více sekcí pro lepší homogenitu vytvářeného pole [7]. Ilustrace uspořádání cívek je na obrázku 2.1.

Zvýšení citlivosti senzoru může být dosaženo vyladěním snímacího vinutí do rezonance přidáním vhodné kapacity. Excitační cívka může při doplnění kapacity také tvořit laděný obvod, jeho rezonance je však nelineární (rezonanční kmitočet závisí na amplitudě budícího signálu). Výhoda ladění excitace do rezonance je v dosažení větších proudových špiček buzení a snížení harmonického zkreslení (především druhé harmonické) budícího signálu [1, str. 97].



## 2.2 Pojmy související s digitálním měřením

### Rozlišení

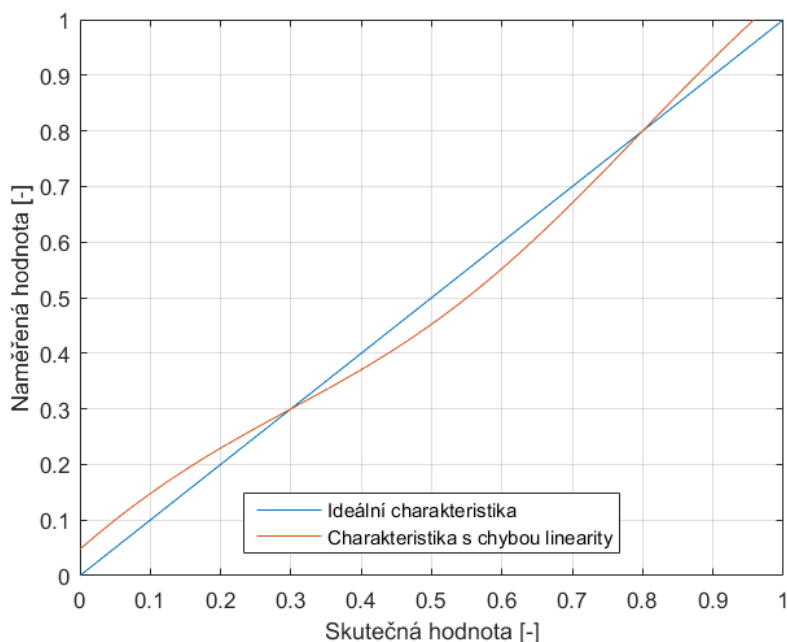
Rozlišení měření nám udává nejmenší dílek měření a bývá udáváno v bitech, což je binární logaritmus převrácené hodnoty nejmenšího dílku (je-li vyjádřen poměrem), pokud je vyjádřen absolutně, pak je to binární logaritmus podílu rozsahu a nejmenšího dílku.

### Stabilita

Stabilitou se myslí především teplotní a časová. Tyto dva faktory mají totiž na stabilitu největší vliv, změna teploty způsobuje především krátkodobou nestabilitu, zatímco čas (stárnutí) dlouhodobou. Teplotní závislost bývá vyjádřena jako teplotní koeficient (TC).

### Linearita

Dalším důležitým aspektem měření je jeho linearita. Chybou linearity je obvykle myšlena INL (integrální nelinearita). Ta vyjadřuje odchylku měření oproti ideální přímce. Oproti tomu DNL (diferenciální nelinearita) udává chybu velikosti kroku mezi jednotlivými kroky. Tyto dva druhy chyby linearity spolu souvisí, neboť dle definice je INL v libovolné hodnotě rovna součtu všech předchozích DNL. Integrální nelinearita je u precizních měření velice důležitý parametr, protože ji nelze téměř nijak odstranit (až na některé výjimky). Ilustrace chyby linearity je v grafu 2.1.



Graf 2.1: Ilustrace chyby linearity měření (INL)

### Chyba zesílení a offsetu

Tento druh chyby lze většinou snadno eliminovat kalibrací, problém je tedy pouze teplotní a časový drift těchto parametrů. Chyba offsetu udává, jaká je naměřená hodnota, při nulovém (např. zkratovaném) vstupu měření (viz. graf 2.2). Chyba zesílení je odchylka směrnice závislosti výstupu měření na jeho vstupu oproti očekávané (viz. graf 2.3).

### Celková chyba měřicího systému

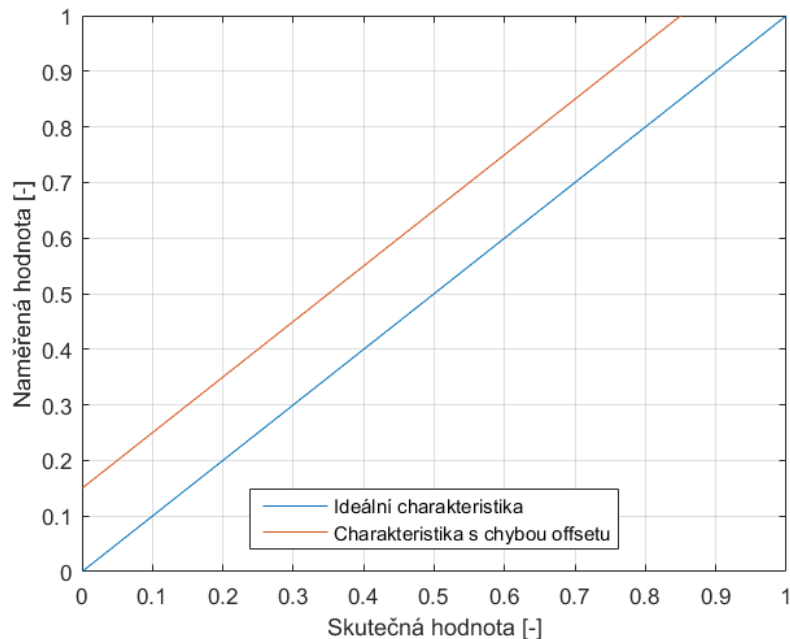
Na celkovou chybu, způsobenou dílčími chybami, můžeme nahlížet několika způsoby. Buď budeme chtít znát jaká je maximální možná chyba. Pak sečteme maximální hodnoty všech jednotlivých chyb. Tím budeme mít jistotu, že chyba nebude větší než vypočítaná. Další možností je vzít "efektivní hodnotu" chyby, pohlížet na zdroje chyby jako na nezávislé proměnné, a sečíst je jako jejich variance. Taková hodnota chyby bude nejbližší reálné chybě, která bude (ve většině případů) výrazně nižší než maximální chyba. Při tomto výpočtu můžeme také použít maximální hodnoty chyb a dostaneme tak horní odhad typické chyby.

$$Chyba_{celkova_{MAX}} = \sum_{i=1}^n |chyba_{MAX_i}| \quad chyba_{celkova_{TYP}} = \sqrt{\sum_{i=1}^n chyba_{TYP_i}^2}$$

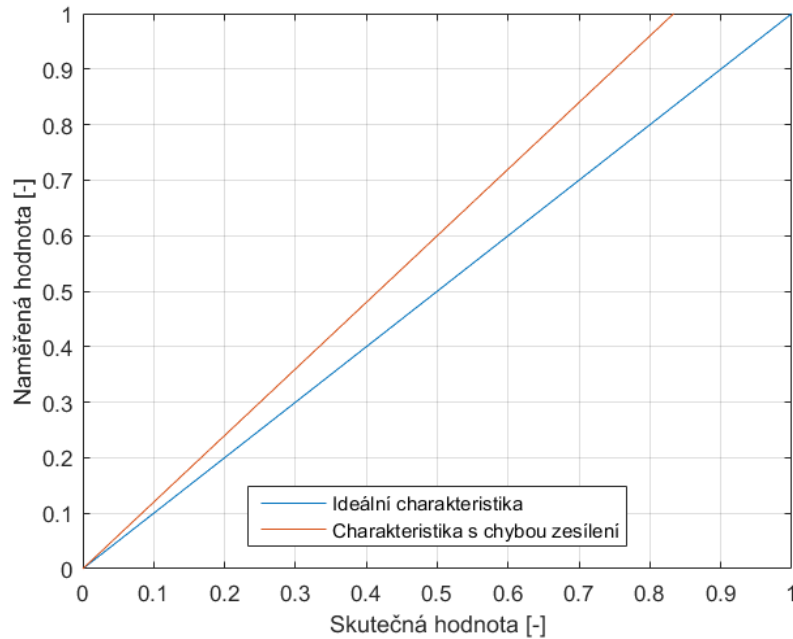
### Nejistota měření

Tento pojem se zavádí, neboť skutečnou hodnotu měřené veličiny nikdy nemůžeme znát s nekonečnou přesností a tudíž nemůžeme ani určit přesnou chybu měření. Víme-li ale v jakém intervalu se skutečná hodnota pohybuje a víme-li, že se v tomto intervalu pohybuje s rovnoměrným rozdělením, můžeme určit směrodatnou odchylku tohoto rozdělení. Tato směrodatná odchylka je pak označována jako nejistota měření  $u$  (typu B). Je-li  $\Delta$  interval a  $\Delta'$  polovina intervalu, na kterém se skutečná hodnota nachází, pak:

$$u_B = \frac{\Delta}{\sqrt{12}} = \frac{\Delta'}{\sqrt{3}}$$



Graf 2.2: Ilustrace chyby offsetu měření



Graf 2.3: Ilustrace chyby zesílení měření

### Šumové/dynamické vlastnosti měření

(Většina vzorců převzata z [8, str. 203] a [9]).

#### SNR

Signal-noise-ratio udává poměr signálu vůči šumu, obvykle značen v jednotkách dB.

$$SNR = 20 \cdot \log \left( \frac{U_{\text{sin\_ef}}}{U_{k\_sum\_ef}} \right) = 6,02 \cdot n + 1,76 \quad (dB)$$

#### THD

Total-harmonic-distortion je poměr výkonu harmonických složek k výkonu signálu. Udává zkreslení měřeného signálu vlivem těchto harmonických složek. Harmonické zkreslení vzniká průchodem signálu nelinearitou.

$$THD = 20 \cdot \log \left( \frac{\sqrt{U_{\text{harm}_2}^2 + U_{\text{harm}_3}^2 + \dots + U_{\text{harm}_n}^2}}{U_{\text{sig.}}} \right) \quad (dB)$$

#### SINAD

Signal-noise-and-distortion zahrnuje jak odstup signálu-šum, tak i zkreslení rekonstruovaného signálu. Při znalosti SNR a THD se dá vypočítat podle:

$$SINAD = -10 \cdot \log \left( 10^{-\frac{SNR}{10}} + 10^{\frac{THD}{10}} \right) \quad (dB)$$

#### ENOB

Effective-number-of-bits (efektivní počet bitů) můžeme vypočítat z hodnoty SINAD a udává nám počet nezašuměných, nezkreslených bitů měření.

$$ENOB = \frac{SINAD - 1,76}{6,02} = - \frac{10 \cdot \log \left( 10^{-\frac{SNR}{10}} + 10^{\frac{THD}{10}} \right) + 1,76}{6,02} \quad (bit)$$

## DR

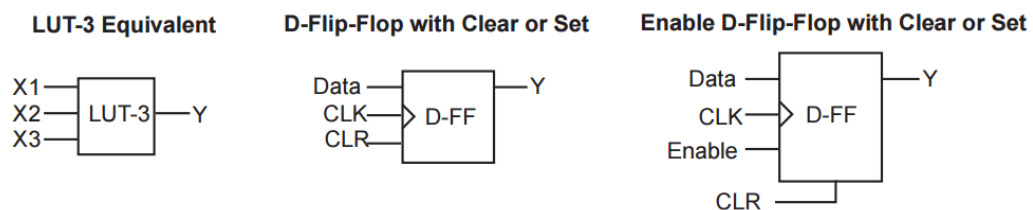
Dynamic-range (dynamický rozsah) je nejčastěji definován jako poměr maximální měřené hodnoty (FS) a nejmenší měřitelné hodnoty (LSB), je tedy funkcí rozlišení. Někdy je také definován jako poměr největší měřitelné hodnoty a šumového pozadí.

$$DR = 20 \cdot \log \left( \frac{U_{FS}}{U_{LSB}} \right) = 20 \cdot N \cdot \log(2) \quad (dB)$$

## 2.3 Hradlové pole

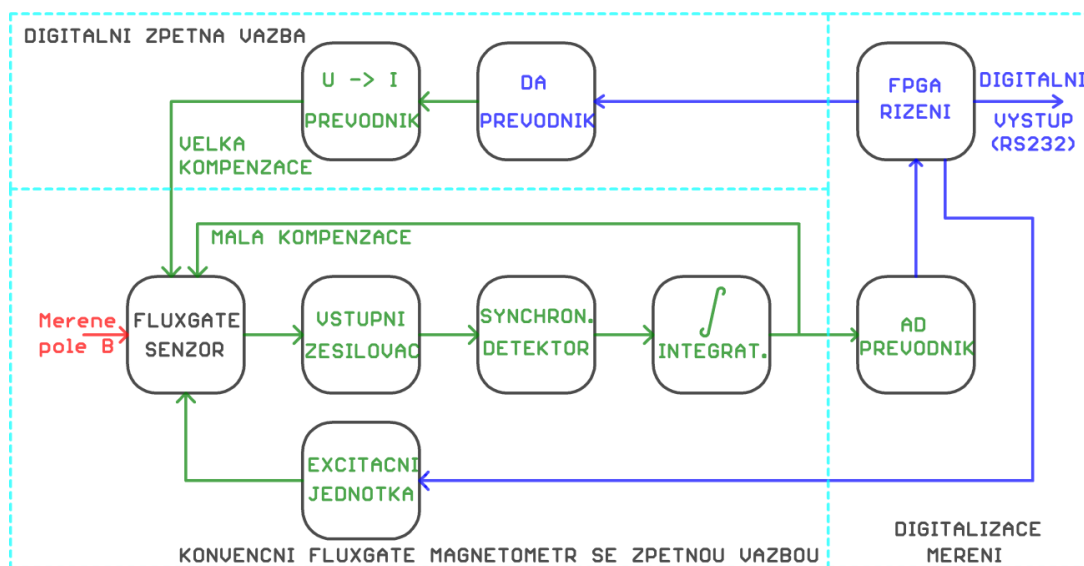
Integrovaný obvod, obsahující hradlová pole, je zvláštním druhem obvodu. Obsahuje totiž hardwarové komponenty, které lze spojovat/konfigurovat jako stavebnici skrze software. Díky tomu se vyznačuje rychlostí, která je běžná pro specializované obvody ASIC, ale při zachování nízké ceny sériově vyráběných součástek. Protože jsou přeprogramovatelné (ne všechny), jsou také velice flexibilní. Při potřebě změny zapojení stačí přeprogramovat vnitřní strukturu, definující zapojení obvodu. FPGA mohou být buď volatilní nebo nevolatilní, tzn. buď si svojí strukturu po vypnutí uchovávají nebo ne. Volatilní mají strukturu uloženou ve vnitřní SRAM a po vypnutí se musí znovu nahrát - k tomu slouží externí konfigurační paměť. Nevolatilní mají paměť buď typu flash nebo anti-fuse a externí paměť nepotřebují. SRAM a FLASH jsou přeprogramovatelné, anti-fuse ne. Hradlová pole se nejčastěji skládají z "makrobuněk", které slučují více konfigurovatelných obvodů do buněk, které lze potom libovolně spojovat. V případě použitého FPGA jsou buňky označovány jako "VersaTiles" a lze je nastavit do 3 různých konfigurací. Viz obrázek 2.2. Tedy buď jako libovolnou logickou funkci tří proměnných, nebo jako klopný obvod typu D s asynchronním nulováním ke kterému lze v posledním případě přidat vstup enable.

Větší FPGA, jako je to použité, navíc integrují digitální fázový závěs (PLL) s řízeným oscilátorem, díky kterému lze vstupní hodinový signál vynásobit na vyšší, téměř libovolnou frekvenci (omezení je pouze maximální frekvencí jádra a maximálním násobícím poměrem PLL).



Obrázek 2.2: Výňatek z katalogového listu použitého FPGA

### 3 Praktická realizace



Obrázek 3.1: Blokové schéma celku  
(Zeleně jsou analogové signály, modře digitální a červeně neelektrické)

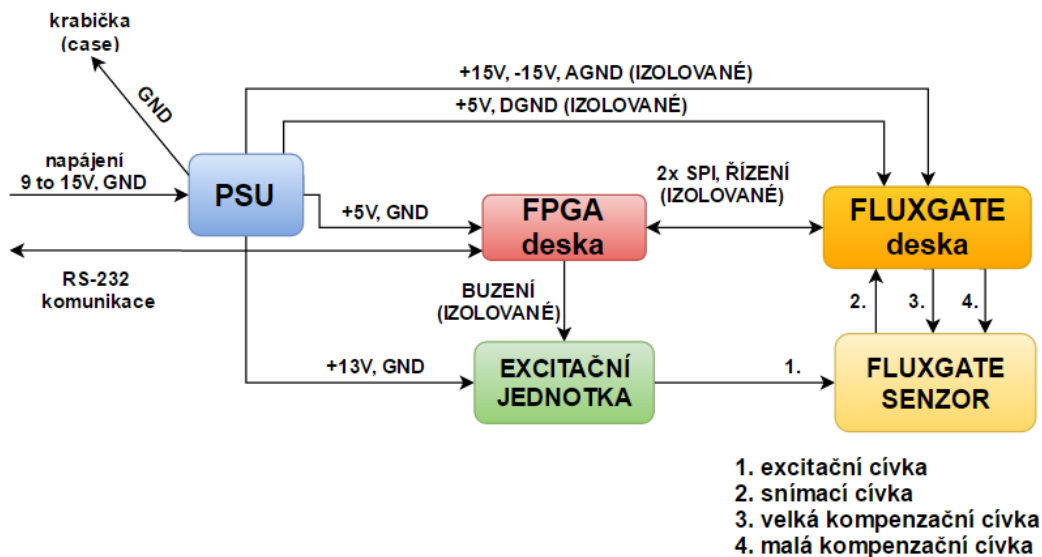
Celý magnetometr řídí FPGA z řady ProAsic3 od firmy Actel (dnes již Microsemi) se SoftCore mikroprocesorem ARM Cortex-M1. Výhodou těchto FPGA je vysoká spolehlivost a radiační odolnost [2,3]. Použití FPGA umožňuje integrovat do jednoho čipu generování budících, synchronizačních signálů, hardwarové digitální zpracování signálu a mikroprocesor pro řízení celku.

Aby bylo dosaženo co nejvyššího dynamického rozsahu (nízkých hodnot šumu a zvýšení rozlišení měření) je samotný fluxgate senzor udržován v malém rozsahu (sub-rozsahu) pomocí digitální kompenzace pole. Ta udržuje senzor v takovém rozmezí hodnot, které koresponduje s rozsahem AD převodníku. V tomto případě bylo výhodné namotat kompenzační vinutí v poměru 38:1, tzn. při celkovém rozsahu  $\pm 100 \mu T$  digitalizuje ADC pouze cca  $\pm 2,632 \mu T$  a v tomto rozsahu je udržován. Díky tomu je možné dosáhnout nižšího šumu, a vyššího rozlišení, než kdyby byl použitý samotný ADC pro celý rozsah. Nevýhodou tohoto zapojení je velká závislost linearity výsledného měření na stabilitě kompenzačních kroků a tedy na stabilitě linearity a zesílení DA převodníku, snímacího odporu a referenčního napětí.

Protože dynamický rozsah v použité konfiguraci nejvíce ovlivňuje šum referencí a DA převodníku, byl vybrán převodník a referenční obvody s nejnižším šumem, které jsou na trhu k dostání. Referenční obvody jsou osazeny čtyři, statisticky by totiž měla hodnota šumu klesat s odmocninou z množství, kolik jich je zapojeno paralelně. Konkrétnější popis viz sekce 3.2.3.

Pro napájení magnetometru byl zvolen spínaný DC/DC měnič, pro svoji účinnost a protože umožňuje z jednoho napájení vytvořit několik galvanicky oddělených výstupů. Protože jeho výstupní zvlnění je poměrně velké, je navíc doplněn nízko-šumovými, rychlými lineárními LDO stabilizátory (až na plošných spojích obvodů, které napájí).

Pro minimalizaci zemních smyček a šíření galvanického rušení, je fluxgate elektronika celkově galvanicky oddělena od zbytku zařízení. Excitační jednotka má galvanické oddělení budících signálů pro ochranu FPGA a buzení horních tranzistorů v můstku. Na obrázku 3.1 je blokové schéma celku, na obrázku 3.2 elektrické propojení jednotlivých částí magnetometru.



Obrázek 3.2: Blokové schéma elektroniky celku

### 3.1 Řídicí část s FPGA

Na začátek bych zmínil fakt, že tato část byla navrhována jako první. Původně byla zamýšlena jako samostatná univerzální vývojová deska pro FPGA Actel. Teprve až později, když byl tento magnetometr navrhován, bylo rozhodnuto použít ji k jeho řízení. Hotová FPGA vývojová deska je na fotografii 3.1.

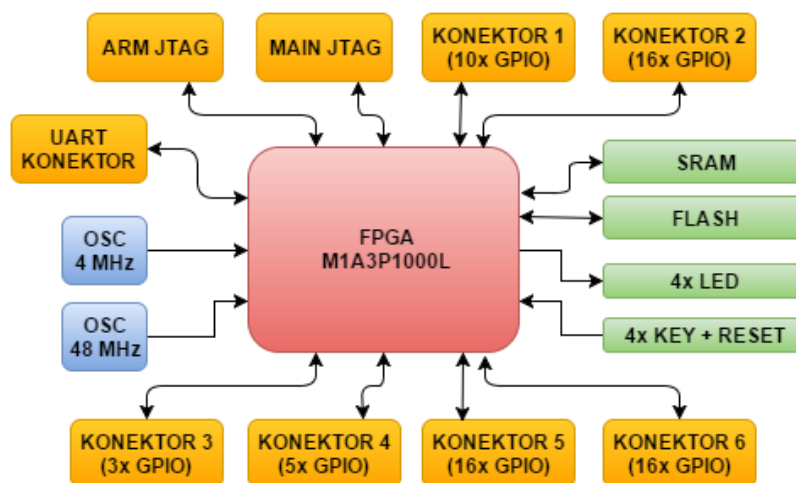
Použité FPGA řady M1A3P (začínající M1) jsou speciální typ standardní řady ProAsic3, přináší totiž možnost provozu SoftCore mikroprocesoru s ARM jádrem Cortex-M1. Pro stavbu tohoto magnetometru je tedy výhodné, protože umožňuje integrovat do jednoho obvodu jak komplexní řízení, pomocí vykonávání instrukcí z paměti, tak i nízko-úrovňové generování signálů, případně jejich rychlé (HW) zpracování. Výhodou FPGA, jak je již zmíněno v kap. 2.3, je velká flexibilita. To, co by bez použití hradlového pole jinak znamenalo úpravy na HW úrovni, stačí přepsat ve VHDL kódu. V tomto případě, při vývoji prototypu magnetometru - kdy bylo potřeba hodně věcí vyzkoušet a ladit, je to velice praktické a efektivní. Základní parametry FPGA jsou v tabulce 3.1.

Tabulka 3.1: Parametry použitého FPGA firmy Actel

M1A3P1000L-PQG208I	
Počet hradel (a ekv. počet makrobuněk)	1 milion (11 tisíc)
Maximální taktovací kmitočet (vs. U jádra)	350 MHz (1,5 V), 250 MHz (1,2 V)
On-chip paměť RAM	144 kbit
Počet I/O pinů (max.)	300
Napájecí napětí jádra	1,14 až 1,575 V
Napájecí napětí budičů výstupních pinů	1,14 až 3,6 V
Počet násobiček kmitočtu (PLL)	1

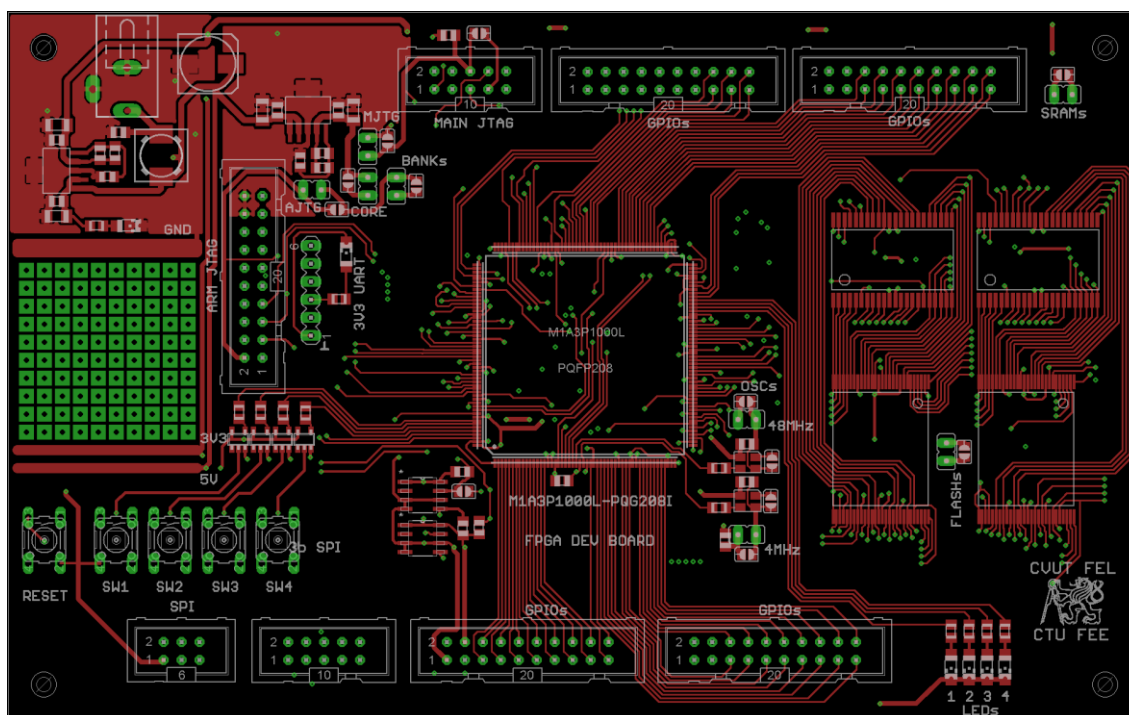
### 3.1.1 Hardware

Návrh HW víceméně vycházel z již existující vývojové desky [10] pro tento typ FPGA. Ta se jevila jako zbytečně složitá a drahá, navíc obsahovala FPGA v BGA pouzdře, kdežto pro budoucí využití bylo vhodné, aby měl čip použitý v desce rovnou vývodové pouzdro, které by se později v magnetometrech využívalo. Je sice o něco rozměrnější než BGA, ale kontrola kvality jeho zapájení je mnohem snazší. Samotné schéma této vývojové desky je spíše propojovací plán FPGA s perifériemi, neobsahuje ničím zvláštní zapojení, je proto až v příloze (9.2). Na obrázku 3.3 je blokové schéma.



Obrázek 3.3: Blokové schéma periférií FPGA desky

Na vývojové desce jsou 4 tlačítka a 4 LED, původně pro testování struktur v FPGA, nyní pro ovládání magnetometru a indikaci stavu. Napájení pamětí, oscilátorů, jádra FPGA a jeho výstupních portů je vedeno přes jumpery, které umožňují po jejich rozpojení měřit odběr proudu. Na desce je také pinový rastr s napájecími lištami pro možnost dodatečného připájení nějakého obvodu. Viz obrázek 3.4.



Obrázek 3.4: Návrh FPGA desky - strana TOP

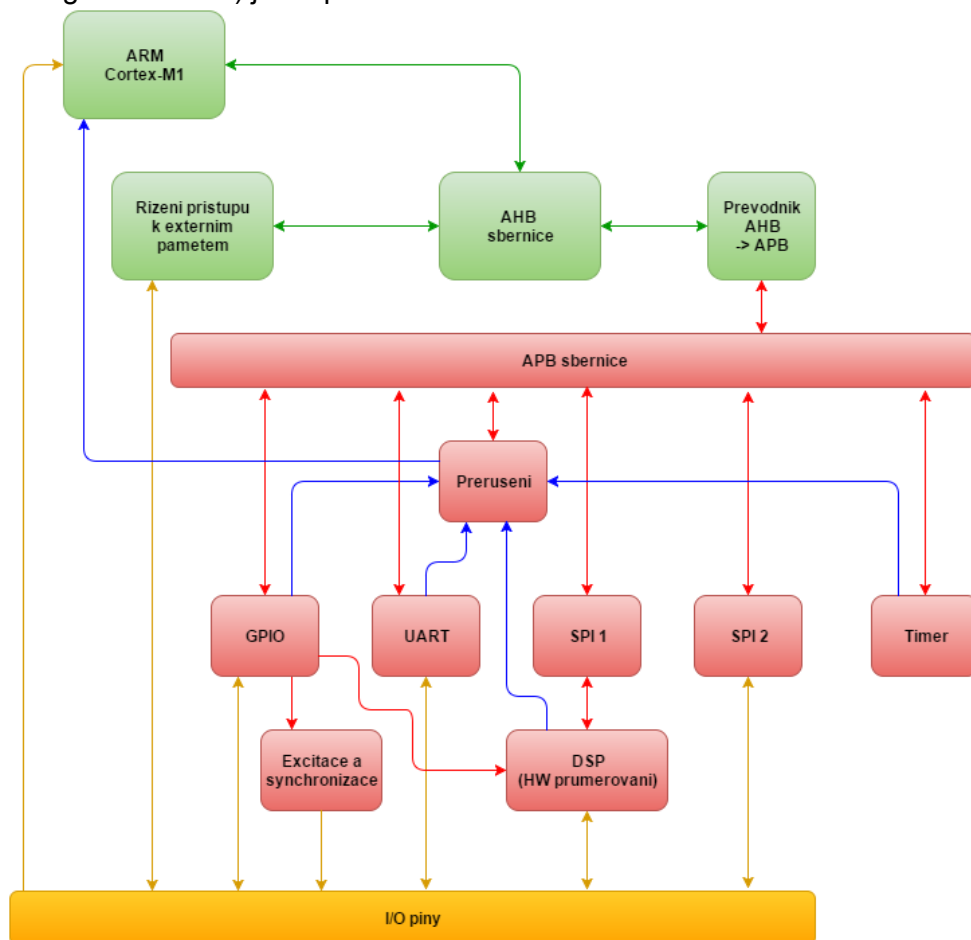
### 3.1.1.1 Vnitřní struktura

Vnitřní strukturu, vytvořenou ve FPGA, můžeme pro přehlednost rozdělit do několika částí. SoftCore mikroprocesor se všemi svými perifériemi, generátor synchronizačního a excitačních signálů a HW zpracování (vyčtení a průměrování) dat z ADC.

- **SoftCore ARM Cortex-M1**

Výrobce Actel (Microsemi) dodává zdarma IP jádra pro soft-core ARM procesor a některé často používané periférie jako je UART, SPI, časovač (timer), GPIO rozhraní, atd. Kromě ARM jádra poskytuje také blok známého mikroprocesoru 8051 (který se hodí pro pomalejší aplikace, jeho výhodou je, že nezabírá moc místa na FPGA).

Bloková schémata vytvořená ve SmartDesign jsou poměrně nepřehledná, zjednodušené blokové schéma je na obrázku 3.5. Originální Libero SoC projekt (se SmartDesign souborem) je na přiloženém DVD.



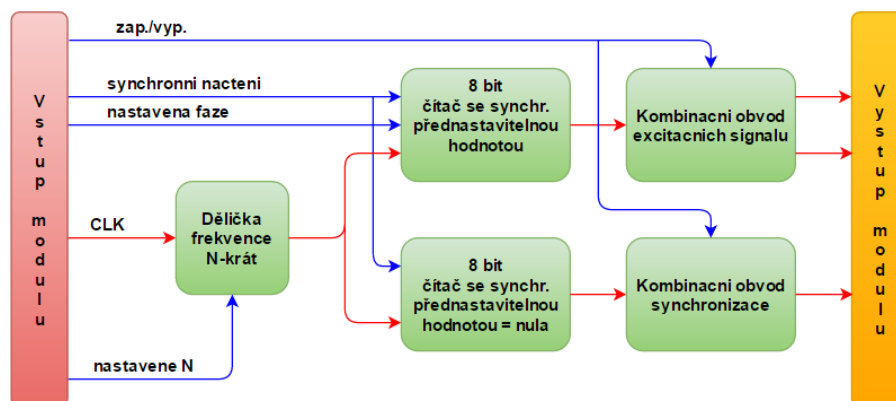
Obrázek 3.5: Blokové schéma vnitřní struktury FPGA (žlutě jsou I/O vývody, červeně pomalé signály, zeleně rychlé signály a modře přerušeni)

- **Generování synchronizačního a excitačních signálů**

Z důvodu co nejnižšího fázového šumu (jitteru) excitačních signálů je buzení H-můstku MOSFETů generováno přímo hardwarem (v FPGA), tedy děličkou kmitočtu a dead-time obvodem. Prodleva (dead-time) mezi rozpojením jedné diagonály a sepnutím druhé je  $1/256$  periody budícího kmitočtu, při frekvenci 10 kHz (kterou cca využíváme), to znamená cca 0,39 us. Taková prodleva by měla být dostatečná, aby nedošlo k poškození MOSFETů vlivem současného sepnutí horního a dolního tranzistorů v můstku. Obvod generování excitačního a synchronizačního signálu je



navržený také v nástroji SmartDesign a je na DVD. Na obrázku 3.6 je zjednodušené blokové schéma.



Obrázek 3.6: Blokové schéma bloku generování excit. a synch. sig. (červené signály jsou odvozeny přímo od oscilátoru, modré jsou generovány ARMem)

- **HW průměrování**

Tento "obvod" byl vytvořen pro ulehčení ARM jádru, které by jinak muselo být zatěžováno rutinním průměrováním dat z ADC. Na vstupu i výstupu dat do tohoto bloku jsou multiplexory, kterými lze tento obvod přemostit a SPI linka je vedena přímo mezi ARMem a AD převodníkem. Tato možnost je využita při inicializaci ADC. Po inicializaci se multiplexer přepne a SPI komunikaci s ADC řídí obvod průměrování, který se na svém výstupu v podstatě simuluje ADC, ale signál DRDY (data připravena) aktivuje až po N vzorcích načtených z ADC (a jejich zprůměrování). Celý VHDL kód má cca 200 řádků a je na příloženém DVD.

### 3.1.1.2 Paměť RAM a FLASH

Oba typy pamětí jsou paralelní, s 16ti bitovými daty a 18ti bitovou adresou pro RAM, 24b pro FLASH. Jsou použité vždy dvě, ze kterých se skládají 32 bitová data. Paměti pracují asynchronně, tzn. bez hodinového signálu, k řízení toku dat po sběrnici a synchronizaci mezi pamětmi se využívají signály OE, WE, CE, RST. Specifikace jsou v tabulce 3.2. Napájení pamětí vede přes propojku na konektoru, na kterém se po jejím vytažení dá měřit proud, který jednotlivé paměti odebírají (zvlášť pro SRAM a FLASH).

Tabulka 3.2: Specifikace použitých pamětí

	SRAM	FLASH
Označení	CY7C1041-DV33	JS28F640-J3D-75
Velikost	4 Mbit (256K x 16)	64 Mbit (4096k x 16)
Rychlost (přístupu)	10 ns	75 ns
Maximální provozní odběr	60 mA @ 40 MHz	30 mA @ 33 MHz, čtení
Napájecí napětí	3 až 3,6 V	2,7 až 3,6 V

Celková kapacita pamětí je tedy 128 Mb = 16 MB pro FLASH a 8 Mb = 1 MB pro SRAM. Takové množství paměti je dostačující i pro velice náročné operace, v případě potřeby by se na ně vešel i RTOS. Bootloader mikroprocesoru umožňuje několik variant využití pamětí: 1) debugging programu nahraného do SRAM, 2) načtení programu z FLASH do SRAM při startu a pak běh z SRAM, 3) běh programu z FLASH s využitím SRAM jen pro data. Druhá varianta se hodí pro rychlý běh ARMu, kdy by FLASH paměť nestíhala. Poslední varianta je pro tento případ nejvhodnější (relativně pomalý takt procesoru a SRAM pak celá k dispozici pro data).

### 3.1.1.3 Napájení, oscilátory, konektory

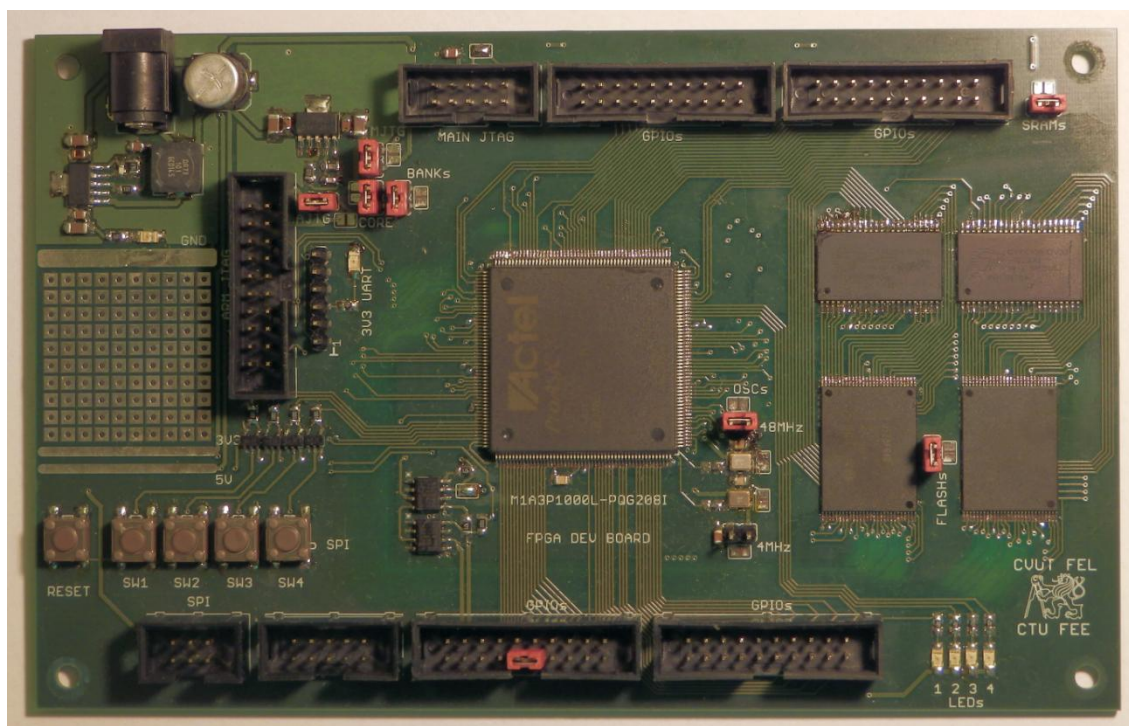
Jádro samotného FPGA je napájeno poměrně nízkým napětím, má malou toleranci a nesnese příliš dlouho přepětí. Z toho důvodu musí být stabilizátory velice rychlé a přesné/stabilní. Specifikace použitých stabilizátorů jsou v tabulce 3.3. Oscilátory jsou osazeny dva, s různým taktovacím kmitočtem. Oba oscilátory mají malý jitter z důvodu, že se předpokládalo využití desky ke generování signálů, kde by jitter byl nežádoucí. Parametry oscilátorů viz tabulka 3.4. Na konektorech jsou vyvedeny všechny nezapojené piny FPGA, každý konektor má kromě datových (GPIO) pinů také napájecí - GND, 3V3 a 5V. Kromě GPIO konektorů jsou vyvedeny dva programovací (JTAG) konektory a jeden pro UART komunikaci, který pinově odpovídá převodníkům od FTDI.

Tabulka 3.3: Specifikace použitých regulátoru napětí

TPS79601-ADJ	
Maximální proud	1 A
Výstupní šum	54 $\mu$ Vrms
Úbytek napětí @ 1 A	250 mV
Doba náběhu	50 us
PSRR @ 250 kHz	cca 40 dB
Maximální chyba výstupního napětí	5 mV @ ( $I_{out} = 0$ až 1 A)
Maximální zvlnění při skokové zátěži	75 mV @ $\Delta I = 1$ A, $t_{ustaleni} =$ cca 20 us
Rozsah vstupního napětí	2,7 až 5,5 V

Tabulka 3.4: Parametry použitých oscilátorů

ASE-48(4).000MHZ-LC-T	
Přesnost kmitočtu	$\pm 50$ ppm
Peak-peak jitter	28 ps
RMS jitter	typ. 3,2 (max. 5) ps
Napájecí napětí	3,135 až 3,465 V

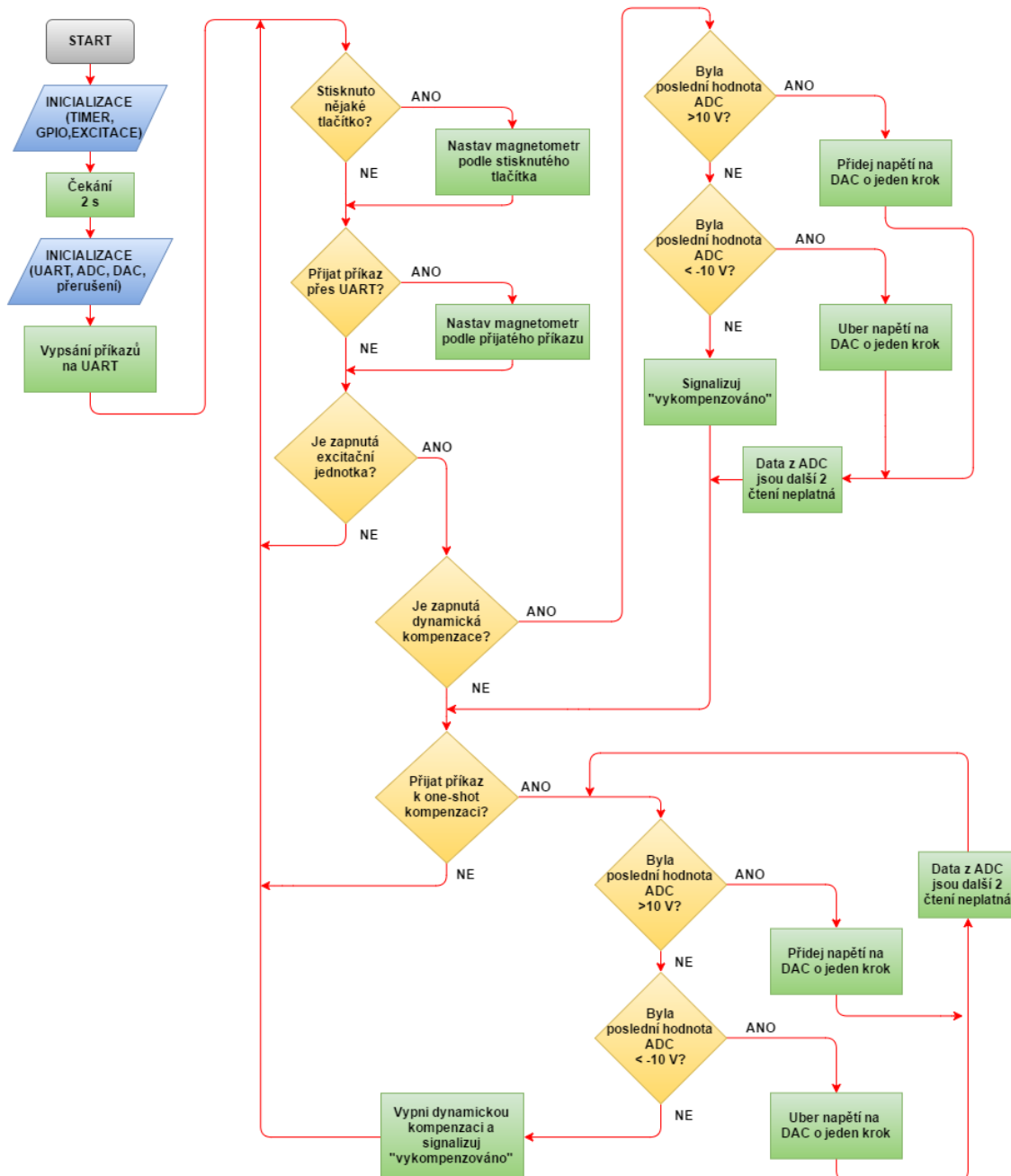


Fotografie 3.1: Realizovaná FPGA vývojová deska

## 3.1.2 Software

### 3.1.2.1 Firmware pro ARM

Je napsaný v jazyce C s využitím prostředí SoftConsole, které je poskytované výrobcem FPGA (Actel), od kterého má předpřipravenou HAL vrstvu pro Cortex-M1. Celý FW má cca 1600 řádků kódu je proto na přiloženém DVD spolu s celým SoftConsole projektem. Na obrázku 3.7 je zjednodušený vývojový diagram.



Obrázek 3.7: Zjednodušený vývojový diagram firmwaru pro ARM

V diagramu není postihnuto, že na pozadí běží UART přerušení, ve kterém se zpracovávají přijaté řetězce znaků a případně nastavují proměnné podle rozeznávaných příkazů. Dále na pozadí běží přerušení od ADC (resp. DSP jednotky), ve kterém se vyčte hodnota, pošle přes UART a předá běžící smyčce.

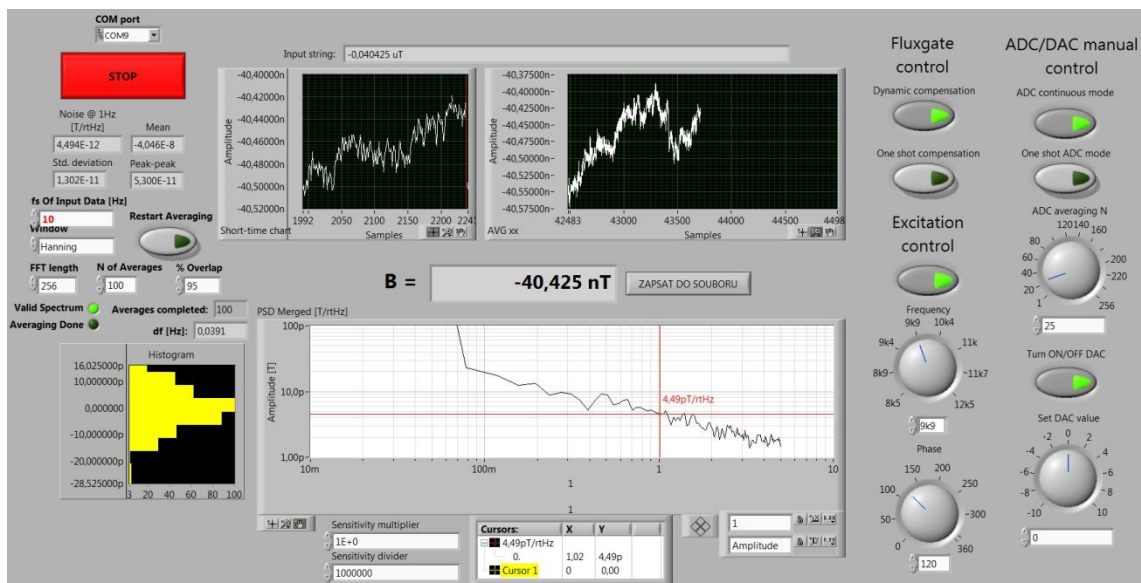
### 3.1.2.2 Program pro PC (LabView)

Ovládací a zobrazovací program pro magnetometr byl vzhledem k univerzálnosti a efektivnosti vytvořen v prostředí LabView, které je pro laboratorní účely typické. Původní program byl vytvořen týmem MAGLAB [11] pro jiný magnetometr. Já jsem jej doplnil o ovládací prvky (pravá část GUI), kterými se tento magnetometr ovládá a o možnost zapisování do souboru. Snímek GUI je na obrázku 3.8.

Magnetometr s programem komunikuje přes sérovou linku RS-232. Komunikační protokol je v "human-readable" formě, k ovládání a čtení z magnetometru tedy stačí běžný terminál, přes který jej lze plnohodnotně, leč poněkud nepohodlně ovládat také. Seznam ovládacích příkazů je v příloze 9.1.

#### Vlastnosti programu:

- Kompletní ovládání magnetometru a všech jeho součástí (možnost manuálního nastavování režimu kompenzace, AD a DA převodníku, frekvence excitační jednotky, fáze synchronizačního signálu, atd...).
- Zobrazování aktuální hodnoty magnetického pole s možností zápisu do souboru s časovou značkou.
- Dlouhodobý i krátkodobý graf měřených hodnot, histogram a spektrum měřeného pole (využíváno především pro měření šumu senzoru umístěného ve stínění).



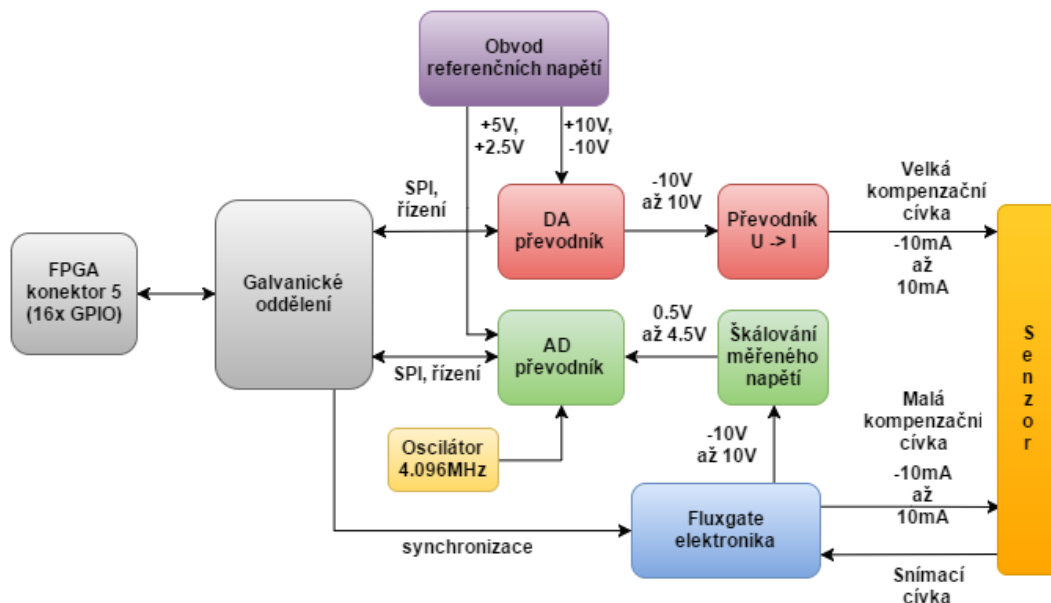
Obrázek 3.8: Snímek ovládacího programu

## 3.2 Fluxgate měřicí a kompenzační jednotka

Z hlediska dosažení nejvyšší možné přesnosti a linearity bylo zvoleno zapojení fluxgate se zpětnou vazbou, která udržuje senzor v okolí nulového pole a potlačuje tak nelinearity a nestálost citlivosti senzoru a zesílení vstupního zesilovače. Hodnota pole je pak určena pouze konstantou kompenzační cívky a jí protékajícím proudem. V tomto případě měřeným napětím a hodnotou snímacího odporu, z nichž je proud dopočítáván.

Deska plošného spoje (obrázek 3.10 a fotografie 3.2) je z důvodu minimalizace šumu, kvality distribuované GND a rovnoměrného rozložení teploty šestivrstvá. Kritické komponenty jsou navíc umístěny v přidavném stínění. Blokové schéma propojení

jednotlivých částí na desce je na obrázku 3.9. V tabulce 3.5 je pořadí a využití vrstev DPS.



Obrázek 3.9: Elektronické blokové schéma fluxgate desky

Rovnoměrné rozložení teploty je důležité z důvodu minimalizace teplotního gradientu na DPS a tím potlačení termoelektrického napětí, které vzniká při spojení dvou kovů s různými termoelektrickými (Seebeckovy) koeficienty. Toto napětí vzniká mezi dvěma spoji, tzv. studeným a teplým koncem, jde tedy o rozdíl teplot mezi dvěma místy, na kterých se spojují nestejně kovy. Pro spoj Cu-PbSn je Seebeckovo napětí cca 1 - 3  $\mu\text{V}/^\circ\text{C}$  [8, str. 75]. To například znamená, že pokud povede referenční napětí mezi referencí a ADC, bude tento spoj připájený k referenci a pak znovu k ADC, vznikají dva body s různou teplotou, na kterých vzniká různé termoelektrické napětí, rozdíl těchto napětí je úměrný rozdílu teplot těchto dvou bodů. Bude-li teplota v místě reference o 1  $^\circ\text{C}$  odlišná od teploty u ADC, vznikne napětí 3  $\mu\text{V}$ , které bude způsobovat chybu 0,6 ppm na napětí 5 V. Toto je jen zjednodušený případ (přesněji by se muselo vzít v úvahu z čeho je vyroben pin reference a vývod ADC, které jsou cínem připájeny k měděnému spoji).

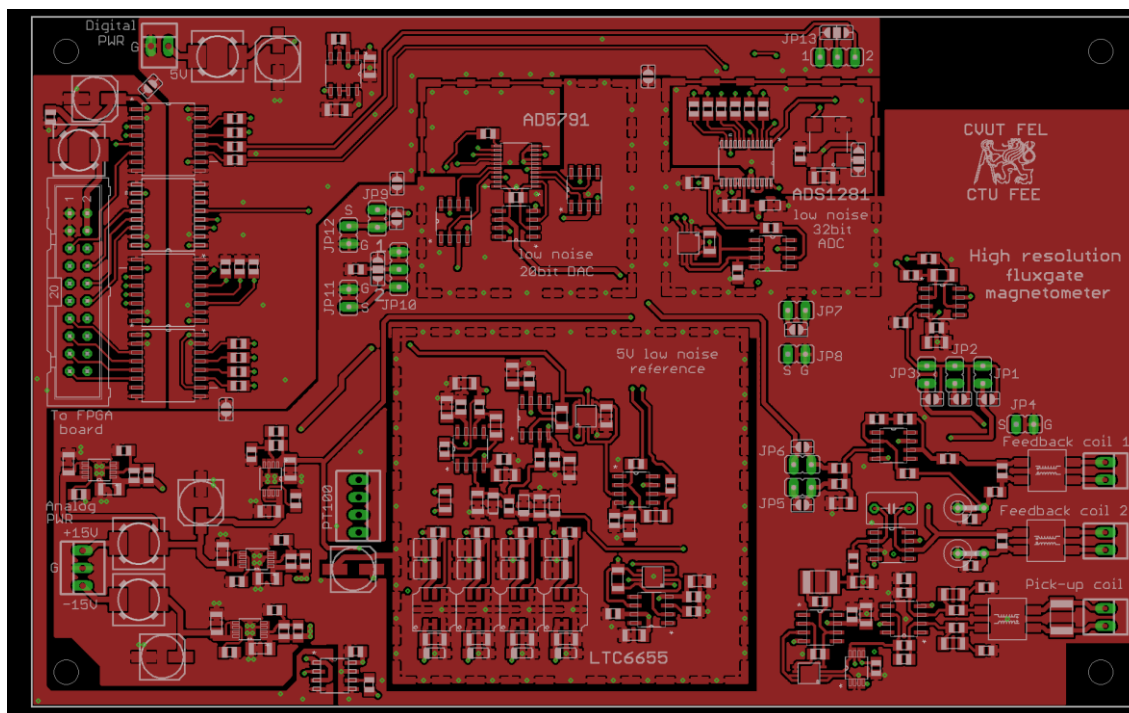
Ideálně by DPS měla mít teplotu konstantní po celé své ploše, na absolutní teplotě z tohoto hlediska nezáleží, důležité je jen konstantní rozložení.

Tabulka 3.5: Rozvržení vrstev tištěného spoje pro fluxgate

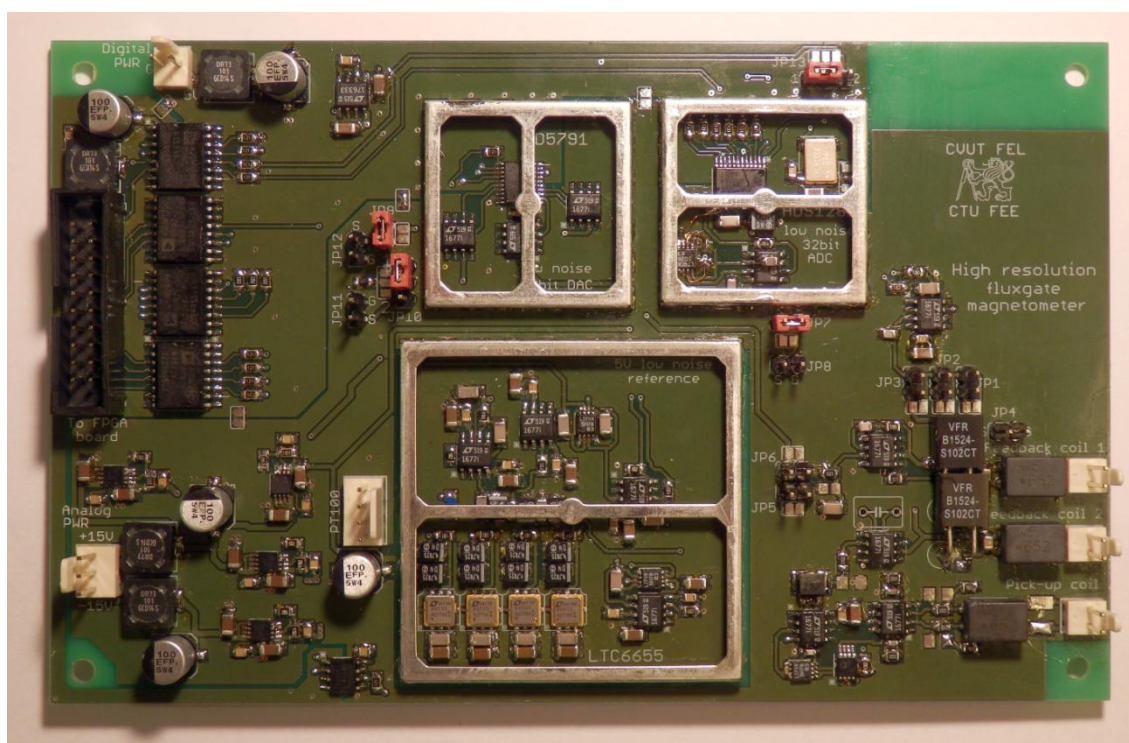
TOP vrstva	Signály + GND
Vnitřní vrstva 1	GND
Vnitřní vrstva 2	Signály
Vnitřní vrstva 3	Záporné napájení
Vnitřní vrstva 4	GND
BOTTOM vrstva	Kladné napájení

Vrstvy: 3, 4, BOTTOM, ve kterých je "rozlité" symetrické napájení a GND jsou těsně na sobě, tudíž jejich vzájemná kapacita je poměrně velká a tvoří tak nízkohybnostní, distribuovaný kondenzátor pro blokování napájení.

Signály jsou od sebe odděleny vrstvou GND, navíc jsou analogové cesty převážně v TOP vrstvě, digitální v 2. vnitřní. Takže by mělo docházet jen k minimálnímu rušení analogové části. Snímky ostatních vrstev DPS jsou v příloze 9.4.



Obrázek 3.10: Navržená strana TOP spoje pro fluxgate

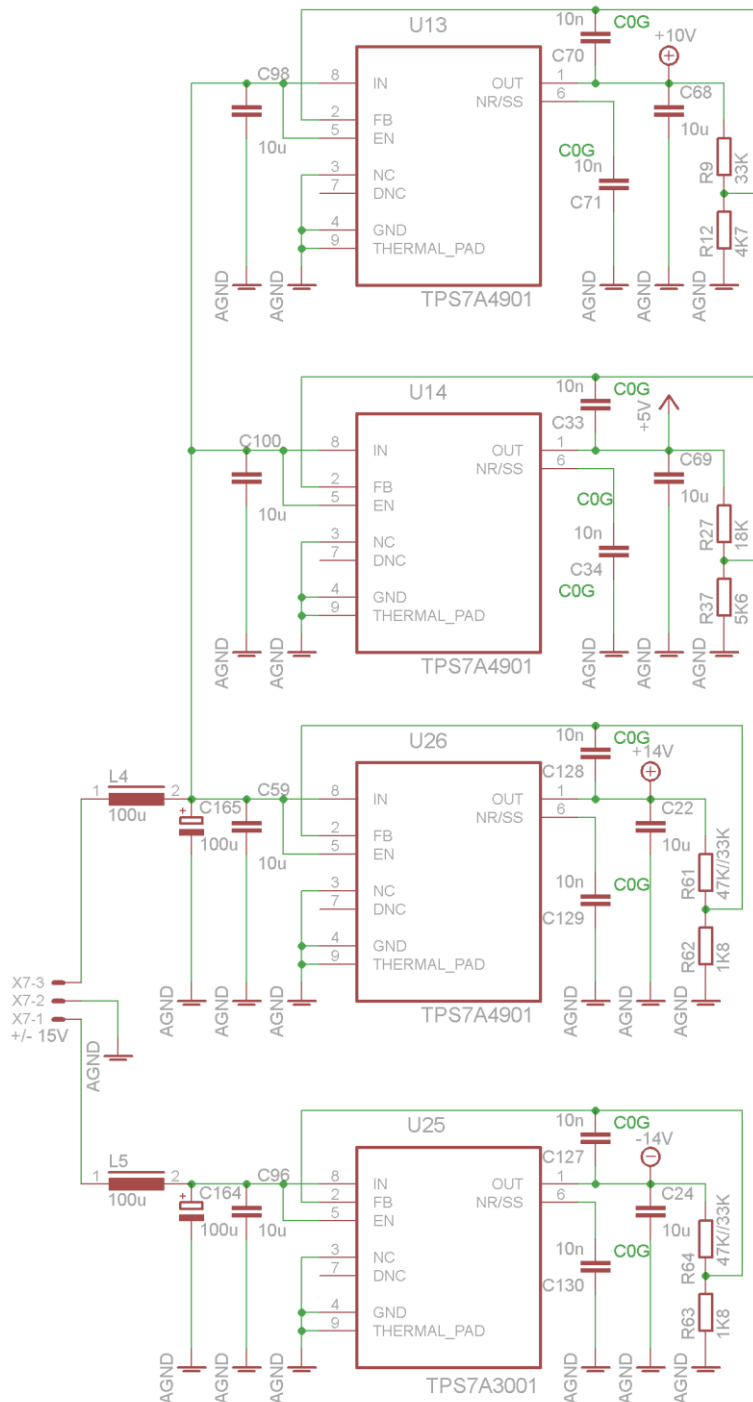


Fotografie 3.2: Realizovaná fluxgate měřicí a kompenzační část

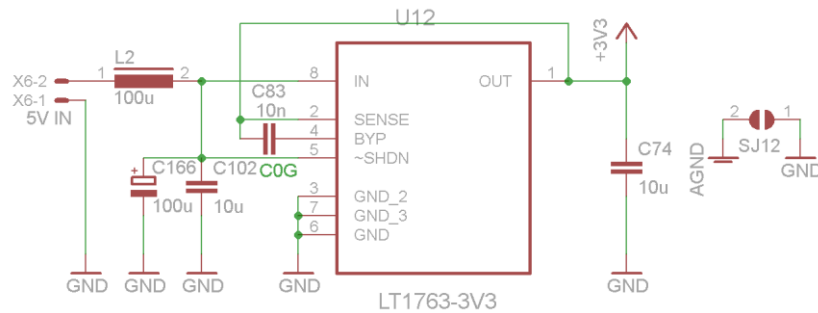
### 3.2.1 Napájení

Z důvodu efektivnosti celku je pro před-regulaci využit DC/DC měnič (viz níže). Samotný spínaný zdroj však produkuje poměrně velké zvlnění napětí a nepříliš dobrou stabilitu. Z těchto důvodů jsou použity ještě lineární, nízkošumové LDO stabilizátory TPS7A4901, TPS7A3001 a LT1763 (specifikace jsou v tabulce 3.6). Použití LDO verzí

přináší pouze malou ztrátu přebytečného napětí v teplo. Kromě výborných šumových vlastností mají tyto stabilizátory také velké potlačení napájecího rušení (a to i při vysokých kmitočtech), takže zvlnění ze spínaného zdroje účinně potlačí. Těchto regulátorů bylo zapotřebí hned několik, dva pro bipolární napájení analogové části, jeden pro unipolární. Další pak pro napájení digitální sekce a napěťových referencí. Z hlediska minimalizace zemních smyček má analogová a digitální část zcela oddělené země, ty jsou pak spojené na jednom místě DPS. Schéma regulátorů napětí je na obrázku 3.11 a 3.12.



Obrázek 3.11: Schéma stabilizátorů napětí (1/2)



Obrázek 3.12: Schéma stabilizátorů napětí (2/2)

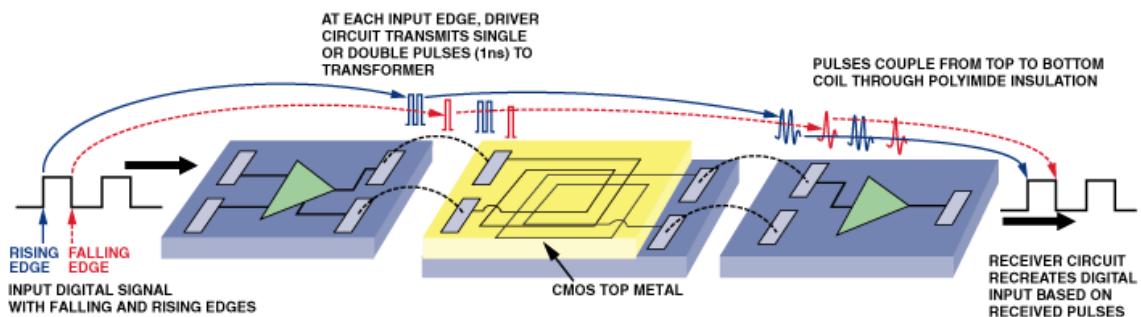
Tabulka 3.6: Specifikace použitých nízkošumových regulátorů

TPS7A4901, obdobně jeho i negativní verze (TPS7A3001)	
Rozsah vstupního napětí	3 až 36 V
Maximální výstupní proud	150 mA
Úbytek napětí @ 100 mA	260 mV
Výstupní šum (10 Hz až 100 kHz)	35 $\mu\text{V}_{\text{rms}}$ @ $U_{\text{out}} = 14 \text{ V}$
PSRR @ 250 kHz	cca 60 dB

### 3.2.2 Galvanické oddělení

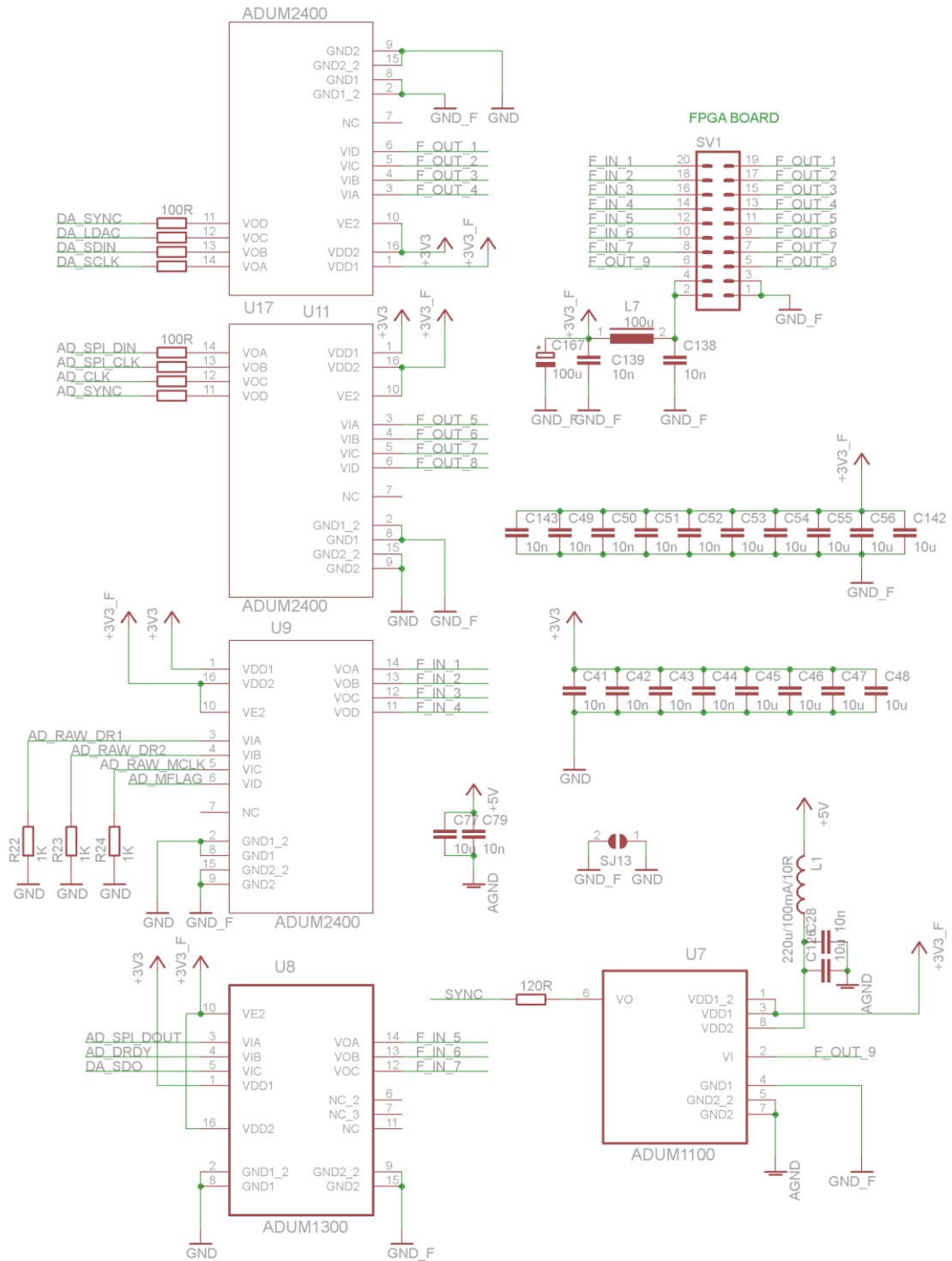
U přesných měření, kde záleží na každém  $\mu\text{V}$ , je potřeba přerušit vzniklé zemní smyčky, které by mohly způsobovat jak chybu měření, tak i zvyšovat množství šumu. Galvanickým oddělením řídicích signálů se navíc kromě přerušení zemních smyček zabrání šíření galvanického rušení z řídicí části. Pro oddělení komunikace FPGA od AD a DA převodníku a přenos synchronizačního signálu byly zvoleny oddělovače ADUM2400, ADUM1300 a ADUM1100. Jejich specifikace jsou v tabulce 3.7. Tyto obvody umožňují přenos digitálních signálů o frekvencích řádově 10 MHz, takže pro SPI komunikaci, v tomto případě na frekvenci 1 MHz, zcela dostačují. Aby se zmenšilo vyzařování rušení vlivem ostrých hran signálů, jsou těsně u výstupů digitálních obvodů (ADUM/DA/AD/SD) zařazeny do série 100  $\Omega$  rezistory, snižující strmost signálů. Schéma zapojení je na obrázku 3.14.

Tyto oddělovače využívají speciální technologii iCouplers namísto optického oddělení. Jedná se o planární chip-scale transformátory oddělené polyamidem. Přes ně se přenáší informace o změně vstupního signálu (náběžná/sestupná hrana) a dle blíže nespecifikovaných informací i aktualizací signál (zřejmě periodicky s neznámou frekvencí). Ilustrační schéma iCouplers je na obrázku 3.13.



Obrázek 3.13: Ilustrační schéma oddělovačů iCoupler, převzato z [12]





Obrázek 3.14: Schéma zapojení galvanických oddělovačů

Tabulka 3.7: Specifikace oddělovačů ADUMxxxx

	ADUM2400B	ADUM1300B	ADUM1100U
Max. proudový odběr	10,6 mA @ 5 MHz	8,1 mA @ 5 MHz	2,8 mA @ 50 MHz
Max. zpoždění signálu	50 ns	50 ns	18 ns
Max. přenosová rychlost	min. 10 MHz	min. 10 MHz	min. 100 MHz
Rozsah napájecího napětí	2,7 až 5,5 V	2,7 až 5,5 V	3 až 5,5 V

### 3.2.3 Zdroj referenčního napětí

Na napěťové referenci (konkrétněji její stabilitě) závisí i stabilita celého měření, také její šum je největším zdrojem šumu ve výsledném měření. Z těchto důvodů byl na výběr referenčního obvodu kladen obzvláště důraz. Pro svoje parametry (viz tabulka 3.8) byl zvolen obvod LTC6655.

Tabulka 3.8: Vybrané parametry obvodu LTC6655

LTC6655 - 5V, LS8, B grade	
Přesnost napětí	± 0,025%
Teplotní koeficient	typ. 1 (max. 2) ppm/°C
Šum <sub>p-p</sub> (0,1 - 10 Hz)	0,25 ppm ≡ 1,25 μV
Regulace vstupu	typ. 5 (max. 25) ppm/V

Pro zmenšení hodnoty šumu bylo s využitím statistiky zvoleno použít reference 4 spojené paralelně. Šum by tak měl být poloviční, navíc je větší pravděpodobnost, že se parametry čtyř zprůměrovaných referencí vejdou do typických hodnot. Respektive, budou-li 3 reference v typickém rozmezí a jedna v maximálním, bude její vliv jen čtvrtinový a parametry jen o trochu horší než typické.

#### Odvození poklesu velikosti šumu při spojování referencí paralelně:

Mějme dvě nezávislé veličiny X a Y, se střední hodnotou E(X) a E(Y). Dále směrodatná odchylka je dána jako  $\sigma(X)$  a  $\sigma(Y)$ . Předpokládáme, že veličiny jsou nezávislé, jejich korelace je tedy nulová.

Součet dvou nezávislých veličin [13]:

$$E(X + Y) = E(X) + E(Y) \quad \sigma(X + Y) = \sqrt{\sigma^2(X) + \sigma^2(Y)}$$

Následné zprůměrování:

$$E\left(\frac{X}{2} + \frac{Y}{2}\right) = \frac{E(X) + E(Y)}{2} \quad \sigma\left(\frac{X}{2} + \frac{Y}{2}\right) = \sqrt{\left(\frac{\sigma(X)}{2}\right)^2 + \left(\frac{\sigma(Y)}{2}\right)^2}$$

Je-li střední hodnota obou veličin stejná a velikost jejich směrodatné odchylky také, pak:

$$E\left(\frac{X}{2} + \frac{X}{2}\right) = E(X) \quad \sigma\left(\frac{X}{2} + \frac{X}{2}\right) = \sqrt{2\left(\frac{\sigma(X)}{2}\right)^2} = \frac{\sigma(X)}{\sqrt{2}}$$

Pro N hodnot:

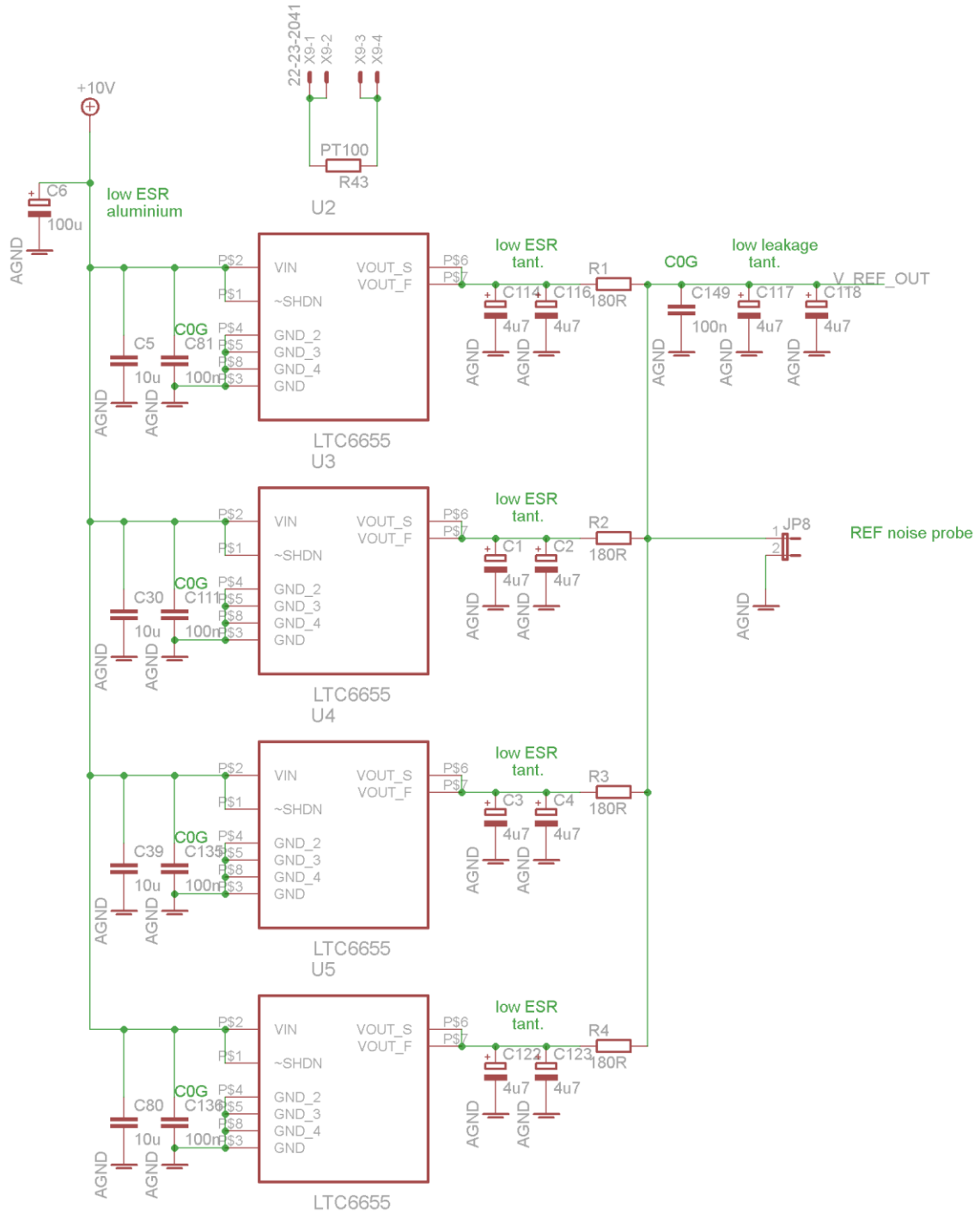
$$E\left(\sum_{i=1}^N \frac{X_i}{N}\right) = E(X) \quad \sigma\left(\sum_{i=1}^N \frac{X_i}{N}\right) = \sqrt{N\left(\frac{\sigma(X)}{N}\right)^2} = \frac{\sigma(X)}{\sqrt{N}}$$

Z toho plyne, že průměrováním napětí z N-referencí, kde se dá předpokládat, že jejich výstupní šum je nezávislý, klesne RMS hodnota tohoto šumu o odmocninu z N. Pro 4 reference osazené na desce to znamená poloviční šum oproti jednomu obvodu. Výstupní napětí jsou průměrována "proudově", přes 180 Ω odpory R<sub>1</sub>-R<sub>4</sub> (z obrázku 3.15, na kterém je schéma zapojení referenčních obvodů). Naměřené hodnoty šumu při spojování referencí jsou v tabulce 3.12 a grafu 3.1.

Obvod referenčního napětí je napájený pomocí LDO před-regulátoru z důvodu omezeného maximálního ztrátového výkonu obvodu LTC6655. Pro případné budoucí

využití je ve stínící krabici s referencemi umístěn teplotní senzor PT100 s čtyřsvorkovým zapojením a konektorem na desce.

Kolem referenčního obvodu je vytvořen izolační příkop, všechny měděné cesty vedou jen z jedné strany (vyjma dvou cestiček k filtračnímu kondenzátoru C<sub>6</sub>). Je to z důvodu, aby přes tento obvod netekly žádné zemní proudy, které by mohli způsobovat kolísání napětí a rušení. Izolační příkop navíc zabraňuje i šíření tepla, takže reference, jakožto poměrně značný zdroj tepla, nezpůsobují příliš velký teplotní gradient kolem sebe a sami mají stabilní teplotu (která je o něco vyšší než zbytek desky).



Obrázek 3.15: Schéma zapojení referenčních obvodů

Poskytování napětí 5 V nestačí, zbytek elektroniky potřebuje ještě referenčních  $\pm 10$  V a 2,5 V. To obstarává referencím následující obvod, s odporovými děliči a zesilovači s OZ (schéma na obrázku 3.16 a realizace na fotografii 3.3).

Děliče napětí i zesilovače v takto přesné aplikaci musí dosahovat vysoké stability, toho je docíleno použitím rezistorů na čipu LT5400. Tyto rezistory nedosahují příliš velké absolutní přesnosti, ta ale není důležitá, naopak důležitý je poměr jejich hodnot a ten je velice stabilní a přesný. Specifikace LT5400 jsou v tabulce 3.9.

**Tabulka 3.9: Parametry LT5400**

LT5400-1 (B-grade)	
Přesnost poměru hodnot	$\pm 0,025$ %
Absolutní přesnost	$\pm 15$ %
Teplotní koeficient jednotlivých odporů	-10 až +25 ppm/°C
Teplotní koeficient poměru odporů	typ. 0,2 (max. 1) ppm/°C

Kromě stability poměru rezistorů v děličích je dále nutná stabilita offsetu použitých operačních zesilovačů. Pro účely tohoto magnetometru byl zvolen LT1677 (všechny OZ v magnetometru jsou LT1677). Ten vykazuje velice malý šum a nízký offset s malou teplotní závislostí a dostatečný rozkmit napájecího napětí. Navíc disponuje rail-to-rail vstupem i výstupem. Jeho parametry jsou v tabulce 3.10.

**Tabulka 3.10: Specifikace LT1676**

LT1677I, SO8 (při $V_{\text{nap.}} = \pm 15\text{V @ } 25^\circ\text{C}$ )	
Vstupní napěťový offset	typ. 20 (max. 60) $\mu\text{V}$
Teplotní koeficient offsetu	typ 0,4 (max. 2) $\mu\text{V}/^\circ\text{C}$
Vstupní proudová nesymetrie	typ. 4 (max. 15) nA
Napěťový šum (0,1-10 Hz)	90 nVp-p
Proudový šum @ 10 Hz	1,2 pA/rtHz
Rozsah napájecího napětí	$\pm 18\text{V}$
Rozkmit výstupního napětí @ I <sub>out</sub> 10mA	typ. $\pm 14,63\text{V}$ (min. $\pm 14,5\text{V}$ )

### Výpočty

Pro referenční napětí 5 V je přesnost a teplotní stabilita dána pouze samotnými LTC6655 a výstupním bufferem. Tzn. maximální nepřesnost  $\pm 0,025$  % vlivem reference a 60  $\mu\text{V}$  offsetem bufferu, tedy:

$$|\Delta U_{\text{max}}|_{5\text{V}} = 250 + \frac{60 \cdot 10^{-6}}{5} = 262 \text{ ppm}$$

A teplotní koeficient (2 ppm/°C LTC6655 a 2  $\mu\text{V}/^\circ\text{C}$  buffer):

$$|TC_{\text{max}}|_{5\text{V}} = 2 \cdot 10^{-6} + \frac{2 \cdot 10^{-6}}{5} = 2,4 \text{ ppm}/^\circ\text{C}$$

Pro 2,5V se k tomuto přidává nestabilita a nepřesnost děliče a offset jemu následujícímu bufferu.

Pro dělič napětí platí (je-li  $R_2$  odpor, ze kterého napětí odebíráme,  $\Delta \frac{R_1}{R_2}$  max. chyba poměru rezistorů a  $\alpha$  teplotní koeficient poměru odporů):

$$U_{\text{out}} = \frac{U_{\text{in}}}{1 + \frac{R_1}{R_2} \cdot \left(1 + \Delta \frac{R_1}{R_2}\right)} \quad \text{respektive} \quad U_{\text{out}} = \frac{U_{\text{in}}}{1 + \frac{R_1}{R_2} \cdot (1 + \alpha \cdot \Delta T)}$$

Dosazením a odečtením od nominální hodnoty:

$$|\Delta U_{out}| = 2,5 - \frac{5}{1 + 1 \cdot (1 + 250 \cdot 10^{-6})} = 312,5 \mu V \equiv 125 \text{ ppm}$$

Teplotní závislost výstupního napětí je derivací vztahu podle změny teploty:

$$TC = \frac{\partial U_{out}}{\partial \Delta T} = \frac{\frac{R_1}{R_2} \cdot U_{in} \cdot \alpha}{\left(1 + \frac{R_1}{R_2} \cdot (1 + \alpha \cdot \Delta T)\right)^2}$$

Je vidět, že teplotní koeficient se s teplotou mění (teplota jako proměnná po derivaci nevypadla), nicméně tato závislost na teplotě je natolik malá, že ji můžeme zanedbat, neboť:  $1 \gg 10^{-6} \cdot \Delta T$  pro celý rozsah provozních teplot.

$$|TC_{max}| \cong \frac{5 \cdot 10^{-6}}{(1 + 1)^2} = 1,25 \mu V / ^\circ C \equiv 0,5 \text{ ppm} / ^\circ C$$

Sečteme-li všechny tyto nepřesnosti a nestability, dostaneme pro výstupní referenční napětí 2,5V:

$$|\Delta U_{outMAX}|_{2V5} = 250 + 2 \cdot \frac{60 \cdot 10^{-6}}{5} + 125 = 399 \text{ ppm}$$

$$|TC_{max}|_{2V5} = 2 \cdot 10^{-6} + \frac{2 \cdot 10^{-6}}{5} + \frac{2 \cdot 10^{-6}}{2,5} + 0,5 \cdot 10^{-6} = 3,7 \text{ ppm} / ^\circ C$$

Obdobně pro 10 V výstup ( $R_1$  na vstupu OZ,  $R_2$  ve zpětné vazbě):

$$U_{out} = \left(1 + \frac{R_1}{R_2} \cdot \left(1 + \Delta \frac{R_1}{R_2}\right)\right) \cdot U_{in} \quad \text{respektive} \quad U_{out} = \left(1 + \frac{R_1}{R_2} \cdot (1 + \alpha \cdot \Delta T)\right) \cdot U_{in}$$

$$TC = \frac{\partial U_{out}}{\partial \Delta T} = \frac{\alpha}{2}$$

$$|\Delta U_{outMAX}|_{10V} = 250 + \frac{60 \cdot 10^{-6}}{10} + 125 = 381 \text{ ppm}$$

$$|TC_{max}|_{10V} = \frac{10^{-6}}{2} + 2 \cdot 10^{-6} + \frac{2 \cdot 10^{-6}}{10} = 2,7 \text{ ppm} / ^\circ C$$

A nakonec pro -10 V výstup:

$$U_{out} = -\frac{R_1}{R_2} \cdot \left(1 + \Delta \frac{R_1}{R_2}\right) \cdot U_{in} \quad \text{respektive} \quad U_{out} = -\frac{R_1}{R_2} \cdot (1 + \alpha \cdot \Delta T) \cdot U_{in}$$

$$TC = \frac{\partial U_{out}}{\partial \Delta T} = -2 \cdot \alpha$$

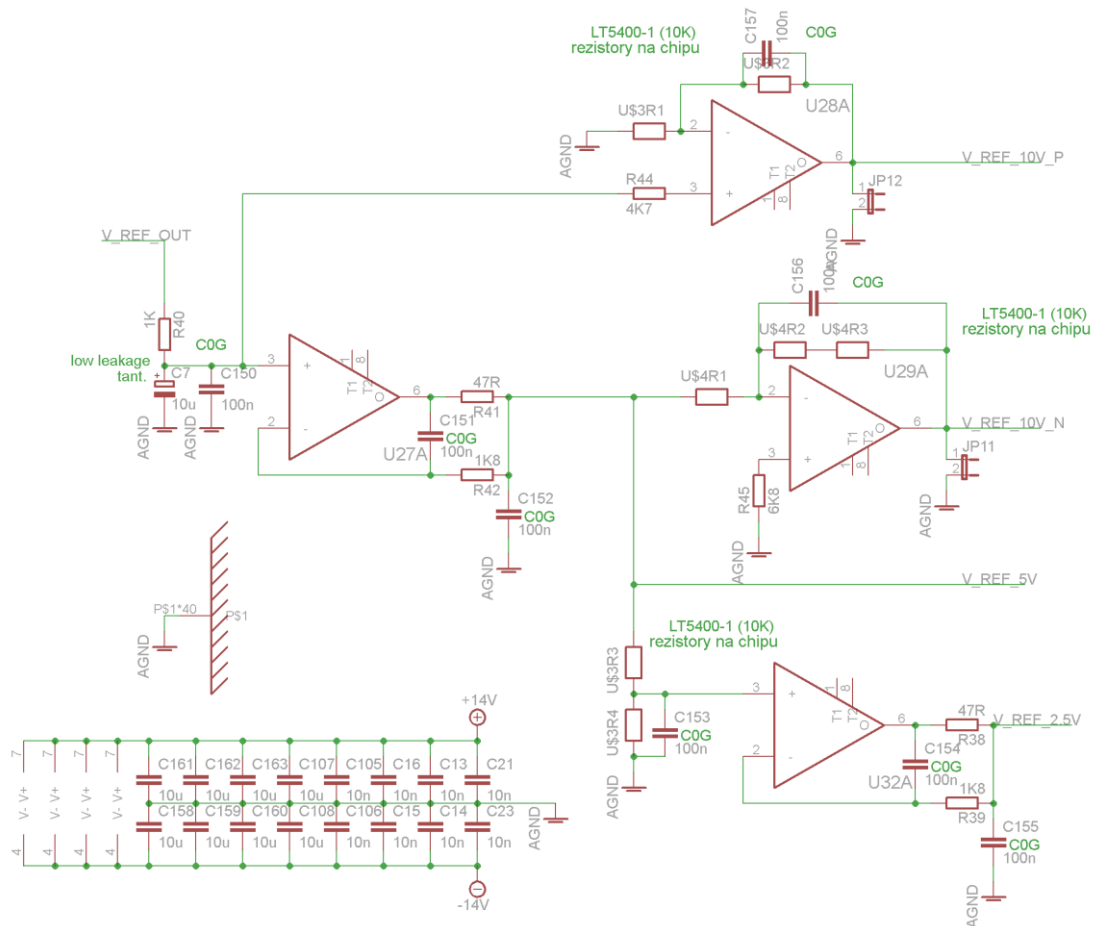
$$|\Delta U_{outMAX}|_{-10V} = 250 + \frac{60 \cdot 10^{-6}}{5} + \frac{60 \cdot 10^{-6}}{10} + 250 = 518 \text{ ppm}$$

$$|TC_{max}|_{-10V} = 2 \cdot 10^{-6} + \frac{2 \cdot 10^{-6}}{5} + \frac{2 \cdot 10^{-6}}{10} + 2 \cdot 10^{-6} = 4,6 \text{ ppm}/^{\circ}\text{C}$$

Obdobně můžeme výpočty provést pro typické hodnoty, místo dosazením maximálních hodnot do vztahů dosadíme typické hodnoty a místo jednoduchého sečtení jednotlivých chyb/závislostí provedeme sečtení "pod odmocninou" (viz kapitola 2.2). Shrnutí výsledků z výpočtů je v tabulce 3.11.

Tabulka 3.11: Shrnutí vypočítaných hodnot

Výstup	Maximální chyba (ppm)	Typická chyba (ppm)	Maximální TC (ppm/°C)	Typický TC (ppm/°C)
5 V	262	250	2,4	1
2,5 V	399	280	3,7	1,1
10 V	381	280	2,7	1
-10 V	518	354	4,6	1,1

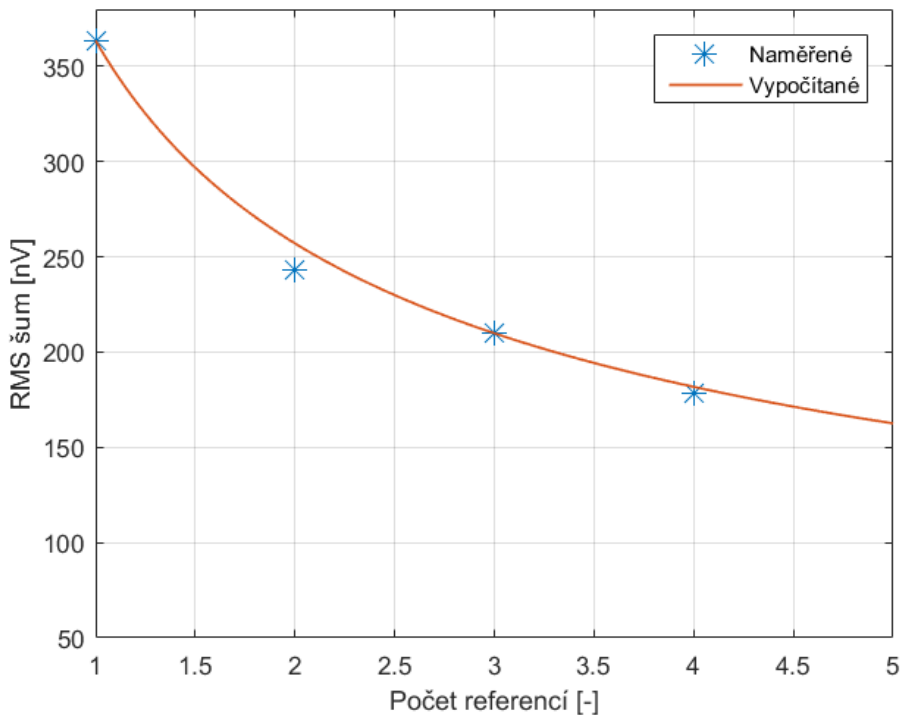


Obrázek 3.16: Schéma obvodu úpravy referenčního napětí

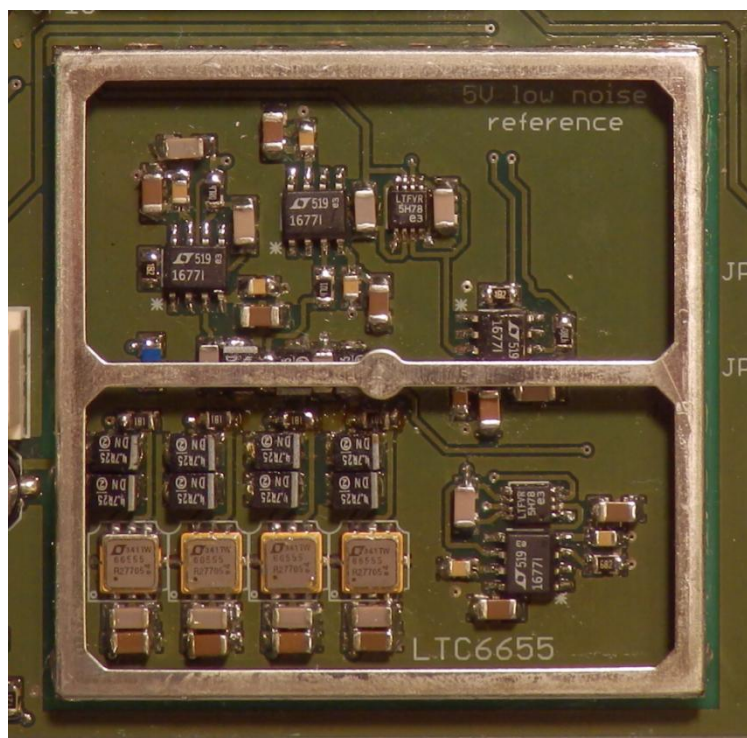
Buffers napětí používané v analogové části magnetometru (vyjma DAC) jsou upravené sledovače napětí s OZ, fungují jako dolní propust a umožňují budit kapacitní zátěž [14].

Tabulka 3.12: Tabulka naměřených hodnot šumu postupně spojovaných referencí

Počet referencí	Hodnota šumu @1Hz [nV/rtHz]	Hodnota šumu v pásmu 0,1-10 Hz [nVrms]	Odchyłka od teoretické hodnoty [%]
1	169,8	363,5	-----
2	62,9	243,3	-5,37
3	74,9	209,8	-0,05
4	62,3	178,1	-2,02



Graf 3.1: Závislost velikosti šumu na počtu referencí



Fotografie 3.3: Detailní pohled na obvod referenčního napětí

### 3.2.4 Elektronika senzoru

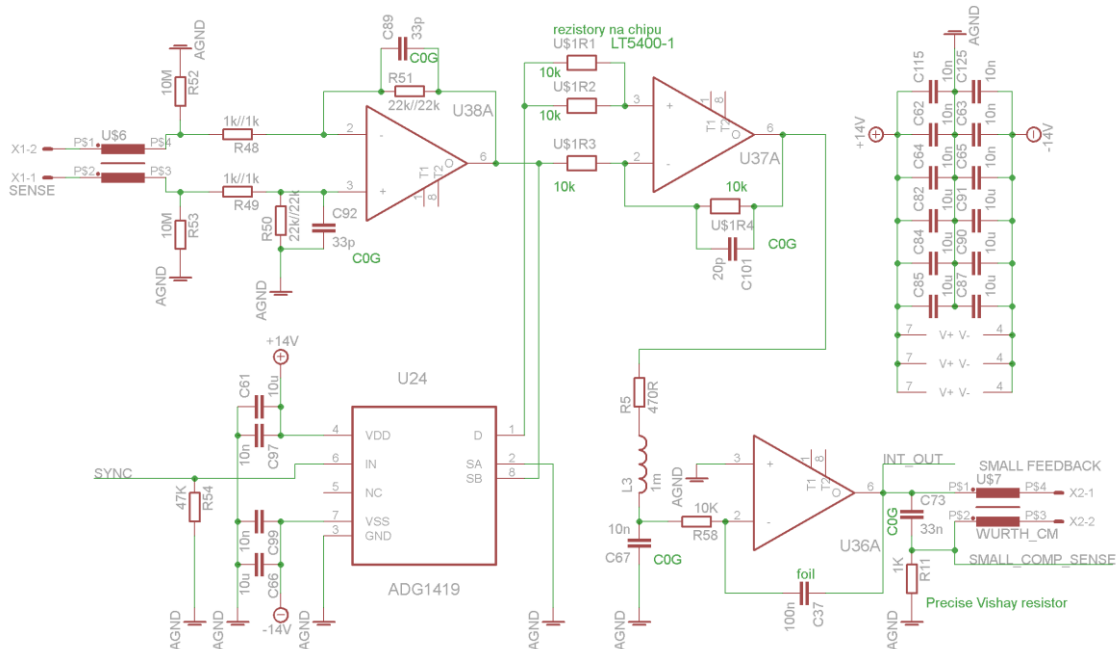
Jak již bylo zmíněno v úvodu, senzor je pro lepší linearitu a odstranění některých neduhů (proměnné citlivosti senzoru, nestability zesílení vstupní části, ...) provozován ve zpětné vazbě s kompenzačním vinutím.

Výstup ze snímací cívky je nejprve zesílen diferenciálním zesilovačem, poté signál prochází spínačovým detektorem (řízený usměrňovač) a následně je po vyfiltrování integrován. Integrátor má v ustáleném stavu na výstupu takové napětí, aby proud kompenzační cívkou udržoval senzor v nulových hodnotách (aby napětí za spínačovým detektorem mělo nulovou střední hodnotu). Tato skutečnost vychází z použití integrální (záporné) zpětné vazby. Spínačový detektor je vytvořený z OZ, odporů na čipu LT5400 a analogového spínače ADG1419 (specifikace viz tabulka 3.13). Pokud je pin D spojen s SA, je přenos detektoru -1, pokud je pin D spojen s SB, je přenos +1. Schéma zapojení je na obrázku 3.17.

Synchronizační signál, který spíná detektor, je z důvodu eliminace rušení veden na okraji DPS spolu s jeho napájením a GND, navíc je od zbytku elektroniky oddělen izolačním příkopem.

Tabulka 3.13: Vybrané hodnoty ze specifikací ADG1419

ADG1419, B-grade @ Unap. = ± 15 V	
Odpor v sepnutém stavu	2,1 $\Omega$
Svodový proud v rozepnutém stavu	$\pm 3$ nA
Doba sepnutí/rozepnutí	125 respektive 160 ns
Napájecí napětí  Vdd-Vss	max. 35 V
Vstupní/výstupní napětí	rail-to-rail



Obrázek 3.17: Schéma elektroniky fluxgate senzoru

Měřená hodnota je proud protékající kompenzační cívkou, který je měřen jakožto úbytek napětí na precizním snímacím rezistoru Vishay série S102C (jeho parametry jsou v tabulce 3.14). Tento proud se pohybuje v rozmezí  $\pm 10$  mA pro pole cca  $\pm 2,63$   $\mu$ T. Výstupní napětí je tedy  $\pm 10$  V.



Tabulka 3.14: Parametry precizního snímacího rezistoru

Vishay S102C - 1000 $\Omega$	
Přesnost hodnoty	$\pm 50$ ppm
Teplotní koeficient	$\pm 2$ ppm/ $^{\circ}\text{C}$ (okolo $25^{\circ}\text{C}$ je menší)
Časová stabilita	$\pm 50$ ppm po 2000h @ ( $0,1$ W a $70^{\circ}\text{C}$ )

### **Simulace, výpočty**

Zavedeme značení:

$U_{int.}$	výstupní napětí integrátoru [V]
$\tau$	časová konstanta integrátoru [s]
$G_{dif.}$	zesílení vstupního diferenciálního zesilovače [-]
$C_{sens.}$	citlivost fluxgate senzoru bez zpětné vazby [ $kV/T$ ]
$K_{civk.}$	konstanta cívky [ $T/A$ ]
$R_{civk.}$ a $R_{snim.}$	odpor vinutí cívky a snímacího odporu [ $\Omega$ ]
$U_{out.}$	napětí měřené na snímacím odporu [V]

Diferenciální rovnice popisující chování senzoru ve zpětné vazbě má pak tvar:

$$U_{int.} = \frac{1}{\tau} \cdot G_{dif.} \cdot C_{sens.} \int \left( B_{ext.} - K_{civk.} \cdot \frac{1}{R_{civk.} + R_{snim.}} U_{int.} \right) dt$$

Přenos z výstupu integrátoru na úbytek napětí na snímacím rezistoru:

$$U_{out.} = U_{int.} \cdot \frac{R_{snim.}}{R_{civk.} + R_{snim.}}$$

V případě tohoto senzoru jsou konkrétní hodnoty:

$$\tau = R \cdot C = 10^{-3} \text{ s} \quad , \quad G_{dif.} = 22 \quad , \quad C_{sens.} = 20 \text{ kV/T} \quad , \quad K_{civk.} = \frac{0,01}{38} \text{ T/A}$$

$$R_{civk.} = 5 \Omega \quad , \quad R_{snim.} = 1000 \Omega$$

Laplaceovou transformací a dosazením hodnot získáme přenosovou funkci:

$$U_{int.} = \frac{1}{s} \cdot \frac{1}{\tau} \cdot G_{dif.} \cdot C_{sens.} \cdot \left( B_{ext.} - K_{civk.} \cdot \frac{1}{R_{civk.} + R_{snim.}} U_{int.} \right)$$

Přenos na výstup integrátoru:

$$\frac{U_{int.}}{B_{ext.}} = \frac{\frac{1}{s} \cdot \frac{1}{\tau} \cdot G_{dif.} \cdot C_{sens.}}{1 + \frac{1}{s} \cdot \frac{1}{\tau} \cdot G_{dif.} \cdot C_{sens.} \cdot K_{civk.} \cdot \frac{1}{R_{civk.} + R_{snim.}}} = \frac{\frac{R_{civk.} + R_{snim.}}{K_{civk.}}}{\frac{\tau \cdot (R_{civk.} + R_{snim.})}{K_{civk.} \cdot G_{dif.} \cdot C_{sens.}} \cdot s + 1}$$

Pro úbytek napětí na snímacím rezistoru:

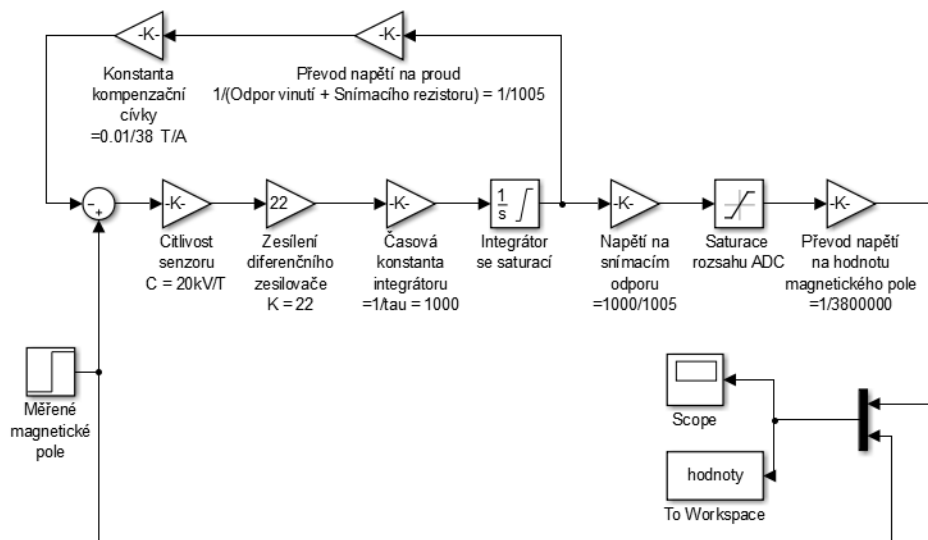
$$\frac{U_{out.}}{B_{ext.}} = \frac{R_{snim.}}{R_{civk.} + R_{snim.}} \cdot \frac{U_{int.}}{B_{ext.}} = \frac{\frac{R_{snim.}}{K_{civk.}}}{\frac{\tau \cdot (R_{civk.} + R_{snim.})}{K_{civk.} \cdot G_{dif.} \cdot C_{sens.}} \cdot s + 1} = \frac{3,8 \cdot 10^6}{\frac{s}{115,2} + 1}$$

Z takto upraveného přenosu můžeme snadno zjistit časovou konstantu a zesílení senzoru:

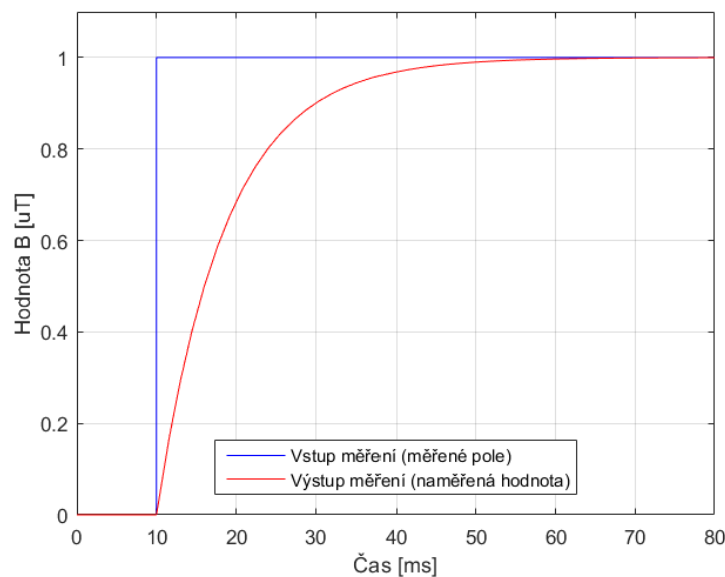
$$\tau_{\text{senzoru}} = \frac{\tau \cdot (R_{\text{civk.}} + R_{\text{snim.}})}{K_{\text{civk.}} \cdot G_{\text{dif.}} \cdot C_{\text{sens.}}} \cong \frac{1}{115,2} \cong 8,7 \text{ ms}$$

$$G_{\text{senzoru}} = \frac{R_{\text{snim.}}}{K_{\text{civk.}}} = 3800 \text{ kV/T} = 3,8 \text{ V}/\mu\text{T}$$

Tyto výpočty lze také chápat jako důkaz, že zpětná vazba eliminuje nestabilitu zesílení vstupního zesilovače a citlivosti senzoru. Výsledná citlivost je dána pouze snímacím rezistorem a konstantou kompenzační cívky. Zesílení vstupního zesilovače a citlivost senzoru ovlivňují pouze časovou konstantu senzoru (a tedy jeho šířku pásma). Chování takto popsaného senzoru lze snadno simulovat, např. pomocí Simulinku (viz obrázky 3.18 a 3.19).



Obrázek 3.18: Simulinkový model senzoru se zpětnou vazbou



Obrázek 3.19: Simulace skoku měřeného pole o velikosti 1  $\mu\text{T}$

### 3.2.5 Zpracování signálu (ADC)

Pro digitalizaci měřeného signálu byl zvolen převodník ADS1281 (parametry v tabulce 3.15). Tento převodník disponuje nejvyšším rozlišením a SNR/THD ze všech ADC na současném trhu. Protože měřené napětí má amplitudu  $\pm 10$  V, zatímco rozkmit vstupu AD převodníku jen 0 až 5 V, bylo potřeba zařadit před ADC obvod úpravy napětí, viz obr. 3.20. Tento obvod zároveň chrání ADC před přepětím. Původní myšlenka byla jeho operační zesilovač napájet z napětí 0 a 5 V, tudíž by na jeho výstupu nikdy nemohlo být vyšší ani nižší napětí. Při kalibraci magnetometru se však přišlo na zajímavý nešvar operačního zesilovače LT1677. Ačkoliv má rail-to-rail vstup i výstup, když se jeho vstupní common-mode napětí blíží hodnotě o 1,5 V vyšší než je záporné napájení, dojde ke skokové změně jeho offsetu a celkovému zhoršení parametrů. Tento jev je popsán v katalogovém listu, nicméně protože jsem něco podobného od lineární součástky jako je OZ neočekával, nevěnoval jsem tomu bohužel příliš pozornosti. Protože žádný jiný rail-to-rail OZ nemá tak dobré (především šumové) vlastnosti jako LT1677, byl přesto ponechán a nápravou bylo změnit záporné napájení z 0 V na -14 V a aby byl ADC i přes to chráněn před záporným napětím, byla na výstup OZ připájena schottkyho dioda. Ta má velice malé propustné napětí (obzvláště pro malé proudy, které je OZ schopný dodat). Tím je ADC ochráněno před poklesem napětí pod -300 mV, kdy se otevírá jeho substrátová dioda a mohlo by dojít k jeho poškození.

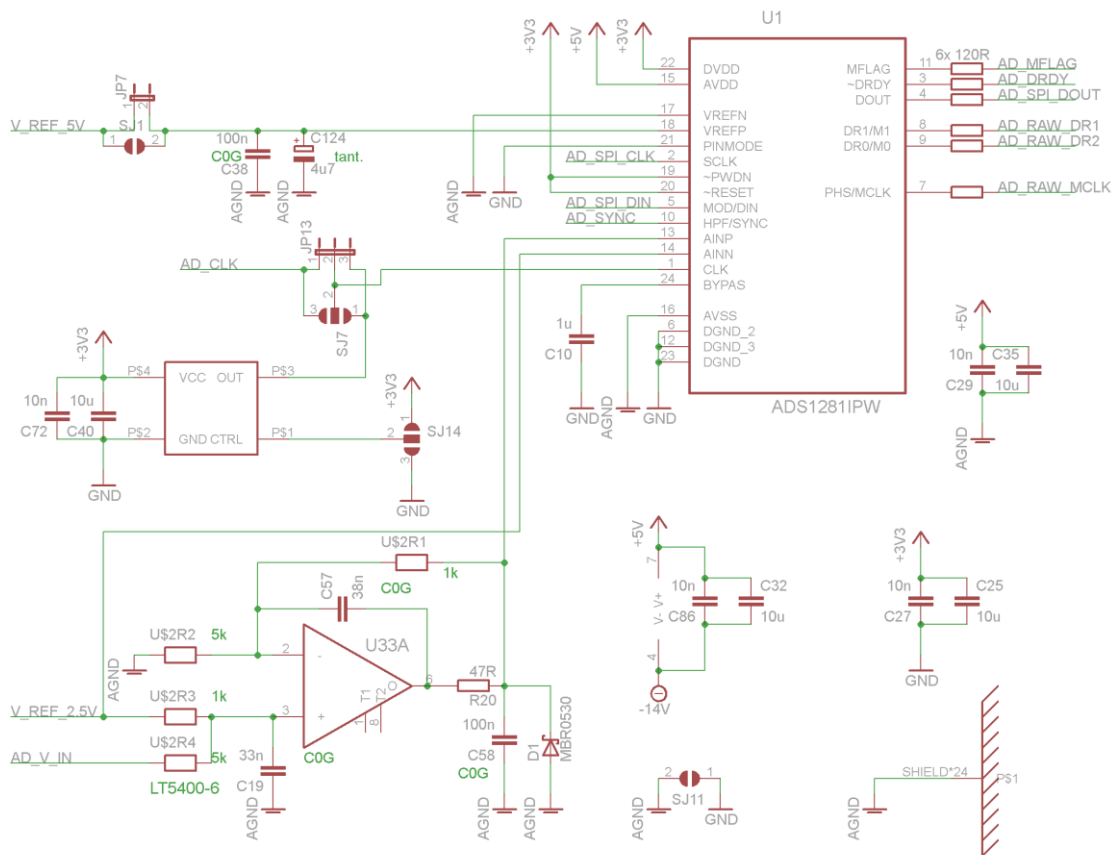
I přes to, že výstupní napětí OZ má rozkmit rail-to-rail, není nikdy na výstupu přesně napájecí napětí. Saturační napětí se pohybuje cca 200-300 mV nad -14 V a naopak pod 5 V. Pro zachování linearitu je tento obvod provozován v rozsahu vstupního napětí  $\pm 10$  V, které odpovídají 0,5 V až 4,5 V na jeho výstupu, kde ještě s rezervou není v saturaci. Ztráta rozsahu ADC tedy činí 20 %. Pokud je ADC mimo tento rozsah, je i tak měřená hodnota využitá - používá ji algoritmus dynamické kompenzace. Je-li měřené napětí menší než 0,5 V, detekuje se "překompenzováno". Když je naopak napětí větší než 4,5 V, pak je "podkompenzováno".

I když je převodník zapojený v režimu "single-supply", stále má vstup diferenciální -  $U_{inP}$  a  $U_{inN}$ , tyto vstupy musí mít napětí v rozsahu napájení, tedy 0 V až 5 V, jejich rozdíl ( $U_{inP}-U_{inN}$ ) by měl odpovídat  $\pm \frac{U_{ref}}{2}$ , tedy  $\pm 2,5$  V. Toho je docíleno připojením referenčního napětí 2,5 V na  $U_{inN}$ , zatímco  $U_{inP}$  je zapojený na výstup obvodu úpravy signálu. V tomto obvodu jsou také využity stabilní rezistory na čipu LT5400 z důvodu přesnosti a stability měření.

Tabulka 3.15: Specifikace použitého ADC

ADS1281	
Rozlišení (bez chybějících kódů)	31 bit <sup>1</sup>
Integrální nelinearita	typ. $\pm 0,6$ (max. 5) ppm
Chyba nuly	typ. $\pm 10$ (max. 200) $\mu$ V
Teplotní drift nuly	$\pm 0,06$ $\mu$ V/ $^{\circ}$ C
Chyba zesílení	typ. 0,1 (max 0,3) %
Teplotní drift zesílení	0,4 ppm/ $^{\circ}$ C
SNR a THD ( $f_{data} = 250$ SPS)	SNR: 130 dB, THD je typ. -122 (max. -115) dB
Rozsah napájení	1,65 až 3,6 V (dig.) a 4,75 až 5,25 V (analog)

<sup>1</sup> Rozlišení 31 bitů může znít jako poněkud zavádějící. Rozlišovací schopnost je skutečně 31 bitů, ale linearita a efektivní počet bitů ani z daleka ne. Pro "lineární rozlišení", tedy takové, ve kterém INL nepřesahuje +/- 0,5 LSB je počet bitů cca 20,7 (vezmeme-li v potaz typ. hodnotu INL převodníku). Ze SNR a THD zase plyne efektivní počet bitů (ENOB) 19,9.



Obrázek 3.20: Schéma zapojení ADC převodníku

## Výpočty

Abychom si ověřili, že obvod před ADC nezanášá příliš velkou chybu nebo nestabilitu, můžeme ho ověřit výpočtem - z principu superpozice můžeme psát rovnici pro výstupní napětí tohoto obvodu:

$$U_{out} = \left( \frac{R_1}{R_2} + 1 \right) \cdot \left( \frac{R_3}{R_3 + R_4} \cdot AD_{V\_IN} + \frac{R_4}{R_3 + R_4} \cdot V_{REF\_2.5V} \right) =$$

$$= \left( \frac{1k}{5k} + 1 \right) \cdot \left( \frac{1k}{6k} \cdot AD_{V\_IN} + \frac{5k}{6k} \cdot 2.5V \right) = \frac{AD_{V\_IN}}{5} + 2.5V$$

## **Stabilita offsetu a zesílení vstupního obvodu ADC:**

Vycházejíc z předchozího vztahu, v upraveném tvaru:

$$U_{out} = \left( \frac{R_1}{R_2} \cdot (1 + \alpha_1 \cdot \Delta T) + 1 \right) \cdot \left( \frac{1}{1 + \frac{R_4}{R_3} \cdot (1 + \alpha_2 \cdot \Delta T)} \cdot AD_{V\_IN} + \frac{1}{1 + \frac{R_3}{R_4} \cdot (1 + \alpha_3 \cdot \Delta T)} \cdot V_{REF\_2.5V} \right)$$

Teplotní závislosti získáme parciální derivací předchozí rovnice podle změny teploty.

**Pro zesílení:**

$$\begin{aligned} \frac{\partial}{\partial \Delta T} \left[ \left( \frac{R_1}{R_2} \cdot (1 + \alpha_1 \cdot \Delta T) + 1 \right) \cdot \left( \frac{1}{1 + \frac{R_4}{R_3} \cdot (1 + \alpha_2 \cdot \Delta T)} \right) \right] &= \\ = \frac{R_3 \cdot (R_1 \cdot (\alpha_1 \cdot R_3 + R_4(\alpha_1 - \alpha_2)) - R_2 \cdot R_4 \cdot \alpha_2)}{R_2 \cdot (R_3 + R_4 \cdot \alpha_2 \cdot \Delta T + R_4)^2} &= \frac{6 \cdot (\alpha_1 - 5 \cdot \alpha_2)}{5 \cdot (5 \cdot \alpha_2 \cdot \Delta T + 6)^2} \cong \\ \cong \frac{6 \cdot (0.2 + 5 \cdot 0.2)}{5 \cdot 36} &= 0.04 \text{ ppm}/^\circ\text{C} \end{aligned}$$

**Obdobně pro offset:**

$$\begin{aligned} \frac{\partial}{\partial \Delta T} \left[ \left( \frac{R_1}{R_2} \cdot (1 + \alpha_1 \cdot \Delta T) + 1 \right) \cdot \left( \frac{1}{1 + \frac{R_3}{R_4} \cdot (1 + \alpha_3 \cdot \Delta T)} \right) \right] &= \\ = \frac{R_4 \cdot (R_1 \cdot (\alpha_1 \cdot R_4 + R_3(\alpha_1 - \alpha_3)) - R_2 \cdot R_3 \cdot \alpha_3)}{R_2 \cdot (R_4 + R_3 \cdot \alpha_3 \cdot \Delta T + R_3)^2} &= \frac{6 \cdot (\alpha_1 - \alpha_3)}{(\alpha_3 \cdot \Delta T + 6)^2} \cong \\ \cong \frac{6 \cdot (0.2 + 0.2)}{36} &= 0.067 \text{ ppm}/^\circ\text{C} \end{aligned}$$

Teplotní závislost není konstantní - teplotou se mění, tato změna je ovšem natolik malá, že ji můžeme s dostatečnou přesností zanedbat (protože ve výrazech je  $6 \gg 10^{-6} \cdot \Delta T$  a  $6 \gg 5 \cdot 10^{-6} \cdot \Delta T$  pro celý rozsah teplot). Teplotní koeficient poměru libovolných dvou rezistorů na čipu je dle již uvedených specifikací pro LT5400 max.  $\pm 0,2 \text{ ppm}/^\circ\text{C}$ .

Zesílení celé digitalizace napětí je také do velké míry ovlivněno vstupním referenčním napětím. Jeho změna přímo mění rozsah měření ADC. Teplotní koeficient pro napětí 5 V je dle předchozích výpočtů max.  $2,4 \text{ ppm}/^\circ\text{C}$ . Samotný ADC pak mění zesílení vlivem teploty o  $0,4 \text{ ppm}/^\circ\text{C}$ . A protože sice měříme napětí, ale zajímá nás proud protékající kompenzační cívkou, je nutno vzít v potaz nestabilitu snímacího rezistoru. Teplotní koeficient tohoto odporu je max.  $2 \text{ ppm}/^\circ\text{C}$ . Takže teplotní závislost měření proudu kompenzační cívkou je v nejhorším případě součet všech TC, tedy  $2+2,4+0,4= 4,8 \text{ ppm}/^\circ\text{C}$

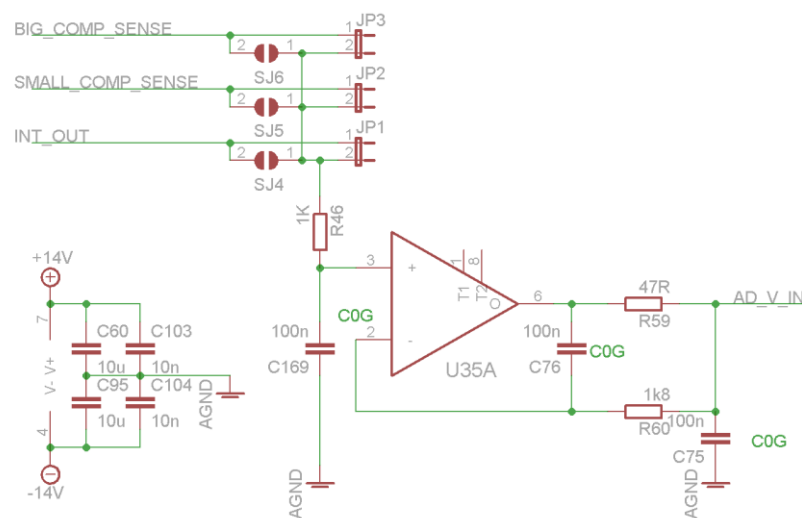
Další teplotní závislost (tentokrát offsetu) zanáší operační zesilovač U33 (z obrázku 3.20), při napětí 2,5 V je to  $0,16 \text{ ppm}/^\circ\text{C}$ . Stejnou chybu offsetu způsobuje předchozí stupeň (buffer), jeho chyba je ale zmenšena konstantou 0,2, kterou se vstupní napětí násobí. I v případě chyby nuly je nutno počítat s chybou ADC, tedy  $0,06 \text{ uV}/^\circ\text{C}$ , při 2,5 V je to  $0,024 \text{ ppm}/^\circ\text{C}$ . Tzn. v nejhorším případě je teplotní závislost offsetu celkem:  $0,067 + 0,16 + 0,16 \cdot 0,2 + 0,024 = 0,284 \text{ ppm}/^\circ\text{C}$ .

Nutno podotknout, že tyto výpočty jsou vztaženy k rozsahu AD převodníku (tedy cca  $\pm 2,6 \text{ } \mu\text{T}$  subrozsahu měření), nikoliv výslednému měření ( $\pm 100 \text{ } \mu\text{T}$ ). Pro měřené pole by stejné hodnoty platily v případě, že by AD převodník byl využit pro měření celkového pole (a DAC by byl nevyužitý). Pro případ spolupráce ADC a DAC se tyto

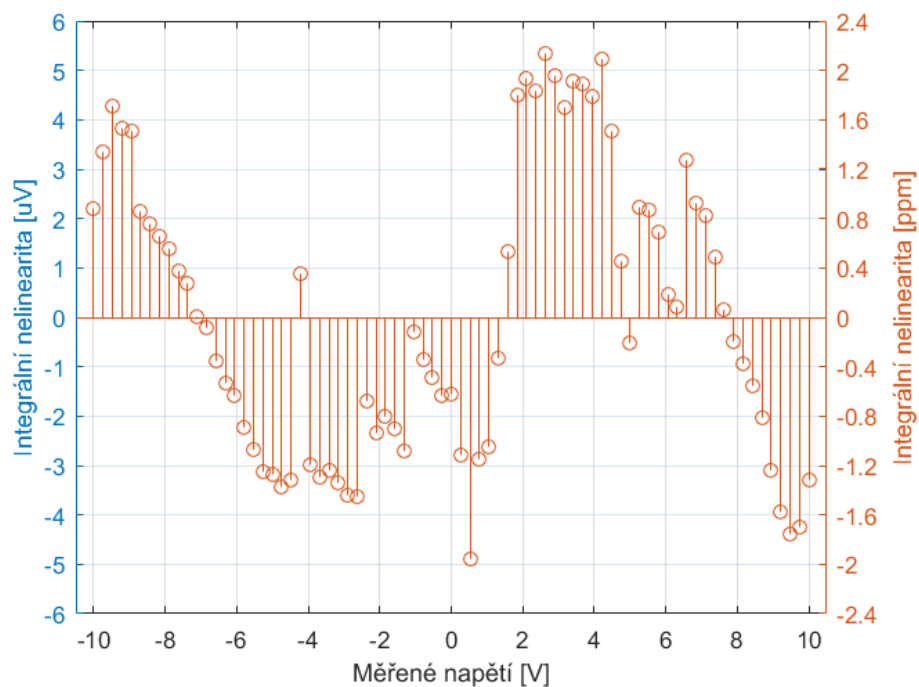
teplotní závislosti ve výsledném měření uplatní jen 38x méně. Což znamená, že analogově-digitální část magnetometru (reference, buffery, obvod úpravy signálu a ADC) vnáší do celkového měření maximálně teplotní závislost pouze 0,126 ppm/°C pro zesílení a 0,0075 ppm/°C pro offset.

Pomocí propojek na vstupu bufferu (schéma 3.21) lze volit, které napětí chceme měřit. Magnetometr lze provozovat jak v režimu spolupráce ADC a DAC, tak i jako "full-field", kdy ADC digitalizuje celý rozsah a DAC je nevyužitý. Poslední možností je měření napětí na výstupu integrátoru, tato možnost se dá využít v případě, že bychom chtěli sloučit malou i velkou kompenzaci do jedné cívky a napájet ji zdrojem proudu, který sčítá napětí z DA převodníku a právě výstupu integrátoru.

Pro kalibraci ADC bylo provedeno měření, které primárně sloužilo k odměření přesných hodnot DA převodníku, ale zároveň se jím provedlo kalibrování ADC. Viz. měření v kapitole 3.2.6.



Obrázek 3.21: Schéma bufferu pro ADC



Graf 3.2: Průběh linearity AD převodníku v závislosti na měřeném napětí

Dle specifikací převodníku, by měla být INL typicky  $\pm 0,6$  a maximálně pak  $\pm 5$  ppm. Z grafu 3.2 je vidět, že se chyba do typického rozmezí sice nevešla, ale maximální hodnotu nepřesáhla.

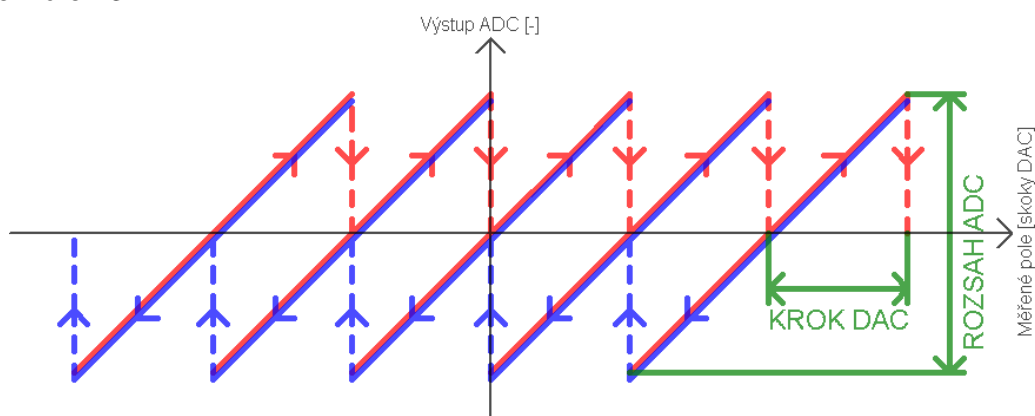
### 3.2.6 Kompenzace magnetického pole (DAC)

Kompenzace magnetického pole je, jak již bylo zmíněno v úvodu, rozdělena na dvě části - "malá" a "velká" kompenzace. Velká je tvořena cívkou, která je napájena zdrojem proudu, řízeným DA převodníkem a vytváří pole pro kompenzaci v celém rozsahu měření. O té bude tato kapitola.

Dvaceti-bitový DA převodník AD5791 (viz tabulka 3.16) vytváří napětí v 77 fixních krocích (38 kroků do kladného napětí, nula, 38 kroků do záporných hodnot). Přesné hodnoty napětí těchto kroků jsou odměřeny 7,5-místným voltmetrem<sup>1</sup> a v kódu jsou použity pro výpočet, jaké pole kompenzace vytváří. Ilustrace průběhu kompenzace je v grafu 3.3. Skoky DA převodníku jsou takové, aby když měřené pole dosáhne kraje sub-rozsahu a DAC změni o jeden krok hodnotu, sub-rozsah (ADC) se dostane na svůj prostředek. Hystereze je tedy 1/2 rozsahu ADC, tedy cca 2,6  $\mu\text{T}$ .

AD5791 má nastavitelné dva režimy - "single reference" a "dual reference", kde se dá nastavit, zda chceme převodníku dodávat referenční napětí unipolárně nebo bipolárně. Pro ověření vlastností těchto dvou režimů je na desce možnost zapojit propojkou obě možnosti. Po ověření parametrů, viz. měření šumu, bylo rozhodnuto použít "single-reference" režim, kdy si DA převodník sám posune offset a vytvoří zesílení pomocí externího OZ a přesných a stabilních vnitřních rezistorů<sup>2</sup>. Schéma zapojení DA převodníku je na obrázku 3.22.

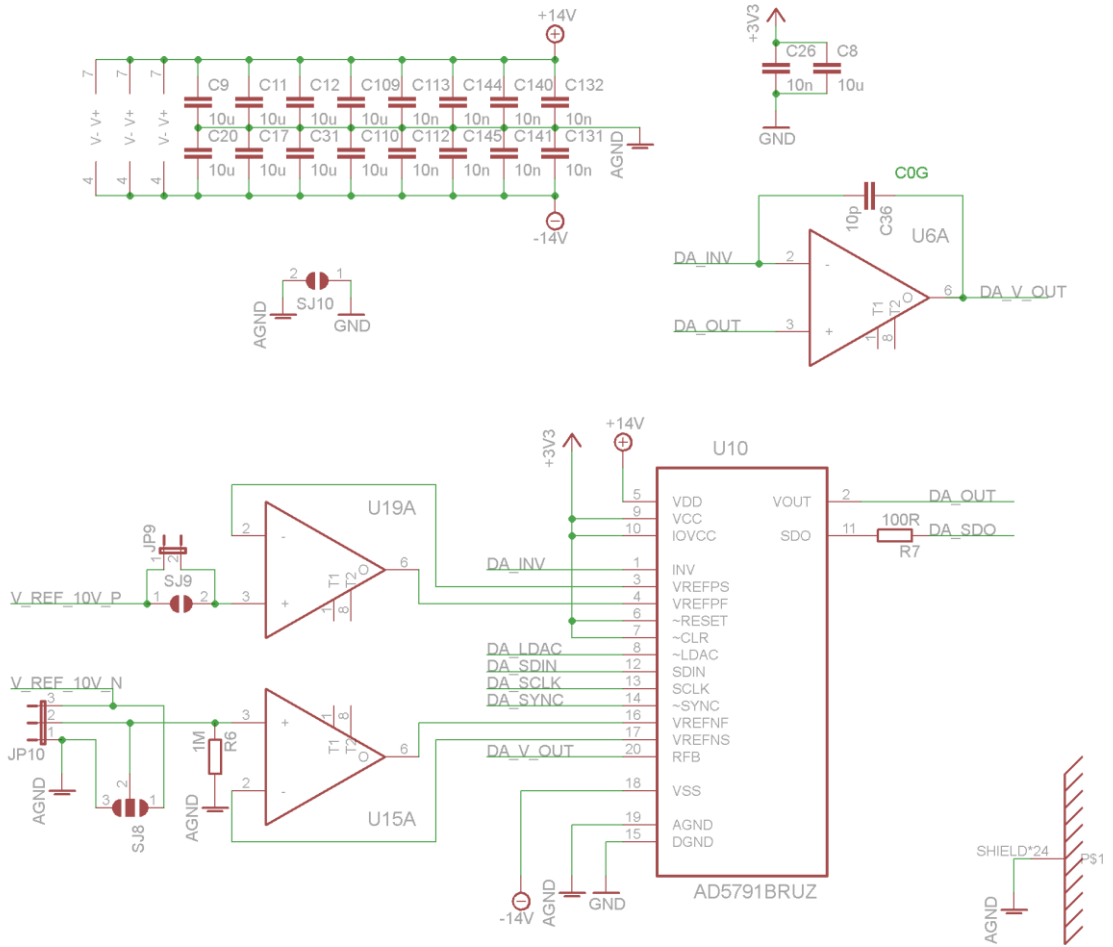
Zdroj proudu je tvořen operačním zesilovačem a precizním snímacím odporem Vishay S102C (jeho specifikace jsou v tabulce 3.14). Pro zlepšení stability je ve zpětné vazbě zařazen RC člen. Tento převodník napětí na proud je konfigurovatelný v tom smyslu, že se dá použít pro sloučení kompenzace ze dvou do jedné - místo použití dvou kompenzačních cívek, použít jen jednu a její proud generovat součtem napětí DA převodníku a výstupu napětí integrátoru z fluxgate elektroniky. Schéma zdroje je na obrázku 3.23.



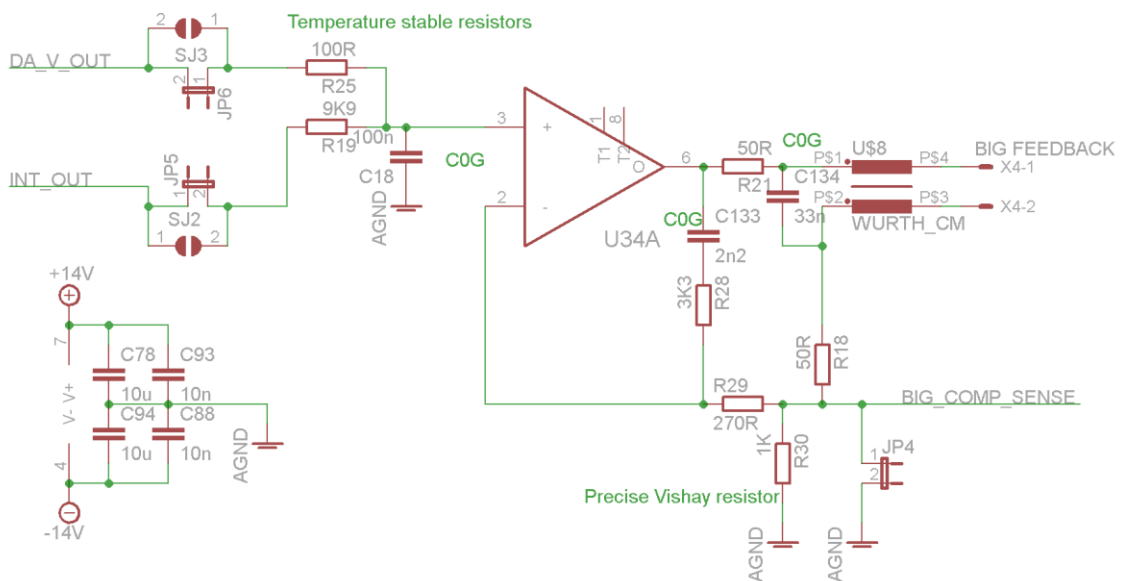
**Graf 3.3: Ilustrace algoritmu digitální kompenzace mag. pole (červená znázorňuje chování při rostoucím magnetickém poli, modrá při klesajícím)**

<sup>1</sup> 7,5-místný voltmetr Solartron 7071.

<sup>2</sup> Tyto odpory díky faktu, že jsou na jednom čipu mají shodnou teplotu a chybu jejich poměru vlivem teploty vnášejí pouze rozdíl jejich teplotních koeficientů, který se dá předpokládat, že je velmi malý, bohužel výrobce přesně nespecifikuje, jeho hodnotu.



Obrázek 3.22: Schéma zapojení DA převodníku



Obrázek 3.23: Schéma zdroje proudu pro digitální kompenzaci pole



## Měření chyby nuly, zesílení a linearity:

Ačkoliv v této aplikaci nejde o linearitu DA převodníku, ale jen o co nejpřesnější znalost skutečných hodnot několika jeho kroků, je dobré ověřit, zda-li převodník funguje správně (tak lineárně, jak udává výrobce).

### Postup měření:

Na DA převodníku byly postupně nastavovány hodnoty, pro které potřebujeme znát přesnou hodnotu výstupního napětí, a pomocí voltmetru bylo toto výstupní napětí měřeno. Zároveň byly tyto hodnoty měřeny ADC, pro jeho kalibraci.

### Výpočty:

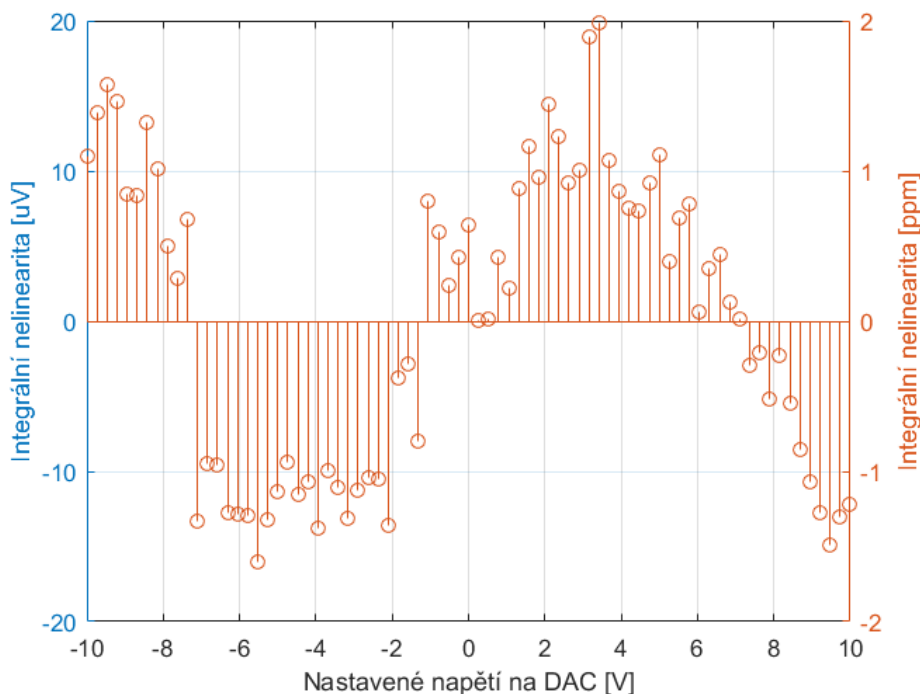
Protože DA převodník neměl kalibrované zesílení ani offset, bylo potřeba pro zjištění linearity měřené napětí znásobit skutečným zesílením a přičíst správný offset.

K tomu pomohl jednoduchý Matlabový skript, prokládající naměřené hodnoty přímkou a vracející koeficienty lineární regrese.

```

%-----
% VOLT...vektor napětí změřených pomocí voltmetru 7071
% DAC... vektor nastavovaných hodnot na DA převodníku
p = polyfit(VOLT,DAC,1);           % proložení přímkou
KALIB = VOLT.*p(1) + p(2);        % kalibrace zesílení a offsetu
ERR = DAC - KALIB;                % výpočet integrální chyby linearity
ERRppm = (ERR./20).*1000000;      % přepočet na ppm z rozsahu
%-----

```



Graf 3.4: Chyba linearity DA převodníku

Ve specifikacích je uváděna integrální nelinearita pro námi zvolený režim max.  $\pm 1,5$  LSB, typ.  $\pm 0,5$  LSB. Pro rozsah  $\pm 10$  V a rozlišení 20 bit je 1 LSB = 19  $\mu$ V. Pro max. chybu tedy 28,7  $\mu$ V, pro typickou 9,5  $\mu$ V.

Z pohledu na graf (3.4) hodnot INL je patrné, že chyba nikdy nebyla větší než uváděná maximální a většina hodnot se vešla do typického rozmezí. Dá se tedy usuzovat, že DA převodník pracuje správně.

Tabulka 3.16: Vybrané specifikace DA převodníku AD5791

AD5791, B-grade	
Rozlišení	20 bit (1 ppm)
Integrovaná nelinearita	$\pm$ typ. 0,5 (max. 1,5) LSB
Výstupní šum (0.1 až 10 Hz)	1,1 $\mu$ Vp-p
Spektrální hustota šumu @ 1kHz	7,5 nV/rtHz
Teplotní závislost zesílení	$\pm$ 0,04 ppm
Teplotní závislost offsetu	$\pm$ 0,04 ppm
Dlouhodobá časová stálost linearity	0,11 LSB @ 1000h, 100 °C
Rozsah napájecího napětí	max. $\pm$ 16,5 V

### Výpočet teplotní stability offsetu a zesílení

#### Stabilita zesílení:

Teplotní koeficient DA převodníku je  $\pm 0,04$  ppm/°C, dále referenčních 10 V má TC podle výpočtů z kapitoly 3.2.3 hodnotu 2,7 ppm/°C. Protože DA převodník má na výstupu napětí, nás ale zajímá stabilita proudu pro kompenzační cívku, musíme vzít v potaz stabilitu snímacího rezistoru, tzn. 2 ppm/°C. V poslední řadě ovlivňuje referenční napětí offset vstupního bufferu DA převodníku, ten vykazuje závislost  $\pm 0,4$   $\mu$ V/°C  $\equiv$  0,04 ppm/°C při 10 V. Dohromady je tedy maximální teplotní koeficient zesílení řízeného zdroje proudu  $0,04+2,7+2+0,04= 4,78$  ppm/°C

#### Stabilita nuly:

Pro offset je TC převodníku  $\pm 0,04$  ppm/°C z FSR. Chybu offsetu vlivem teploty způsobuje ještě teplotní koeficient výstupního bufferu a OZ převodníku napětí na proud. Tento TC je pro oba operační zesilovače  $\pm 0,4$   $\mu$ V/°C, na rozsahu  $\pm 10$ V to znamená  $\pm 0,02$  ppm/°C, celková závislost offsetu zdroje proudu na teplotě je tedy maximálně  $2 \cdot 0,02 + 0,04 = 0,08$  ppm/°C.

### Šumové parametry

Výstupní šum DA převodníku je dán součtem vlastního šumu převodníku a šumu referenčního napětí, škálovaného podle nastaveného výstupního napětí DAC. Jsou-li šумы nezávislé (nekorelované), pak se sčítají "pod odmocninou", tedy jako směrodatné odchylky dvou nezávislých proměnných.

Označíme-li:

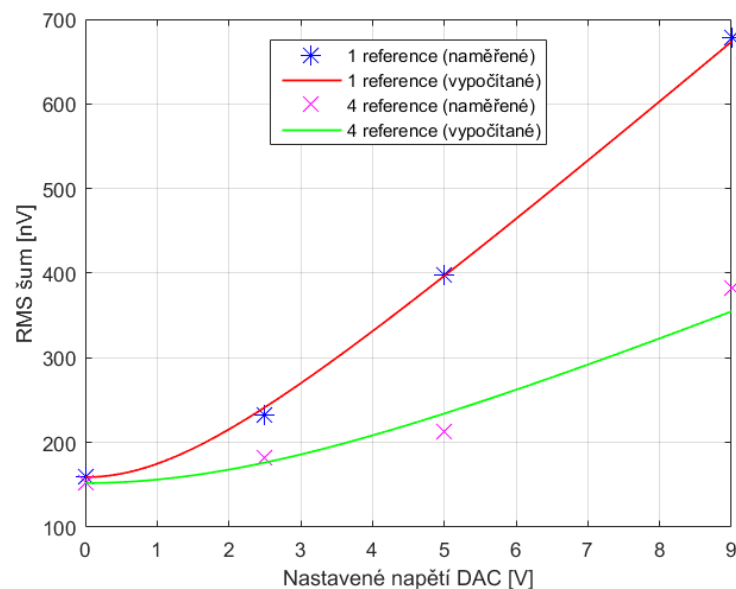
$e_{výsl.}$	výstupní šum DA převodníku [V]
$e_{DAC_0}$	vlastní šum DAC [V]
$e_{ref}$	šum referenčního napětí [V]
$U_{set}$	nastavené napětí na DA převodníku [V]

Pak je rovnice popisující výstupní šum DAC:

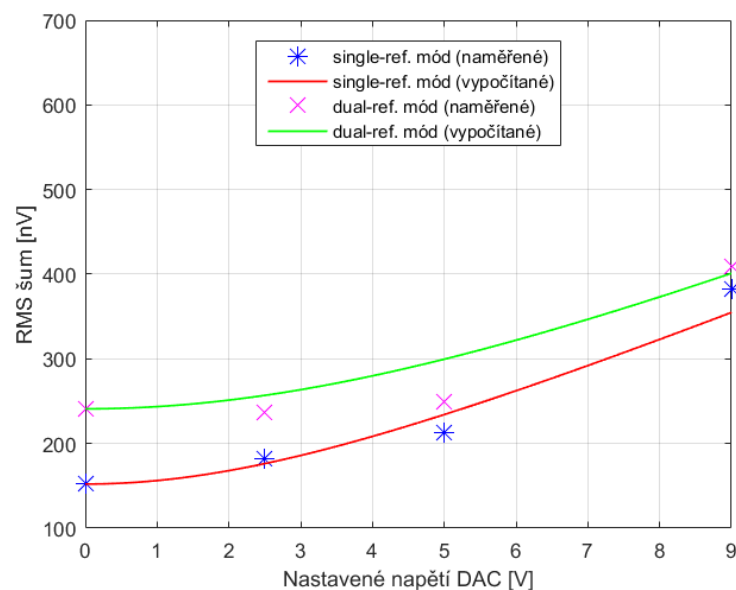
$$e_{výsl.} = \sqrt{e_{DAC_0}^2 + (e_{ref} \cdot \frac{U_{set}}{5})^2}$$

Průběh výstupního šumu v závislosti na nastaveném napětí DA převodníku je zobrazen v grafu 3.5. Pro porovnání je ve stejném grafu průběh s 1 a se 4-mi zapojenými referencemi. Pro nastavené napětí 0 V je šum v obou případech téměř stejný, s rostoucím nastaveným napětím se rozdíl začíná silně projevovat. Závislost velikosti šumu na nastaveném napětím se s rostoucím počtem referencí přimyká ke konstantní hodnotě - vlastnímu šumu DA převodníku. Zvyšovat počet referencí ovšem není zrovna praktická záležitost, jak z hlediska ceny, tak i spotřeby a prostoru. Použití čtyř se zdá být ještě přijatelný kompromis. Nezbyvá než počkat, dokud se na trhu neobjeví reference s ještě menším šumem, než jaká je použita v tomto zapojení.

V grafu 3.6 je porovnání velikosti šumu v závislosti na nastaveném napětí (při zapojených 4 referencích) pro dva případy: 1) single-ref. mód (referenční napětí nesymetrické) a 2) dual-ref. mód (symetrické referenční napětí). Všechny naměřené hodnoty šumu jsou pak v tabulce 3.17.



Graf 3.5: Vliv počtu referencí na velikost šumu DA převodníku (single-ref. mód)

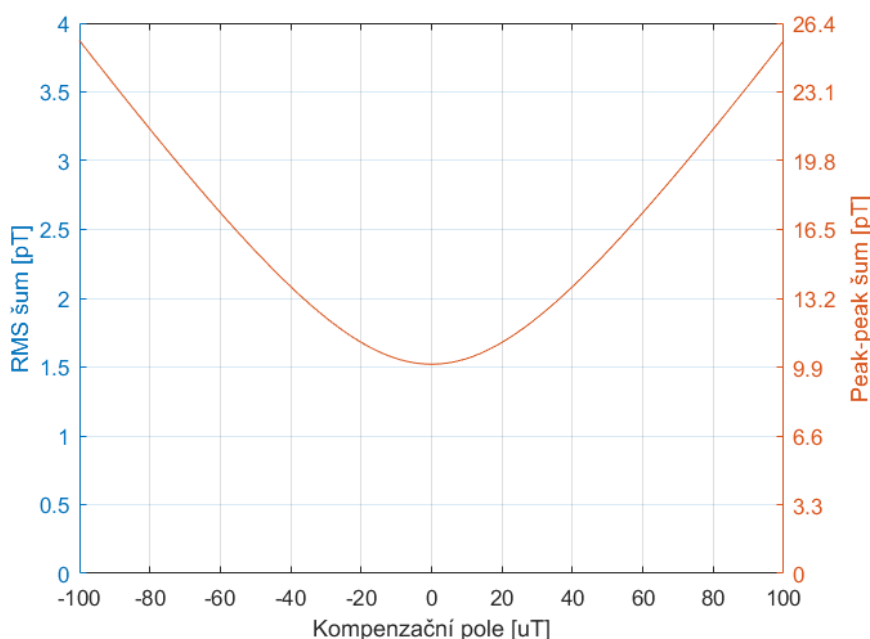


Graf 3.6: Závislost výstupního šumu na použitém režimu DAC (4 reference)

Tabulka 3.17: Naměřené hodnoty šumů DA převodníku

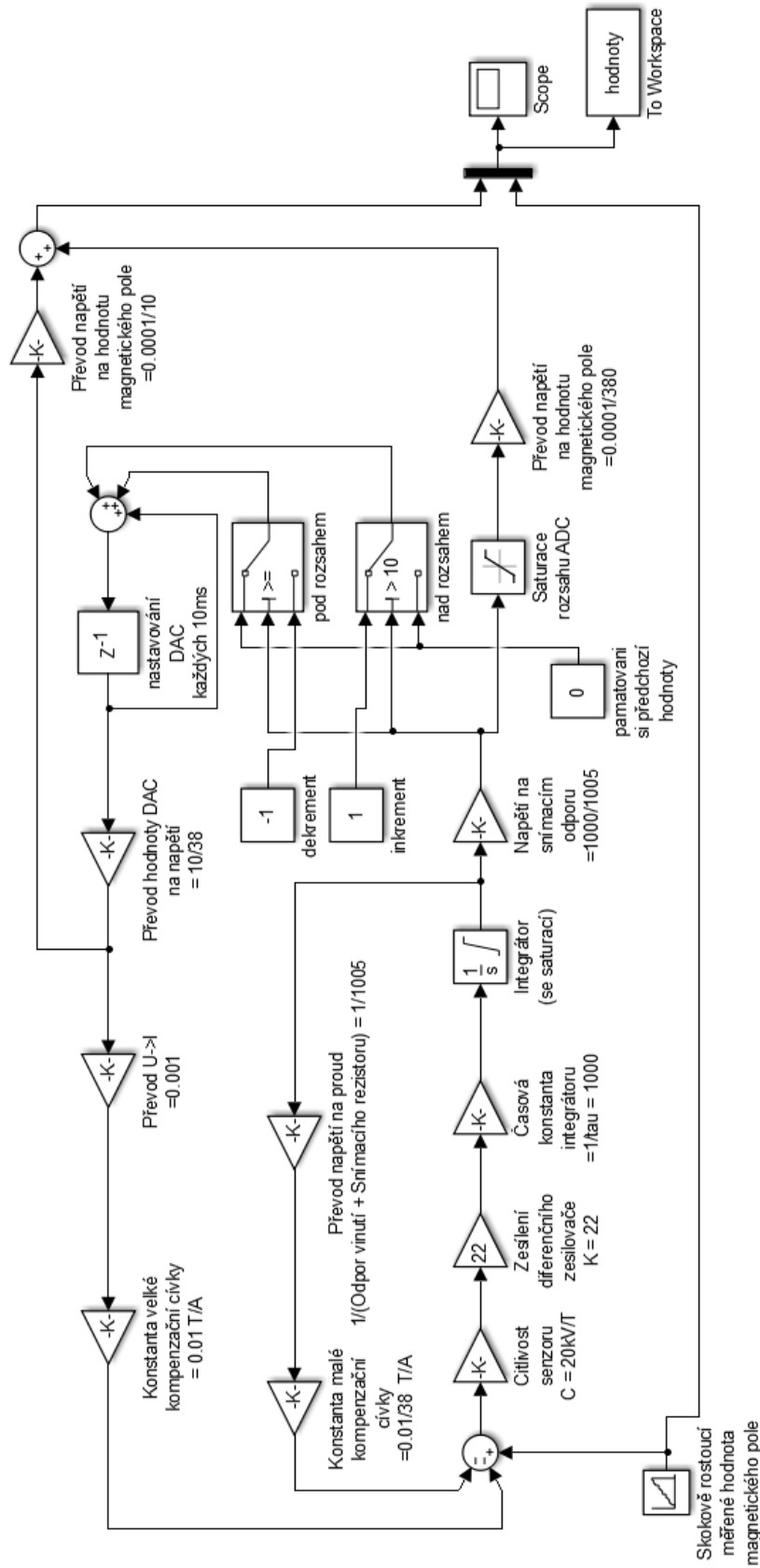
Nastavená hodnota DAC [V]	Hodnota šumu @1Hz [nV/rtHz]	Hodnota šumu v pásmu 0,1-10 Hz [nVrms]
<b>Režim DAC - single ref., zapojená 1 reference</b>		
0	66,7	174,6
2,5	93,1	243,7
5	157,0	403,7
9	327,5	681,6
<b>Režim DAC - single ref., zapojené 4 reference</b>		
0	67,3	168,3
2,5	72,6	195,4
5	104,5	255,3
9	170,1	389,8
<b>Režim DAC - dual ref., zapojená 1 reference</b>		
0	86,5	229,6
2,5	76,2	267,1
5	233,2	401,4
9	345,9	663,4
<b>Režim DAC - dual ref., zapojené 4 reference</b>		
0	81,3	251,5
2,5	87,4	247,5
5	101,9	259,4
9	145,6	415,2

S využitím teoretického modelu a odměřených hodnot můžeme předběžně určit hodnotu šumu, který bude DAC zanašet do měření (v pásmu 0,1-10 Hz) viz. graf 3.7.

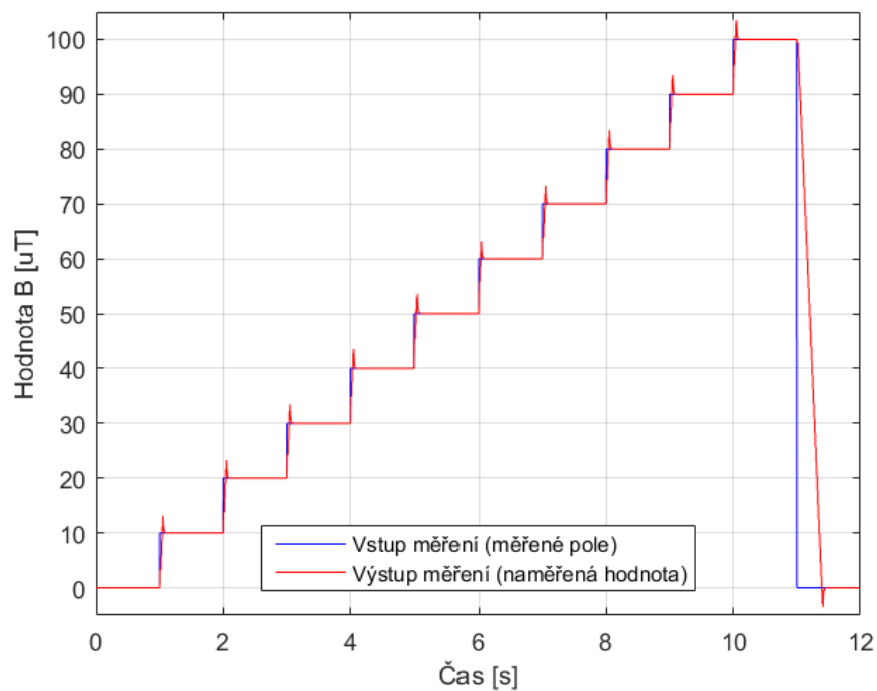


Graf 3.7: Vypočítaná závislost šumu na kompenzovaném poli

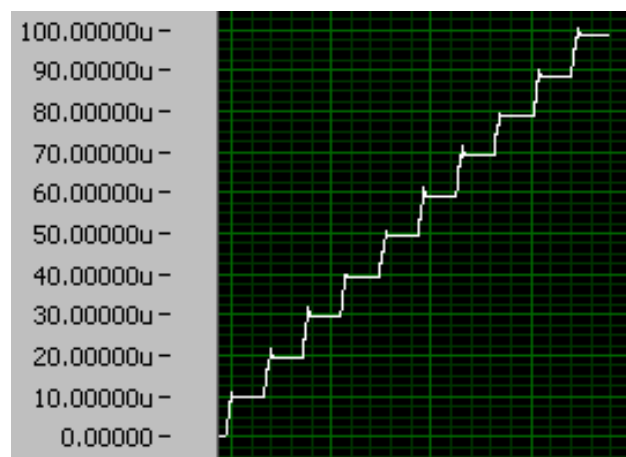
Model senzoru z kapitoly 3.2.4 můžeme doplnit o digitální kompenzaci, tím získáme téměř kompletní model magnetometru (ve skutečnosti by bylo potřeba vzít v potaz ještě zpoždění signálu vzorkováním a průměrováním). Doplněný model je na obrázku 3.24 a pomocí něho nasimulované průběhy na obrázku 3.25 a 3.28. Tyto průběhy mohou být porovnány se skutečným měřením, které je na obrázcích 3.26 a 3.27.



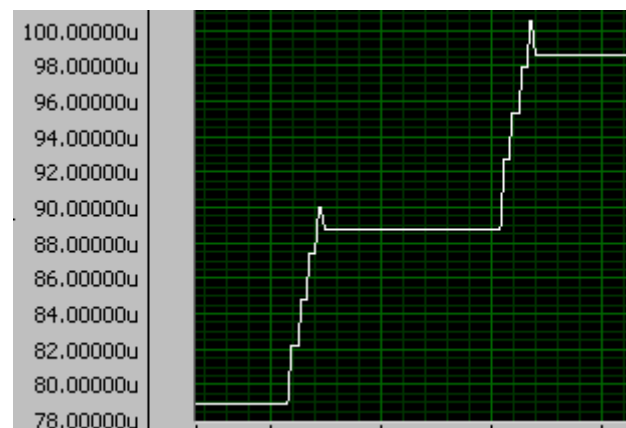
Obrázek 3.24: Simulinkový model senzoru doplněný o digitální kompenzaci



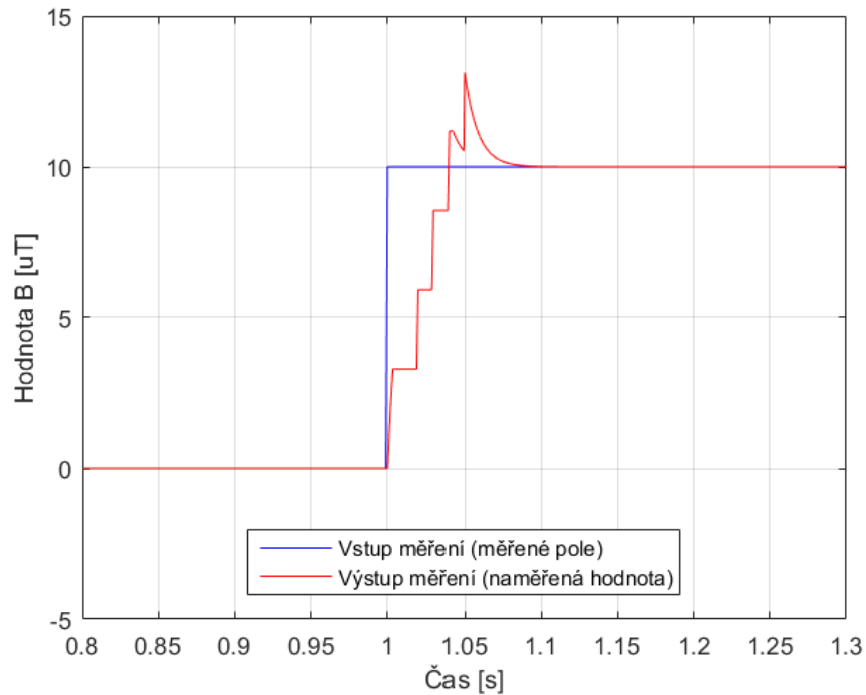
Obrázek 3.25: Simulovaný průběh měření skokově rostoucího mag. pole



Obrázek 3.26: Snímek z obslužného programu pořízený při měření skokově rostoucího mag. pole

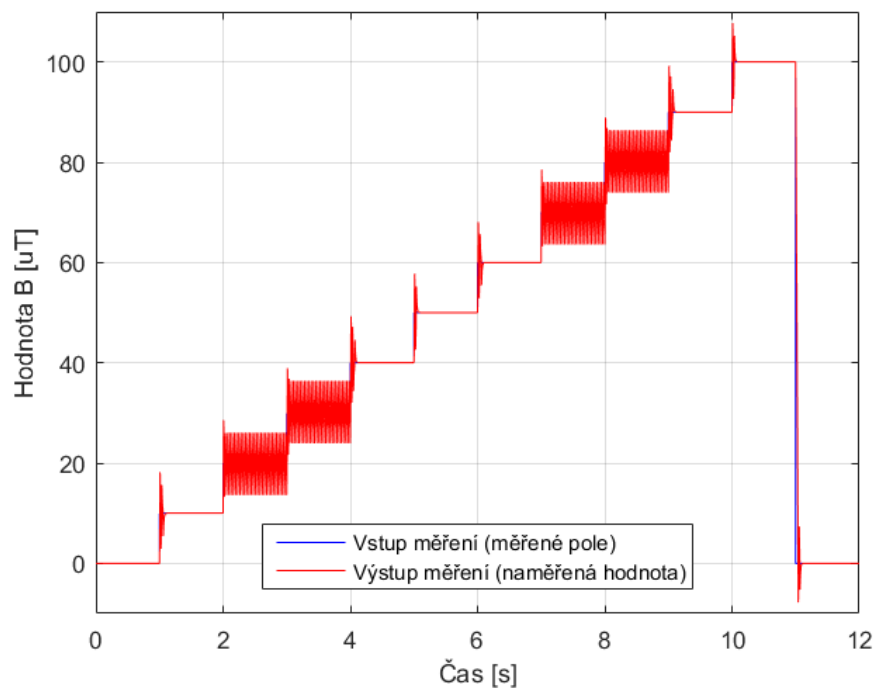


Obrázek 3.27: Detailnější pohled na průběh digitální kompenzace (snímek z měření)



Obrázek 3.28: Detailnější pohled na průběh digitální kompenzace (simulace)

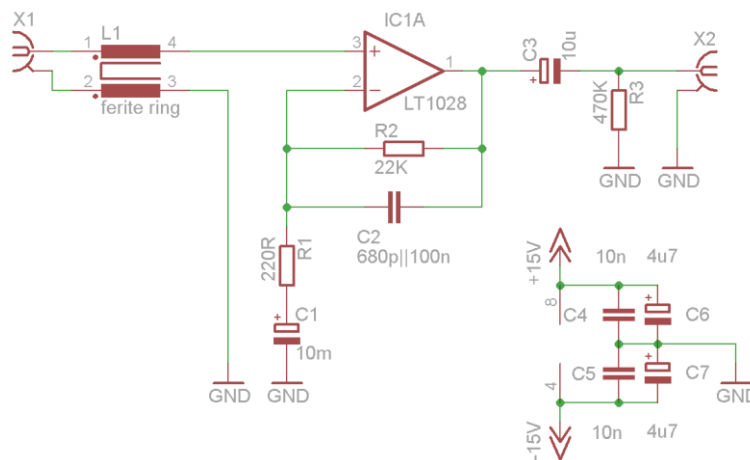
Na modelu se dá mimo jiné vyzkoušet, co by způsobila příliš rychlá dig. kompenzace pole, tedy následující situace: ADC se dostane mimo rozsah, DAC nastaví kompenzaci, aby došlo k nápravě, než se stačí kondenzátor v integrátoru vybit, ADC poskytne další vzorek, vypovídající o tom, že je stále mimo rozsah, DAC tedy nastaví hodnotu ještě menší, AD převodník se ale příliš zbrklou kompenzací dostane rovnou do opačné saturace a situace se opakuje. Viz obrázek 3.29.



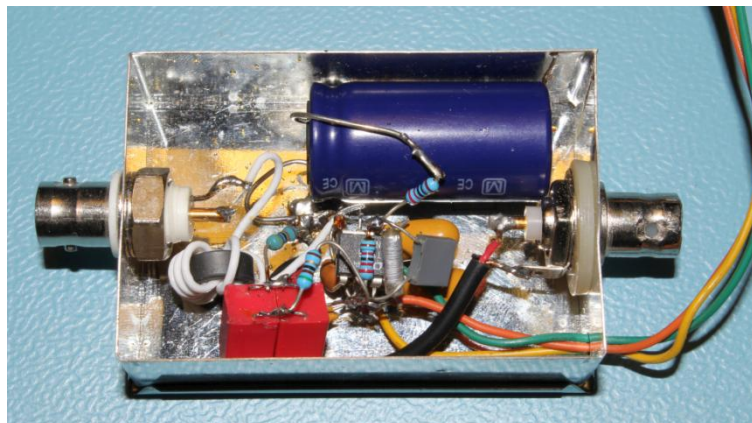
Obrázek 3.29: Simulace příliš rychlé digitální kompenzace, způsobující kmitání

### 3.2.7 Měření šumu

Pro účely měření šumu byl sestaven jednoduchý zesilovač s nízko-šumovým operačním zesilovačem LT1028 (jeho parametry jsou v tabulce 3.18). Který je zapojený jako neinvertující zesilovač se zesílením 101. Jeho schéma je na obrázku 3.30 a fotografie 3.4. Od měřené hodnoty bylo zapotřebí oddělit stejnosměrnou složku. K tomu slouží jednak kondenzátor  $C_1$ , který zajišťuje, že se stejnosměrná složka nezesiluje, jen se přenesou se zesílením 1 a dále horní propust  $C_3$ ,  $R_3$ , která onu stejnosměrnou přenesenou složku oddělí od zesíleného šumu. Výstup X2 je přiveden na spektrální analyzátor, kterým byl šum měřen (SR770 - Stanford Research Systems). Při měření bylo vše ukryto v hliníkovém pouzdře, napájeno z baterie (z důvodu odrušení) a zabaleno do tepelně-izolační "bublínkové" fólie (kvůli zabránění kolísání teploty, způsobující nízkofrekvenční šum). Viz fotografie 3.5.



Obrázek 3.30: Schéma improvizovaného zesilovače šumu



Fotografie 3.4: Improvizovaný zesilovač pro měření šumu

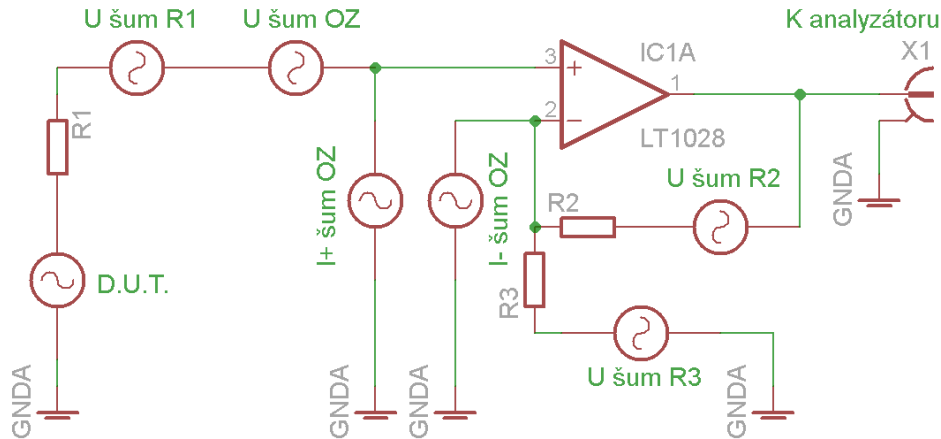
Při měření šumu jsou hodnoty vyděleny zesílením 101 a je od nich odečteno šumové pozadí, které je 72 nVrms (0,1 - 10 Hz). Toto odečtení je provedeno pod odmocninou, opačně k tomu jak se šумы sčítají.

Tabulka 3.18: Parametry OZ LT1028

LT1028	
Napěťový šum	typ. 1 (max 1,9) nV/rtHz @ 10 Hz
Proudový šum	typ. 4,7 (max. 12) pA/rtHz
Rozsah napájecího napětí	max. $\pm 22$ V



Šumové pozadí měření si můžeme ověřit na šumovém modelu použitého zesilovače. K jeho sestavení bylo využito odvození ze vztahů podle [8, str. 38]. Viz obrázek 3.31. Kapacity se v pásmu, které nás zajímá, neuplatní, můžeme je aproximovat jako zkrat, čímž můžeme zanedbat i odpor  $R_3$  (z obrázku 3.30) a jeho šum.



Obrázek 3.31: Šumový model improvizovaného zesilovače

Pro výpočet šumového pozadí nahradíme testované zařízení (D.U.T.) zkratem, (odpor  $R_1$  představuje vnitřní odpor zdroje, který byl nahrazen  $50 \Omega$  záslepkou). Napěťový šum rezistorů je tepelný (Johnsonův) a má charakter bílého šumu.

$$U_{noise_{JOHNSON}} = \sqrt{4 \cdot k_B \cdot T \cdot R \cdot \Delta f}$$

$$k_B = 1,38 \cdot 10^{-23} \frac{J}{K}, \quad T = 300 K, \quad \Delta f = 12,3 Hz$$

$$U_{noise_{R_x}} = \sqrt{R_x} \cdot 4,1 \cdot 10^{-10} V$$

Pro šum na výstupu tohoto zesilovače platí:

$$U_{n_{OUT}} = \left(1 + \frac{R_2}{R_3}\right) \cdot \sqrt{\Delta f \cdot \sum e_{in_n}^2}$$

Kde  $e_{in_n}$  jsou dílčí šумы na vstupu OZ,  $\Delta f$  je šířka pásma ve které šum měříme/počítáme. Rovnice platí za předpokladu, že všechny šумы jsou nezávislé a mají charakter bílého šumu. U OZ tomu tak úplně není, jeho šum je do určité zlomové frekvence charakteru  $1/f$  a poté teprve přechází v bílý šum (ale tento fakt můžeme pro přibližný výpočet šumu zanedbat).

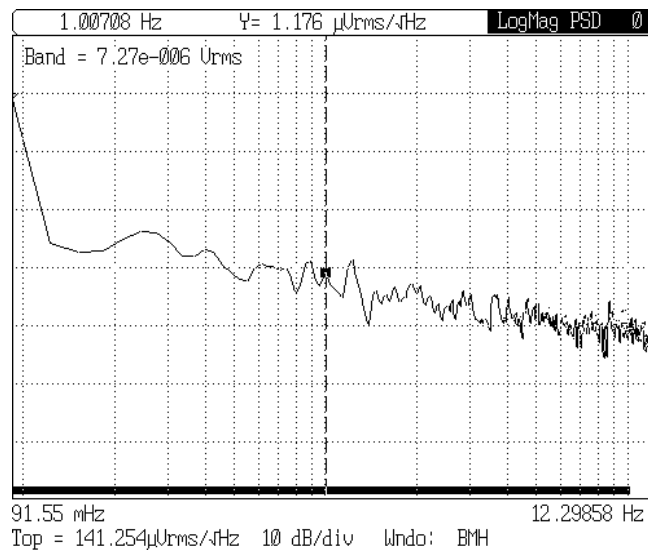
$$\begin{aligned} \sum e_{in_n}^2 = & U_{noise_{OP}}^2 + 4 \cdot k_B \cdot T \cdot R_1 + (I_{noise_{OP}} \cdot R_1)^2 + \left(I_{noise_{OP}} \cdot \frac{R_2 R_3}{R_2 + R_3}\right)^2 + \\ & + 4 \cdot k_B \cdot T \cdot R_2 \cdot \left(\frac{R_3}{R_2 + R_3}\right)^2 + 4 \cdot k_B \cdot T \cdot R_3 \cdot \left(\frac{R_2}{R_2 + R_3}\right)^2 \end{aligned}$$

Jednotlivé šумы v pořadí jsou: napěťový šum OZ, tepelný šum  $R_1$ , proudový šum OZ vyvolávající napěťový na odporu  $R_1$ , proudový šum OZ vyvolávající napěťový na paralelní kombinaci odporů  $R_2$  a  $R_3$ , tepelný šum  $R_2$  a  $R_3$  v jejich poměru přenesený na vstup OZ.

Po dosažení výše uvedených hodnot do vztahů, vyjde hodnota šumu pro typ. parametry OZ:  $U_{n_{OUT}} = 1,4 \mu V_{rms}$ . Pro porovnání, naměřená hodnota je  $7,3 \mu V_{rms}$ . Měření šumového pozadí je na obrázku 3.32. Odchylka od vypočítané hodnoty je nejpravděpodobněji dána šumem elektrolytického kondenzátoru C1, který není znám a nemohl tak být zahrnut do výpočtů. Pro snížení velikosti šumu by měl být použit velice kvalitní tantalový kondenzátor s tekutým elektrolytem [15], který je však také velice drahý.

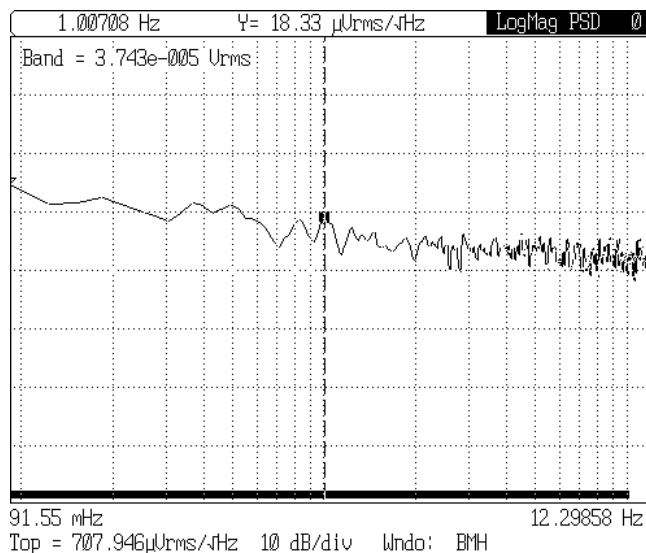


Fotografie 3.5: Měření šumu analogové elektroniky

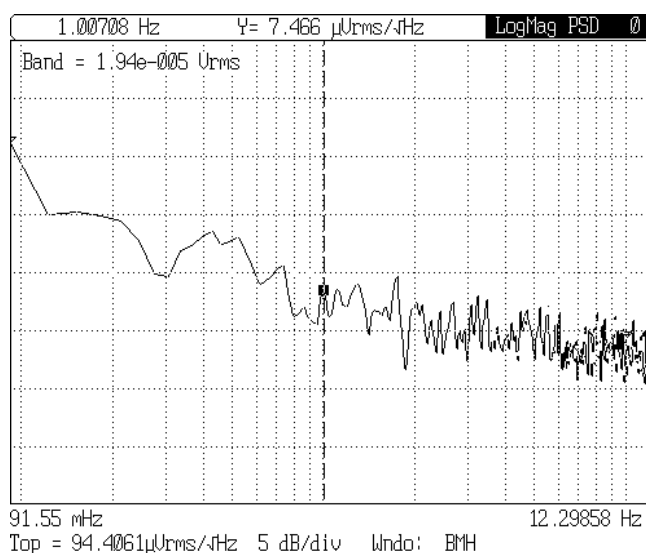


Obrázek 3.32: Snímek šumového pozadí měření

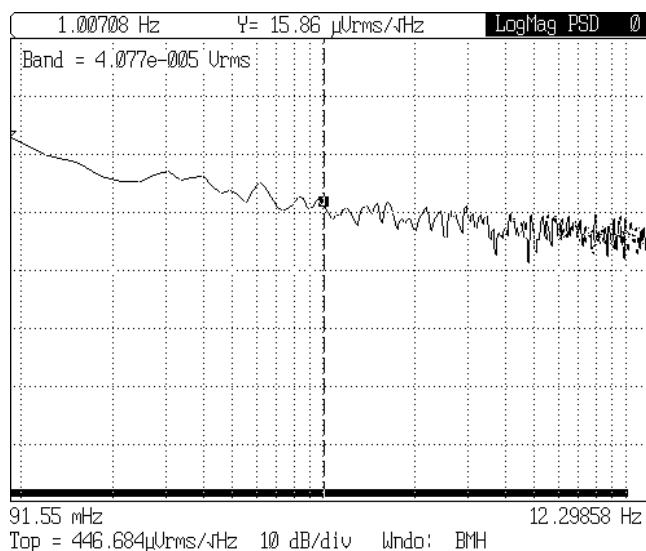
Na obrázcích 3.33 až 3.37 jsou některá spektra z měření šumu referencí a DA převodníku (pro srovnání vlivu počtu referencí na jejich šum a na výstupní šum DAC).

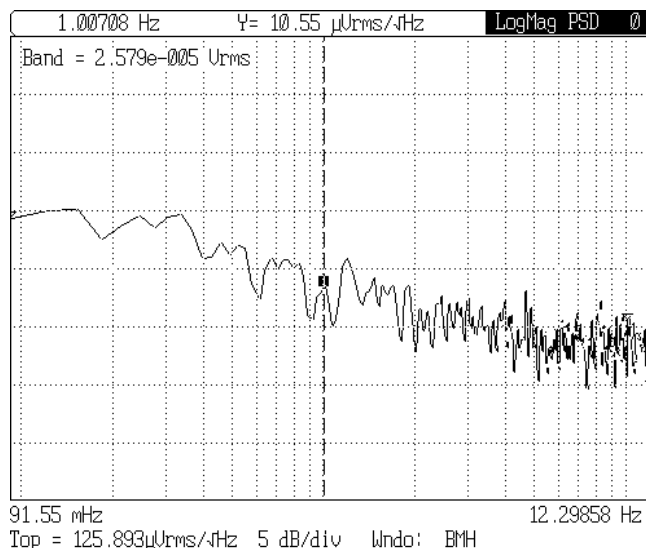


Obrázek 3.33: Snímek naměřeného spektra jedné napět'ové reference

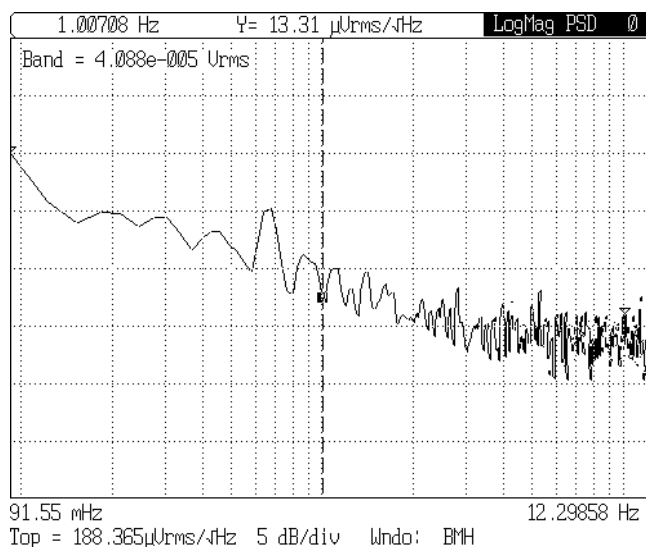


Obrázek 3.34: Snímek spektra 4 paralelně zapojených referencí

Obrázek 3.35: Spektrum výstupu DAC s 1 referencí,  $U_{out} = 5\text{ V}$ , mód single ref.



Obrázek 3.36: Spektrum výstupu DAC s 4-mi referencemi,  $U_{out} = 5\text{ V}$ , mód single ref.



Obrázek 3.37: Spektrum výstupu DAC s 4-mi referencemi,  $U_{out} = 9\text{ V}$ , mód single ref.

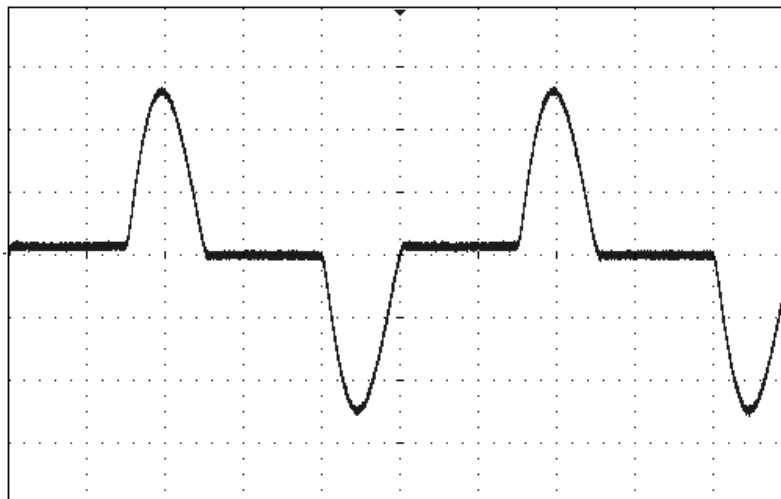
### 3.3 Excitační jednotka

Fluxgate senzor pro svůj provoz potřebuje střídavě budit jádro z kladné saturace do záporné. K tomu slouží excitační jednotka, která vytváří střídavé napětí o nastavitelné amplitudě, schopna dodat dostatečný pulzní proud, viz obrázek 3.38.

Excitace je tvořena H-můstkem tranzistorů MOSFET SI4062, které mají malý odpor v sepnutém stavu a vznikají tak na nich jen malé vodivostní ztráty. Tranzistory jsou buzeny z FPGA přes galvanické oddělení, to je potřeba nejen pro ochranu FPGA proti případnému přepětí a poškození, ale i kvůli buzení horních MOSFETů můstku, které mají plovoucí zemní potenciál. Pro tento účel se výborně hodil oddělovač ADUM3223, který je pro tyto účely navržený.

Pro minimalizaci šumu měření bylo dále potřeba zabránit kolísání budícího napětí. Jeho kolísání je způsobeno značným pulzním odběrem proudu. Na desce je proto umístěn lineární stabilizátor, obklopen dostatečným množstvím kondenzátorů a vyhlazovací tlumivkou. V návrhu bylo počítáno s použitím LM1085, který se po

vyzkoušení ukázal jako příliš pomalý, a způsoboval oscilaci budícího napětí, nahradil ho rychlejší stabilizátor LT1963. Také bylo vyzkoušeno, že doplnění větší kapacity (10 mF) paralelně a větší vyhlazovací tlumivky (680  $\mu$ H) do série k napájení H-můstku se snížila hodnota šumu při měření senzoru ve stínění. Na obrázcích 3.39 a 3.40 je již upravené schéma. Na fotografii 3.6 je deska po výměně stabilizátoru a doplnění větší kapacity a indukčnosti. V tabulkách 3.19-3.21 jsou parametry použitých součástek (hlavních).

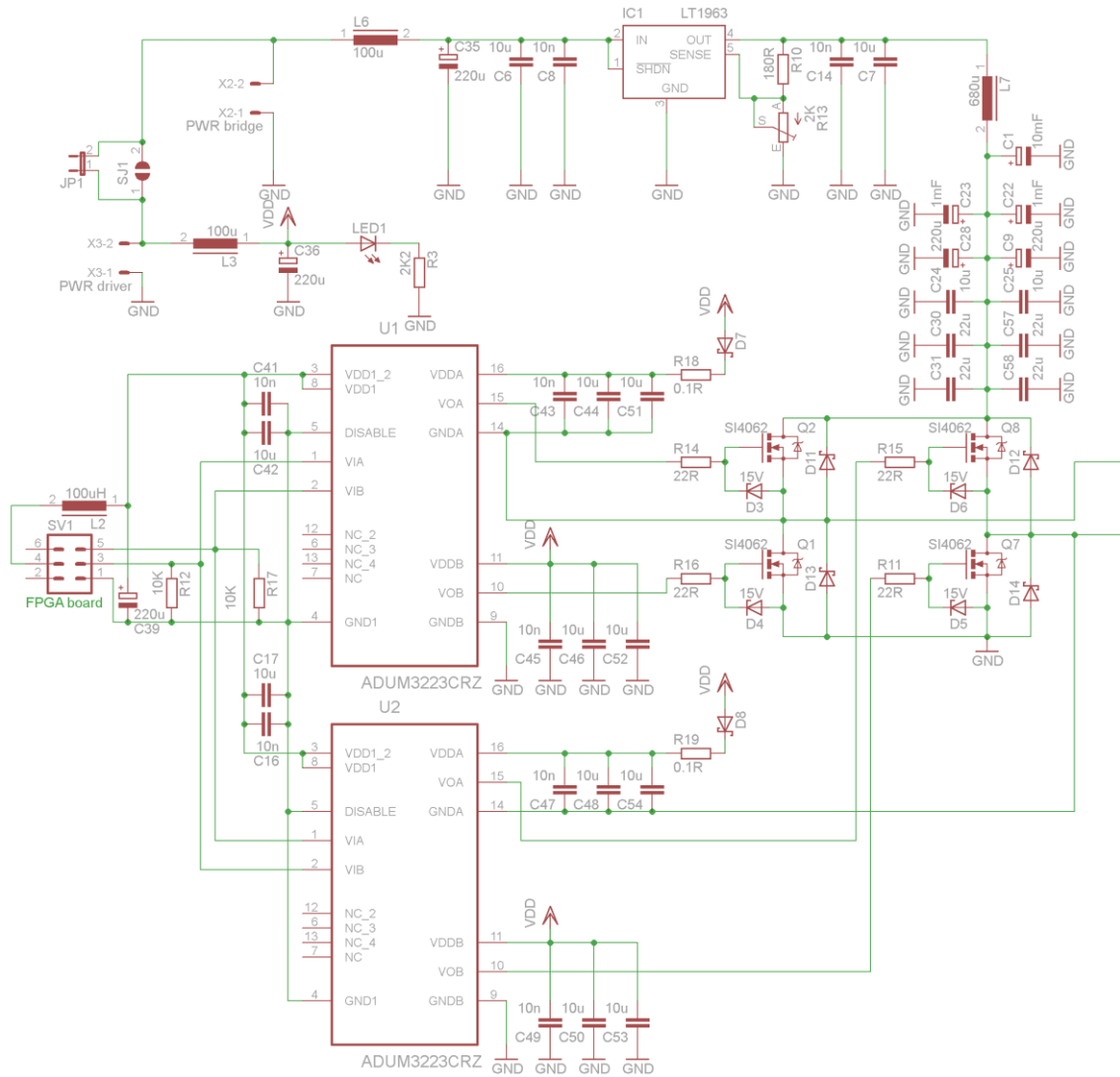


Obrázek 3.38: Průběh excitačního proudu  
(0,5 A/dílek vertikálně a 20  $\mu$ s/dílek horizontálně)

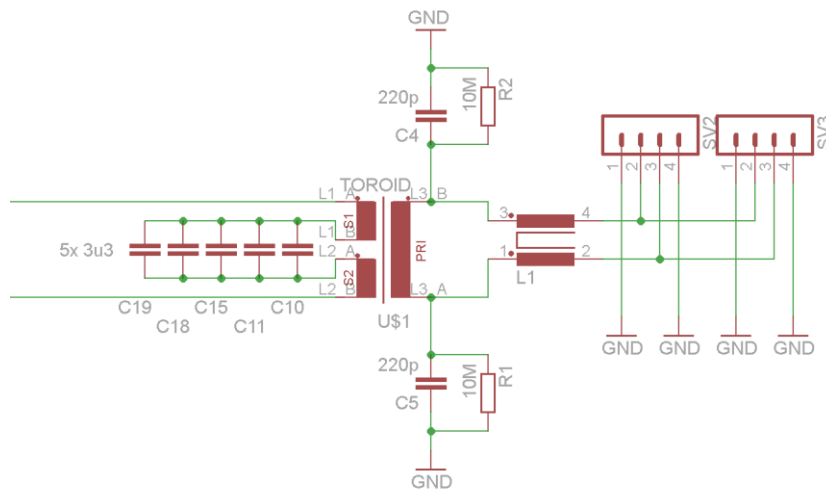
Výstupní obvod excitace, tvořený transformátorem s kondenzátory slouží k dosažení co nejlepší symetrie budícího napětí, tzn. zajišťují aby jeho střední hodnota byla nulová. Tím je také zajištěno oddělení stejnosměrné složky, která by při výpadku/vypnutí budícího signálu mohla způsobit poškození některých z částí, protože by jimi tekla velký proud. Tlumivka pak vytváří potřebné impedanční přizpůsobení rezonančního obvodu, který tvoří excitační cívka se svým kondenzátorem. Výstupní tlumivka by měla z důvodu nejlepší symetrie být také symetrická (dvě stejná vinutí na jednom jádře). Nicméně zatím je osazena nesymetrická tlumivka (jedno vinutí nahrazeno zkratem).

Excitační rezonanční obvod je nelineární (viz. 2.1.1) což znamená, že jeho rezonanční frekvence je závislá nejen na rezonanční kapacitě a indukčnosti, ale také na budící amplitudě. Při ladění magnetometru bylo zjištěno, že za určitých podmínek rezonanční obvod nekmitá při frekvenci, na které doposud kmital. V takovém případě je mu potřeba "pomoci" zvýšením amplitudy, čehož lze snadno dosáhnout krátkým zkratováním výstupní tlumivky. Snímek průběhu budícího proudu je na obrázku 3.38.

Dalším postřehem z ladění je zjištění, že je lepší neladit tento LC obvod přesně do rezonance, ale spíše o trochu mimo ni. V rezonanci je totiž značně nestabilní a náchylný jak na změnu teploty (a tím i L nebo C), tak i na nestabilitu amplitudy. Tato citlivost se projevuje zvýšením šumu výsledného měření, změnami fázového posunu buzení oproti snímanému napětí a velkými změnami citlivosti senzoru. Stejně zjištění platí i pro ladění rezonance snímacího vinutí a jeho kapacity.



Obrázek 3.39: Schéma excitační jednotky (1/2)  
(H-můstek s buzením)



Obrázek 3.40: Schéma excitační jednotky (2/2)  
(Výstupní obvod)

Tabulka 3.19: Parametry obvodu ADUM3223

ADUM3223, C-grade	
Maximální výstupní pulzní proud	4 A
Rozsah napájení výstupní části	11 až 18 V
Rozsah napájení vstupní části	3 až 5,5 V
Propagační zpoždění	43 ns
Maximální budicí kmitočet	1 MHz

Tabulka 3.20: Parametry MOSFET tranzistoru SI4062

SI4062	
Maximální napětí drain-source	60 V
Maximální proud drainem	32,1 A @ $V_{gs}=10V$
Odpor drain-source v sepnutém stavu	4,2 m $\Omega$
Kapacita gate-source	3,2 nF

Tabulka 3.21: Parametry stabilizátoru LT1963

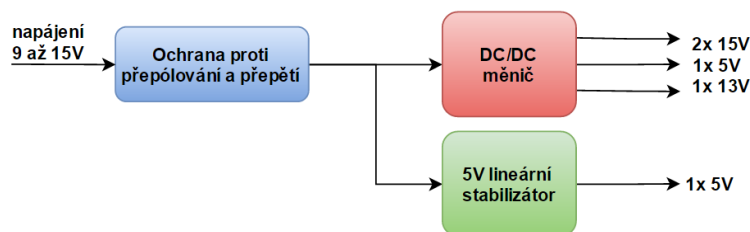
LT1963, TO220, adj. verze	
Rozsah výstupního napětí	1,21 až 20 V
Maximální výstupní proud	1,5 A
Úbytek napětí při 1,5 A	340 mV
Výstupní šum @ 0,01-100 kHz	113 $\mu V_{rms}$ ( $U_{out} = 10 V$ )
PSRR @ 250kHz	cca 30 dB



Fotografie 3.6: Upravená excitační jednotka, osazená v magnetometru

### 3.4 Jednotka napájení (PSU)

Na napájení takto citlivého zařízení jsou kladeny velké nároky především s ohledem na možné rušení, je potřeba několik galvanicky oddělených kanálů a zároveň by mělo být co nejefektivnější. Poslední dvě kritéria splňuje DC/DC měnič, který je však v rozporu s prvním kritériem. Po praktickém vyzkoušení vlivu DC/DC měniče na šum byl nakonec zvolen. Částečně i proto, že jiné řešení, které by bylo zároveň použitelné, ani není (další možností je např. napájení z několika různých baterií pro každý kanál, takové řešení je ale značně nepraktické). Blokové schéma PSU je na obrázku 3.41.

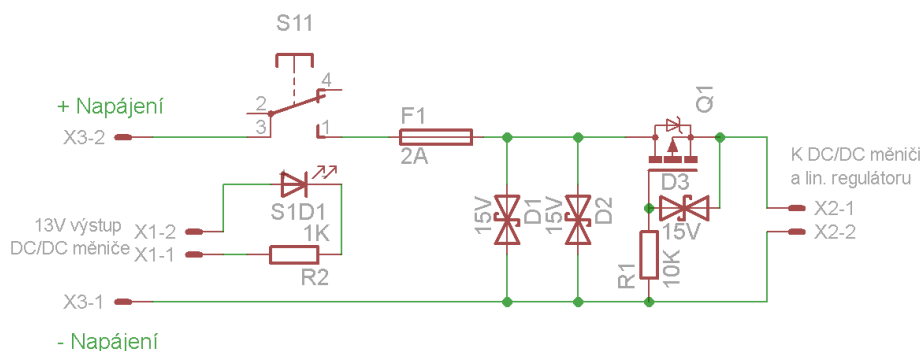


Obrázek 3.41: Blokové schéma napájecí jednotky

#### 3.4.1 Ochrana vstupu

Aby nedošlo k poškození v případě nechtěného přepólování, nebo přepětí vstupního napětí, je před napájecí obvody umístěn ochranný obvod. Jedná se o pojistku, transily a "tranzistorovou diodu". V případě přepětí fungují transily téměř jako zkrat a pojistka by přehořela. Tranzistorová dioda pak chrání proti přepólování. Místo obyčejné diody byla použita tato varianta pro téměř nulové propustné napětí - tranzistor, je-li polarita správná, sepne "tvrdě" a přemostí tak interní diodu svým odporem v sepnutém stavu  $R_{DSon}$ , který je řádově jednotky až desítky  $m\Omega$ .

Indikační LED, která je zabudovaná ve vypínači, je napájena výstupem DC/DC měniče. Tím je zajištěno, že se rozsvítí, až v případě že funguje i měnič. Schéma ochranného obvodu je na obrázku 3.42.



Obrázek 3.42: Schéma ochranného obvodu

#### 3.4.2 DC/DC měnič

Tento měnič napětí má za úkol sjednocovat různé potřeby několika kanálů do jednoho. Pro napájení celé sestavy je totiž potřeba symetrické napětí kolem  $\pm 15\text{ V}$ , dále cca  $5\text{ V}$  a  $13\text{ V}$ , všechna tato napájení by měla mít vzájemně oddělené země. Protože největší spotřeba je očekávána z  $13\text{ V}$  kanálu, je z něj odebírána zpětná vazba řídicí výkon (střídu) měniče. Tento výstup totiž budí excitační jednotku, která má



průměrný kontinuální odběr 0,2 - 0,4A. Proudové zatížení ostatních výstupů dosahuje průměrně cca 50-100 mA.

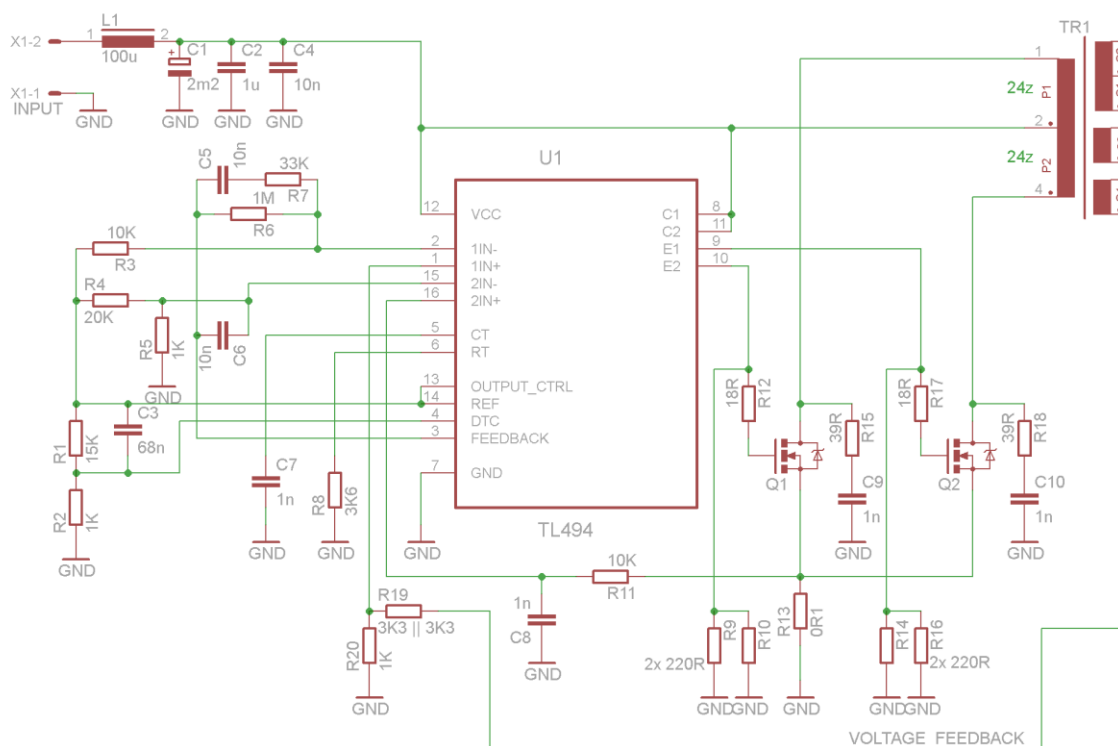
Excitační výstup je tedy jako jediný stabilizovaný, ostatním výstupům k lepší stabilitě pomáhá tzv. vázaná výstupní tlumivka, která zajišťuje lepší cross-regulaci výstupů [16].

Ke konkrétní realizaci. Řídicím prvkem tohoto měniče je velice známý obvod TL494, který je srdcem většiny počítačových zdrojů. Jedná se o dvoukanalový PWM budič s vlastním oscilátorem (RC) a dvěma zesilovači/komparátory vstupního chybového signálu. Parametry TL494 jsou v tabulce 3.23.

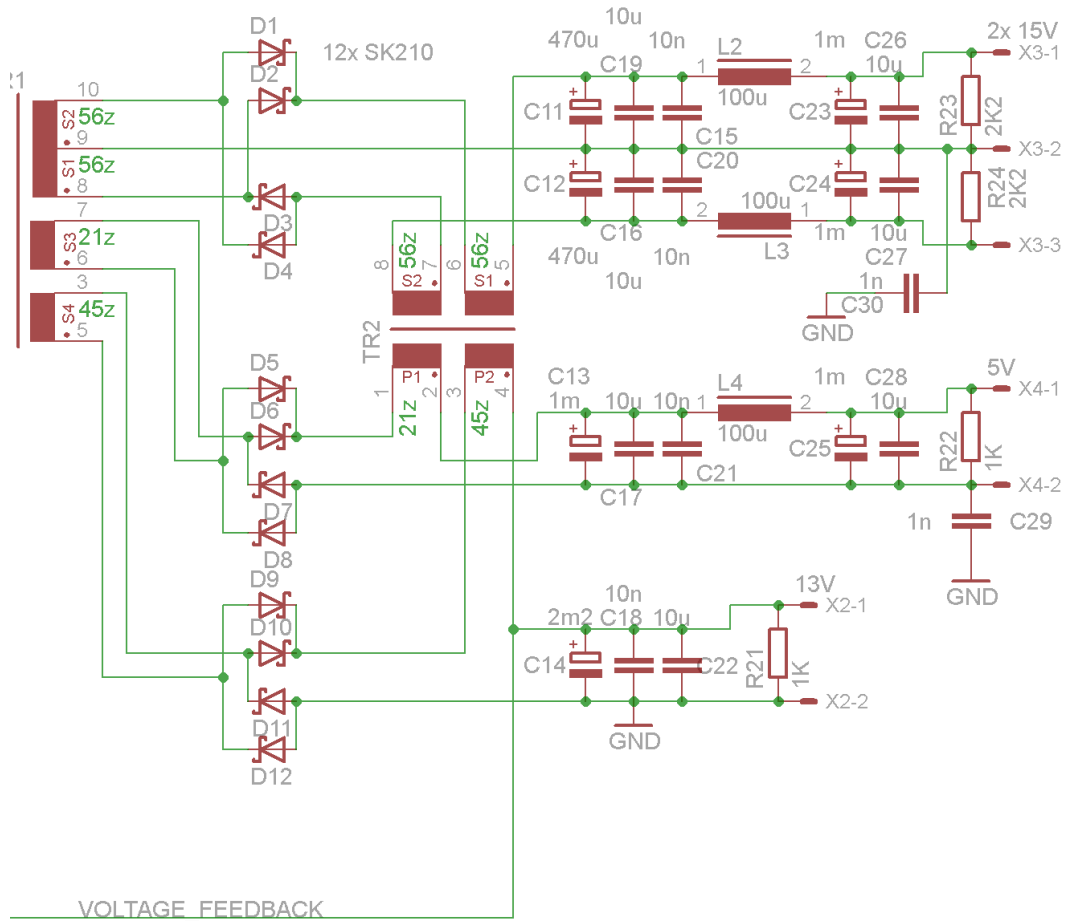
Topologie měniče byla pro jednoduchost a zároveň efektivitu zvolena push-pull, tedy dvojčinná, propustná. Primární vinutí transformátoru budí dvojice MOSFET tranzistorů (jejich parametry jsou v tabulce 3.22), řízená TL494. Jeho výstupní obvod je tvořený dvěma NPN tranzistory, které původně spínaly napájecí napětí do zatěžovacího rezistoru, kdy při sepnutí se tvrdě nabíjela kapacita gate-source MOSFETů, při rozepnutí se o něco pomaleji vybíjela přes tento zatěžovací odpor. Toto zapojení fungovalo spolehlivě, ale se zbytečnými ztrátami - jednak při sepnutí se značný proud měnil v teplo na zatěžovacím rezistoru a jednak pomalé rozepínání MOSFETů vedlo k jejich vodivostním ztrátám. Proto byl mezi TL494 a MOSFET zařazen obvod, který tyto nedostatky napravuje.

Spínací kmitočet je nastavený na 250 kHz (pro každý kanál 125 kHz) a maximální střída je omezena na 40 % pro každý kanál, tedy 80 % dohromady.

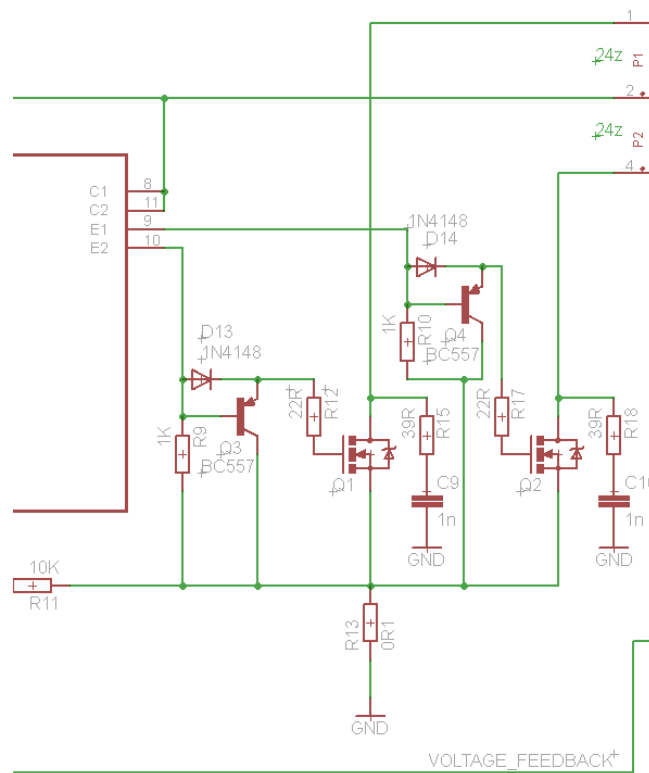
Na výstupu měniče jsou ještě z důvodu zmenšení zvlnění a rušení zařazeny LC filtry, než je napětí přivedeno na konektory. Přivedená kabeláž k měniči má navíc navlečené feritové perly poblíž konektorů, pro zmenšení vysokofrekvenčního rušení. Schéma zapojení DC/DC měniče je na obrázcích 3.43 až 3.45. Fotografie pak na obrázku 3.7 (před úpravou) a 3.8 (po úpravě).



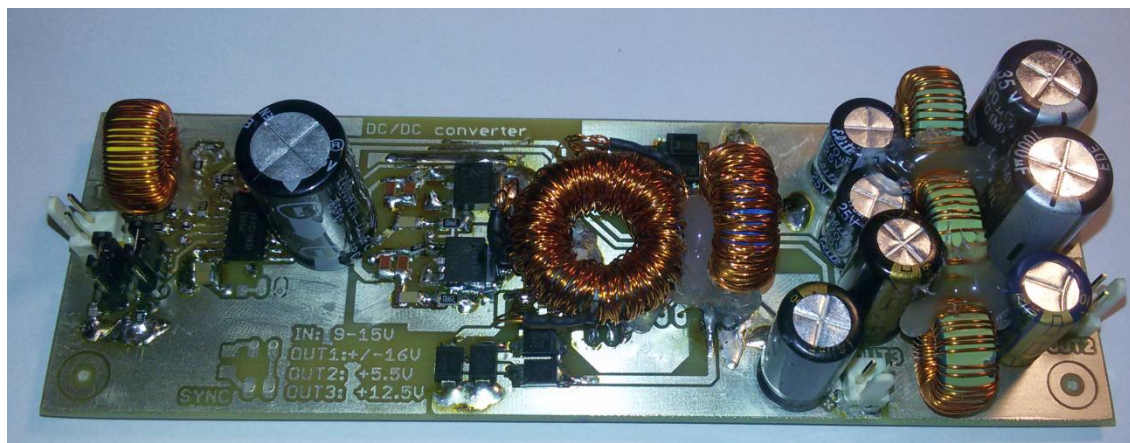
Obrázek 3.43: Schéma DC/DC měniče (1/2) - před úpravou



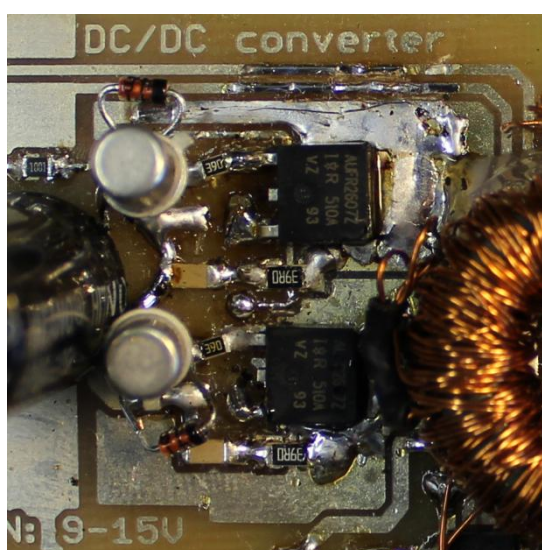
Obrázek 3.44: Schéma DC/DC měniče (2/2)



Obrázek 3.45: Schéma DC/DC měniče (1/2) - úprava buzení MOSFETů



Fotografie 3.7: Provedení DC/DC měniče, před úpravou



Fotografie 3.8: Upravené buzení MOSFETů DC/DC měniče

Tabulka 3.22: Parametry tranzistorů DC/DC měniče

AUIRFR2607Z	
Maximální proud drainem	42 A
Maximální napětí drain-source	75 V
Odpor v sepnutém stavu	17,6 mΩ @ V <sub>gs</sub> = 10 V
Kapacita gate-source	1,44 nF

Tabulka 3.23: Parametry obvodu TL494

TL494, SMD	
Max. budící proud	200 mA
Frekvence oscilátoru	1 až 300 kHz
Rozkmit napájecího napětí	7 až 40 V
Maximální střída (na jeden kanál)	45 % (min. dead-time je 5 %)
Interní reference	5 V +/- 5 %

### Návrh transformátoru měniče

Použité jádro má efektivní průřez  $S = 24 \text{ mm}^2$  a pro snížení hysterezních ztrát bylo zvoleno maximální sycení  $B_{MAX} = 0,05 \text{ T}$ . Požadovaný rozsah napájecího napětí magnetometru je 9 až 15 V. Jednotlivé počty závitů jsou:

$$N_{PRIM} = \frac{V_{in_{MIN}} - V_{DS_{ON}}}{B_{MAX} \cdot S} \cdot T_{CH} \cdot D_{MAX} = \frac{9 - 0,05}{0,05 \cdot 24 \cdot 10^{-6}} \cdot \frac{1}{125000} \cdot 0,4 = 23,87$$

$$N_{RATIO_{EXC.}} = \frac{\frac{V_{OUT}}{2 \cdot D_{MAX}} + 2 \cdot V_{DIODE}}{V_{in_{MIN}} - V_{DS_{ON}}} = \frac{\frac{13}{0,8} + 1}{9 - 0,05} = 1,93$$

$$\Rightarrow N_{EXCIT.} = N_{RATIO_{EXC.}} \cdot N_{PRIM} = 24 \cdot 1,93 = 46,3$$

$$N_{RATIO_{DIG.}} = \frac{\frac{5}{0,8} + 1}{9 - 0,05} = 0,81 \Rightarrow N_{DIG.} = 19,4$$

$$N_{RATIO_{SYM.}} = \frac{\frac{V_{OUT}}{2 \cdot D_{MAX}} + V_{DIODE}}{V_{in_{MIN}} - V_{DS_{ON}}} = \frac{\frac{15}{0,8} + 0,5}{9 - 0,05} = 2,29 \Rightarrow N_{SYM.} = 55$$

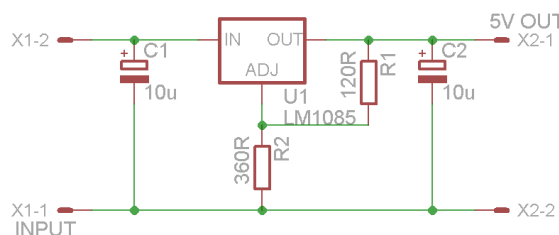
Kde  $V_{in_{MIN}}$  je minimální napájecí napětí,  $V_{DS_{ON}}$  je úbytek napětí na tranzistoru v sepnutém stavu,  $T_{CH}$  je doba po kterou je tranzistor v sepnutém stavu,  $D_{MAX}$  je maximální střída,  $V_{DIODE}$  je úbytek napětí na usměrňovací diodě.

Při výrobě transformátoru byl počet závitů primárního vinutí dodržen, excitační vinutí má raději o něco méně závitů a ostatní zase trochu více.

Výstupní tlumivka by měla mít stejný poměr závitů jako mají jednotlivá sekundární vinutí, neměl by však být překročen maximální počet ampér-závitů jádra, ten v podstatě udává jeho maximální magnetizaci. Při jeho překročení výrazněji klesá permeabilita jádra.

### 3.4.3 Pomocný stabilizátor

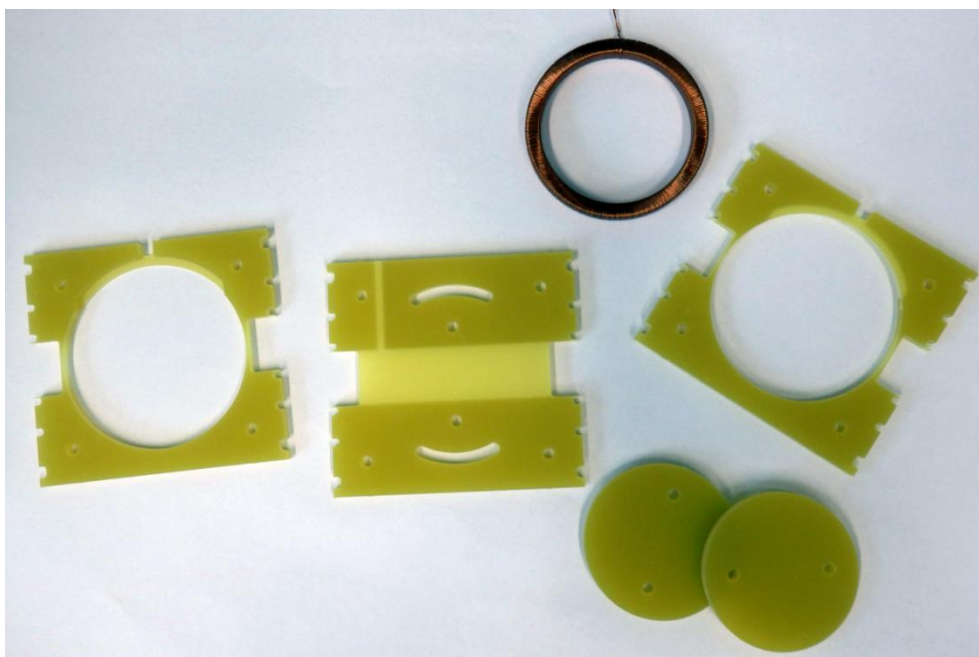
Protože vývojová deska pro FPGA byla původně navržena jako "standalone" a bylo počítáno s napájením z 5 V adaptéru, nemá příliš velký rozsah napájecího napětí. Proto byl dodatečně doplněn obyčejný lineární stabilizátor pro její napájení (na FPGA desce jsou pak LDO nízkošumové, rychlé stabilizátory). Na vstup tohoto stabilizátoru je přiváděno přímo napájecí napětí magnetometru, za ochranným obvodem. Schéma stabilizátoru je na obrázku 3.46.



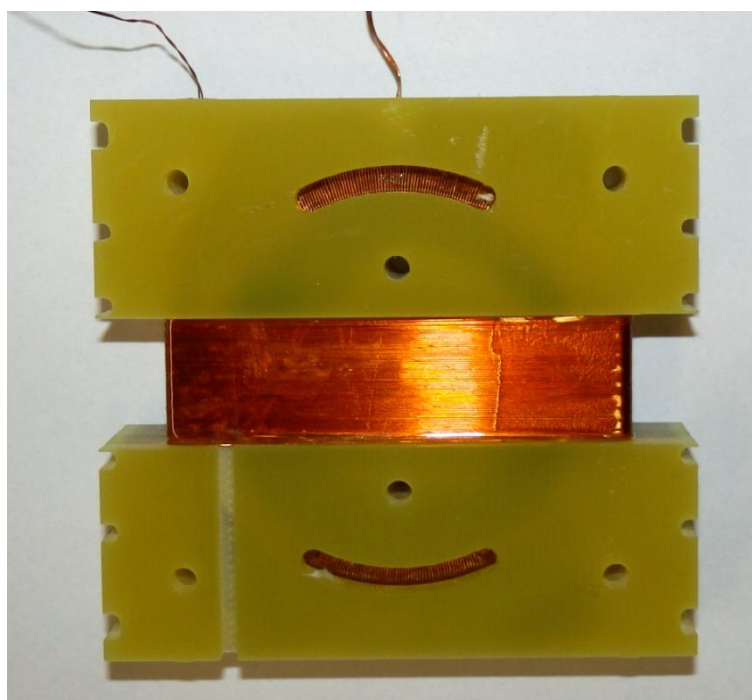
Obrázek 3.46: Schéma lineárního stabilizátoru pro FPGA desku

### 3.5 Provedení senzoru

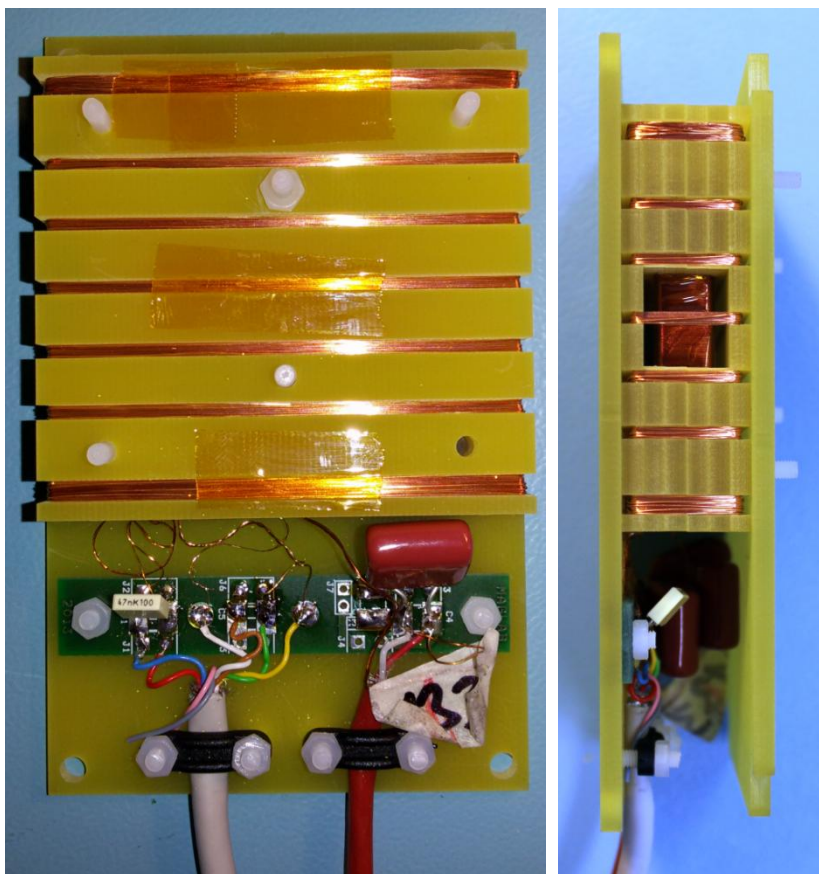
Jádro senzoru je vyrobeno z materiálu 2714AZ od firmy METGLAS, který byl termomagneticky upraven pro optimální šumové vlastnosti. Jádro má toroidní tvar, jeho opora je ze sklo-keramiky (MACOR) a je uloženo v pouzdře z cuprexitu (FR4). S jádrem je možné rotovat kolem jeho osy z důvodu nalezení nejlepšího náklonu vůči snímací cívce (z důvodu anizotropie jádra). Kompenzační vinutí je pro lepší homogenitu pole rozloženo do 6-ti sekcí. Postup výroby senzoru je na fotografiích 3.9 až 3.11.



Fotografie 3.9: Jednotlivé části senzoru, před jeho složením



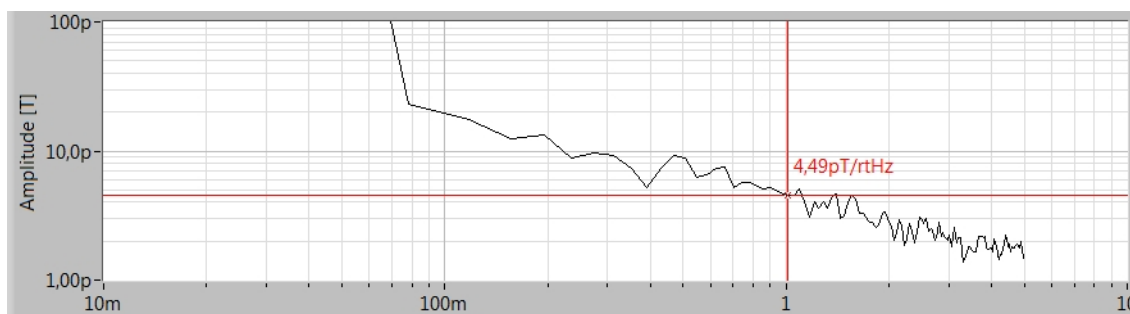
Fotografie 3.10: Snímací vinutí namotané přes jádro s excitačním vinutím



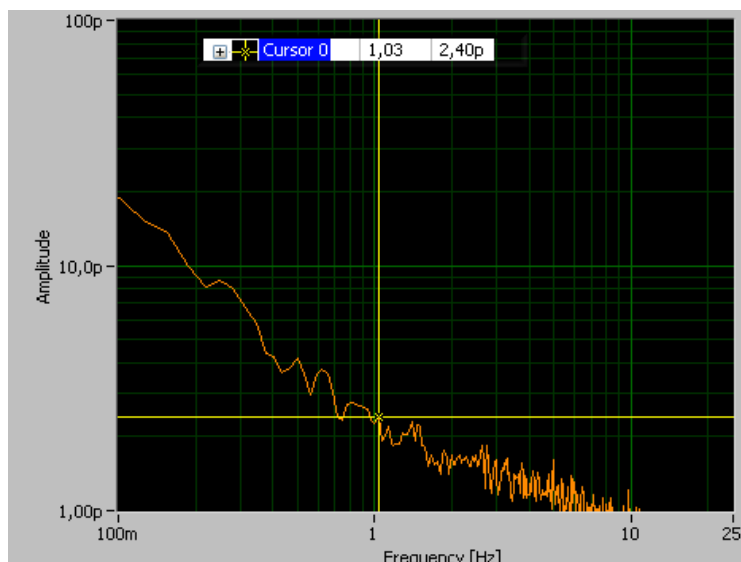
Fotografie 3.11: Kompletní senzor s kompenzačními vinutími

## 4 Dosažené výsledky

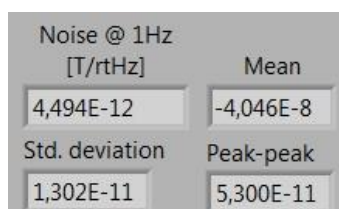
V níže uvedených obrázcích a grafech jsou shrnuty parametry dosažené s tímto magnetometrem. Obrázek 4.1 zachycuje naměřený šum magnetometru se senzorem umístěným ve stínění. Na obrázku 4.2 je šum samotného fluxgate senzoru (jádra), měřený pomocí lock-in zesilovače (SR830). Na obrázku 4.3 je tabulka statistických hodnot změřených v 10 s intervalu. Z obrázku 4.4, který byl vytvořen současně s 4.1 je vidět, že i přes použití stínění se magnetické rušení z okolí dostávalo k senzoru (i když značně utlumené). Je tedy možné, že skutečný šum magnetometru by mohl být ještě o něco lepší. K přesnějšímu výsledku bychom potřebovali provést měření daleko od zdrojů rušení (mimo Prahu), ve stínění. Nebo alespoň v nočních hodinách, kdy nejezdí metro a tramvaje jen minimálně.



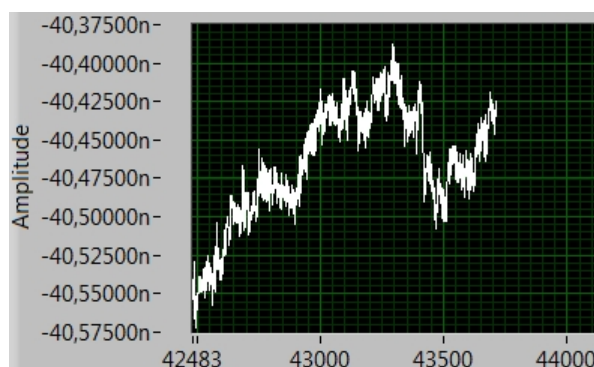
Obrázek 4.1: Naměřený šum magnetometru - digitální výstup (senzor ve stínění)



Obrázek 4.2: Naměřený šum samotného senzoru pomocí lock-in zesilovače (ve stínění)



Obrázek 4.3: Naměřené statistické hodnoty (interval 10 s)

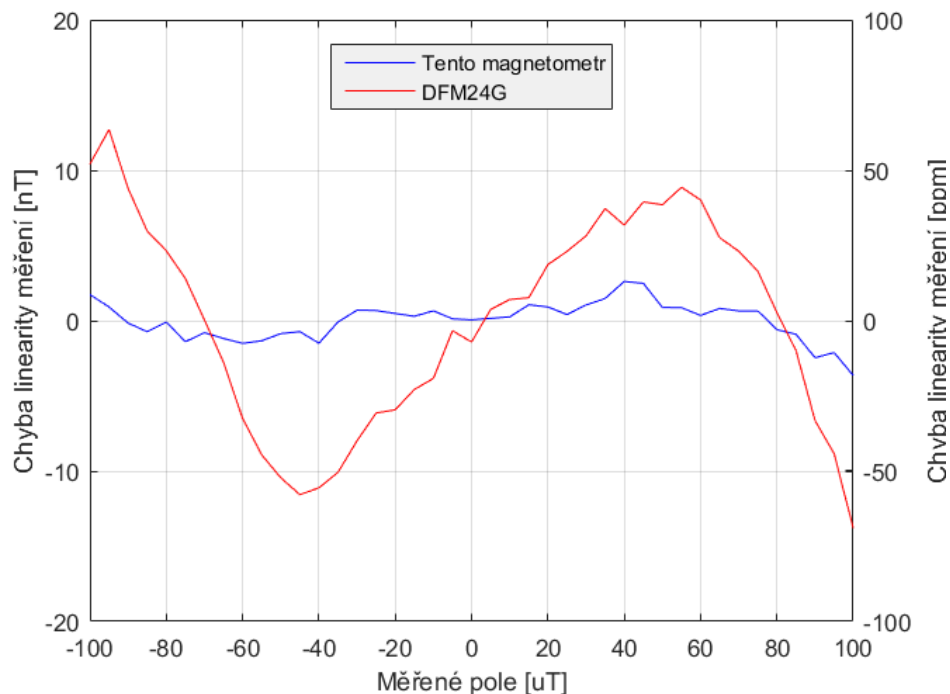


Obrázek 4.4: Dlouhodobý průběh magnetického pole (senzor ve stínění)

Měření linearity (graf 4.1) bylo provedeno v Průhonicích (nemagnetické pracoviště mimo Prahu). V grafu je pro porovnání navíc zanesen i změřený průběh linearity DFM24G (digitální magnetometr od Billingsley), který byl k dispozici. Zde bylo hrubě kompenzováno okolní magnetické pole pomocí velkých helmholtzových cívek a zdroje konstantního proudu. Uvnitř velkých cívek byly umístěny menší helmholtzovy cívky [17], které napájel kalibrační systém od Billingsley [18]. Tento systém, ve spojení s vlastním magnetometrem, vytváří aktivní kompenzaci okolního rušení. Pomocí tohoto systému bylo vytvářeno nastavované magnetické pole. Uvnitř malých cívek byl umístěn senzor kalibračního systému, DFM24G a senzor tohoto magnetometru.

Tato kalibrační sestava je prozatím nejlepší možností, jak ověřit parametry tohoto magnetometru, i když není ideální - je otázkou do jaké míry se vzájemně ovlivňoval tento magnetometr a systém od Billingsley. Navíc zmiňovaný kalibrační

system má rozlišení 20 bit, které je zhruba na úrovni naměřené nelinearity tohoto magnetometru (je tedy otázkou, zda-li je to skutečně nelinearita). Přesnější by byla skalární kalibrace pomocí Overhauserova magnetometru, ta ale vyžaduje třísosý magnetometr.



Graf 4.1: Průběh nelinearity v závislosti na měřené hodnotě



Fotografie 4.1: Odkrytá elektronika magnetometru





Fotografie 4.2: Celek včetně kabeláže

## 5 Závěr

V závěru bych zhodnotil průběh a výsledky své práce. Jako první jsem navrhl a po vyrobení firmou PragoBoard osadil a otestoval vývojovou desku pro FPGA firmy Actel. Po zprovoznění SoftCore ARM procesoru jsem pro něj napsal testovací FW, který ověřil jeho funkčnost (UART, GPIO pro řízení LED, přerušení pro tlačítka).

Po dokončení FPGA desky jsem začal pracovat na návrhu fluxgate magnetometru, pro který jsem začal zároveň psát kostru FW pro jeho řízení. Nejdříve jsem navrhl, osadil a vyzkoušel desku pro fluxgate. A to tak, že jsem jako první osadil pouze stabilizátory napětí a část zdroje referenčního napětí. Než jsem osadil zbytek, odměřil jsem šum referencí pro 1 až 4 paralelně spojené. Poté jsem osadil DA převodník a nezbytnou elektroniku pro něj, a také jsem odměřil jeho šum. Teprve pak jsem osadil zbytek elektroniky (aby měření šumu nebylo zkreslené). Měřením šumu jsem ověřil, že RMS hodnota skutečně klesá s odmocninou z počtu zapojených referencí a zjistil pro jakou konfiguraci DAC produkuje nejnižší šum. Aby měření šumů bylo přesnější, vyrobil jsem improvizovaný zesilovač s nízkošumovým OZ.

V průběhu zprovoznování fluxgate desky jsem začal navrhovat DPS pro excitační jednotku. Zároveň jsem pracoval na VHDL pro generování excitačních průběhů a HW průměrování. Po osazení excitační jednotky a ověření správné funkčnosti generování budících průběhů jsem testoval excitaci se senzorem ve stínění

a zpracováním snímaného napětí pomocí lock-in zesilovače. Zde jsem narazil na problém s velkým šumem senzoru (který však s jinou excitací dosahoval výrazně lepších hodnot). Postupnou dedukcí jsem zjistil, že problém byl v kmitajícím stabilizátoru, který jsem následně vyměnil a doplnil LC filtrem.

Tím byly zprovozněny všechny části magnetometru (vyjma napájení, které bylo realizováno formou několika-kanálového laboratorního zdroje). V průběhu ladění celku jsem navrhl spínaný zdroj, který umožňoval napájení z jedno-kanálového zdroje nebo baterie. Původně byl tento zdroj zamýšlen jen jako dočasný, jeho DPS je oboustranná a vyrobil jsem ji foto-cestou. Nicméně zdroj se osvědčil, a tak jsem ho v magnetometru ponechal.

V tomto stavu již byl magnetometr zcela hotový a po uložení do krabičky i kompaktní. V tomto stavu byl kalibrován a byly odměřeny jeho parametry, viz tabulka 5.1. V této tabulce je i srovnání s komerčním magnetometrem od firmy Billingsley, který je jedním z nejlepších na trhu (co se šumu a rozlišení týče).

Do budoucna by se tento magnetometr dal vylepšit o teplotní kompenzaci napěťových referencí/snímacích odporů. O měření fázového posunu pick-up napětí na snímací cívce oproti synchronizačnímu signálu (a následnou korekci). Dále napěťové reference byly sice několik stovek (cca 400) hodin v provozu, aby došlo k časovému ustálení, nicméně stále je pozorováno "ujíždění" jejich napětí. Bylo by tedy dobré, jim dalších pár set hodin stárnutí dopřát.

Tabulka 5.1: Srovnání dosažených parametrů s DFM24G

	DFM24G	Tento magnetometr
Rozsah (FS)	$\pm 100 \text{ uT}$	$\pm 100 \text{ uT}$
Rozlišení	30 bit	28 bit <sup>1</sup>
Přesnost	$\pm 300 \text{ ppm}$	Zatím nezměřena
Linearita	$\pm 70 \text{ ppm}$	$\pm 20 \text{ ppm}$
Drift nuly	$500 \text{ pT/}^\circ\text{C}$	$9 \text{ pT/}^\circ\text{C}^2$
Drift zesílení	$100 \text{ ppm/}^\circ\text{C}$	$4,8 \text{ ppm/}^\circ\text{C}^3$
Šum @ 1Hz	$8 \text{ pT/rtHz}$	$4,5 \text{ pT/rtHz}$
Příkon	$0,85 \text{ W @ } U_{in} = 16 \text{ až } 34 \text{ V}$	$6,36 \text{ W @ } U_{in} = 12 \text{ V}$

<sup>1</sup>Pro momentální nastavení (1 pT rozlišení na 200 uT rozsahu), jinak lze dosáhnout i přes 30 bit

<sup>2</sup>Teoretický maximální drift elektroniky. Drift senzoru zatím nebyl změřen.

<sup>3</sup>Teoretický maximální drift elektroniky. Drift senzoru zatím nebyl změřen, pro teplotní roztažnost FR4, která nese kompenzační cívku je TC cca  $15 \text{ ppm/}^\circ\text{C}$ , tzn. celkový drift bude přibližně  $20 \text{ ppm/}^\circ\text{C}$ .

## 6 Literatura

- [1] RIPKA, Pavel. *Magnetic sensors and magnetometers*. Boston: Artech House, c2001. ISBN 1580530575.
- [2] ProASIC3L FPGA SEE Test Report: A3PE3000L. *ESA Radiation Reports*[online]. 2011 [cit. 2016-05-24]. Dostupné z: <https://escies.org/labreport/radiationList>
- [3] Single Event Transient Measurement - Microsemi A3P3000 FPGAs. *ESA Radiation Reports* [online]. 2008 [cit. 2016-05-24]. Dostupné z: <https://escies.org/labreport/radiationList>
- [4] DFM24G: 24-Bit Digital Magnetometer. *Billingsley Aerospace & Defense*[online]. Brookeville, 2014 [cit. 2016-05-18]. Dostupné z: <http://magnetometer.com/products/fluxgate-magnetometers/dfm24g/>
- [5] RIPKA, Pavel a Michal JANOSEK. Advances in Magnetic Field Sensors. *IEEE Sensors Journal* [online]. 2010, 10(6), 1108-1116 [cit. 2016-05-27]. DOI: 10.1109/JSEN.2010.2043429. ISSN 1530-437x. Dostupné z: <http://ieeexplore.ieee.org/lpdocs/epic03/wrapper.htm?arnumber=5443656>
- [6] DYAL, P. a D. GORDON. Lunar surface magnetometers. *IEEE Transactions on Magnetics* [online]. 1973, 9(3), 226-231 [cit. 2016-05-27]. DOI: 10.1109/TMAG.1973.1067650. ISSN 0018-9464. Dostupné z: <http://ieeexplore.ieee.org/lpdocs/epic03/wrapper.htm?arnumber=1067650>
- [7] L. KIRSCHVINK, Joseph. Uniform Magnetic Fields and Double-Wrapped Coil Systems: Improved Techniques for the Design of Bioelectromagnetic Experiments. *Bioelectromagnetics*. 1992, (13), 401-411.
- [8] VEDRAL, Josef a Jan FISCHER. *Elektronické obvody pro měřicí techniku*. Vyd. 2. Praha: Vydavatelství ČVUT, 2004. ISBN 80-01-02966-2.
- [9] KESTER, Walt. *MT-003 TUTORIAL: Understand SINAD, ENOB, SNR, THD, THD + N, and SFDR so You Don't Get Lost in the Noise Floor* [online]. In: . 2008 [cit. 2016-05-18]. Dostupné z: <http://www.analog.com/media/en/training-seminars/tutorials/MT-003.pdf>
- [10] Cortex-M1-enabled ProASIC3L Development Kit. *Microsemi* [online]. [cit. 2016-05-18]. Dostupné z: <http://www.microsemi.com/products/fpga-soc/design-resources/dev-kits/proasic3/cortex-m1-enabled-proasic3l-development-kit>
- [11] *MAGLAB* [online]. ČVUT FEL, 2016 [cit. 2016-05-24]. Dostupné z: <http://measure.feld.cvut.cz/groups/maglab/>

- [12] WAYNE, Scott. ICoupler: Digital Isolators Protect RS-232, RS-485, and CAN Buses in Industrial, Instrumentation, and Computer Applications. *Analog Dialogue* [online]. 2005, (39-10) [cit. 2016-05-18]. Dostupné z: <http://www.analog.com/library/analogDialogue/archives/39-10/iCoupler.html>
- [13] NAVARA, Mirko. *Pravděpodobnost a matematická statistika*. Praha: Nakladatelství ČVUT, 2007. ISBN 978-80-01-03795-9.
- [14] STITT, R. Mark. *Application Bulletin: Voltage-reference filters* [online]. BURR-BROWN, 1991 [cit. 2016-05-18]. Dostupné z: <http://www.ti.com/lit/an/sbva002/sbva002.pdf>
- [15] WILLIAMS, Jim. 775 Nanovolt Noise Measurement for A Low Noise Voltage Reference. In: *Application Note* [online]. 124. Linear Technology, 2009 [cit. 2016-05-24]. Dostupné z: <http://cds.linear.com/docs/en/application-note/an124f.pdf>
- [16] MAKSIMOVIC, D., R. ERICKSON a C. GRIESBACH. Modeling of cross-regulation in converters containing coupled inductors. *APEC '98 Thirteenth Annual Applied Power Electronics Conference and Exposition* [online]. IEEE, 1998, , 350-356 [cit. 2016-05-27]. DOI: 10.1109/APEC.1998.647714. ISBN 0-7803-4340-9. Dostupné z: <http://ieeexplore.ieee.org/lpdocs/epic03/wrapper.htm?arnumber=647714>
- [17] HELM-3: One Meter Triaxial Helmholtz Coil. *Billingsley Aerospace & Defense* [online]. Brookeville, 2014 [cit. 2016-05-18]. Dostupné z: <http://magnetometer.com/products/helm3-one-meter-triaxial-helmholtz-coil-system/>
- [18] APEX-CS: Precision Magnetic Field Calibration System. *Billingsley Aerospace & Defense* [online]. Brookeville, 2014 [cit. 2016-05-18]. Dostupné z: <http://magnetometer.com/products/precision-magnetic-field-calibration-system/>

## 7 Seznam použitých zkratek

ADC	Analogově-digitální převodník
AD	Analogově-digitální
DAC	Digitálně-analogový převodník
DA	Digitálně-analogový
IO	Integrovaný obvod
FPGA	Polem programovatelné pole hradel
ASIC	IO navržený pro specifickou aplikaci
DSP	Digitální zpracování signálu
SoC	Systém na jednom čipu
GPIO	Univerzální vstup a výstup
UART	Univerzální asynchronní přijímač/vysílač
SPI	Sériové rozhraní pro periférie
IP jádro	Softwarový blok vlastněný danou společností
AC	Střídavý proud
DC	Stejnosměrný proud
TC	Teplotní koeficient
RMS	Efektivní hodnota
PSRR	Potlačení napájecího rušení
FS/FSR	Celý rozsah
HW	Hardware
SW	Software
FW	Firmware
OZ	Operační zesilovač
DPS	Deska plošných spojů
PSU	Napájecí jednotka
ARM	Typ architektury procesoru
FLASH	Ne-volatilní paměť s libovolným přístupem
SRAM	Statická RAM
RAM	Paměť s náhodným (libovolným) přístupem
MSB	Nejvíce významný bit (nejvyšší bit)
LSB	Nejméně významný bit (nejnižší bit)
SNR	Poměr signál-šum
ENOB	Efektivní počet bitů
LDO	Nízký úbytek napětí
VHDL	Programovací jazyk popisující hardware
SMD	Součástka povrchové montáže
BGA	Kuličkový rastr
LED	Svítilná dioda
MOSFET	Tranzistor řízený polem (s kovovou řídicí elektrodou)
GND	Uzemnění

## 8 Seznam obrázků, grafů, tabulek

Obrázek 2.1: Ilustrace fluxgate senzoru .....	2
Obrázek 2.2: Výňatek z katalogového listu použitého FPGA .....	6
Obrázek 3.1: Blokové schéma celku .....	7
Obrázek 3.2: Blokové schéma elektroniky celku.....	8
Obrázek 3.3: Blokové schéma periférií FPGA desky .....	9
Obrázek 3.4: Návrh FPGA desky - strana TOP .....	9
Obrázek 3.5: Blokové schéma vnitřní struktury FPGA.....	10
Obrázek 3.6: Blokové schéma bloku generování excit. a synch. sig.....	11
Obrázek 3.7: Zjednodušený vývojový diagram firmware pro ARM.....	13
Obrázek 3.8: Snímek ovládacího programu .....	14
Obrázek 3.9: Elektronické blokové schéma fluxgate desky .....	15
Obrázek 3.10: Navržená strana TOP spoje pro fluxgate.....	16
Obrázek 3.11: Schéma stabilizátorů napětí (1/2).....	17
Obrázek 3.12: Schéma stabilizátorů napětí (2/2).....	18
Obrázek 3.13: Ilustrační schéma oddělovačů iCoupler, převzato z [12].....	18
Obrázek 3.14: Schéma zapojení galvanických oddělovačů .....	19
Obrázek 3.15: Schéma zapojení referenčních obvodů .....	21
Obrázek 3.16: Schéma obvodu úpravy referenčního napětí.....	24
Obrázek 3.17: Schéma elektroniky fluxgate senzoru .....	26
Obrázek 3.18: Simulinkový model senzoru se zpětnou vazbou .....	28
Obrázek 3.19: Simulace skoku měřeného pole o velikosti 1 $\mu\text{T}$ .....	28
Obrázek 3.20: Schéma zapojení ADC převodníku .....	30
Obrázek 3.21: Schéma bufferu pro ADC .....	32
Obrázek 3.22: Schéma zapojení DA převodníku .....	34
Obrázek 3.23: Schéma zdroje proudu pro digitální kompenzaci pole .....	34
Obrázek 3.24: Simulinkový model senzoru doplněný o digitální kompenzaci.....	39
Obrázek 3.25: Simulovaný průběh měření skokově rostoucího mag. pole.....	40
Obrázek 3.26: Snímek z obslužného programu pořízený při měření skokově rostoucího mag. pole .....	40
Obrázek 3.27: Detailnější pohled na průběh digitální kompenzace (snímek z měření) 40	
Obrázek 3.28: Detailnější pohled na průběh digitální kompenzace (simulace) .....	41
Obrázek 3.29: Simulace příliš rychlé digitální kompenzace, způsobující kmitání .....	41
Obrázek 3.30: Schéma improvizovaného zesilovače šumu .....	42
Obrázek 3.31: Šumový model improvizovaného zesilovače .....	43
Obrázek 3.32: Snímek šumového pozadí měření .....	44
Obrázek 3.33: Snímek naměřeného spektra jedné napěťové reference .....	45
Obrázek 3.34: Snímek spektra 4 paralelně zapojených referencí .....	45
Obrázek 3.35: Spektrum výstupu DAC s 1 referencí, $U_{\text{out}} = 5\text{ V}$ , mód single ref.....	45
Obrázek 3.36: Spektrum výstupu DAC s 4-mi referencemi, $U_{\text{out}} = 5\text{ V}$ , mód single ref. ....	46
Obrázek 3.37: Spektrum výstupu DAC s 4-mi referencemi, $U_{\text{out}} = 9\text{ V}$ , mód single ref. ....	46
Obrázek 3.38: Průběh excitačního proudu .....	47
Obrázek 3.39: Schéma excitační jednotky (1/2) .....	48
Obrázek 3.40: Schéma excitační jednotky (2/2) .....	48

Obrázek 3.41: Blokové schéma napájecí jednotky .....	50
Obrázek 3.42: Schéma ochranného obvodu.....	50
Obrázek 3.43: Schéma DC/DC měniče (1/2) - před úpravou .....	51
Obrázek 3.44: Schéma DC/DC měniče (2/2).....	52
Obrázek 3.45: Schéma DC/DC měniče (1/2) - úprava buzení MOSFETů.....	52
Obrázek 3.46: Schéma lineárního stabilizátoru pro FPGA desku .....	54
Obrázek 4.1: Naměřený šum magnetometru - digitální výstup (senzor ve stínění) .....	56
Obrázek 4.2: Naměřený šum samotného senzoru pomocí lock-in zesilovače (ve stínění).....	57
Obrázek 4.3: Naměřené statistické hodnoty (interval 10 s).....	57
Obrázek 4.4: Dlouhodobý průběh magnetického pole (senzor ve stínění) .....	57
Obrázek 9.1: I/O banky FPGA.....	69
Obrázek 9.2: FLASH paměti.....	69
Obrázek 9.3: SRAM paměti.....	70
Obrázek 9.4: Konektory.....	70
Obrázek 9.5: JTAG konektory .....	71
Obrázek 9.6: JTAG piny FPGA .....	71
Obrázek 9.7: Tlačítka s debouncingem a LED.....	71
Obrázek 9.8: Resetovací obvody.....	72
Obrázek 9.9: Oscilátory.....	72
Obrázek 9.10: Jumpery pro měření proudu .....	72
Obrázek 9.11: Stabilizátory napětí.....	73
Obrázek 9.12: Napájecí piny FPGA a blokovací kondenzátory.....	73
Obrázek 9.13: FPGA deska - strana TOP .....	74
Obrázek 9.14: FPGA deska - vnitřní vrstva 1.....	74
Obrázek 9.15: FPGA deska - vnitřní vrstva 2.....	75
Obrázek 9.16: FPGA deska - strana BOTTOM.....	75
Obrázek 9.17: Fluxgate deska - strana TOP.....	76
Obrázek 9.18: Fluxgate deska - vnitřní vrstva 1.....	76
Obrázek 9.19: Fluxgate deska - vnitřní vrstva 2.....	77
Obrázek 9.20: Fluxgate deska - vnitřní vrstva 3.....	77
Obrázek 9.21: Fluxgate deska - vnitřní vrstva 4.....	78
Obrázek 9.22: Fluxgate deska - strana BOTTOM.....	78
Obrázek 9.23: Deska excitační jednotky - strana TOP .....	79
Obrázek 9.24: Deska excitační jednotky - strana BOTTOM.....	79
Graf 2.1: Ilustrace chyby linearit měření (INL).....	3
Graf 2.2: Ilustrace chyby offsetu měření .....	4
Graf 2.3: Ilustrace chyby zesílení měření .....	5
Graf 3.1: Závislost velikosti šumu na počtu referencí.....	25
Graf 3.2: Průběh linearit AD převodníku v závislosti na měřeném napětí.....	32
Graf 3.3: Ilustrace algoritmu digitální kompenzace mag. pole.....	33
Graf 3.4: Chyba linearit DA převodníku .....	35
Graf 3.5: Vliv počtu referencí na velikost šumu DA převodníku (single-ref. mód).....	37
Graf 3.6: Závislost výstupního šumu na použitém režimu DAC (4 reference) .....	37
Graf 3.7: Vypočítaná závislost šumu na kompenzovaném poli .....	38
Graf 4.1: Průběh nelinearity v závislosti na měřené hodnotě .....	58

Fotografie 3.1: Realizovaná FPGA vývojová deska .....	12
Fotografie 3.2: Realizovaná fluxgate měřicí a kompenzační část .....	16
Fotografie 3.3: Detailní pohled na obvod referenčního napětí .....	25
Fotografie 3.4: Improvizovaný zesilovač pro měření šumu .....	42
Fotografie 3.5: Měření šumu analogové elektroniky .....	44
Fotografie 3.6: Upravená excitační jednotka, osazená v magnetometru .....	49
Fotografie 3.7: Provedení DC/DC měniče, před úpravou .....	53
Fotografie 3.8: Upravené buzení MOSFETů DC/DC měniče .....	53
Fotografie 3.9: Jednotlivé části senzoru, před jeho složením .....	55
Fotografie 3.10: Snímací vinutí namotané přes jádro s excitačním vinutím .....	55
Fotografie 3.11: Kompletní senzor s kompenzačními vinutími .....	56
Fotografie 4.1: Odkrytá elektronika magnetometru .....	58
Fotografie 4.2: Celek včetně kabeláže .....	59
Fotografie 9.1: Snímek tepelného rozložení fluxgate desky .....	80
Fotografie 9.2: Termo-snímek DC/DC měniče .....	80
Fotografie 9.3: Termo-snímek samotného senzoru .....	81
Tabulka 3.1: Parametry použitého FPGA firmy Actel .....	8
Tabulka 3.2: Specifikace použitých pamětí .....	11
Tabulka 3.3: Specifikace použitých regulátorů napětí .....	12
Tabulka 3.4: Parametry použitých oscilátorů .....	12
Tabulka 3.5: Rozvržení vrstev tištěného spoje pro fluxgate .....	15
Tabulka 3.6: Specifikace použitých nízkošumových regulátorů .....	18
Tabulka 3.7: Specifikace oddělovačů ADUMxxxx .....	19
Tabulka 3.8: Vybrané parametry obvodu LTC6655 .....	20
Tabulka 3.9: Parametry LT5400 .....	22
Tabulka 3.10: Specifikace LT1766 .....	22
Tabulka 3.11: Shrnutí vypočítaných hodnot .....	24
Tabulka 3.12: Tabulka naměřených hodnot šumu postupně spojovaných referencí ....	25
Tabulka 3.13: Vybrané hodnoty ze specifikací ADG1419 .....	26
Tabulka 3.14: Parametry precizního snímacího rezistoru .....	27
Tabulka 3.15: Specifikace použitého ADC .....	29
Tabulka 3.16: Vybrané specifikace DA převodníku AD5791 .....	36
Tabulka 3.17: Naměřené hodnoty šumů DA převodníku .....	38
Tabulka 3.18: Parametry OZ LT1028 .....	42
Tabulka 3.19: Parametry obvodu ADUM3223 .....	49
Tabulka 3.20: Parametry MOSFET tranzistoru SI4062 .....	49
Tabulka 3.21: Parametry stabilizátoru LT1963 .....	49
Tabulka 3.22: Parametry tranzistorů DC/DC měniče .....	53
Tabulka 3.23: Parametry obvodu TL494 .....	53
Tabulka 5.1: Srovnání dosažených parametrů s DFM24G .....	60



## 9 Přílohy

### Seznam příloh, obsažených na DVD:

#### Složka **FPGA**

Podsložka **schéma**

**fpga.sch**

**fpga.brd**

Podsložka **datasheety**

Mnoho souborů...

Podsložka **software**

Podsložka **Libero\_SoC\_FPGA**

Podsložka **SoftConsole\_ARM**

#### Složka **FLUXGATE**

Podsložka **schéma**

**fluxgate.sch**

**fluxgate.brd**

Podsložka **datasheety**

Mnoho souborů...

#### Složka **EXCITACE**

Podsložka **schéma**

**excitace.sch**

**excitace.brd**

Podsložka **datasheety**

Mnoho souborů...

#### Složka **PSU**

Podsložka **schéma**

**dc\_dc.sch**

**dc\_dc.brd**

Podsložka **datasheety**

Mnoho souborů...

**BP\_DavidNovotny\_2016.pdf**

## 9.1 Sada ovládacích příkazů

Přepnutí režimu ADC (jedno měření, kontinuální a vypnuto)

AD:MODE:x            x = {SINGLE,CONT,OFF}

Nastavení průměrování 1 - bez průměrování, až 256 vzorků

AD:AVRG:xxxx        x = <001; 256>

Výstup dat na seriovou linku (surová data z ADC, nebo přepočítáno na napětí)

AD:DATA:x            x = {RAW,VOLT}

Generování hodinového signálu pro ADC pomocí FPGA (vypnout, zapnout)

AD:CLK:x             x = {ON,OFF}

Manuální nastavení výstupního napětí DA převodníku

DA:SET: x.yV         x = <-10; 10>, y=<0;999999>, x.y = <-10; 10>

Vypnutí/zapnutí výstupu DAC

DA:OUT:x             x = {ON,OFF}

Nastavení frekvence buzení fluxgate

FG:Fx                 x = <1;8>, kde  $f = \frac{187500}{23-x} \text{ Hz}$

Zapnutí/vypnutí excitace

FG:x                  x = {ON,OFF}

Nastavení fáze mezi excitací jádra a synchronizace spínačového detektoru

FG:PH:x°             x = <0; 360)

Zapnutí/vypnutí dynamické kompenzace pole

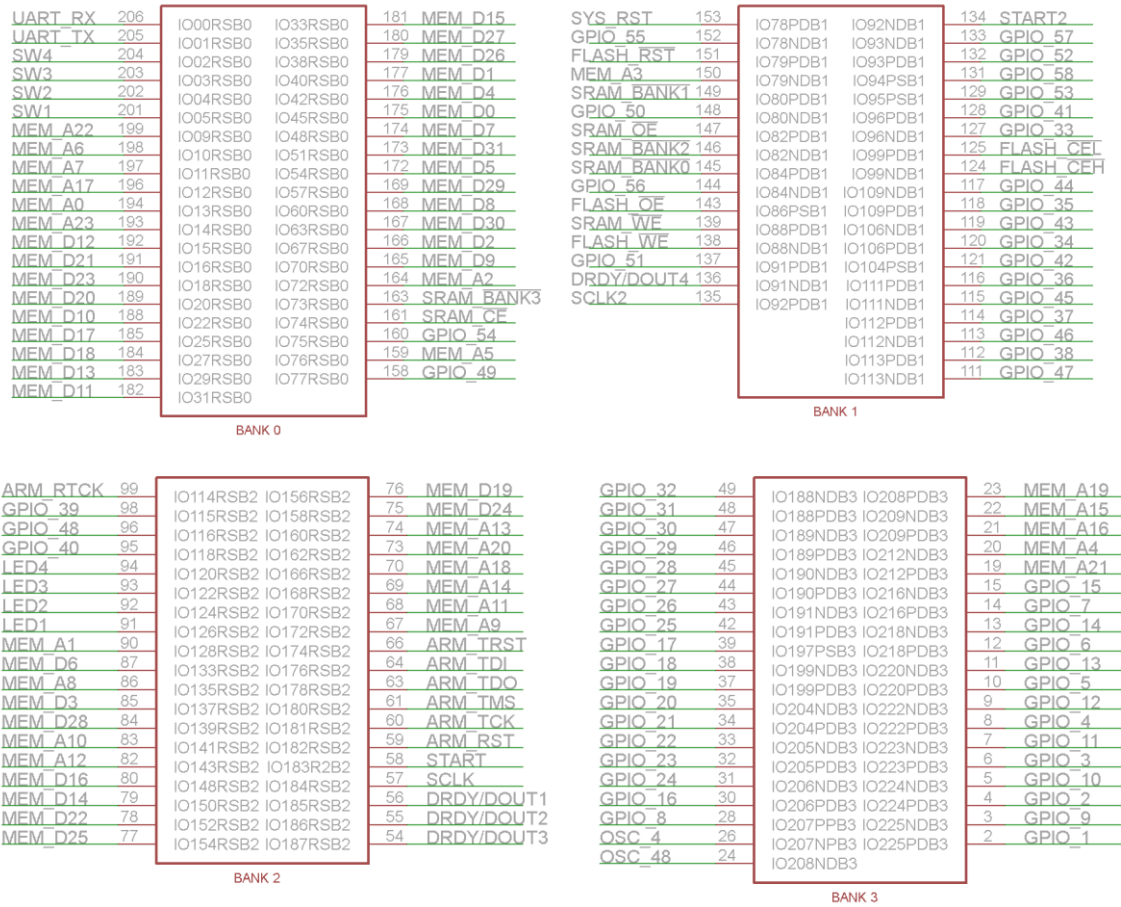
CO:DYN:x             x={ON,OFF}

Vykonání jednorázové kompenzace (je-li zapnutá dynamická, vypne se)

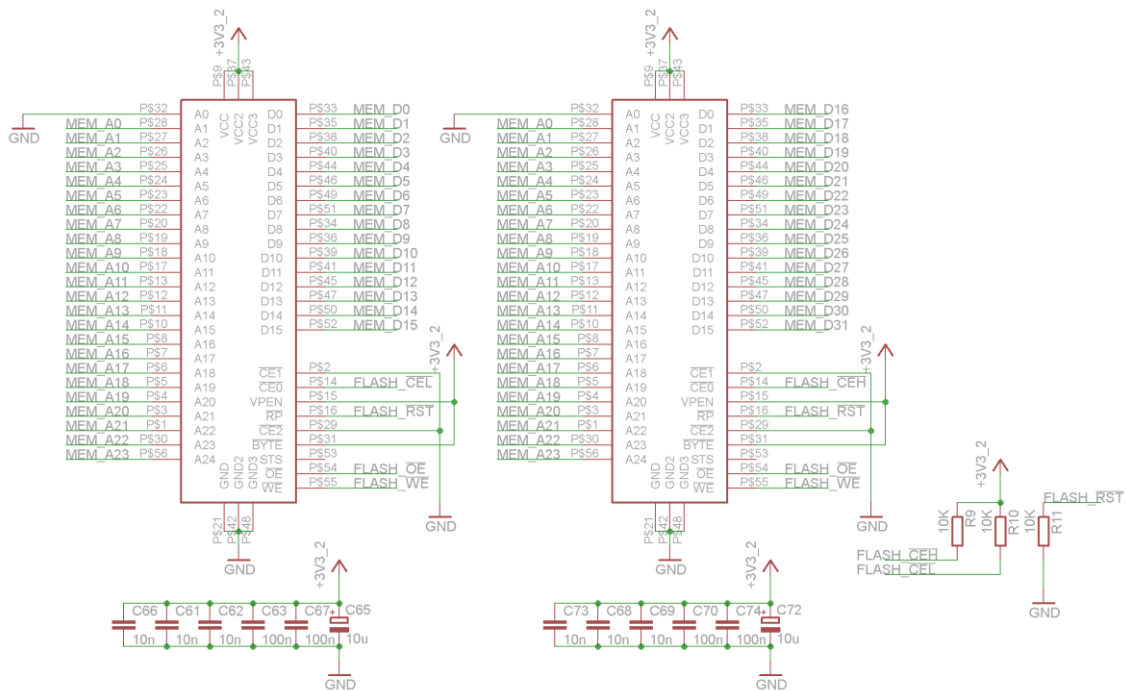
CO: ONE

*Nastavení komunikace: baudrate 115 200 bd/s, 8 bitů, bez parity.*

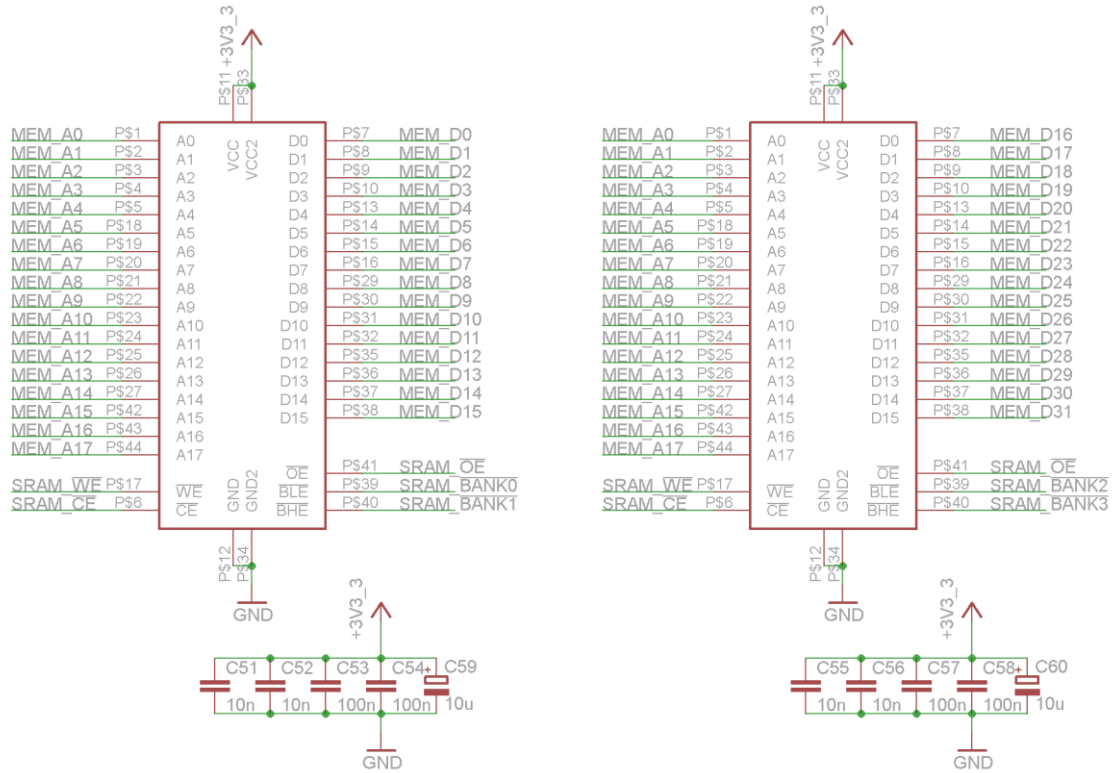
## 9.2 Celé schéma FPGA desky



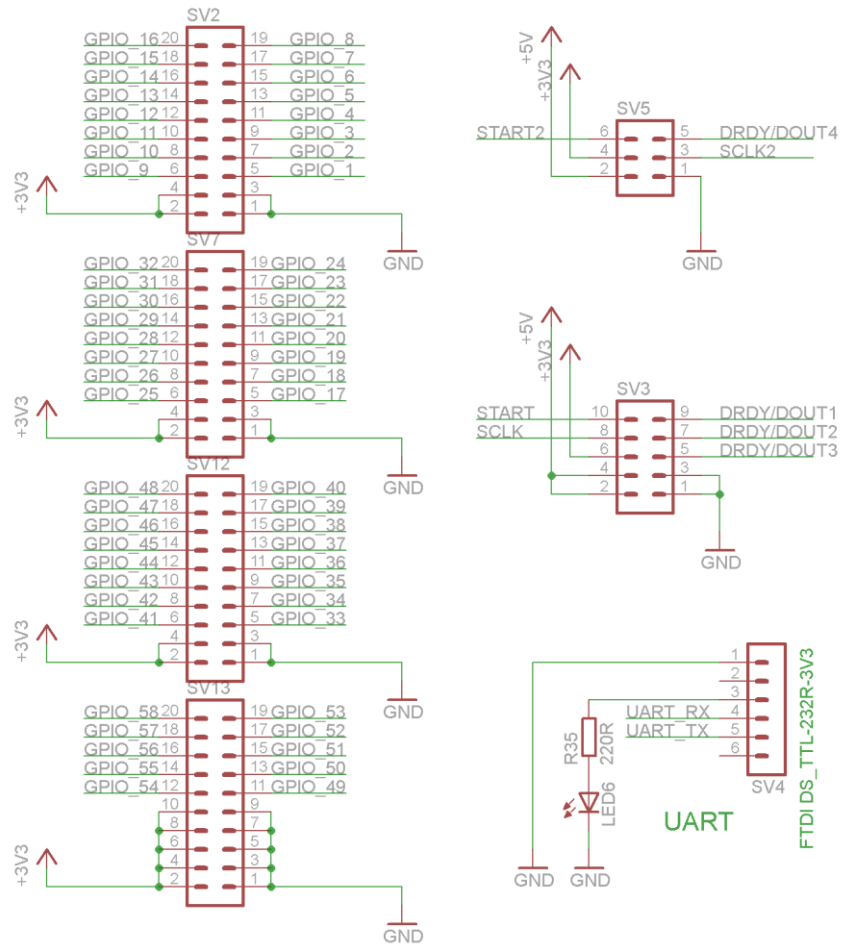
Obrázek 9.1: I/O banky FPGA



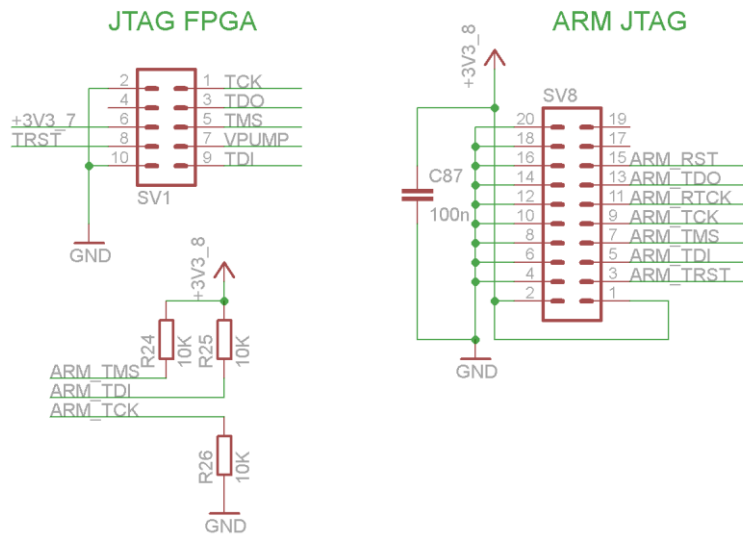
Obrázek 9.2: FLASH paměti



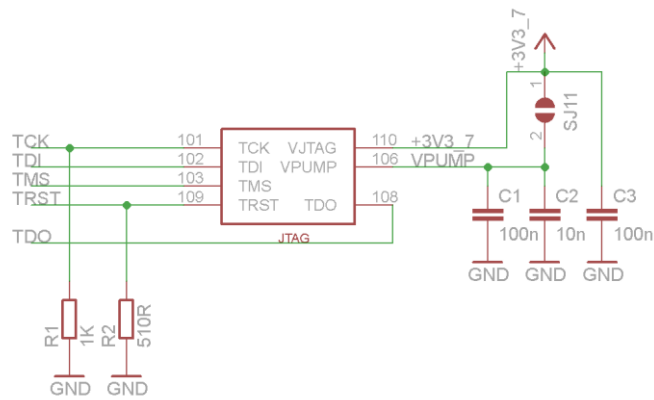
Obrázek 9.3: SRAM paměti



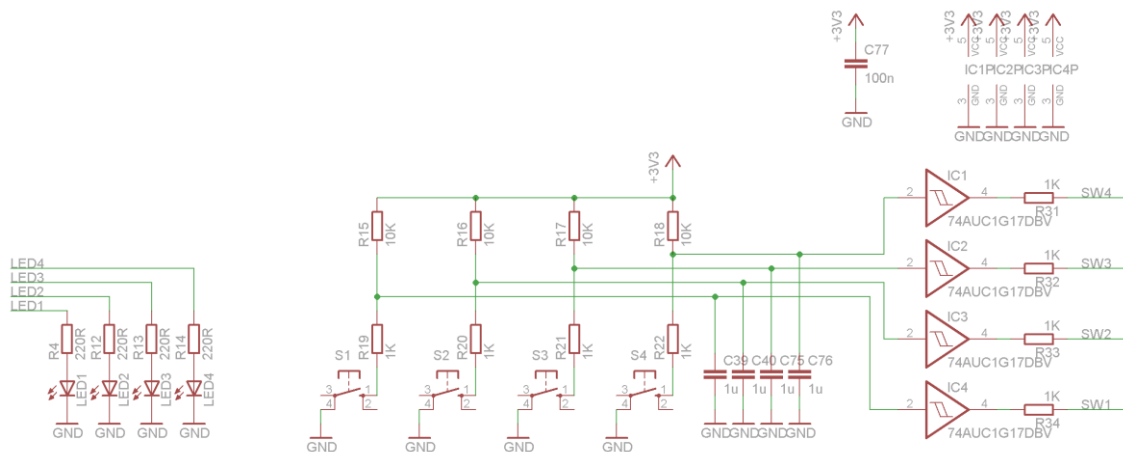
Obrázek 9.4: Konektory



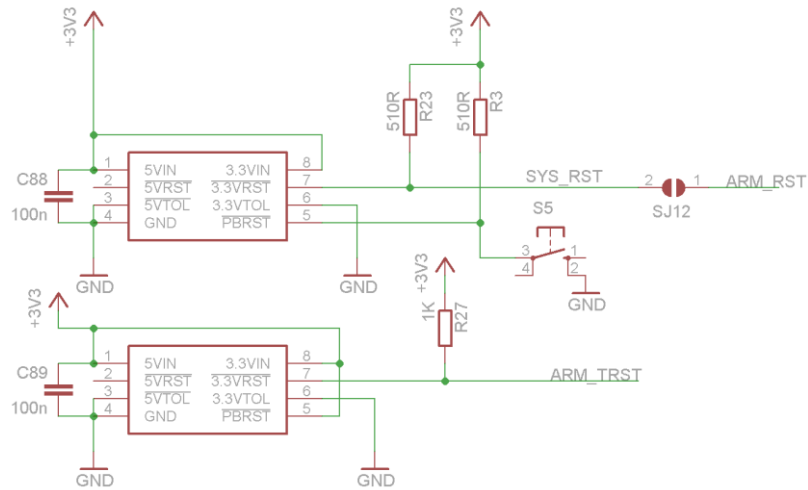
Obrázek 9.5: JTAG konektory



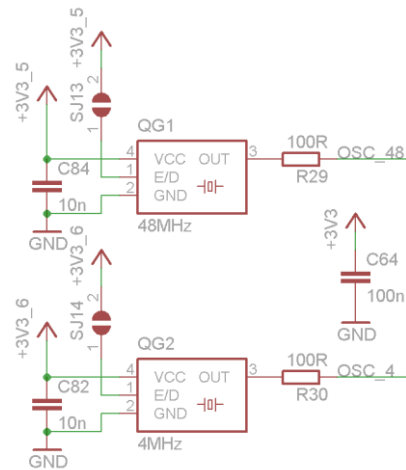
Obrázek 9.6: JTAG piny FPGA



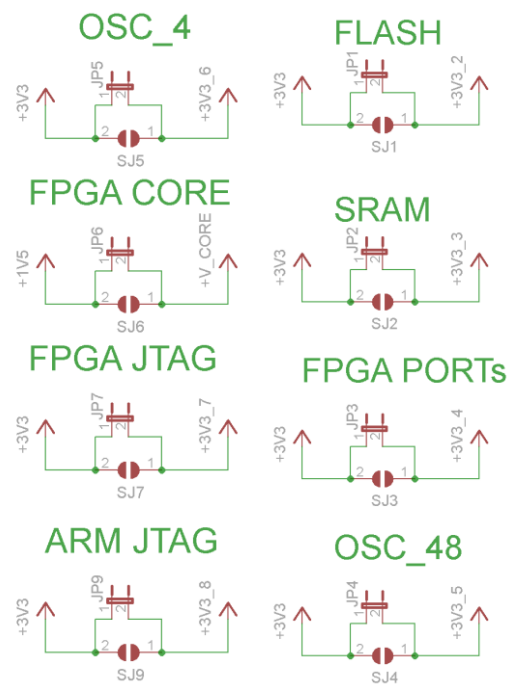
Obrázek 9.7: Tlačítka s debouncingem a LED



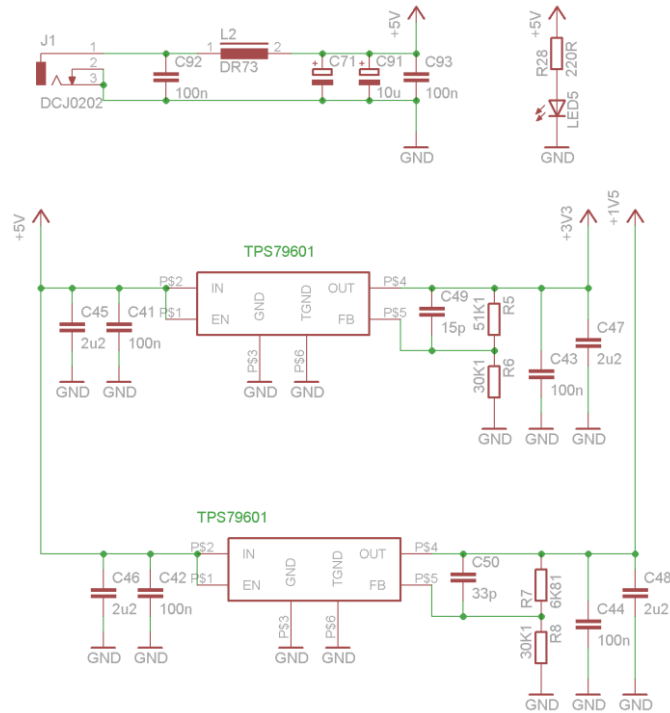
Obrázek 9.8: Resetovací obvody



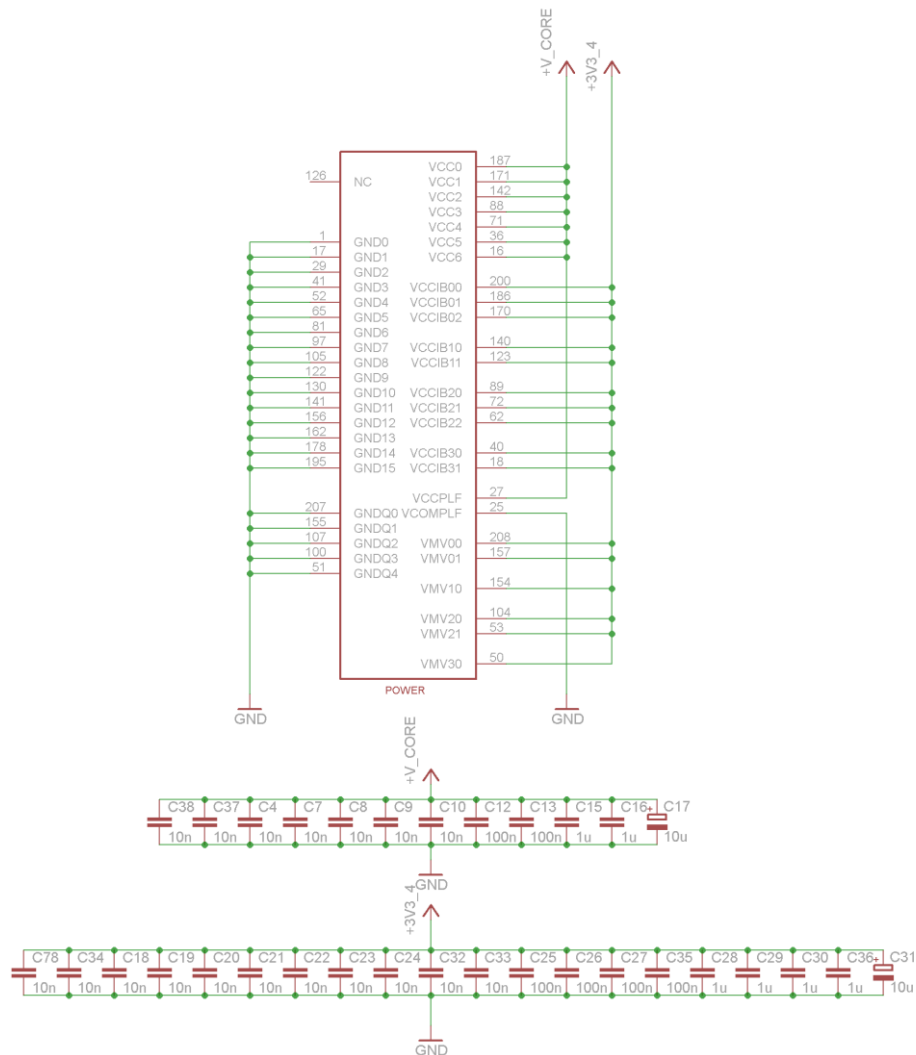
Obrázek 9.9: Oscilátory



Obrázek 9.10: Jumpery pro měření proudu

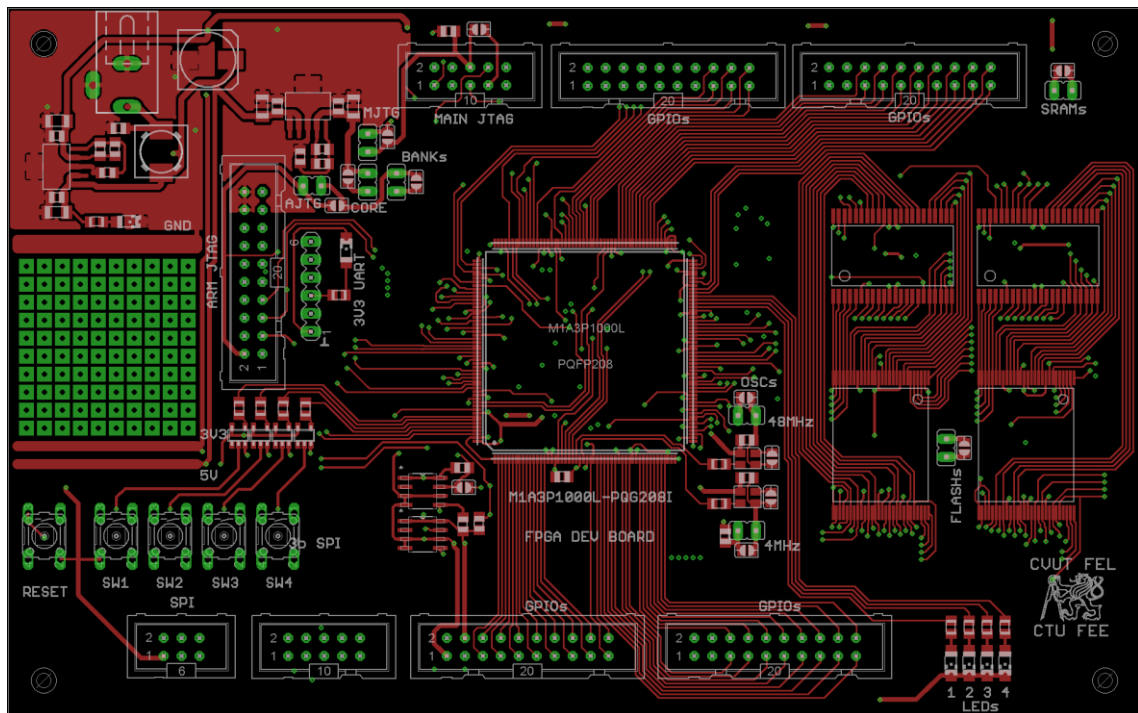


Obrázek 9.11: Stabilizátory napětí

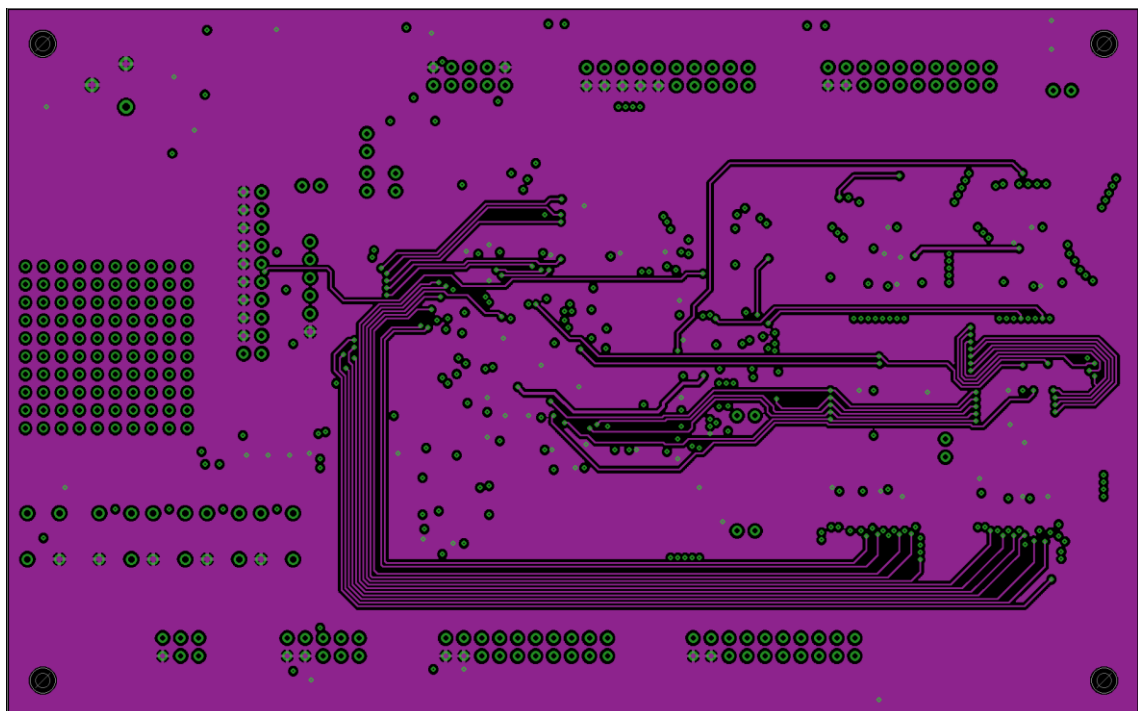


Obrázek 9.12: Napájecí piny FPGA a blokovácí kondenzátory

### 9.3 Snímky všech vrstev DPS FPGA desky

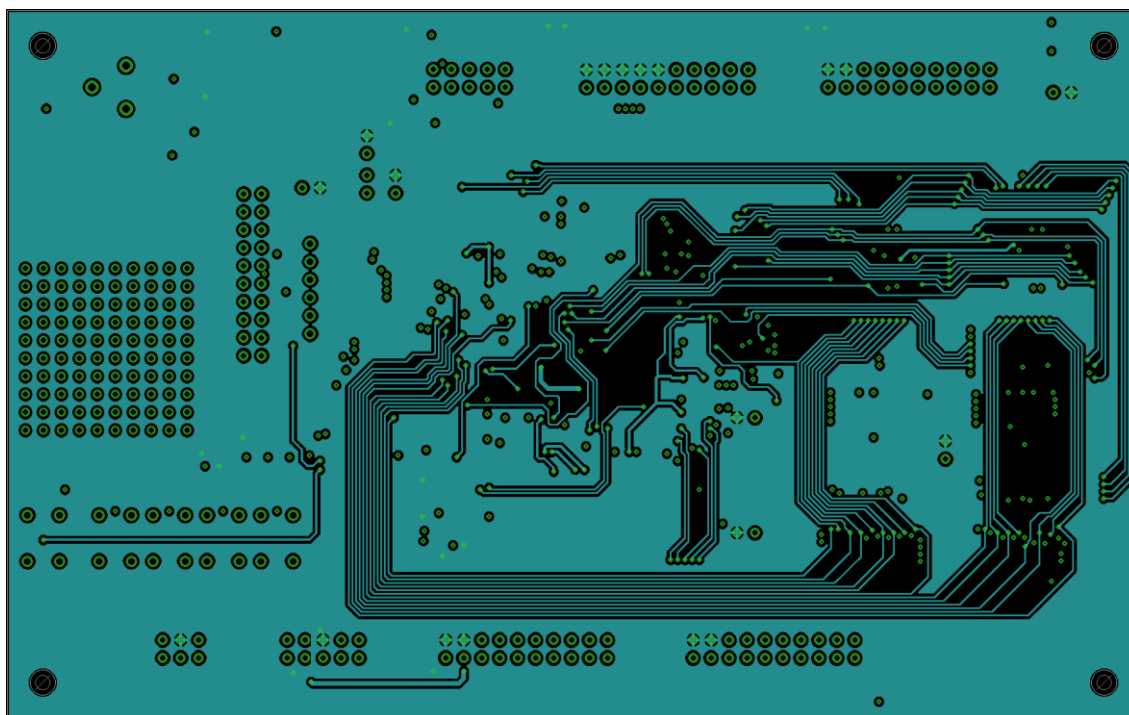


Obrázek 9.13: FPGA deska - strana TOP

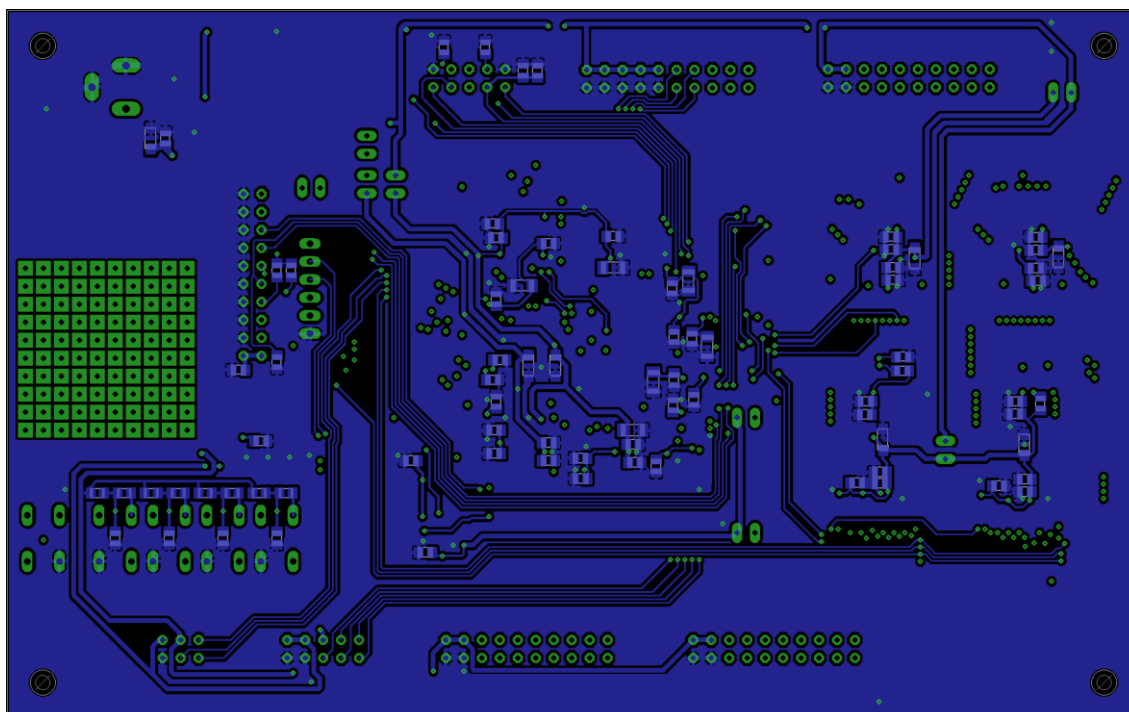


Obrázek 9.14: FPGA deska - vnitřní vrstva 1



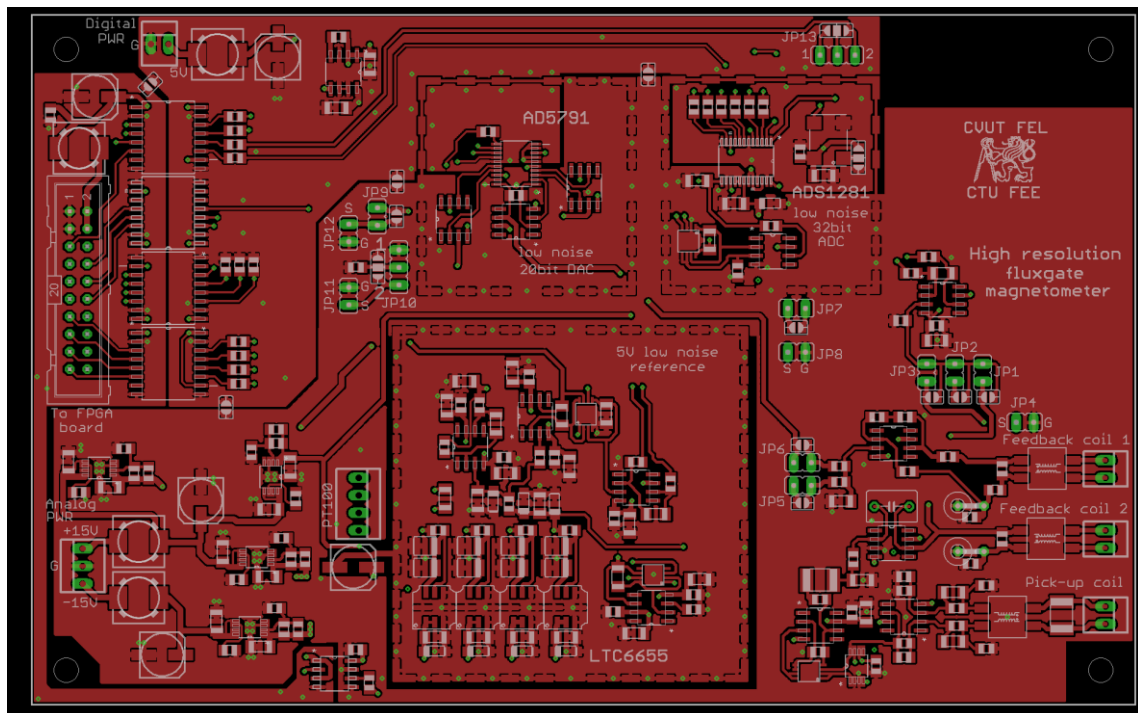


Obrázek 9.15: FPGA deska - vnitřní vrstva 2

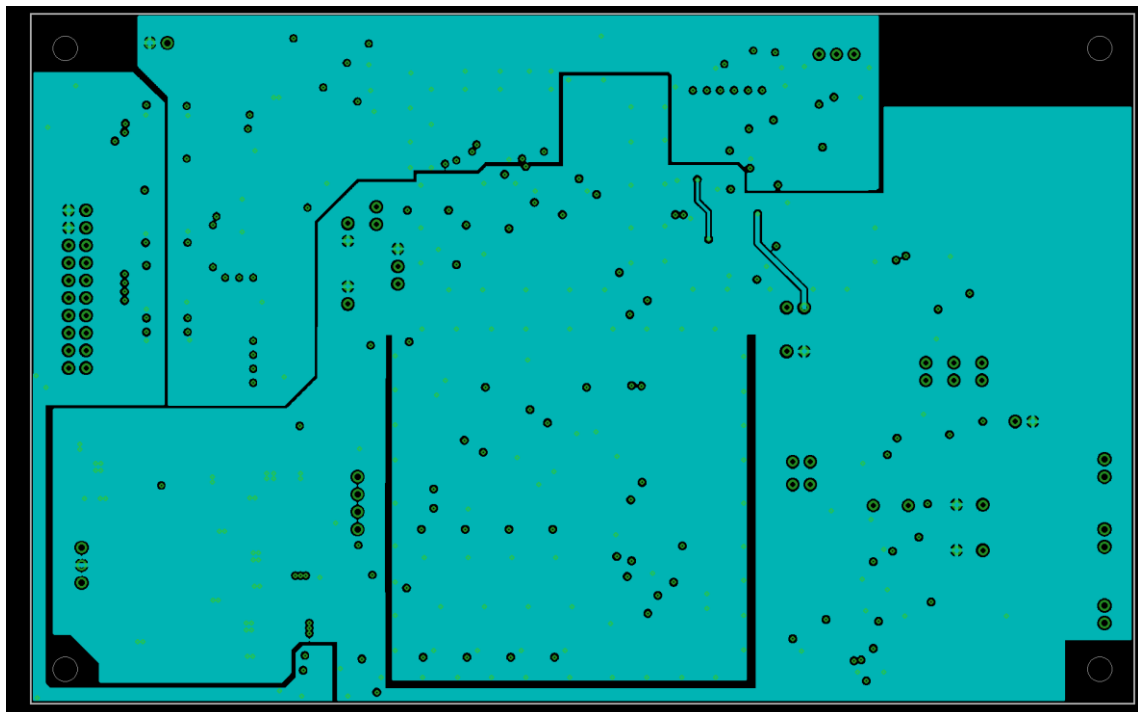


Obrázek 9.16: FPGA deska - strana BOTTOM

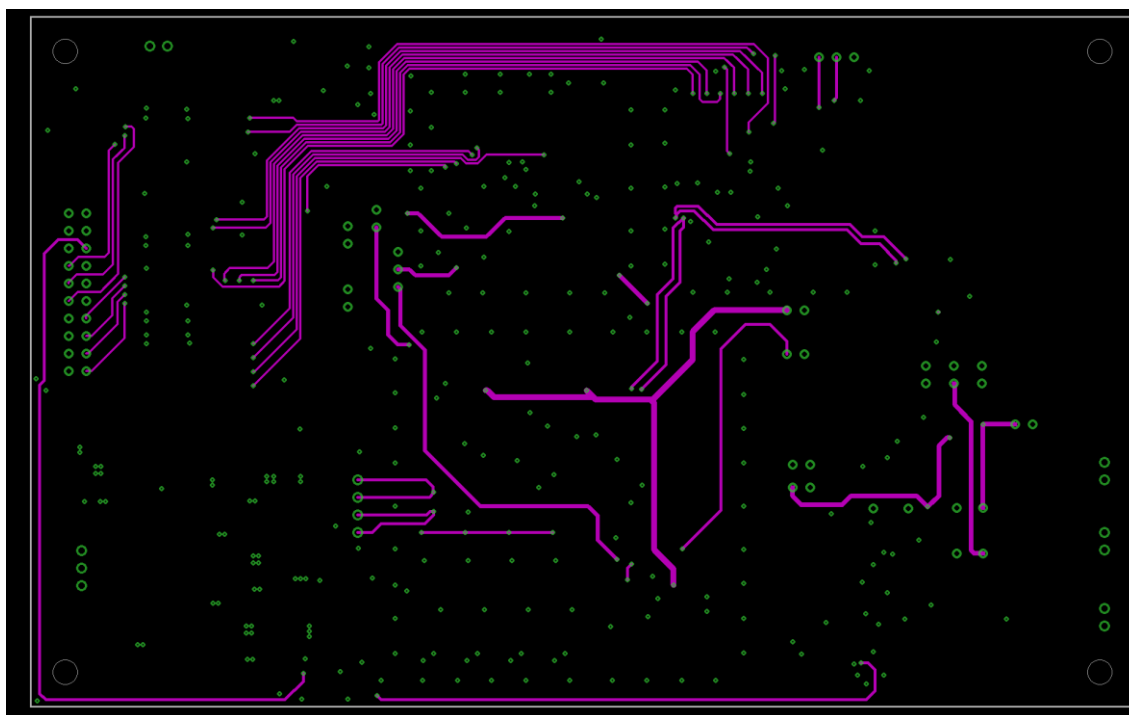
## 9.4 Snímky všech vrstev DPS fluxgate části



Obrázek 9.17: Fluxgate deska - strana TOP



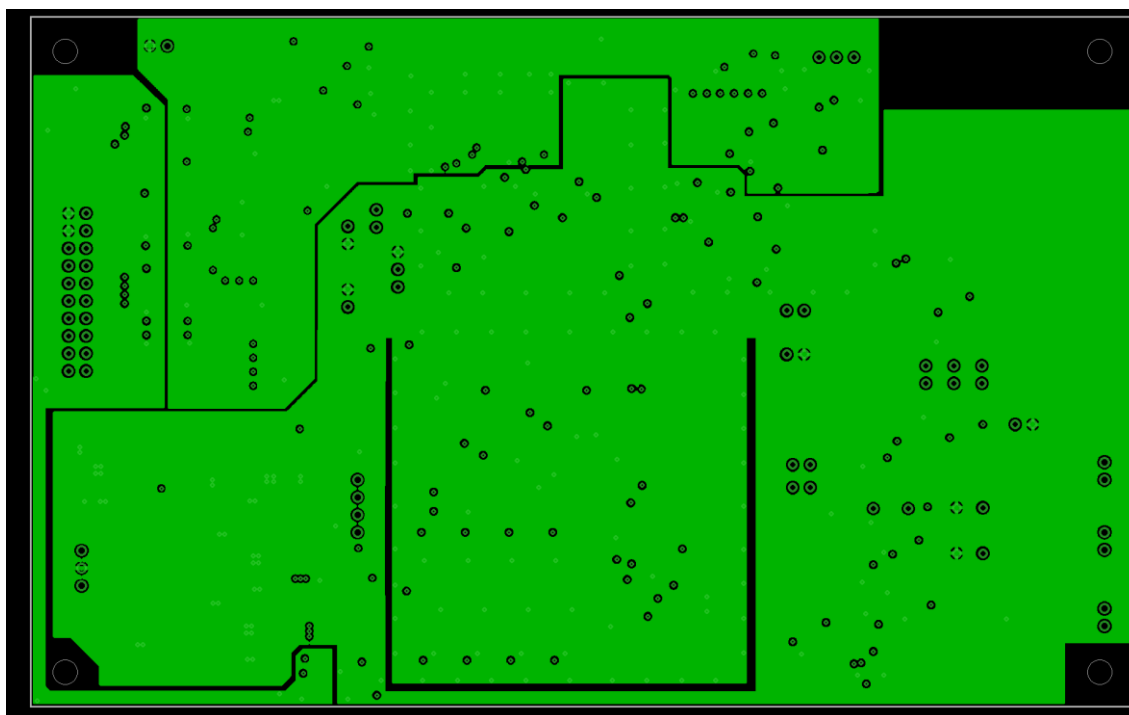
Obrázek 9.18: Fluxgate deska - vnitřní vrstva 1



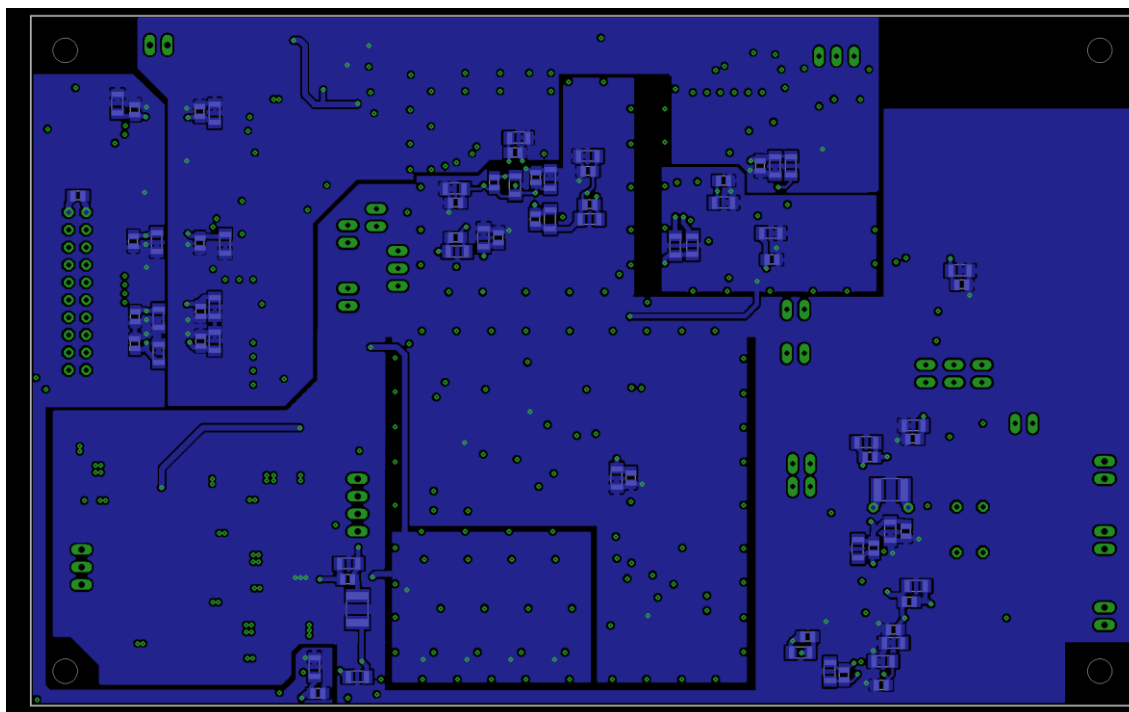
Obrázek 9.19: Fluxgate deska - vnitřní vrstva 2



Obrázek 9.20: Fluxgate deska - vnitřní vrstva 3

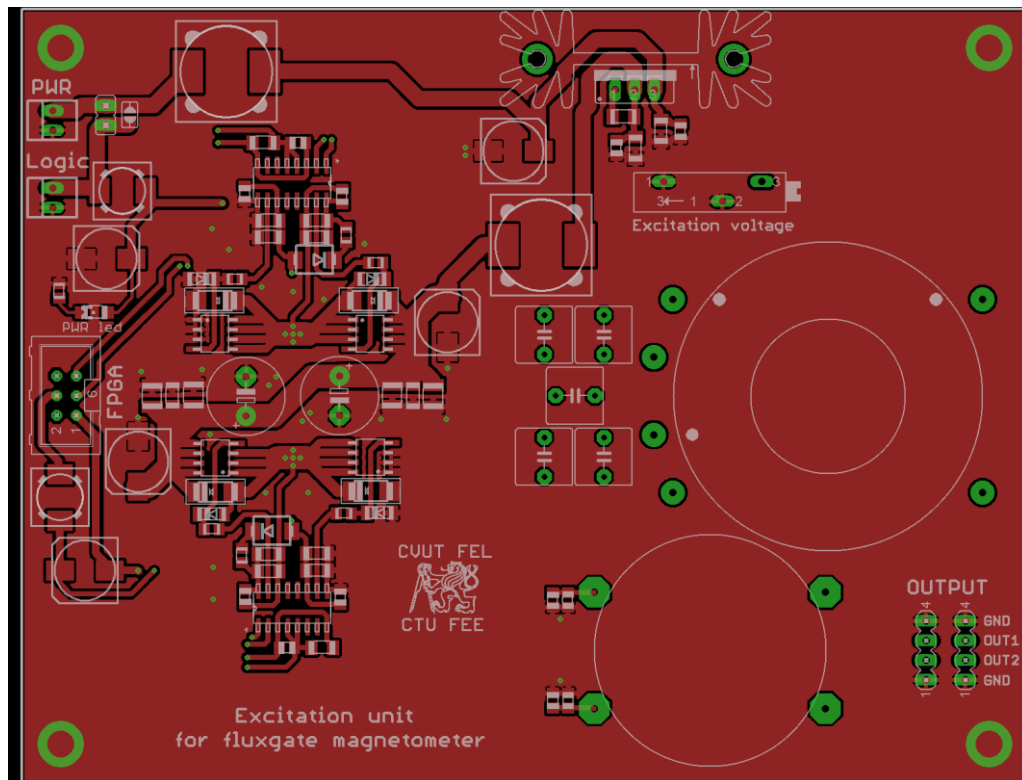


Obrázek 9.21: Fluxgate deska - vnitřní vrstva 4

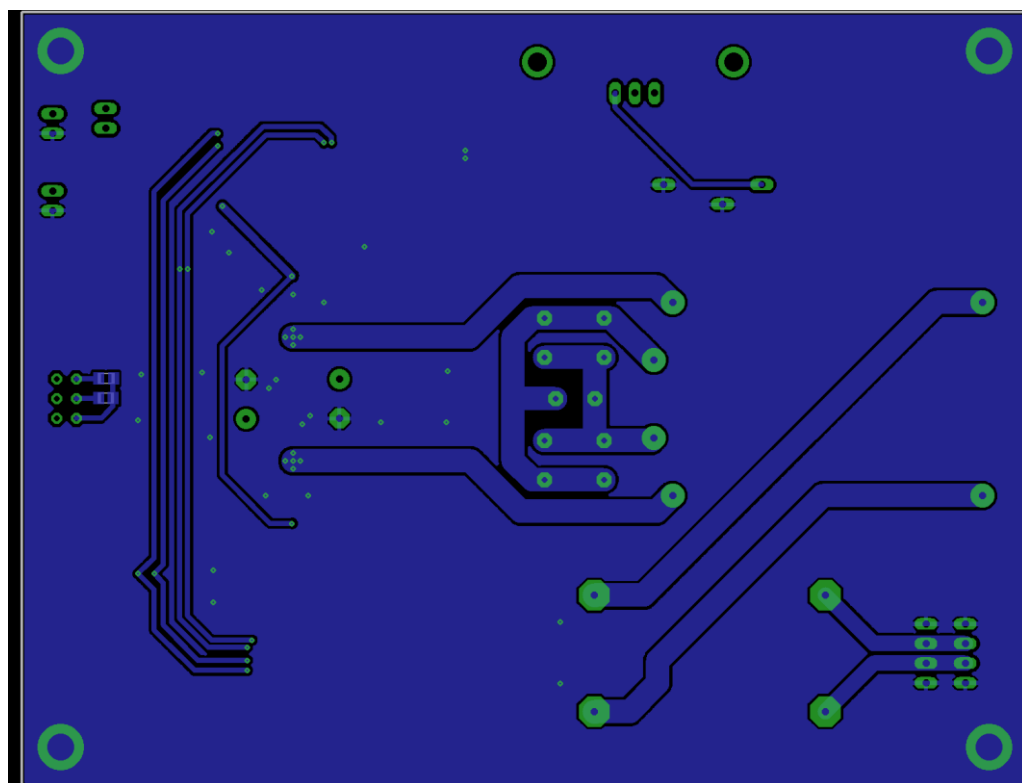


Obrázek 9.22: Fluxgate deska - strana BOTTOM

## 9.5 Snímky všech vrstev DPS excitační jednotky

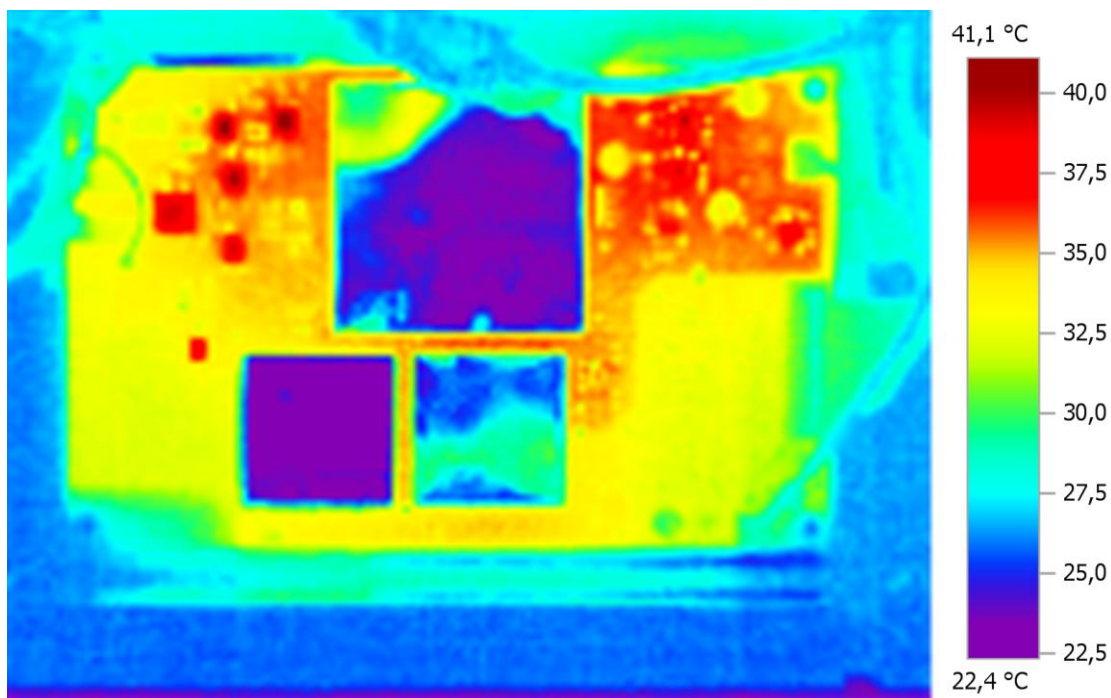


Obrázek 9.23: Deska excitační jednotky - strana TOP

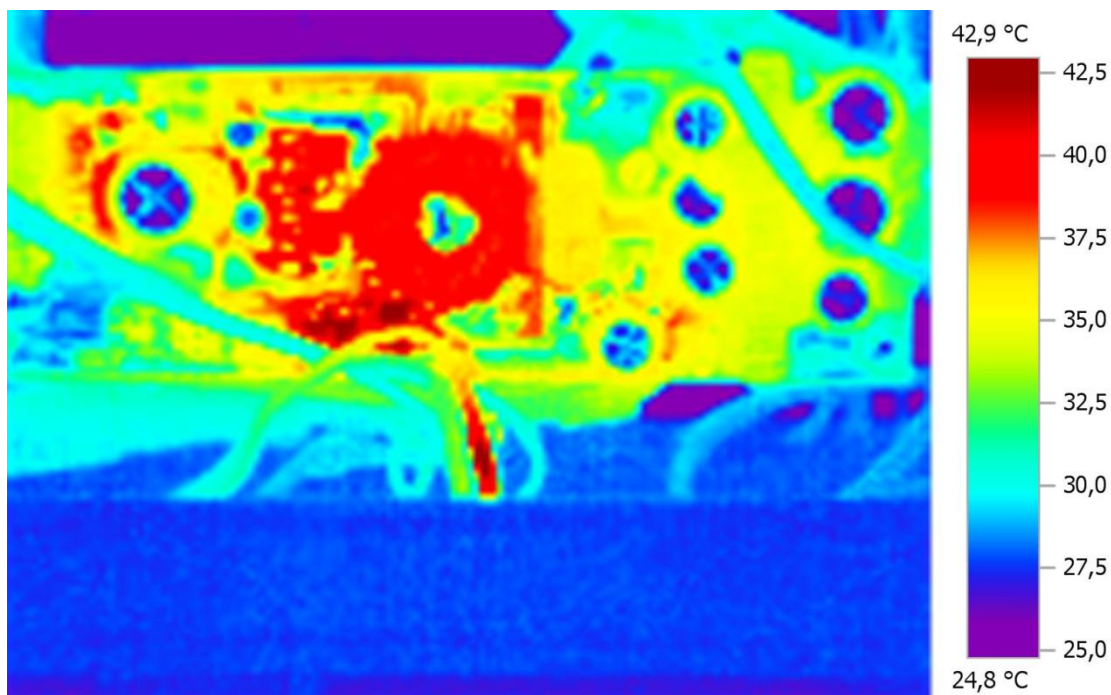


Obrázek 9.24: Deska excitační jednotky - strana BOTTOM

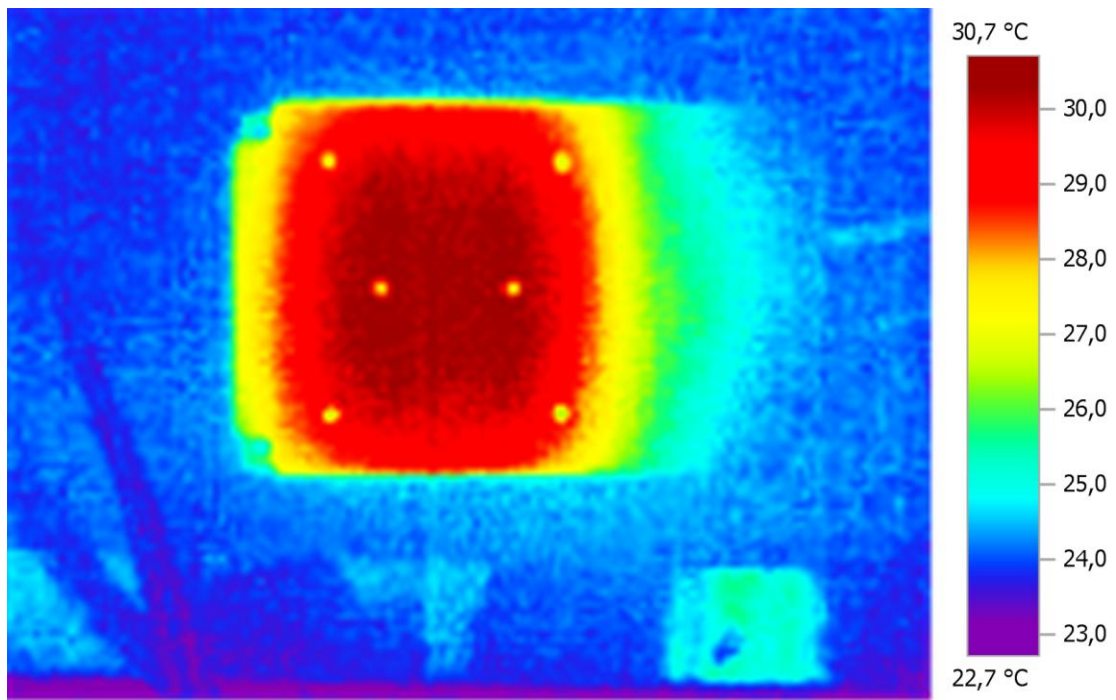
## 9.6 Termo-snímky jednotlivých částí magnetometru



Fotografie 9.1: Snímek tepelného rozložení fluxgate desky



Fotografie 9.2: Termo-snímek DC/DC měniče



Fotografie 9.3: Termo-snímek samotného senzoru