

Bakalářská práce



České
vysoké
učení technické
v Praze

F3

Fakulta elektrotechnická
Katedra kybernetiky

Periferní modul pro řízení stejnoseměrných motorů pro platformu Zynq

Tomáš Nepivoda

Květen 2016

Vedoucí práce: Ing. Pavel Píša, Ph.D.

Poděkování / Prohlášení

Děkuji Ing. Pavlu Píšovi, Ph.D za odborné vedení, pomoc při řešení problémů a trpělivost. Dále bych chtěl poděkovat Ing. Michalu Sojkovi, Ph.D a Ing. Janu Kaisrlíkovi za cenné rady a pomoc při řešení problémů. Poděkování patří též rodině a přátelům za podporu během studia.

Prohlašuji, že jsem předloženou práci vypracoval samostatně a že jsem uvedl veškeré použité informační zdroje v souladu s Metodickým pokynem o dodržování etických principů při přípravě vysokoškolských závěrečných prací.

V Praze dne

.....
Podpis autora práce

Abstrakt / Abstract

Tato bakalářská práce se zabývá návrhem periferního modulu k platformě Zynq, který obsahuje výkonové prvky k řízení stejnosměrného motoru a zpracovává signály z inkrementálního senzoru. Vývojová deska MicroZed implementuje software a FPGA periferie pro řízení motoru pulzní šířkovou modulací a čtení hodnot z inkrementálního senzoru. S periferním modulem je propojena prostřednictvím rozhraní PMOD. Navrhovaný periferní modul nahrazuje současný hardware a předpokládá se jeho nasazení ve výuce operačních systémů pro řízení v reálném čase. Tato práce může být využita pro seznámení studentů s používáním přípravku v laboratorní úloze.

Klíčová slova:

PWM, FPGA, H-můstek, Zynq, Linux, ARM, inkrementální senzor, plošný spoj

This bachelor thesis deals with designing of peripheral module for Zynq platform. The module contains power components for DC motor driving and processing signals of incremental sensor. Evaluation kit MicroZed implements software and FPGA peripheries for pulse width modulation and reading values from incremental sensor. Connection is realized via PMOD interface. Designed peripheral module replaces current hardware and it is assumed to be used for operating systems for real time control course laboratory tasks. This thesis could be used for introducing device in laboratory exercise to students.

Keywords:

PWM, FPGA, H-bridge, Zynq, Linux, ARM, incremental sensor, printed circuit board

Obsah /

1 Úvod	1
1.1 Popis zadání.....	1
1.2 Rozbor požadavků	1
2 Zynq 7000	3
2.1 Popis zařízení	3
2.1.1 SoC	4
2.1.2 Paměť	4
2.1.3 Slot na paměťovou kartu ..	5
2.1.4 USB a Ethernet	5
2.1.5 Napájení desky.....	5
2.1.6 LED a tlačítka	5
2.1.7 Nastavení propojek	5
2.2 Rozhraní PMOD	6
2.3 Použití GPIO pinů.....	6
3 Návrh periferního modulu	8
3.1 Využití současného hardware....	8
3.2 H-můstek	9
3.2.1 Výběr H-můstku	10
3.2.2 Proudové omezení.....	11
3.2.3 Režimy omezení proudu .	11
3.3 Galvanické oddělení signálů ...	11
3.3.1 Optická vazba	12
3.3.2 Kapacitní vazba.....	12
3.3.3 Indukční (transformá- torová) vazba.....	12
3.4 Zpracování IRC	13
3.4.1 Inkrementální senzor polohy	13
3.4.2 Obvod generující sig- nál přerušení	13
3.5 Napájení periférií	15
3.6 Výsledný návrh	17
3.6.1 Schéma výsledného ná- vrhu	17
3.6.2 Popis výsledného návr- hu.....	17
3.6.3 Návrh plošného spoje	18
4 Linux na platformě Zynq	20
4.1 Kompilace ARM jádra.....	20
4.2 Instalace distribuce Debian....	21
5 Řízení motoru	23
5.1 Řízení PWM	23
5.1.1 Pulzní šířková modulace .	23
5.1.2 Ovládání motoru pulz- ní šířkovou modulací.....	23
5.1.3 Realizace pulzní šířko- vé modulace pomocí FPGA	24
5.2 Čtení a vyhodnocení IRC	28
6 Závěr	29
Literatura	31
A Zadání práce	33
B Plošný spoj a schéma výsled- ného návrhu	35

Tabulky /

2.1. Přiřazení MOI pinů k PMOD ...7	
5.1. Využití registrů..... 26	

Kapitola 1

Úvod

1.1 Popis zadání

Z důvodu obměny procesorových desek používaných ve výuce programování systémů reálného času je potřeba navrhnout nový periferní modul (dále nazývaný jako laboratorní přípravek). Ten je používán k experimentování se zpětnovazebním řízením stejnosměrného motoru, který je jeho součástí. Motor je vybaven inkrementálním senzorem polohy, který generuje 2 signály, podle nichž je možné určit rychlost a směr otáčení. Přípravek obsahuje plošný spoj s výkonovými komponenty pro řízení motoru a logickými obvody pro detekci změn signálů ze senzoru.

Jako procesorová deska bude nově nasazena vývojová deska MicroZed využívající platformu Zynq, která však se současným laboratorním přípravkem není kompatibilní. Z tohoto důvodu nelze použít stávající hardware, který je vybaven konektorem CANON a používá 5 V TTL kompatibilní logické obvody. Nový přípravek bude k desce MicroZed připojen pomocí PMOD rozhraní, které obsahuje vstupně výstupní digitální piny využívající napětovou úroveň 3,3 V.

Deska MicroZed umožňuje běh operačního systému Linux, pod kterým je možné spouštět software k řízení motoru a vyhodnocení jeho polohy. V integrovaném obvodu spolu s procesorem je obsaženo programovatelné hradlové pole, v němž je vhodné implementovat periferie pro generování pulzní šířkové modulace a sledování inkrementálního čidla.

1.2 Rozbor požadavků

Navrhovaný plošný spoj musí obsahovat výkonový H-můstek umožňující spínání proudu minimálně 0,5 A bez přehřívání, ideálně s rezervou pro případ připojení jiného motoru. Důležitou součástí je vybavení ochranou proti přetížení a zkratu. Měl by umožňovat řízení pulzní šířkovou modulací o frekvenci alespoň 20 kHz, při které je zajištěno, že impulzy nebudou způsobovat slyšitelné akustické jevy. Dále musí být schopen pracovat s přivedeným stejnosměrným napájecím napětím v rozsahu 12 až 24 V. Návrh musí obsahovat zdroj 5 V napájení, které je vyžadováno inkrementálním senzorem. Logické obvody mohou být napájeny prostřednictvím PMOD konektoru z desky Microzed. Pro případ připojení k jiné platformě je nutné zajistit napájení na navrhovaném plošném spoji. K detekci změn signálů z inkrementálního senzoru je potřeba generovat signál přerušování, jehož podstatou je vyslání přibližně 10 μ s impulzu při každé změně libovolného ze vstupních signálů. Vyhodnocení otáčení motoru by bylo možné i bez něj, ale je vyžadován pro potřeby laboratorní úlohy. Všechny signály, tedy 2 vstupy pro ovládání H-můstku, 2 výstupní signály z inkrementálního senzoru a signál přerušování musí být galvanicky odděleny od výkonové části a vyvedeny na konektor pro připojení k rozhraní PMOD. Napájecí napětí bude přivedeno konektorem JACK, kterých bude na desce více kvůli možnosti propojení napájení více laboratorních přípravků. Všechny

kabely budou odpojitelné. Dále je požadováno využití současného přípravku, ve kterém se pouze vymění plošný spoj. Návrh tedy musí být kompatibilní s ostatními periferiemi a mechanickou zástavbou.

Na procesorovou desku MicroZed je potřeba nainstalovat vhodné jádro a distribuci operačního systému Linux. S využitím této platformy bude umožněna práce s laboratorním přípravkem. Do FPGA části čipu by měly být přidány periferie pro generování pulzně šířkově modulovaného signálu o frekvenci 20 kHz a pro sledování hodnot z inkrementálního senzoru, které budou čteny vždy po přijetí signálu přerušení. Funkčnost celého řešení bude demonstrována pomocí připraveného software.

Kapitola 2

Zynq 7000

Vývojová deska Microzed je osazena integrovaným obvodem Xilinx Zynq XC7Z010 CLG400, který obsahuje dvou-jádrový procesor s ARM architekturou Cortex-A9 s maximální frekvencí 667 MHz. Procesor je vybaven 32 kB instrukční a 32 kB datové cache paměti úrovně L1 a 512 kB cache paměti úrovně L2. Dále je k dispozici 256 kB paměti. Integrovaný obvod obsahuje programovatelné hradlové pole, které je připojeno k procesoru a lze do něj implementovat libovolné periferie logické návrhy včetně kompletních podřízených nebo nezávislých procesorových systémů. [1]

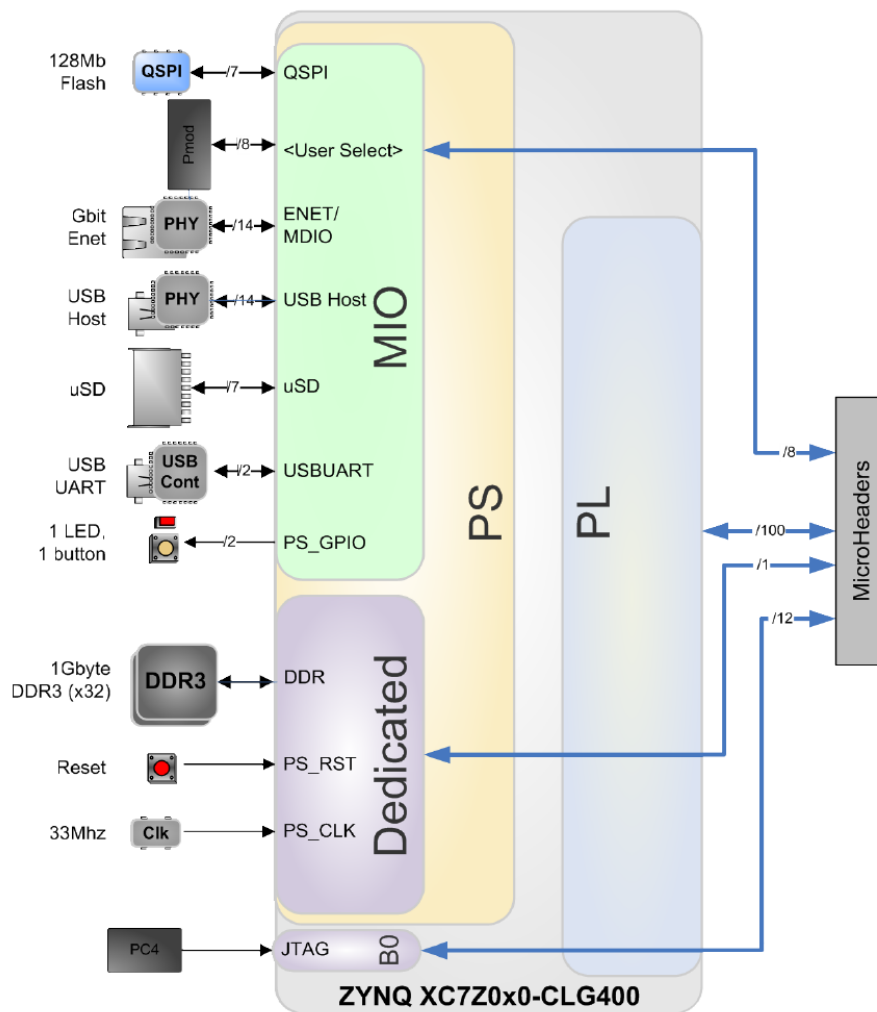
2.1 Popis zařízení

Vývojová sada MicroZed obsahuje:

- Desku MicroZed 7010 SOM
- 4 GB microSD kartu s adaptérem
- Mikro USB kabel
- Voucher s licencí k software Vivado Design Edition

Deska MicroZed 7010 obsahuje následující hardware a poskytuje možnosti:

- SoC čip Xilinx Zynq XC7Z010 CLG400
- 1 GB operační paměti DDR3
- 128 Mb QSPI Flash paměti
- Xilinx PC4 konektor k programování
- 1 Gb/s Ethernet konektor
- USB 2.0 Host
- Slot na microSD paměťovou kartu
- Převodník USB 2.0 – UART
- Digilent PMOD konektor
- 2x 100 pinový Micro header konektor
- Resetovací tlačítko
- Uživatelské tlačítko
- Uživatelskou LED
- Systémovou LED
- Oscilátor 33,333 MHz
- Regulátory pro napájení komponent
- 3 možnosti napájení - prostřednictvím USB, připojením napájecího adaptéru pomocí přídatného konektoru nebo prostřednictvím rozšiřující nosné desky [1]



Obrázek 2.1. Blokové schéma desky MicroZed. Převzato z [1]

2.1.1 SoC

SoC (System on Chip) je integrovaný obvod, který obsahuje na čipu kromě procesoru i další komponenty. V tomto případě se jedná o programovatelné hradlové pole (FPGA). Dále obsahuje sadu základních na čipu přímo integrovaných periférií. Část z těchto periférií je přivedena přímo na dedikované piny (především řadič dynamické paměti s rozhraním DDR3). Další integrované periférie jsou přivedeny na skupinu konfigurovatelných digitálních vstupně výstupních pinů (MIO - Multiplexed I/O). [1]

2.1.2 Paměť

Platforma Zynq poskytuje rozhraní pro připojení dynamické paměti RAM. Další rozhraní slouží pro připojení paralelních a sériových pamětí sloužících především jako trvalá úložiště využívaná pro zavádění systému. Jedná se o SPI flash paměť a paměťovou kartu.

MicroZed obsahuje 2 paměťové moduly poskytující celkem 1 GB operační paměti typu DDR3. Ta je připojena k paměťovému rozhraní Zynq SoC. Maximální podporovaná rychlost je 1066 MHz. DDR3 rozhraní je kompatibilní s 1,35 V a 1,5 V SSTTL signálovými vstupy.

Deska MicroZed dále obsahuje quad-SPI NOR flash paměť o velikosti 128 Mb. Použitý typ podporuje maximální rychlost 104 Mb/s, používaná je 100 Mb/s. Při použití quad-SPI režimu je její rychlost přenosu dat 400 Mb/s. Napájecí napětí je 3,3 V. Tato paměť je použitelná k zavádění systému, který je na ní standardně nahrán. [1]

■ 2.1.3 Slot na paměťovou kartu

Deska obsahuje slot na microSD kartu, která je ve 4 GB provedení součástí vývojové sady. microSD karta může být použita jako externí úložiště a jako médium k zavádění operačního systému. Karta vyžaduje napětí 3,3 V, proto je k MIO bance 1/501 využívající 1,8 V připojena přes konvertor napěťových úrovní. Maximální podporovaná kapacita paměťové karty je 32 GB. [1]

■ 2.1.4 USB a Ethernet

Vývojová deska je vybavena USB 2.0 rozhraním v režimu master, které je připojeno k MIO bance 501/1. Maximální přenosová rychlost je 480 Mb/s. Ve výchozí konfiguraci umožňuje odběr proudu 100 mA, vyšší odběr není vzhledem k napájení z USB portu počítače doporučen. V případě rozšíření desky o konektor (JACK) sloužícího k připojení vnějšího napájecího zdroje podporuje USB rozhraní až 500 mA. USB konektor je kombinován s konektorem RJ45 poskytujícím rozhraní Ethernet s maximální rychlostí 1 Gb/s.

K napájení desky ve výchozím provedení slouží microUSB konektor, který je připojen přes USB – UART převodník k MIO bance 1/501. USB – UART převodník se hostujícímu počítači jeví jako COM port, pomocí kterého může deska komunikovat s počítačem. Další možností komunikace je využití Ethernet rozhraní. [1]

■ 2.1.5 Napájení desky

Specifikace USB 2.0 deklaruje maximální povolený odběr proudu 500 mA. V případě že by bylo z USB host konektoru na desce odebíráno více než doporučených 100 mA, je vhodné MicroZed připojit buď k USB 3.0 portu, nebo použít USB Y kabel. Další možností je přidání napájecího jack konektoru a připojení 5V napájecího zdroje, případně přidání napěťového regulátoru a použití 12 V zdroje.

Napájení může být připojeno i prostřednictvím nosné rozšiřující desky přes Micro header konektory, které jsou umístěny na spodní straně desky.

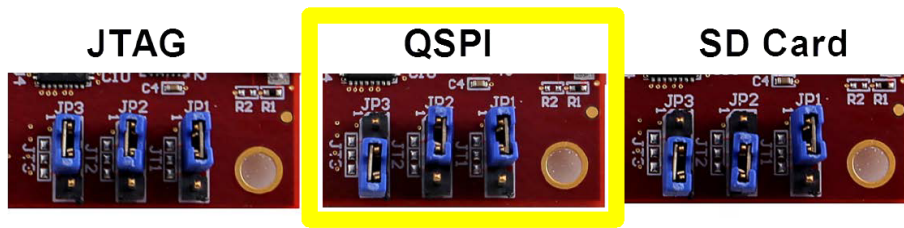
MicroZed obsahuje regulátory, které poskytují všechny potřebné napěťové úrovně – tedy 1 V, 1,8 V, 1,5 V, 3,3 V a 0,75 V. [1]

■ 2.1.6 LED a tlačítka

K dispozici jsou 3 indikační světelné diody (LED) a 2 tlačítka. Zelená LED pouze indikuje připojení napájení, modrá LED se rozsvítí při úspěšném startu zavádění operačního systému. Červená LED je vyhrazena pro uživatele a je připojena přes tranzistor k GPIO pinu 47, je tedy vhodná k ladění softwaru. Tlačítko označeno jako RST slouží k restartování operačního systému, tlačítko s označením USR je připojeno k GPIO pinu 53 a lze ho tedy stejně jako červenou LED využívat k ladění či ovládní softwaru. [1]

■ 2.1.7 Nastavení propojek

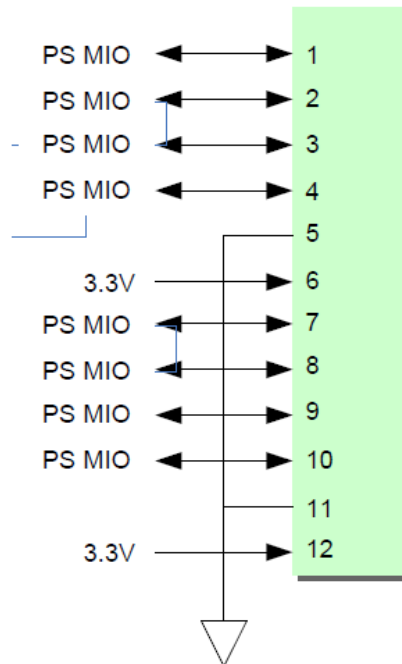
Vývojová deska umožňuje několik různých možností zavedení systému. Proto je potřeba pomocí propojek nastavit, odkud má být systém načten. Na obrázku jsou znázorněny základní možnosti a zvýrazněna výchozí konfigurace. [1]



Obrázek 2.2. Základní možnosti nastavení zavádění systému pomocí propojek. Převzato z [1]

2.2 Rozhraní PMOD

Vývojová deska MicroZed obsahuje Digilent Pmod konektor, který umožňuje připojení periférií. Pomocí něj je vyvedeno 8 GPIO pinů, 2 zemnicí vodiče a 2 vodiče 3,3 V napájení. Na desce je umístěn konektor (samice) s rozložením 2 x 6 pinů, jejichž rozteč je 2,54 mm. Piny jsou číslovány po řádcích. Konfigurace vyvedených GPIO pinů a napájení umožňuje využít každou řádku konektoru jako samostatné rozhraní. [1]



Obrázek 2.3. Připojení pinů k PMOD konektoru. Převzato z [1]

Další PMOD rozhraní lze přidat připojením k nosné rozšiřující desce. V tabulce je uvedeno přiřazení jednotlivých pinů. Čísla MIO pinů odpovídají číslům GPIO pinů.

2.3 Použití GPIO pinů

Před tím, než bude možné GPIO piny použít, je nutné je vyexportovat a nakonfigurovat. To lze provést v příkazové řádce zadáním zápisem čísla příslušného pinu, například

```
# echo 47 > /sys/class/gpio/export
```

V příkladu uvedené číslo 47 značí číslo GPIO pinu, konkrétně pin ke kterému je připojena červená LED. Čísla, pod kterými jsou přístupné GPIO piny mohou být při

pin konektoru	PMOD pin	MIO pin
1	PMOD_D0	MIO_13
2	PMOD_D1	MIO_10
3	PMOD_D2	MIO_11
4	PMOD_D3	MIO_12
7	PMOD_D4	MIO_0
8	PMOD_D5	MIO_9
9	PMOD_D6	MIO_14
10	PMOD_D7	MIO_15

Tabulka 2.1. Přiřazení MIO pinů k PMOD. [1] [2]

běhu jiného než původního operačního systému posunuta o hodnotu báze dané skupiny pinů. To lze zjistit v adresáři výpisem adresáře

```
# ls /sys/class/gpio
```

který při v původním systému obsahuje složku gpiochip0. Číslo na konci názvu složky určuje posunutí, tedy pokud je její název například gpiochip906, je potřeba k číslu požadovaného GPIO pinu přičíst číslo 906. Dále je potřeba určit, zda se jedná o vstupní nebo výstupní pin. To lze provést zadáním

```
# echo out > /sys/class/gpio/gpio47/direction
```

Analogicky lze provést nastavení směru (in nebo out) pro libovolný GPIO pin. Pokud je pin nastaven jako výstupní, lze do něj zapisovat hodnota, například

```
# echo 1 > /sys/class/gpio/gpio47/value
```

U vstupních pinů lze také nastavit možnost číst náběžnou (rising) či sestupnou (falling) hranu přivedeného signálu. To lze provést následovně:

```
# echo rising > /sys/class/gpio/gpio47/edge
```

[3]

Kapitola 3

Návrh periferního modulu

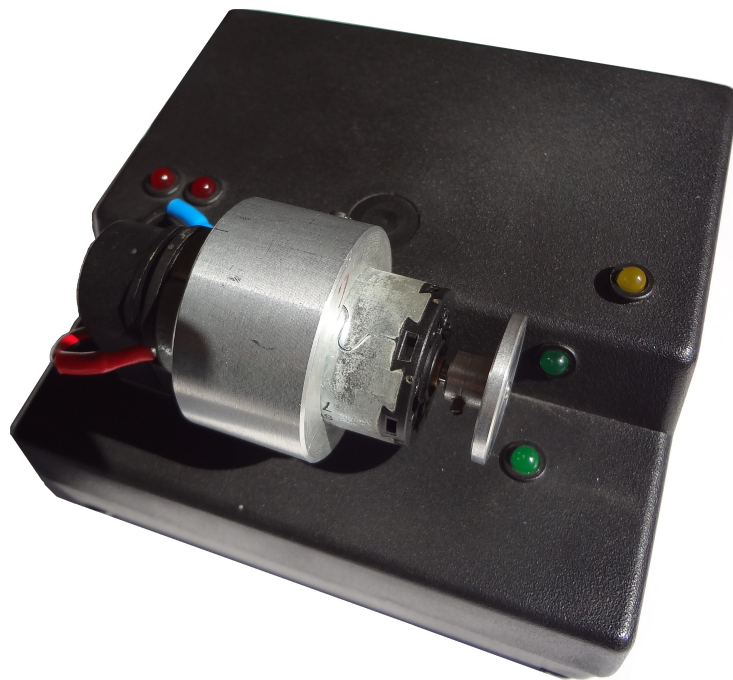
Návrh periferního modulu, který bude sloužit jako laboratorní přípravek řeší především výkonový stupeň pro řízení stejnosměrného motoru na základě dvou vstupních logických signálů. Výkon motoru je určen plněním pulzně šířkově modulovaných signálů. Dále je řešeno zpracování signálů z inkrementálního senzoru, který je součástí připojeného motoru. Všechny signály musí být galvanicky oddělené. Na desce je třeba řešit zdroj napájení pro inkrementální senzor a logické obvody a galvanicky oddělený zdroj pro napájení galvanicky oddělené části modulu. Požadavkem bylo využití stávající mechanické zástavby a konstrukční krabičky.

3.1 Využití současného hardware

V současné verzi laboratorního přípravku je motor buzen H-můstkem ST L6203. Galvanické oddělení je použito pouze u vstupů H-můstku a je realizováno optočleny s hradlem. K napájení logických obvodů je použit lineární regulátor napětí 78L05. Inkrementální senzor a logické obvody ke zpracování signálů jsou napájeny spínaným galvanicky odděleným zdrojem, takže výstupní signály jsou galvanicky oddělené od výkonové části. Napájecí kabel i kabel pro připojení k řídicí desce nelze odpojit bez demontování konstrukční krabičky.

Ze současného laboratorního přípravku bude nadále použita konstrukční krabička, do které se umístí nový plošný spoj. Na konstrukční krabičce je připevněn stejnosměrný motor s inkrementálním senzorem otáčení. Dále jsou zde umístěna oranžová LED pro signalizaci připojeného napájení, 2 červené LED signalizující stavy výstupů H-můstku a 2 zelené LED zobrazující výstupy inkrementálního senzoru. Tyto LED jsou spolu s inkrementálním senzorem vyžadujícím 5 V napájení připojeny pomocí 14 pinového IDC konektoru s roztečí 2,54 mm.

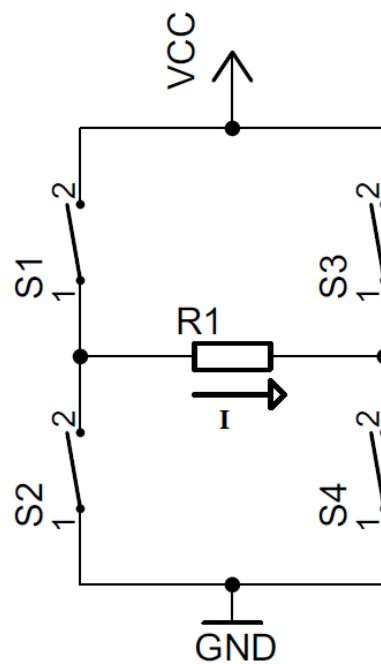
Typ konektoru a rozložení kontaktů je nutné kvůli kompatibilitě zachovat i na nově navrhované desce. Stejně tak zůstane zachován i konektor PTR STLZ950/2-5.08 k připojení motoru. Konektory pro připojení řídicí desky a napájecího zdroje budou změněny a umístěny tak, aby bylo možné odpojení kabelů bez nutnosti rozebírat konstrukční krabičku a aby poskytovaly lepší modularitu. U nově navrhovaného plošného spoje je nutné zachovat rozteč montážních otvorů. Z tohoto důvodu bude velká část plošného spoje nevyužita, protože potřebné komponenty se bez problémů vejdou na mnohem menší plochu a bude snadné návrh pozměnit, pokud by se plošný spoj umísťoval do menší krabičky.



Obrázek 3.1. Přístrojová krabička se stejnosměrným motorem.

3.2 H-můstek

Základem H-můstku jsou 4 spínací prvky, které umožňují přivést na zátěž napětí o libovolné polaritě šipky s proudy.

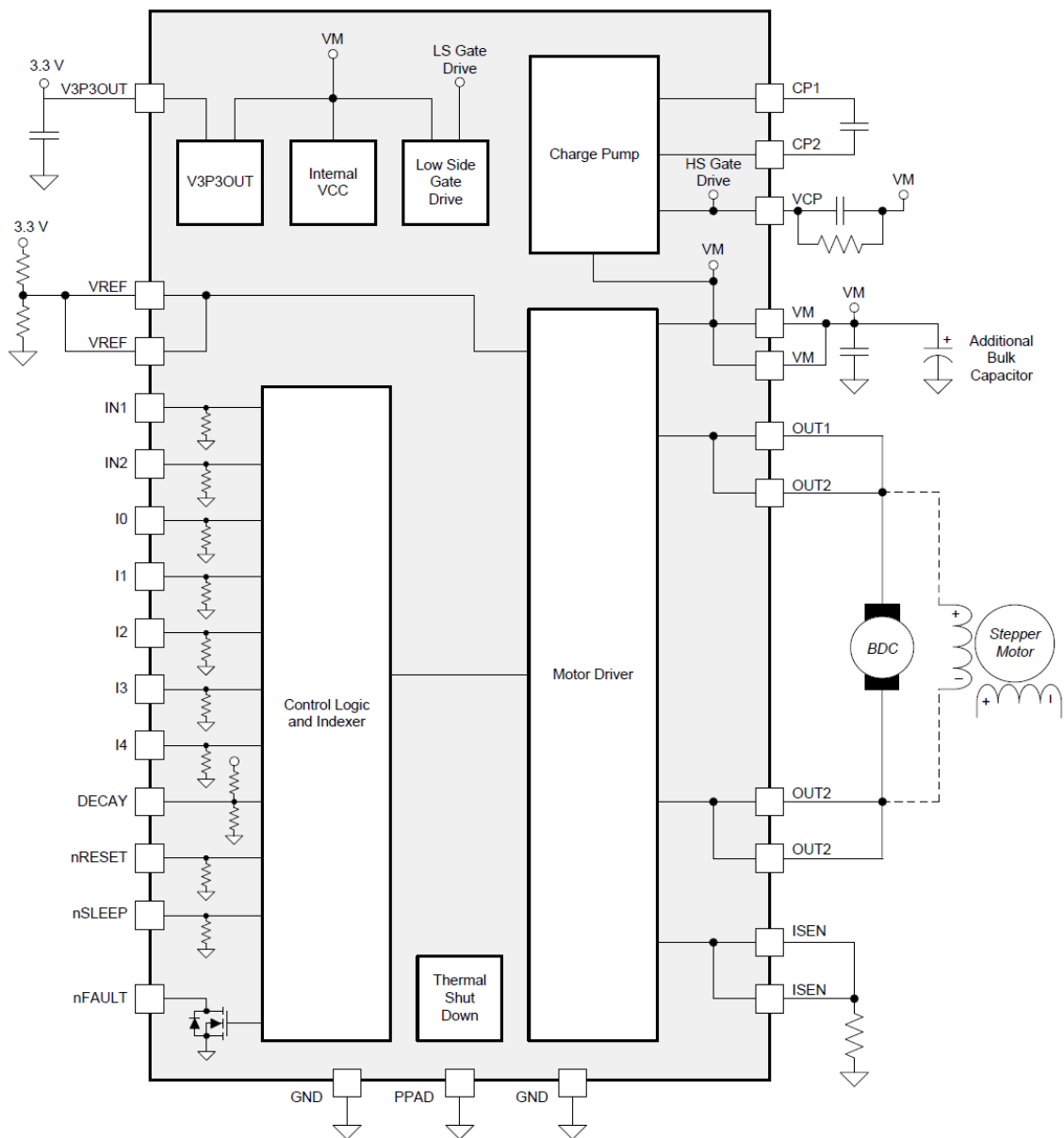


Obrázek 3.2. Základní princip H-můstku. Vytvořeno v programu Eagle 7.2.0.

Z každé dvojice spínacích prvků (S1, S2), (S3, S4) může být sepnut vždy pouze jeden, jinak by došlo ke zkratu napájecího napětí. Pokud budou sepnuty spínače S1 a S4, zátěží znázorněnou jako R1 poteče proud ve směru vyznačené šipky. V případě sepnutí spínačů S2 a S3 poteče proud opačným směrem. Toto zapojení má mnoho aplikací, především při řízení stejnosměrného motoru. Lze jej tedy ovládat v obou směrech. Motor je možné i brzdit sepnutím dvojic spínačů S1 a S3 nebo S2 a S4, případně je možné nechat všechny spínače rozepnuté a ponechat motor nebrzděný.

H-můstky jsou běžně k dostání v podobě integrovaného obvodu, kde jsou spínače realizovány tranzistory. Jsou řízeny dvěma vstupy, na základě kterých vnitřní logický obvod ovládá jednotlivé tranzistory.

3.2.1 Výběr H-můstku



Obrázek 3.3. Blokové schéma vybraného H-můstku DRV8842. Převzato z [4]

K návrhu periferního modulu byl vybrán integrovaný obvod Texas Instruments DRV8842, mezi jehož základní vlastnosti patří:

- Rozsah pracovního napětí 8,2 V až 45 V
- Maximální přípustná efektivní hodnota proudu 3,5 A, 5 A špičkově
- Možnost nastavení proudového omezení
- Ochrana proti zkratu, přetížení a přehřátí
- Vnitřní napěťová reference 3,3 V
- Odpor sepnutého MOSFET tranzistoru typicky 0,2 Ω
- Indikace chybového stavu [4]

■ 3.2.2 Proudové omezení

Integrovaný obvod DRV8842 umožňuje nastavit maximální výstupní proud. Pokud by mělo dojít k jeho překročení, řídicí logika jej začne omezovat pulzní šířkovou modulací (PWM). Rozsah nastavitelného proudu je určen snímacím rezistorem R_{ISENSE} (přes který je výkonová část připojena na zem a mimo případy brždění jím protéká veškerý proud zátěže) a napětím na vstupu VREF, které je vhodné nastavit odporovým děličem s využitím vnitřního napěťového zdroje 3,3 V (Výstup V3P3OUT). Proudový rozsah je pak dán vztahem

$$I_{CHOP} = \frac{V_{REFX}}{5R_{SENSE}}$$

Relativně k nastavenému proudovému rozsahu lze konkrétní proudové omezení nastavit logickým úrovněmi na vstupech I0 ... I4. I0 je nejméně významný bit, I4 nejvíce významný bit. 4 digitální vstupy odpovídají $2^4 = 32$ kombinacím, procentuální hodnotu vůči nastavenému proudovému rozsahu lze určit z tabulky v katalogovém listu. [reference] Tyto vstupy jsou připojeny k interním pull-down rezistorům, Takže stačí pouze přivést na vybrané vstupy napětí odpovídající logické 1. K nastavení proudového omezení by bylo možné přistoupit i opačným způsobem – vstupy I0 až I4 a snímacím rezistorem by se nastavila reference a pomocí vstupu VREF by mohla být analogově nastavována konkrétní hodnota. [4]

■ 3.2.3 Režimy omezení proudu

V případě dosažení nastavené prahové hranice proudu je možné jej omezovat třemi způsoby. První z nich je na obrázku označen číslem 2 (Fast decay). V tomto režimu se na motor přivede napětí v opačné polaritě, tedy invertuje se celý můstek. Pokud dojde k poklesu proudu k nule, napětí se odpojí, aby nedošlo k reverznímu toku proudu.

Další možností je připojit oba přívoody motoru na stejný potenciál. Proud pak cirkuluje přes motor, jeden z tranzistorů spodní poloviny můstku a ochranné diody druhého tranzistoru. Tato varianta je označena číslem 3 (Slow decay).

Zvolený H-můstek DRV8842 umožňuje i smíšený režim, kdy dochází k přepínání dvou výše uvedených. Režim Omezení proudu motoru lze nastavit vstupem DECAY. V případě připojení na logickou úroveň 1 je nastaven režim Fast decay, logická 0 nastavuje režim Slow decay. Pokud je vstup DECAY neřízen nebo nepřipojen, nastaví se smíšený režim (Mixed decay). [4]

■ 3.3 Galvanické oddělení signálů

Řídicí a silovou část obvodu je vhodné galvanicky oddělit. To spočívá v separaci jejich napájecích zdrojů, které nesmí být elektricky spojeny. Používá se především z bezpečnostních důvodů, aby řídicí obvod nebyl ohrožen například vyšším napájecím napětím

silového obvodu nebo impulzy při spínání zátěží indukčního charakteru. Přenos signálů mezi galvanicky oddělenými částmi obvodu je možné realizovat několika způsoby:

■ 3.3.1 Optická vazba

Často používanými prvky pro galvanické oddělení signálů jsou optočleny. Vstupní signál převádí pomocí LED na informaci v podobě světla, které je detekováno fotodiodou nebo fototranzistorem. U některých optočlenů může být výstup zesílen tranzistorem, operačním zesilovačem nebo logickým hradlem. Výhodou optické vazby je jednoduchost a dobrá dostupnost optočlenů, nevýhodou je zatěžování zdrojů signálů a problém s realizací fotodiod nebo fototranzistorů a jejich zesílení tak, aby bylo dosaženo požadované rychlosti přenosu signálu.

■ 3.3.2 Kapacitní vazba

Méně používaná vazba využívá kondenzátoru, jehož elektrody jsou galvanicky odděleny. Protože kapacitní vazba přenáší pouze změny napěťových úrovní, musí být galvanický oddělovač digitálního signálu vybaven obvody pro kódování a dekódování signálu.

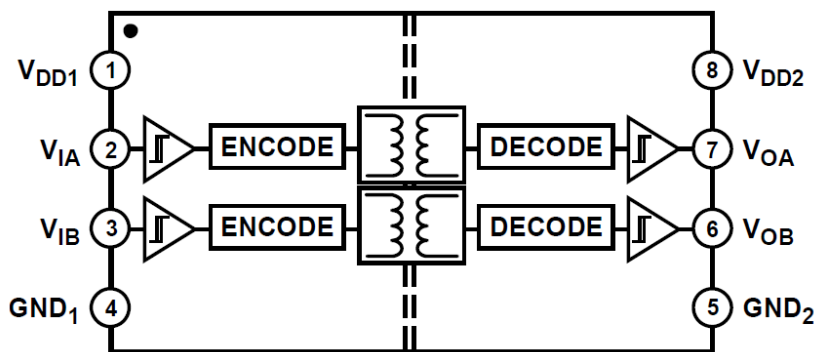
■ 3.3.3 Indukční (transformátorová) vazba

Indukční vazba se využívá především u transformátorů k přenosu elektrické energie. Lze jí však využít i pro přenos signálu. Proud protékající primárním vinutím transformátoru způsobí vznik elektromagnetického pole, díky kterému se naindukuje napětí na sekundárním vinutí. Galvanické oddělovače signálu musí být podobně jako v případě kapacitní vazby vybaveny obvody pro kódování a dekódování signálu, aby docházelo k jeho správnému přenosu.

Ke galvanickému oddělení signálů v navrhovaném laboratorním přípravku byl vybrán integrovaný obvod ADUM1200ARZ, který využívá transformátorovou vazbu. Jeho základními parametry jsou:

- 2 jednosměrné kanály
- Maximální deklarovaná propustnost 1 Mb/s
- Rozsah napájecího napětí na vstupní i výstupní části 2,7 V až 5,5 V (nezávisle)
- Izolační napětí 2 500 V (po dobu 1 minuty)

Blokové schéma tohoto obvodu je znázorněno na obrázku.



Obrázek 3.4. Blokové schéma integrovaného obvodu ADUM1200ARZ.) Převzato z [4]

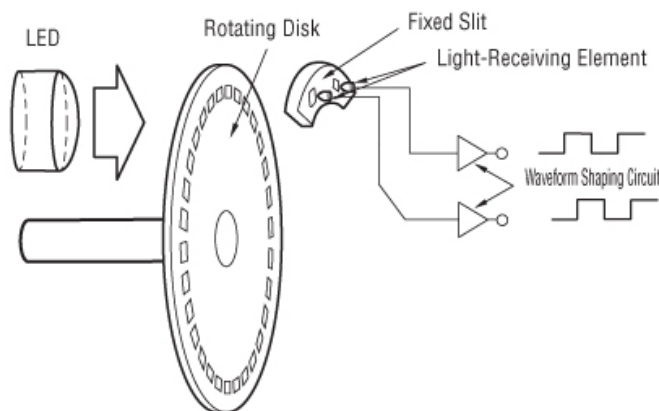
Aby mělo využití tohoto obvodu smysl, musí být připojen ke dvěma galvanicky odděleným zdrojům napájení. Napětí na vstupní část je přivedeno mezi vývody VDD1 a GND1, výstupní část je napájena vývody VDD2 a GND2. Každý kanál obsahuje kódér a dekodér, aby byl signál správně přenesen a reprezentován.

Navrhovaný přípravek obsahuje tyto obvody 2. Jeden je použit ke galvanickému oddělení signálů k ovládní H-můstku, druhý ke galvanickému oddělení signálů z inkrementálního senzoru motoru. [4]

3.4 Zpracování IRC

3.4.1 Inkrementální senzor polohy

Inkrementální senzor, který je součástí připojeného motoru, generuje 2 obdélníkové signály - kanál A a kanál B. Ty jsou proti sobě fázově posunuté o 90° nebo o 270° v závislosti na směru otáčení. Jejich frekvence je proměnná a je dána rychlostí otáčení motoru.



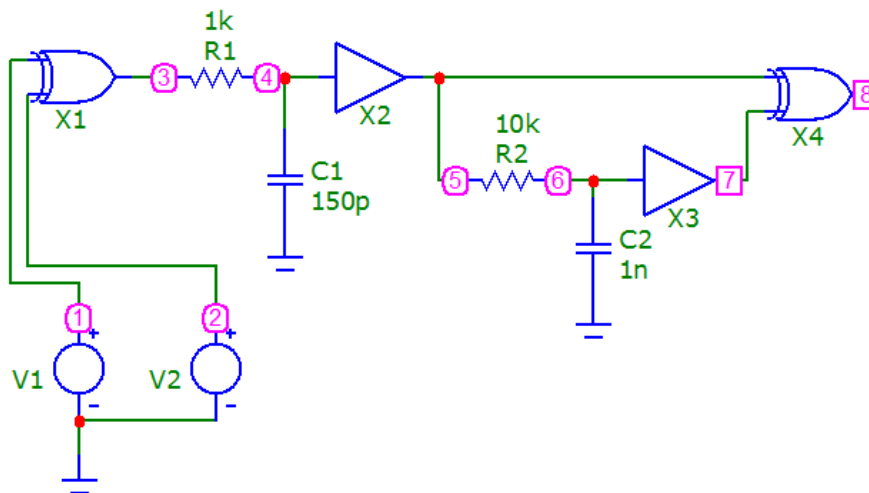
Obrázek 3.5. Princip inkrementálního senzoru. Převzato z [5]

Princip inkrementálního senzoru je znázorněn na obrázku. V případě optického provedení obsahuje rotující disk, který má po obvodu štěrbinu umožňující průchod světla. Dále obsahuje 2 fotocitlivé prvky, které v závislosti na natočení disku detekují průchod světla z LED na druhé straně nebo jejich zatemnění. Vzdálenost fotocitlivých prvků je lichý násobek čtvrtiny rozteče děr po obvodu disku.

Senzor také může být realizován magneticky, přičemž obvod z disku bude střídavě obsahovat materiály s rozdílnými magnetickými vlastnostmi a místo fotocitlivých prvků budou použity senzory citlivé na magnetického pole.

3.4.2 Obvod generující signál přerušení

Oba signály přijaté ze senzoru jsou zobrazovány pomocí kontrolních LED na přístrojové krabici a zpracovány řídicí deskou. Pro použití v laboratorní úloze, kdy jsou signály čidla vyhodnocované softwarově je pro zjednodušení vyhodnocení vhodné přidat signál indikující každou změnu na libovolném ze dvou kanálů. Ten je generován pomocí obvodu na obrázku 3.6 .



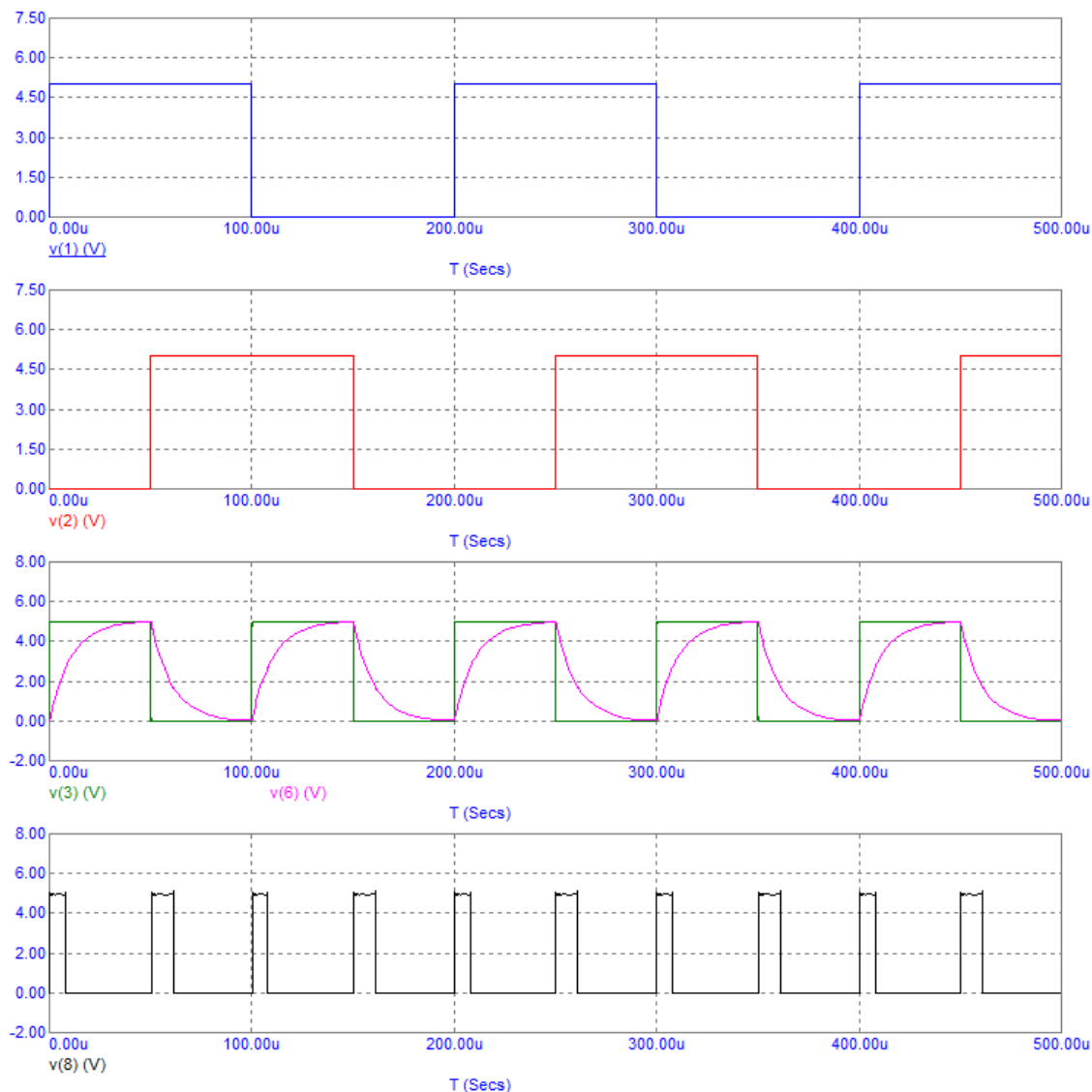
Obrázek 3.6. Obvod generující signál přerušení. Vytvořeno v programu Micro-Cap 10.

Zdroje napětí, respektive uzly 1 a 2 představují signály z inkrementálního senzoru. Ty jsou spojeny do jednoho signálu pomocí logického hradla XOR, na jehož výstupu je signál s dvojnásobnou frekvencí – logická úroveň se mění při každé změně libovolného ze vstupních signálů. RC článek tvořený rezistorem R1 a kondenzátorem C1 slouží k odfiltrování případných krátkých impulsů. Velikosti kapacity a odporu byly nastaveny tak, aby neinvertující Schmittův klopný obvod (hradlo X2) nepropustil impulsy kratší než přibližně $0,1 \mu\text{s}$. Hodnoty byly získané laděním modelu obvodu.

Integrační RC článek tvořený rezistorem R2 a kondenzátorem C2 slouží ke zpždění signálu. Hradlo X3 (neinvertující Schmittův klopný obvod) slouží k ošetření případných zámkitů. Signál v uzlu 7 je fázově posunutý oproti signálu v uzlu 5. Hradlo X4 (XOR) má na výstupu logickou úroveň 1 v případě rozdílu vstupních signálů, tedy bude generovat impulzy dané jejich posunutím.

V ideálním případě by byly všechny výstupní impulzy stejně dlouhé, z podstaty nesymetričnosti rozhodovacích úrovní logických hradel to však není při daném zapojení zajištěno. Výstupem obvodu jsou tedy střídavě kratší a delší impulzy, což by však nemělo způsobovat žádné problémy.

Simulace generátoru přerušení



Obrázek 3.7. Simulace generátoru přerušení. Vytvořeno v programu Micro-Cap 10.

Na obrázku 3.7 jsou znázorněny podstatné průběhy signálů. Průběhy $v(1)$ a $v(2)$ představují vstupní signály o frekvenci 5 kHz, průběh $v(3)$ vznikne po jejich spojení hradlem XOR a průběh $v(6)$ je signál posunutý RC článkem. Výsledný signál přerušení je znázorněn jako signál $v(8)$. Délka generovaných impulzů je přibližně 8 – 10 μs , pro vyšší frekvence vstupních signálů (okolo 20 kHz) jsou kvůli nedokončení přechodových jevů nepatrně kratší. Ladění a simulace obvodu byla provedena v programu Micro-Cap 10.

3.5 Napájení periferií

Navrhovaný laboratorní přípravek je napájen napětím v rozmezí 12V až 24 V. Tímto napětím je napájena výkonová část H-můstku.

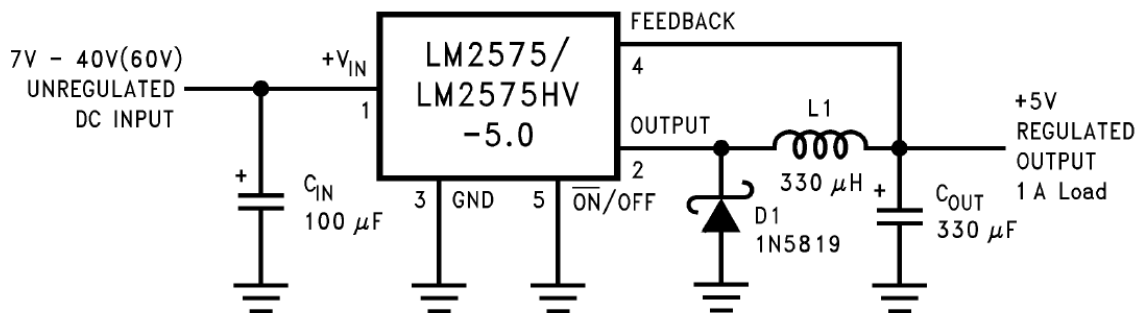
Inkrementální senzor, kontrolní LED, obvody pro galvanické oddělení signálů a logické vstupy H-můstku vyžadují napájecí napětí 5V. K tomuto účelu je potřeba přidat

napájecí zdroj. V případě použití lineárního zdroje (například integrovaného obvodu 78LM05) by vzhledem k velkému rozdílu vstupního a výstupního napětí docházelo k velkým výkonovým ztrátám. Proto je vhodné použít zdroj spínaný.

Jako vhodný byl vybrán integrovaný obvod LM2575SX-05, mezi jehož základní parametry patří:

- Výstupní napětí 5V
- Maximální výstupní proud 1A
- Pracovní frekvence 52 kHz
- Ochrana proti přehřátí a přetížení
- Rozsah vstupního napětí 7V až 40V

Tento integrovaný obvod vyžaduje externí komponenty. Jsou to filtrační kondenzátory na vstupu i výstupu, Zenerova dioda a cívka. Zapojení je znázorněno na obrázku.



Obrázek 3.8. Doporučené zapojení vybraného spínaného zdroje. Převzato z [6]

Výstupem integrovaného obvodu (pin 2) je obdélníkový signál. V případě vysoké hodnoty napětí začíná téct proud cívku L1 a dochází k nabíjení výstupního kondenzátoru. Při nízké hodnotě napětí na výstupu integrovaného obvodu teče proud cívku L1, výstupním kondenzátorem C_{OUT} a diodou D1. Spínáním lze regulovat napětí na výstupním kondenzátoru, ze kterého odebírá proud připojená zátěž. Výstupní napětí je zpětnovazebně snímáno pinem 4 (FEEDBACK). Obvod umožňuje i jeho vypnutí, což však pro tuto aplikaci není potřeba. [6]

Část plošného spoje je galvanicky oddělená od výkonové části. Pokud je přípravek připojen k platformě Zynq, je tato část napájena napětím prostřednictvím PMOD rozhraní. Pro případ použití tohoto laboratorního přípravku s jinou platformou, která neumožňuje napájení této části je navrhovaný plošný spoj vybaven spínaným galvanicky odděleným zdrojem napětí v podobě integrovaného obvodu. K tomuto účelu byl vybrán obvod AM1S-0503SZ. Jeho hlavními parametry jsou:

- Vstupní napětí 5 V
- Výstupní napětí 3,3 V
- Maximální výstupní proud 300 mA
- Izolační napětí 1000 V
- Ochrana proti zkratu

Tento zapouzdřený modul obsahuje všechny komponenty nutné k jeho funkci zabudované uvnitř, není tedy potřeba žádné externě přidávat (kromě filtračních kondenzátorů). [7]

Napětí z tohoto zdroje není k napájení části plošného spoje připojené přímo, ale přes kabel určený k připojení k jiné platformě. Na tomto kabelu jsou spojeny 2 sousední vodiče, které zajišťují připojení napájení. V případě připojení k platformě Zynq tyto

vodiče spojeny nejsou, takže napájecí zdroj není připojen a obvod je napájen z PMOD konektoru.

3.6 Výsledný návrh

3.6.1 Schéma výsledného návrhu

Schéma výsledného návrhu je součástí přílohy B.4 .

3.6.2 Popis výsledného návrhu

Laboratorní přípravek je napájen konektorem Jack (J1, J2, J3) o vnitřním průměru 2,5 mm a vnějším průměru 5,5 mm, který je hojně používán u napájecích adaptérů. Protože se uvažuje s napájením více přípravků současně, jsou na každé desce umístěny 3 tyto konektory a vzájemně propojeny. Nebude tak nutné vést od napájecího zdroje kabel pro každý přípravek zvlášť, ale bude možné je mezi sebou propojit. Konektor je dle specifikace výrobce dimenzován na napětí 24 V a proud 5 A, což je pro tuto aplikaci naprosto vyhovující. Napájecí vstup obvodu je vybaven vratnou 4 A pojistkou. Ta je dostačující i pro případ, že by byl využíván trvalý maximální výstupní proud H-můstku 3,5 A. Obvod obsahuje ochranné diody pro případ přepólování, přičemž napájení H-můstku má „vlastní“ diodu i filtrační kondenzátor. Je to z toho důvodu, aby při zvýšeném odběru proudu H-můstkem nedocházelo k odebírání náboje z filtračního kondenzátoru určeného pro spínání 5 V zdroj.

H-můstek ke správné funkci nábojové pumpy sloužící jako vnitřní zdroj napětí 3,3 V vyžaduje externě připojené kondenzátory (C3, C4) a rezistor (R1). Výstup tohoto zdroje je filtrován kondenzátorem (C20) a připojen přímo na vstup referenčního napětí určující rozsah proudového omezení. Rozsah proudového omezení je dále nastaven snímacím rezistorem (R11), na kterém vnitřní logické obvody detekují úbytek napětí. Vstupy určující konkrétní proudové omezení (relativně k nastavenému rozsahu) I0 až I4 jsou vyvedeny na dvouřadou kolíkovou lištu (P1), kde je lze ručně pomocí propojek připojit na 5 V napájení. Chybový výstup obvodu (nFAULT) není nijak využit. Vstup DECAY je připojen na 5V napájení, čímž je omezení proudu nastaveno na režim Fast decay. Vstupy nSLEEP a nRESET nejsou využívány, takže jsou trvale připojeny na 5V napájení. Připojení je realizováno přes rezistory (R9, R10), aby se zamezilo riziku zvýšeného odběru proudu. Řídící vstupy H-můstku IN1 a IN2 jsou připojené ke konektoru přes obvod pro galvanické oddělení (U3) a hradla s hysterezí pro odrušení případných zákmitů. Konkrétně je použit neinvertující Schmittův klopný obvod v podobě integrovaného obvodu 74HC7014 (U6).

K propojení laboratorního přípravku s procesorovou deskou MicroZed (případně i jinou platformou) je použit 14 pinový dvouřadý IDC konektor (J6) s roztečí pinů 2,54 mm. Piny 1 – 12 slouží k propojení s PMOD rozhraním, zbylé 2 slouží k připojení napájení z galvanicky odděleného spínaného zdroje (U5) v případě použití jiné platformy.

K připojení stávajícího hardware (konstrukční krabičky se signalizačními LED a stejnosměrným motorem s inkrementálním senzorem) slouží 2 konektory – násuvná vidlice PRT STLZ950/2-5.08 (J4) k připojení svorkovnice pro napájení motoru a 14 pinový IDC konektor (J5) s roztečí pinů 2,54 mm. Pomocí tohoto konektoru jsou připojeny LED signalizující stavy výkonových výstupů H-můstku, LED pro signalizaci připojeného napájení, inkrementální senzor včetně jeho 5 V napájení a LED signalizující jeho výstupy. Výstupy inkrementálního senzoru jsou pomocí obvodu pro galvanické oddělení (U4) přivedeny do části desky, kde je generován signál přerušení. Všechny tyto 3 signály

jsou vyvedeny na konektor pro připojení řídicí desky. V obvodu pro generování signálu přerušena jsou využita logická hradla XOR v podobě integrovaného obvodu 74HC86 (U7).

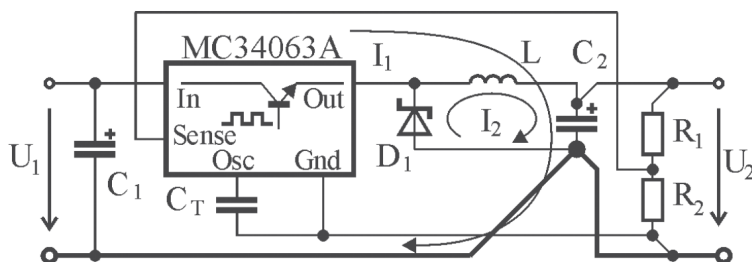
K napájení logických obvodů 74HC86, 74HC7014 a obvodů pro galvanické oddělení jsou připojeny blokovací kondenzátory 100 nF. Dále je u obvodů pro galvanické oddělení signálů (5 V části) použit skupinový keramický kondenzátor 10 uF. Stejný kondenzátor (C19) je i přidán navíc k filtračnímu kondenzátoru (C12).

3.6.3 Návrh plošného spoje

Plošný spoj byl navrhován tak, aby bylo možné jej přišroubovat do konstrukční krabičky místo stávající desky. Rozteč děr je 96,2 mm na ose x a 97,4 mm na ose y. Využita je jen část plošného spoje, zbytek je nevyužitý. Větší, nevyužitá plocha plošného spoje slouží jen k upevnění a návrh může být snadno upraven pro případ, že by byla použita menší konstrukční krabička. Plošný spoj byl navrhován jako oboustranný s minimálními tloušťkami spojů, izolačními vzdálenostmi a průměry vrtání splňující požadavky konstrukční třídy 4.

Kromě pozic montážních otvorů je kritické umístění konektorů pro připojení napájení a konektoru pro připojení řídicí desky tak, aby byly zároveň s vnější hranou konstrukční krabičky. Umístění ostatních konektorů může být libovolné. Spínaný zdroj a jeho externí komponenty musí být umístěny tak, aby byly dodrženy tyto zásady 3.9 :

- Minimalizace plochy proudové smyčky I_2 , protože v okamžiku vypnutí tranzistoru v integrovaném obvodu dojde k proudovému skoku I_2 z nuly na maximální hodnotu
- Výstupní napětí U_2 je vyvedeno bezprostředně od kondenzátoru C2
- Vývody kritických součástek připojené k potenciálu GND je nutné fyzicky umístit co nejbližší k sobě
- Zpětná vazba musí být vedena tak, aby byla co nejméně rušena vodičem vedoucím k cívce L [8]



Obrázek 3.9. Principiální schéma k vysvětlení zásad pro návrh síťového zdroje. [8]

Návrh obsahuje galvanicky oddělenou část, která je shodně v obou vrstvách jasně ohraničena. Tato hranice je překlenuta pouze obvody ADUM 1200 ARZ pro galvanické oddělení signálů a galvanicky odděleným spínaným zdrojem.

Blokovací kondenzátory jsou fyzicky umístěny co nejbližší k příslušným integrovaným obvodům, aby správně plnily svojí funkci. Pro lepší propojení potenciálu zem je v obou vrstvách plošného spoje rozlita měděná plocha. Ta slouží i k lepší odolnosti vůči vnějšímu rušení, menšímu vyzařování rušivých elektromagnetických vln a k lepšímu odvodu tepla, především u H-můstku (obvodu DRV8842). Ten má na své spodní straně plošku pro odvod tepla, který by měla být připájena k plošnému spoji. To bývá při ručním pájení součástek problematické, proto jsou na plošném spoji pod součástkou 2 prokovené díry o průměru 1,7 mm. Pomocí těchto děr lze plošku připájet z druhé strany plošného spoje a připojit jí tepelně i elektricky k oběma rozlitym měděným plochám. Rozlita

měděná plocha je i v galvanicky separované části návrhu, je však připojená k jinému ‚zemnímu‘ potenciálu. Signálové spoje v tomto návrhu mají obvykle šířku 0,3048 mm, jiné především napájecí spoje mají tloušťku 0,6 mm nebo 0,45 mm a proudově nejvytíženější spoje 1 mm. Minimální použité izolační mezery jsou 0,3048 mm. Průchodky spojující spoje mezi oběma vrstvami mají průměr plošky 1,5 mm a průměr vrtání 0,7112 mm. Obě strany plošného spoje jsou ošetřeny nepájivou maskou a vrchní strana navíc obsahuje servisní potisk, který označuje obrysy pouzder součástek a jejich reference. Podoba navrženého plošného spoje včetně výrobních podkladů je zobrazena v příloze B.1 .

Kapitola 4

Linux na platformě Zynq

V QSPI paměti, kterou je vybavena deska MicroZed je standardně nahrán operační systém. Jedná se o minimální distribuci Linuxu, který je nakonfigurován na míru pro tuto desku. Stejný systém je možné nahrát z webových stránek <http://microzed.org> a je možné jej zkopírovat na microSD, prostřednictvím které je umožněno jeho zavádění. Protože tato verze systému je příliš zjednodušená, je vhodné na microSD kartu nainstalovat jinou distribuci. K tomu bylo využito předpřipravené jádro systému a distribuce Debian.

4.1 Kompilace ARM jádra

Pro desku MicroZed se jevila jako vhodná varianta použít ARM Linuxové jádro s potřebnými úpravami pro plnou preempci ve verzi `xlnx_4.0.8-rt6`, které je k dispozici zde <http://rtime.felk.cvut.cz/gitweb/zynq/linux-build.git/tree>. Jádro se zkompile v počítači, odkud se následně překopíruje na paměťovou kartu která je součástí vývojové sady MicroZed. Nejprve je potřeba nainstalovat nástroj OSELAS.Toolchain

```
# echo "deb http://debian.pengutronix.de/debian/ sid main contrib non-free" >/etc/apt/sources.list.d/pengutronix.list
# aptitude update
# aptitude install oselas.toolchain-2014.12.2-arm-cortexa8-linux-gnueabi-hf-gcc-4.9.2-glibc-2.20-binutils-2.24-kernel-3.16-sanitized
```

Dále je třeba vytvořit adresář, kde se bude jádro kompilovat a přejít do něj. To lze provést například v příkazové řádce zadáním

```
# mkdir zynq
# cd zynq
```

Do připraveného adresáře je potřeba získat připravenou a ozkoušenou konfiguraci jádra systému dostupnou na Katedře řídicí techniky, což lze provést zadáním

```
# git clone git://rtime.felk.cvut.cz/zynq/linux-build.git
```

Poté přejít do adresáře

```
# cd linux-build
```

a zadat

```
# git submodule update -init
```

V makefile nacházejícím se v adresáři `build/xlnx_4.0.8-rt6/linux/GNUMakefile` je uvedena cesta k nástroji OSELAS.Toolchain přiřazená proměnné `CROSS_COMPILE`. Je potřeba zkontrolovat, zda tato cesta (a verze) souhlasí s tou, kterou máme nainstalovanou a případně cestu změnit. Pokud je vše v pořádku, stačí přejít do adresáře

```
# cd build/xlnx_4.0.8-rt6/linux/
# make
```

[9]

4.2 Instalace distribuce Debian

Před instalací je nejdříve potřeba vhodně naformátovat microSD kartu. Na ní se vytvoří 2 oddíly. První oddíl, ze kterého se začne zavádět jádro systému, musí být naformátován na souborový systém FAT32. Souborové systémy EXT nejsou k zavádění podporovány. Tento oddíl nemusí být příliš velký, bohatě postačí zvolených 100 MB. Do něj rozbalíme archiv se systémem dostupným na webu <http://microzed.org>. Následně smažeme soubory `uramdisk.image.gz`, `devicetree.dtb` a `uImage`. V adresáři, kde bylo kompilováno jádro lze nalézt soubory `microzed.dtb` a `image.ub`. Oba soubory zkopírujeme do adresáře, kde byl rozbalen archiv, soubor `microzed.dtb` přejmenujeme na `devicetree.dtb` a soubor `image.ub` přejmenujeme na `uImage`. Zbylé místo na paměťové kartě se použije pro oddíl, ve kterém bude kořenový adresář systému. Ten je vhodné naformátovat na souborový systém EXT3, který podporuje Unixovými systémy používané symbolické odkazy.

Nejprve je potřeba nainstalovat potřebné balíky zadáním

```
# apt-get install binfmt-support qemu qemu-user-static debootstrap
```

Dále se na cílovém médiu vytvoří adresář, kam bude nový systém rozbalen, například

```
# mkdir debian_armhf
```

K zavedení nově instalovaného systému lze použít zápis

```
# debootstrap --arch=armhf --include=debian-keyring,mc,libc6-de,libstdc++6,busybox,aptitude jessie debian-armhf/ ftp://ftp.cz.debian.org/debian/
```

Ten mimo jiné zajistí stažení instalačních souborů z webu. Nyní je potřeba zkopírovat soubor `qemu-arm-static`. QEMU emulátor musí být v cílovém souborovém systému, aby bylo později možné použít příkaz `chroot`.

```
# cp /usr/bin/qemu-arm-static debian_armhf/usr/bin
```

a provést instalaci rozbalených balíčků a skriptů

```
# LC_ALL=C LANGUAGE=C LANG=C chroot debian_armhf /debootstrap/debootstrap --second-stage
# LC_ALL=C LANGUAGE=C LANG=C chroot debian_armhf dpkg --configure -a
```

Po těchto krocích je nový operační systém nainstalovaný, je však ještě potřeba provést jeho konfiguraci. Nejprve je potřeba vytvořit symbolický odkaz na adresář, ve kterém byl systém instalován

```
# ln -sf /debian_armhf/ /armhffs_debian
```

a připojit souborový systém k cíli

```
# mount -t proc proc /armhffs_debian/proc
```

Aby správně fungovala konzole po sériové lince, je potřeba editovat soubor v adresáři `/armhffs_debian/etc/inittab`, ve kterém se všechny řádky generující virtuální konzole změní na komentáře, protože nejsou potřeba. Vytvoří se nová konzole přidáním

```
# T0:23:respawn:/sbin/getty -L ttyS0 115200 vt100
```

Aby bylo možné jí používat, je potřeba zadat

```
# chroot /armhffs_debian sh -c "cd /dev; ./MAKEDEV ttyS0"
```

Aby byla zajištěna správná funkce síťového rozhraní, je potřeba zkopírovat `/etc/hosts` z počítače do cílového systému, tedy zadat

```
# cp /etc/hosts /armhfs_debian/etc/
```

Nakonec je potřeba vytvořit soubor `/etc/apt/sources.list`

```
# LC_ALL=C chroot /armhfs_debian apt-setup
```

A ručně jej upravit přidáním

```
# deb http://ftp.debian.org/debian/ wheezy main contrib non-free
# deb-src http://ftp.debian.org/debian/ wheezy main contrib non-free
```

Po stažení seznamu balíků by měl být systém nakonfigurován. Nyní je možné přidávat další balíky pomocí `apt-get install`. [10]

Kapitola 5

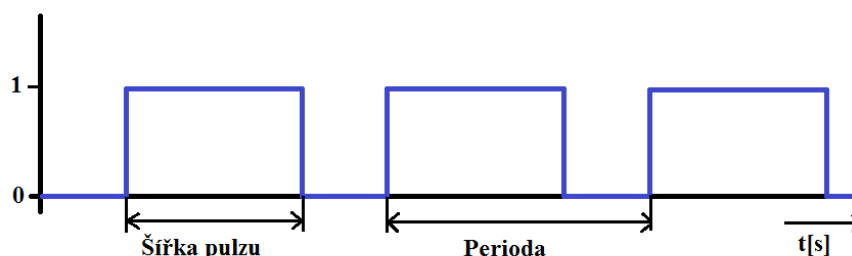
Řízení motoru

5.1 Řízení PWM

5.1.1 Pulzní šířková modulace

Pulzní šířková modulace (PWM) je druh diskretní modulace používaný především ve výkonové elektronice. Přenášený signál nabývá pouze dvou logických hodnot. Střední hodnota přenášeného signálu odpovídá modulované analogové hodnotě. Využití ve výkonové elektronice spočívá v tom, že tranzistory pracující ve spínaném režimu mají oproti lineárnímu režimu minimální ztráty. Častým příkladem využití je regulace výkonu stejnosměrných a střídavých motorů a dalších spotřebičů především s indukční charakteristikou. Indukční zátěž pak slouží jako filtr a přivedení pulzně šířkově modulovaného signálu je pak ekvivalentní přivedení signálu o napětí odpovídajícím střední hodnotě napětí modulovaného signálu.

Parametry modulovaného signálu jsou střída a perioda. Perioda (respektive frekvence) určuje, jak často se bude modulovaná informace přenášet, střída udává poměr doby po kterou je logická úroveň signálu 1 a periody. Je určena konkrétní hodnotou modulovaného signálu. Doba, po kterou je signál v logické úrovni 1 se nazývá šířka pulzu a její hodnota se pohybuje v rozmezí od nuly do periody modulovaného signálu.



Obrázek 5.1. Obrázek k vysvětlení pulzní šířkové modulace.

5.1.2 Ovládání motoru pulzní šířkovou modulací

Motor umístěný na konstrukční krabice se řízen H-můstkem, který umožňuje jeho řízení pulzní šířkovou modulací o frekvenci až 40 kHz. Takto vysoká frekvence není potřeba. Postačí taková frekvence, která bude mimo lidským uchem slyšitelné frekvenční spektrum. Z tohoto hlediska je vyhovující frekvence 20 kHz, která zaručí tichý a plynulý chod.

GPIO piny dostupné prostřednictvím rozhraní PMOD na vývojové desce MicroZed nejsou připojeny přímo k FPGA. Kvůli této komplikaci se prvotní pokusy s PWM realizovaly softwarově. Frekvenci 20 kHz odpovídá perioda 50 us, což je hodnota, okolo které se pohybuje latence procesoru. Během jedné PWM periody je potřeba vykonat více instrukcí, proto softwarové řešení není pro tuto frekvenci použitelné. Maximální frekvence

PWM, kterou lze realizovat softwarově je řádově v jednotkách kHz. Při vyšší požadované frekvenci byly znatelné dlouhé prodlevy, které dokonce převyšovaly odpovídající PWM periodu. Experimenty byly realizovány pomocí programu napsaném v jazyce C. K otestování PWM sloužila funkce `turn()` která zajišťovala běh motoru požadovaným směrem požadovanou rychlostí (respektive střídou PWM) po dobu 1 s.

```
int motor_A, motor_B, motor_active, i;
struct timespec req1 = {0};
struct timespec req2 = {0};
void turn(int duty, int direction){
    if(direction > 0){
        motor_active = motor_A;
        write(motor_B,"0",1);
    }
    else{
        motor_active = motor_B;
        write(motor_A,"0",1);
    }
    write(motor_active,"1",1);
    nanosleep(&req1, (struct timespec *)NULL);
    write(motor_active,"0",1);
    nanosleep(&req2, (struct timespec *)NULL);
}
```

Funkce má parametr `duty` určující požadovanou střídu zadávanou v procentech a parametr `direction` určující směr otáčení. Směr je nastavován kladnou nebo zápornou hodnotou. Cyklus `for`, jehož počet opakování odpovídá nastavené frekvenci PWM (v tomto případě 1 kHz), spolu s požadovanými časy zajišťuje běh funkce po dobu 1 s. K tomu využívá funkci `nanosleep()` která zajišťuje usnutí na požadovanou dobu zadanou v ns. V každém cyklu se provede zápis logické 1 na výstup motoru (v závislosti na zvoleném směru otáčení), čeká se po dobu danou šířkou pulzu, následně se zapíše na výstup logická 0 a počká do konce periody. Výstup k motoru, na který momentálně není přiváděn PWM signál je nastaven na logickou 0.

Takto pomalá pulzní šířková modulace neodpovídá požadavkům, protože motor vydává nepříjemný zvuk a latence procesoru způsobují, že i při střídě 0 je na výstupu k motoru po nezanedbatelnou dobu logická 1 a motor se pomalu otáčí. Lepších výsledků lze dosáhnout při mnohem nižší frekvenci (desítky až stovky Hz), kde už ale otáčení motoru není příliš plynulé. Proto bylo potřeba navrhnout PWM periferii v FPGA a vyřešit problém s nepropojením požadovaných pinů.

■ 5.1.3 Realizace pulzní šířkové modulace pomocí FPGA

Pro přípravu obvodové realizace pulzně šířkové modulace byl jako základ konfigurace systému a sběrnic použitý návrh, který provedl student Martin Jeřábek v rámci své bakalářské práce změřené na CAN sběrnice.

Periferie související s CAN sběrnice nejsou pro požadovaný návrh potřeba. Z bloku `processing_system7_0` jsou AXI_GPO porty vyvedeny do bloku `processing_system7_0_axii_periph`, který zajistí jejich rozdělení. Podstatným blokem je `axi_pwm_coprocessor_0`, který se na jedné straně chová jako slave a na druhé jako master. Ten prostřednictvím bloku `axi_mem_intercon` umožňuje zapisovat data do registrů periferie mapované do adresního prostoru hlavního procesoru. Zápisem do příslušných registrů lze přistupovat k GPIO pinům vyvedeným do PMOD rozhraní, které jsou jinak z FPGA části nedostupné.

Implementace koprocessoru (bloku `axi_pwm_coprocessor_0`) je rozdělena na 2 části – master a slave. Podstata PWM je realizovaná v části slave. Do periferie je přivedena AXI sběrnice. Registry jsou pak realizované uvnitř, adresa vybírá registr pro čtení nebo zápis. Tyto registry jsou (pod jiným označením) dostupné i na výstupu koprocessoru. Jejich význam je pro přehlednost uveden v tabulce.

Registr	Název proměnné	Význam
<code>slv_reg_0</code>	<code>pwm_per</code>	Určuje periodu pulzní šířkové modulace
<code>slv_reg_1</code>	<code>pwm_val</code>	Určuje délku pulzu
<code>slv_reg_2</code>	<code>pwm_cnt</code>	Hodnota čítače
<code>slv_reg_3</code>	<code>pwm_wr_addr</code>	Adresa, kam bude zapisován výstup PWM
<code>slv_reg_4</code>	<code>pwm_wr0</code>	Výstupní hodnoty, pokud motor stojí
<code>slv_reg_5</code>	<code>pwm_wr1</code>	Výstupní hodnoty při otáčení jedním směrem
<code>slv_reg_6</code>	<code>pwm_wr2</code>	Výstupní hodnoty při otáčení druhým směrem
<code>slv_reg_7</code>	-	nevyužito

Tabulka 5.1. Využití registrů.

Potřebné hodnoty z registrů se převádějí na datový typ integer, aby bylo možné s nimi dále pracovat. Hodnoty, které není třeba přepisovat, se v registrech zachovávají. PWM se aktivuje nejvýznamnějším bitem v registru `slv_reg_0` (proměnná `pwm_per`). Implementovaný čítač se inkrementuje při náběžné hraně hodinového signálu, jehož frekvence je 50 MHz. Pokud jeho hodnota (`pwm_cnt`) překročí hodnotu stanovující periodu pulzní šířkové modulace (`pwm_per`), zajistí se zápis logické 1 na příslušný výstup a vynuluje se čítač. Tím začíná nová perioda PWM. Pokud hodnota čítače přesáhne hodnotu určující šířku pulzu, zajistí se zápis logické 0 na příslušný výstup a tento stav potrvá do konce periody PWM. Po každém vynulování čítače se nastavuje požadovaný směr otáčení motoru. Pokud je do Koprocessoru přiveden resetovací signál, dojde k vynulování registrů a k deaktivaci PWM.

V sekci `master` jsou hodnoty přepisovány z proměnných zpět do registrů periferie mapované do adresního prostoru hlavního procesoru. Obě sekce jsou propojeny nadřazeným kódem. Při takto realizovaném zapojení může koprocessor implementovaný v FPGA zapisovat kamkoliv do registru a za určitých okolností by mohlo dojít k havárii systému.

Aby bylo možné takto realizovanou PWM používat, je potřeba do příslušných registrů zapsat příslušná data. Pro první otestování z příkazové řádky bez programování vlastního kódu lze použít program `rdwrmem`. Ten umožňuje jak zapisovat data do registrů, tak je z nich i číst. Příklad jeho použití vypadá následovně:

```
# rdwrmem -b 4 -l 4 -s 0x43c10018 -F 0xdbff2000
```

Parametr `-b` určuje délku bloku, ke kterému se přistupuje, parametr `-l` určuje délku zapisovaného bloku. Za parametrem `-s` je uvedena počáteční adresa, kam se mají data zapisovat a `-F` udává konkrétní zapisovanou hodnotu. Nejdříve je třeba koprocessoru

sdělit, na jakou adresu má zapisovat výstupní hodnoty, aby nezapisoval na adresy, kde to není žádoucí. To se provede zápisem adresy GPIO řadiče 0xe000a000 do registru `pwm_wr_addr`. Jedná se o adresu registru `MASK_GPIO0`. [11]

Dále je potřeba sdělit hodnoty zapisované na výstup, respektive určit na jaké GPIO piny se bude zapisovat při kterém směru otáčení. To znamená zapsat do registru `pwm_wr0` hodnotu `0xdbff0000`, do registru `pwm_wr1` hodnotu `0xdbff2000` a do registru `pwm_wr1` hodnotu `0xdbff0400`. Hexadecimální hodnota `0xdbff` reprezentuje bitovou masku `0b1101101111111111`, která jedničkami určuje, které bity si ponechají původní hodnotu, a které bity budou nastaveny podle spodních bitů zapisovaného slova. Hexadecimální hodnoty `0000`, `2000` a `0400` po řadě udávají logické úroveň 0, logickou úroveň 1 na GPIO pinu 13 a logickou úroveň 1 na GPIO pinu 10.

Perioda pulzní šířkové modulace se nastaví udáním hodnoty, při které se bude nulovat čítač. Při frekvenci hodinového signálu 50 MHz a požadované frekvenci PWM 20 kHz odpovídá maximální hodnota čítače číslu 2500 (lze získat podílem frekvencí). Její hexadecimální zápis je `9c4`, takže jí lze zadat (a zároveň aktivovat PWM) zápisem hodnoty `0x800009c4` do registru `pwm_per`.

Po těchto krocích je PWM periferie připravena k použití. Do registru s adresou `0x43c10004` ze zapisuje směr otáčení a střída. Směr je daný první číslicí za `0x`, kdy 4 znamená otáčení jedním směrem, 8 opačným směrem a 0 vypnutí PWM. Střída je zadána číslem, při jehož dosažení na čítači se změní logická úroveň na výstupu. Musí být zadána v rozmezí od 0 do hodnoty udávající periodu, tedy při frekvenci 20 kHz do `9c4`. Do registru `pwm_val` můžeme zapsat například hodnotu `0x400006a5`, která určuje střídu a směr otáčení.

Periferie v FPGA jsou implementovány v jazyce VHDL s použitím software Vivado 2016.1. Návrh je potřeba do FPGA části čipu Xilinx Zynq XC7Z010 CLG400 nahrát při zavádění operačního systému. Po překlada projektu softwarem Vivado, který lze provést buď v grafickém rozhraní nebo v příkazové řádce zadáním

```
# vivado -mode batch -nolog -nojournal -source build.tcl
```

a mimo jiné se v podadresáři projektu `/systém` vytvoří soubor `system.bit`. K němu je potřeba přidat soubor pojmenovaný `system.bif`, který obsahuje následující kód.

```
all:
{
    system.bit
}
```

Nyní je potřeba v příkazové řádce přejít do tohoto adresáře a zadat příkaz

```
# bootgen -image system.bif -w -process_bitstream bin
```

čímž dojde k vytvoření souboru `system.bit.bin`. Soubory `system.bin.bit` a `system.bit` je potřeba zkopírovat na microSD kartu a nahradit jimi stejnojmenné soubory.

Následující sekvence představuje test PWM s frekvencí 20 kHz a plněním 35%.

```
# rdwrmem -b 4 -l 4 -s 0x43c1000c -F 0xe000a000
# rdwrmem -b 4 -l 4 -s 0x43c10010 -F 0xdbff0000
# rdwrmem -b 4 -l 4 -s 0x43c10014 -F 0xdbff2000
# rdwrmem -b 4 -l 4 -s 0x43c10018 -F 0xdbff0400
# rdwrmem -b 4 -l 4 -s 0x43c10000 -F 0x800009c4
# rdwrmem -b 4 -l 4 -s 0x43c10004 -F 0x4000036b
```

5.2 Čtení a vyhodnocení IRC

Motor, který je součástí laboratorního přípravku, je vybaven inkrementálním senzorem polohy. Provedením experimentů bylo zjištěno, že se jeho výstupní hodnoty změní 400x za 1 otáčku. Při zpětnovazebním řízení je potřeba tyto hodnoty číst a zpracovávat. Hodnoty musí být přečteny při každé náběžné hraně signálu přerušení, který indikuje každou změnu libovolného kanálu A nebo B. To je možné demonstrovat na programu, jehož základem je sekvence příkazů

```
lseek(irc_IRQ, 0, SEEK_SET);
poll(&pfd, 1, -1);
lseek(irc_A, 0, SEEK_SET);
read(irc_A, values[0], 1);
lseek(irc_B, 0, SEEK_SET);
read(irc_B, values[1], 1);
```

V programu jsou deklarovány proměnné `irc_A`, `irc_B` a `irc_IRQ`, které obsahují deskriptor souboru (respektive odkazují na hodnoty GPIO pinů). Dále je vyžadována struktura `pollfd` `pfd`, která obsahuje deskriptory souborů. Přečtené hodnoty jsou ukládány do pole `values`.

Nejprve se příkazem `lseek` nastaví offset pro čtení signálu `irc_IRQ`. Následně se pomocí `poll` počká na náběžnou hranu signálu `irc_IRQ`. Ta musí být předem nastavena při exportování GPIO pinů. Poté se přečtou hodnoty z obou kanálů `irc_A` a `irc_B`, přičemž je vždy nutné předem vynulovat offset.

Podle aktuální a předchozí hodnoty přečtených signálů lze rozlišit, jak se motor otáčí. Pokud se hodnoty neliší nebo se liší v obou bitech, lze s určitostí konstatovat, že došlo k chybě. Ta bývá obvykle způsobena velkou rychlostí motoru, kdy softwarové řešení nestíhá číst hodnoty. V případě, že se liší pouze 1 bit, jsou data pravděpodobně přečtena správně. Naměřené hodnoty lze vyhodnocovat a určovat změny oproti předchozím hodnotám nebo je ukládat do pole a jako ukázkou po skončení sledování inkrementálního čidla vypsat.

Kapitola 6

Závěr

Tato práce se zabývala především návrhem plošného spoje, který je součástí laboratorního přípravku. Jednotlivé komponenty byly vybírány s ohledem na dostupnost, jejich spolehlivost a vyrobiteľnosť prípravku při ručním pájení součástek. Návrh byl realizován s ohledem na požadavky, jako například galvanické oddělení signálů od výkonové části, dostatečně dimenzovaný H-mústek s vnitřními ochrannými obvody, kompatibilita se současnou mechanickou zástavbou a další.

Vybraný H-mústek navíc umožňuje nastavit omezení výstupního proudu, které nebylo požadováno. Lze ho však s výhodou použít například jako ochranu proti přetížení připojeného motoru. Omezení lze nastavit pomocí propojek, přičemž se maximální proud mění s minimálním krokem přibližně 0,25 A.

K napájení laboratorního přípravku je využit konektor JACK. Na plošném spoji jsou umístěny tyto konektory tři, aby bylo možné propojit napájení více modulů mezi sebou. Napájení je v návrhu přivedeno přes vratnou proudovou pojistku, která z důvodu skladové nedostupnosti nebyla osazena. Pájecí plošky jsou překlenuty drátovou propojkou. Vzhledem k předpokládanému napájení pomocí laboratorního zdroje s omezením výstupního proudu však není pojistka potřeba. Na plošném spoji je sestaven 5 V spínaný zdroj, který v porovnání s lineárním zdrojem minimalizuje výkonové ztráty. Galvanicky oddělená část obvodu by v případě připojení jiného procesorového modulu měla být napájena z galvanicky odděleného zdroje. Při návrhu plošného spoje byly chybně označeny jednotlivé vývody zapouzdrěného modulu, což mělo za následek nefunkčnost tohoto řešení. Na vyrobeném prototypu byl zdroj nahrazen drátovými propojkami, takže v případě použití s jiným procesorovým modulem než MicroZed nejsou tyto části galvanicky odděleny. Ve finálním návrhu je potřeba tuto chybu opravit přiřazením čísel pinů podle katalogového listu.

Výstupy inkrementálního senzoru jsou v návrhu mimo jiné připojeny k signalizačním LED. Při návrhu jsem nepředpokládal, i při relativně malém zatížení výrazně poklesne výstupní napětí. Jejich napětí pak není dostatečné k tomu, aby obvody pro galvanické oddělení signálů správně rozlišily logické úrovně. Proto jsou signalizační LED na vyrobeném prototypu odpojeny. Tento problém lze snadno vyřešit přidáním logických hradel nebo tranzistorů.

Při editaci schématu byl omylem smazaný spoj, který připojuje pin č. 4 konektoru J5 k potenciálu GND2. Chybějící spoj byl při osazování plošného spoje nahrazen nanesením většího množství cínu, takže došlo k propojení se sousedním pinem.

Rozhraní PMOD je vyvedeno 12 pinovým atypickým konektorem, ke kterému nebylo možné sehnat odpovídající protikus na plochý kabel. To bylo vyřešeno použitím samorezného 14 pinového IDC konektoru, ze kterého byly 2 piny odstraněny, a přebývající místo na obou stranách konektoru bylo vyplněno kusy plastu. Způsob číslování pinů PMOD konektoru se oproti IDC liší, proto musely být jednotlivé žíly kabelu přeskládané podle požadovaného pořadí. Toto přeorganizování by bylo vhodné provést v návrhu, aby se zjednodušila výroba propojovacích kabelů. PMOD konektor není opatřen

mechanismem proti nechtěnému otočení připojeného konektoru, proto je vždy nutné dodržet, aby kabel vedl směrem od procesorového modulu.

Na osazené desce bylo osciloskopem ověřeno správné vyvedení signálů z inkrementálního senzoru a generování signálu přerušení. Funkčnost ovládání motoru byla ověřena zápisem hodnot do GPIO pinů procesorového modulu.

Na paměťovou kartu, která je součástí vývojové sady MicroZed bylo nainstalováno dostupné Linuxové jádro s úpravami pro plnou preempci a distribuce Debian. K procesorové desce se lze připojit prostřednictvím sériové linky realizované přes USB nebo přes Ethernet. Pro přihlášení je potřeba zadat přihlašovací jméno „root“ a heslo „zynq“.

GPIO piny procesorového modulu nejsou oproti původním předpokladům připojeny k FPGA části čipu, což způsobilo komplikace s návrhem FPGA periférií. Nejprve byly tedy realizovány pokusy o softwarové řešení. Bohužel latence procesoru je příliš velká na to, aby bylo možné realizovat pulzní šířkovou modulaci o frekvenci 20 kHz. Čtení hodnot z inkrementálního senzoru je možné jen při velmi malé rychlosti otáčení motoru, při vyšších rychlostech jsou některé hodnoty vynechávány.

S využitím základu FPGA návrhu studenta Martina Jeřábka byla realizována pulzní šířková modulace v implementované periférii koprocesoru, kterou lze použít prostřednictvím AXI slave portu GPIO modulu. Tato implementace bez problémů umožňuje chod PWM na požadované frekvenci 20 kHz.

Literatura

- [1] *MicroZed Hardware User's Guide*. 1.6 vydání. 2015.
http://microzed.org/sites/default/files/documentations/MicroZed_HW_UG_v1_6.pdf.
- [2] *MicroZed Schematic Rev F*. 2014.
http://microzed.org/sites/default/files/documentations/MicroZed_Rev_F_Schematic_141212.pdf.
- [3] *MicroZed Getting Started Guide*. 1.1 vydání. 2013.
http://microzed.org/sites/default/files/documentations/MicroZed_GettingStarted_v1_1.pdf.
- [4] *DRV8842 DC Motor Driver IC*. G vydání. 2016.
<http://www.ti.com/lit/ds/symlink/drv8842.pdf>.
- [5] *MOTION CONTROL 101 - Servo Motor Glossary of Terms*.
<http://www.orientalmotor.com/technology/articles/servo-motor-glossary.html>.
- [6] *LM1575/LM2575/LM2575HV SIMPLE SWITCHER 1A Step-Down Voltage Regulator*. 2013.
<http://www.ti.com.cn/cn/lit/ds/symlink/lm2575-n.pdf>.
- [7] *Aimtec Series AM1S-Z 1 Watt — DC-DC Converter*. R6.J vydání.
<http://www.aimtec.com/site/Aimtec/files/Datasheet/HighResolution/AM1S-Z.pdf>.
- [8] *Návrh a konstrukce desek plošných spojů*. 1. vyd. vydání. Praha: BEN - technická literatura, 2010. ISBN 978-80-7300-266-4.
- [9] *Zynq - HW wiki*.
<https://rttime.felk.cvut.cz/hw/index.php/Zynq>.
- [10] *EmDebian/CrossDebootstrap - Debian Wiki*.
https://wiki.debian.org/EmDebian/CrossDebootstrap#Configuring_the_new_system_28target_specific.29.
- [11] *Zynq-7000 All Programmable SoC Technical Reference Manual, 4.6 PS I/O Peripherals*. 2015.
http://www.xilinx.com/support/documentation/user_guides/ug585-Zynq-7000-TRM.pdf.

Příloha A

Zadání práce

České vysoké učení technické v Praze
Fakulta elektrotechnická

Katedra kybernetiky

ZADÁNÍ BAKALÁŘSKÉ PRÁCE

Student: Tomáš Nepivoda
Studijní program: Kybernetika a robotika (bakalářský)
Obor: Robotika
Název tématu: Periferní modul pro řízení stejnosměrných motorů pro platformu Zynq

Pokyny pro vypracování:

Generační obměna procesorových modulů užívaných ve výuce vyžaduje návrh nové periferie používané pro výuku operačních systémů pro řízení v reálném čase.

- 1) Navrhněte periferní modul, který umožní k platformě MicroZed připojit a jejím programem řídit stejnosměrný motor vybavený inkrementálním čidlem polohy.
- 2) Sestavte z dostupných zdrojů pro tuto platformu konfiguraci FPGA a software umožňující běh systému GNU/Linux.
- 3) Do návrhu logiky v FPGA přidejte periferie pro generování pulzně šířkové modulace a sledování inkrementálního čidla.
- 4) Připravte software pro otestování a prezentaci projektu, zdokumentujte návrh a připravte dokumentaci pro seznámení studentů s hardwarem a úlohou.

Seznam odborné literatury:

- [1] Sojka, M. - Piša, P.: Usable Simulink Embedded Coder Target for Linux. In 16th Real Time Linux Workshop. Homagstr. 3 - 5, D-72296 Schopfloch: Open Source Automation Development Lab, 2014, p. 1-6.
- [2] Meloun, M.: FPGA Based Robotic Motion Control System, diplomová práce, ČVUT FEL, 2014
- [3] MicroZed Zynq™ Evaluation and Development and System on Module Hardware User Guide, Version 1.6, Avnet Inc./Sedboard.org, January 2015, available online: <http://zedboard.org/product/microzed>

Vedoucí bakalářské práce: Ing. Pavel Piša, Ph.D.

Platnost zadání: do konce letního semestru 2016/2017

L.S.

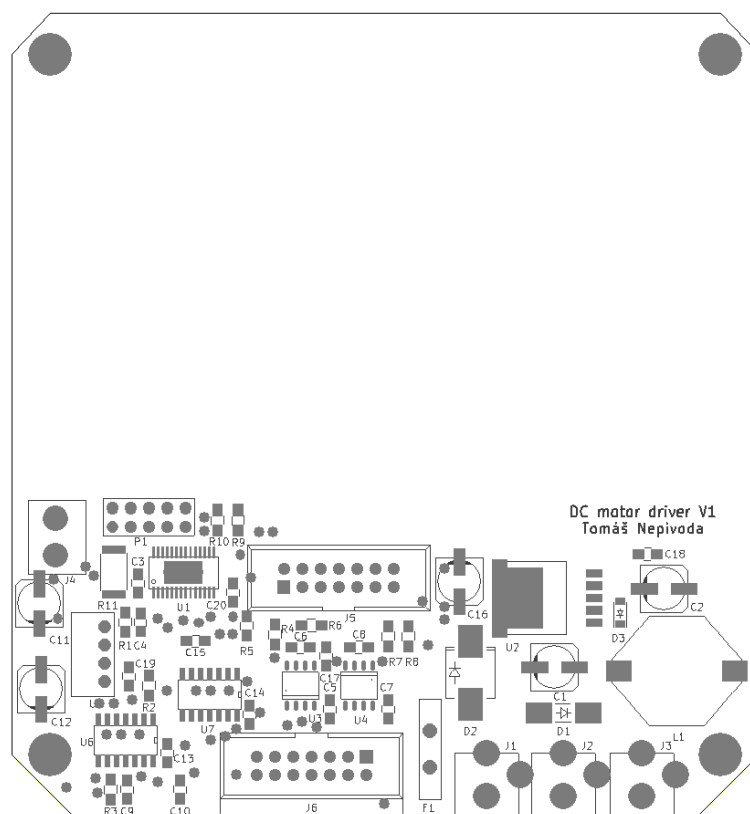
prof. Dr. Ing. Jan Kybic
vedoucí katedry

prof. Ing. Pavel Ripka, CSc.
děkan

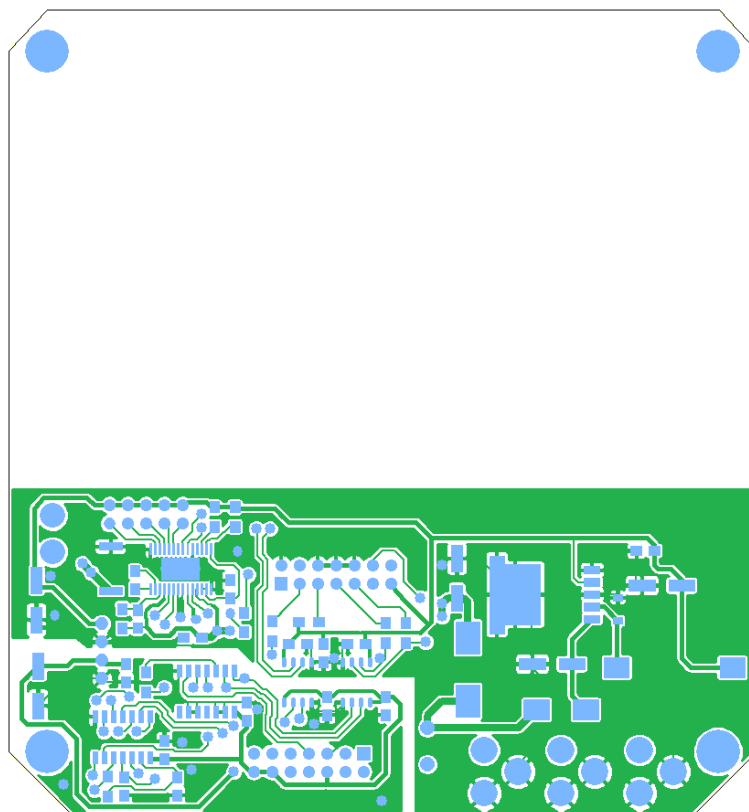
V Praze dne 14. 1. 2016

Příloha B

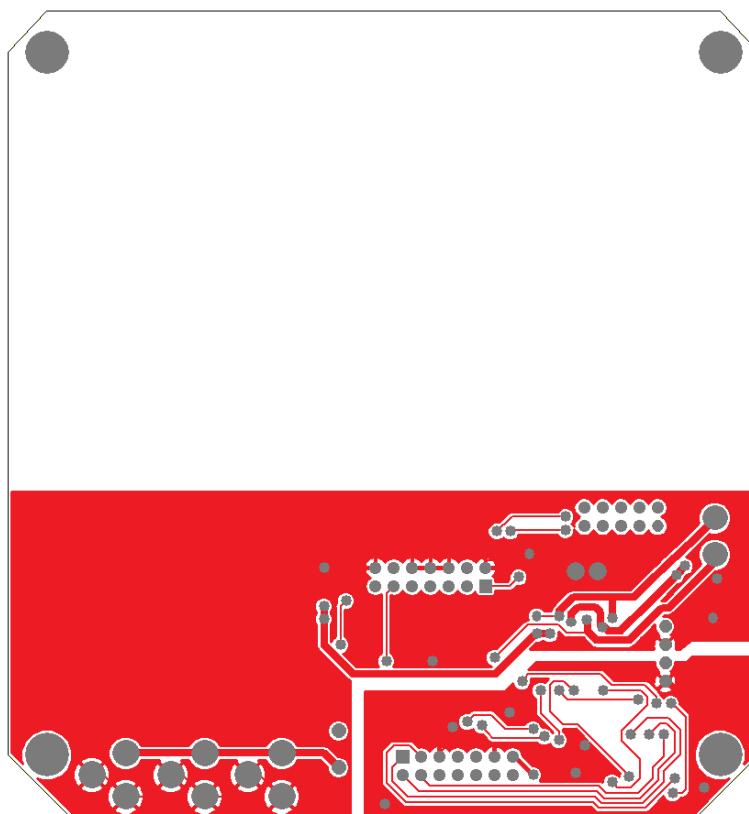
Plošný spoj a schéma výsledného návrhu



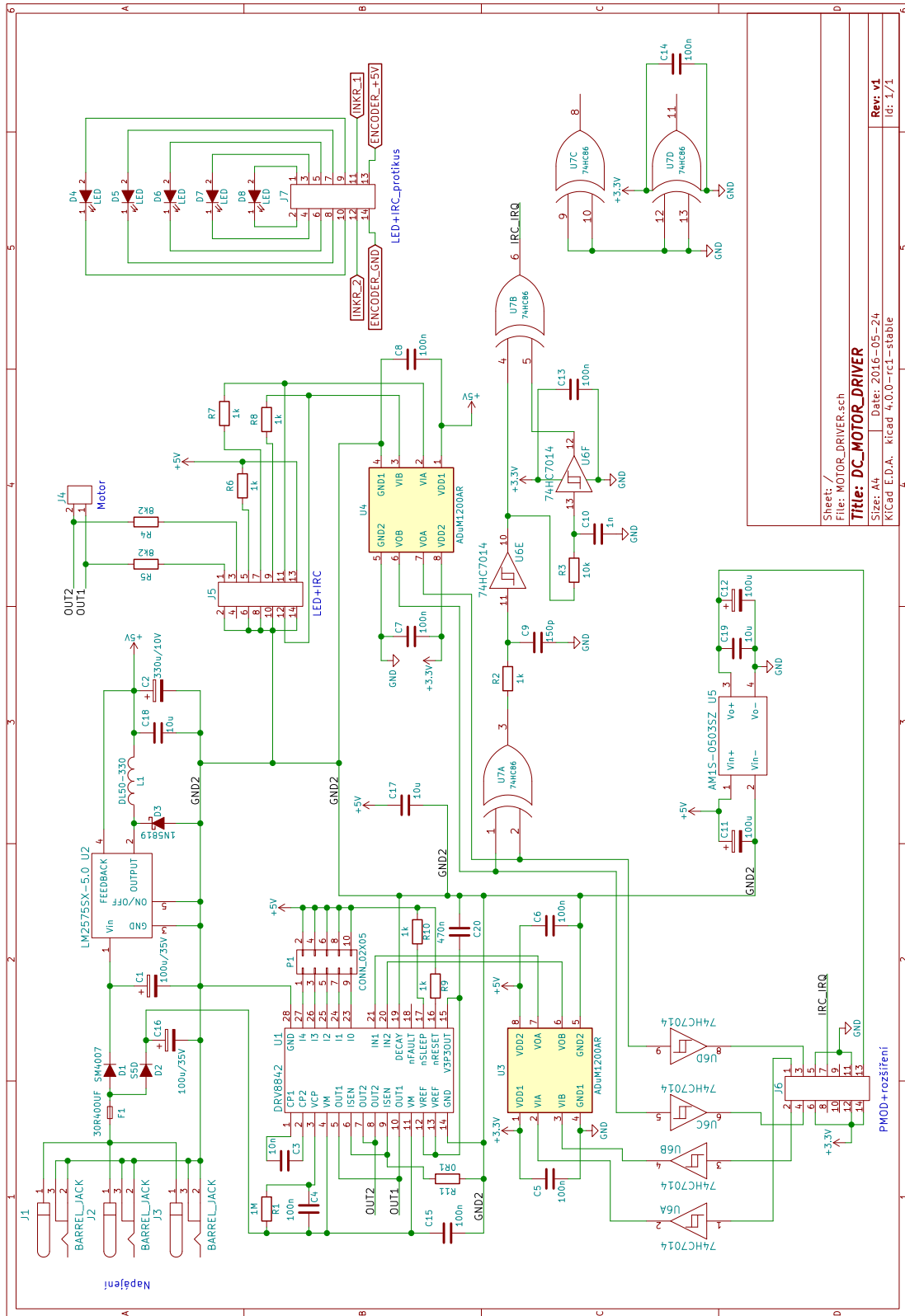
Obrázek B.1. Osazovací výkres.



Obrázek B.2. Horní strana plošného spoje.



Obrázek B.3. Spodní strana plošného spoje.



Sheet: /	File: MOTOR_DRIVER.sch
Size: A4	Title: DC_MOTOR_DRIVER
KiCad E.D.A.	Date: 2016-05-24
	Rev: v1
	IG: 1/1

Obrázek B.4. Kompletní schéma výsledného návrhu.