



ČESKÉ VYSOKÉ UČENÍ TECHNICKÉ V PRAZE

CZECH TECHNICAL UNIVERSITY IN PRAGUE

FAKULTA ELEKTROTECHNICKÁ

KATEDRA TEORIE OBVODŮ

FACULTY OF ELECTRICAL ENGINEERING

DEPARTMENT OF CIRCUIT THEORY

NÁVRH A REALIZACE SPÍNANÉHO AUDIO ZESILOVAČE

DESIGN AND IMPLEMENTATION OF SWITCHED AUDIO AMPLIFIER

BAKALÁŘSKÁ PRÁCE

BACHELOR'S THESIS

AUTOR PRÁCE

AUTHOR

Lukáš Buryánek

VEDOUCÍ PRÁCE

SUPERVISOR

doc. Dr. Ing. Jiří Hospodka

PRAHA, 2015

ZADÁNÍ BAKALÁŘSKÉ PRÁCE

Student: **BURYÁNEC Lukáš**

Studijní program: Komunikace, multimédia a elektronika
Obor: Aplikovaná elektronika

Název tématu: **Návrh a realizace spínaného audio zesilovače**

Pokyny pro vypracování:

Prostudujte literaturu zabývající se spínanými audio zesilovači. Navrhněte spínaný zesilovači pracující ve třídě D s použitím diskrétních součástek a základních integrovaných obvodů typu operační zesilovač. Návrh podložte simulacemi ve vhodném simulačním programu. Navrhněte DPS, realizujte funkční vzorek zesilovače jehož vlastnosti ověřte měřeními. Dle možnosti realizujte spínaný zesilovač speciálním obvodem (ve třídě D či T) a vlastnosti obou porovnejte.

Seznam odborné literatury:

- [1] Audio power amplifier design handbook, Self Douglas, Newnes, Oxford 2006
- [2] Výkonové audio zesilovače pracující ve třídě D, Štál Petr, BEN, Praha 2008
- [3] ARadio, číslo 5, ročník VII, 2002
- [4] www.analog.com
- [5] TA2022, Stereo 90W Audio Amplifier - Tripath

Vedoucí: **doc.Dr.Ing. Jiří Hospodka**

Platnost zadání: 31. 8. 2016


prof. Ing. Miroslav Husák, CSc.
vedoucí katedry




prof. Ing. Pavel Ripka, CSc.
děkan

V Praze dne 21. 1. 2015

ABSTRAKT

Tato bakalářská práce se zabývá rozбором hlavních principů činnosti a vlastností výkonových spínaných audio zesilovačů, respektive zesilovačů ve třídě D. V teoretické části jsou popsány jednotlivé bloky zesilovačů. V praktické části je proveden návrh a realizace dvou prototypů zesilovačů. První prototyp je realizován pomocí pasivních elektronických součástek a základních integrovaných obvodů jako jsou operační zesilovače a budiče výkonových tranzistorů. Zesilovač umožňuje přepínání mezi topologií modulace PWM a topologií samo-oscilujícího zesilovače. Druhý prototyp využívá jako hlavní součástku speciální integrovaný obvod TAS5630B. Návrh obsahuje teoretické výpočty podložené simulacemi v počítačových programech. Součástí návrhu jsou také návrhy desek plošných spojů včetně dat pro výrobu, které jsou přiloženy v příloze. Na obou zesilovačích je provedeno měření hlavních parametrů a dosažené výsledky jsou vzájemně porovnány.

KLÍČOVÁ SLOVA

audio zesilovač, spínaný zesilovač, třída D, PWM, Sigma-Delta modulace, samo-oscilující zesilovač, tranzistory, operační zesilovače, budič tranzistorů, simulace, SPICE, DPS, TAS5630B

ABSTRACT

This bachelor's thesis deals with analysis of main functional principles of switched power audio amplifiers – amplifiers in class D. In a theoretical part of the thesis, particular function blocks are described. In a practical part of this thesis, there is performed design of two prototypes of amplifiers. One prototype is based on passive components and basic integrated circuits such as operational amplifiers and transistor drivers. This amplifier allows switching between PWM carrier-based topology and Self-Oscillating topology. The core of the other prototype is special integrated circuit TAS5630B. The design includes theoretical calculation and software simulation. Design of printed circuit boards with data for manufacturing is included as well. On both samples, measurement of main parameters is performed and aimed attributes are evaluated and compared with each other.

KEYWORDS

audio amplifier, switched amplifier, class D, PWM, Sigma-Delta modulation, Self-Oscillating amplifier, transistor, operational amplifier, transistor driver, simulation, SPICE, PCB, TAS5630B

BURYÁNEC, L. *Návrh a realizace spínaného audio zesilovače*. Praha: České vysoké učení technické v Praze, Fakulta elektrotechnická, Katedra teorie obvodů, 2015. 83 s., 39 s. příloh. Bakalářská práce. Vedoucí práce: doc. Dr. Ing. Jiří Hospodka.

PROHLÁŠENÍ

Prohlašuji, že jsem předloženou práci vypracoval samostatně a že jsem uvedl veškeré použité informační zdroje v souladu s Metodickým pokynem o etické přípravě vysokoškolských závěrečných prací.

V Praze dne

.....

(podpis autora)

PODĚKOVÁNÍ

Rád bych poděkoval vedoucímu práce doc. Dr. Ing. Jiřímu Hospodkovi za cenné rady při návrhu a konstrukci zesilovačů. Díky patří také Ing. Jiřímu Náhlíkovi za pomoc při měření prototypů a v neposlední řadě mé rodině za podporu během studia.

OBSAH

1	HLAVNÍ VLASTNOSTI VÝKONNOVÝCH ZESILOVACÍCH STUPŇŮ	3
1.1	Rozdělení do tříd	3
1.2	Třída A	3
1.3	Třída B	4
1.4	Třída AB	4
1.5	Třída D	4
2	PRINCIP ČINNOSTI ZESILOVAČŮ VE TŘÍDĚ D	5
2.1	Základní topologie	5
2.2	Typy modulátorů	6
2.2.1	Modulátor využívající základní PWM	6
2.2.2	PWM s uzavřenou smyčkou	7
2.2.3	Sigma-Delta modulátory	8
2.2.4	Samo-oscilující zesilovače (Self-Oscillating)	10
	Zesilovače s hysterezním spínáním (Hysteresis Switching)	10
	Zesilovače s oscilací řízenou fázovým posuvem (Phase Shift Controlled)	11
2.3	Výkonový stupeň	11
2.3.1	Poloviční most	12
2.3.2	Plný most	12
	Porovnání vlastností polovičního a plného mostu	13
	Bus pumping efekt	14
2.3.3	Parametry tranzistorů	14
	Maximální dovolené napětí U_{DSmax}	14
	Odpor v sepnutém stavu $R_{DS(on)}$	15
	Náboj hradla Q_G	15
	Náboj závěrného zotavení vestavěné diody tranzistoru Q_{rr}	16
	Další důležité parametry MOSFET	16
2.4	Budiče MOSFET	17
2.4.1	Hlavní funkce budičů	17
	Zajištění dead-time	17
2.4.2	Rozdělní budičů a jejich základní zapojení	18
	Low-side driver	18

High-side driver	19
2.5 Výstupní filtr.....	21
2.5.1 Výběr induktorů.....	21
2.5.2 Výběr kapacitorů	22
3 NÁVRH ZESILOVAČE ZA POUŽITÍ DISKRÉTNÍCH SOUČÁSTEK	23
3.1 Blokové schéma	23
3.2 Předzesilovač + vstupní filtr	23
3.3 Generátor trojúhelníkového signálu.....	25
3.4 Komparátor	29
3.5 Návrh výkonového stupně	30
3.6 Budiče tranzistorů	32
3.7 Návrh výstupního filtru	35
3.7.1 Výběr kapacitorů pro výstupní filtr.....	38
3.7.2 Výběr induktorů pro výstupní filtr	38
3.7.3 Kompenzační RC člen – Zobelův člen	40
3.8 Chybový zesilovač a zpětná vazba	41
3.8.1 Chybový zesilovač.....	41
3.8.2 Zpětná vazba.....	42
3.8.3 Analýza stability a frekvenčních charakteristik zesilovače v PWM topologii	44
3.8.4 Analýza oscilací a frekvenčních charakteristik samo-oscilujícího zesilovače	47
3.9 Výpočet výkonových ztrát na tranzistorech.....	50
3.10 Výběr pasivního chladiče	51
3.11 Nadproudová ochrana	52
3.12 Simulace zesilovače jako celku.....	54
3.13 Návrh plošného spoje	56
4 REALIZACE ZESILOVAČE ZA POUŽITÍ SPECIÁLNÍHO INTEGROVANÉHO OBVODU	58
4.1 Výběr vhodného integrovaného obvodu	58
4.2 Vlastnosti obvodu TAS5630B	59
4.3 Systém ochran.....	59
4.4 Zapojení TAS5630B	60
4.4.1 Výstupní filtr	60
4.4.2 Obvody signalizace ochran	61
4.4.3 Výběr chladiče	61
4.5 Předzesilovače OPA1632.....	62

4.6	Návrh plošného spoje	64
5	MĚŘENÍ PARAMETRŮ REALIZOVANÝCH ZESILOVAČŮ	65
5.1	Podmínky měření a měřicí přístroje.....	65
5.2	Harmonické zkreslení plus šum – <i>THD+N</i>	66
5.3	Frekvenční charakteristiky	70
5.4	Účinnost zesilovače.....	71
5.5	Odstup signálu od šumu – <i>SNR</i>	72
5.6	Potlačení vlivu napájecího napětí – <i>PSRR</i>	73
5.7	Stejnoseměrná složka výstupního signálu	74
5.8	Měřená přeslechů – <i>XT</i>	75
5.9	Frekvenční spektrum – <i>FFT</i>	76
5.10	Časové průběhy signálů	77
6	ZÁVĚR	79

SEZNAM OBRÁZKŮ

Obrázek 2.1 Základní blokové schéma zesilovače ve třídě D v otevřené smyčce	5
Obrázek 2.2 Základní blokové schéma zesilovače ve třídě D se základní PWM v otevřené smyčce.....	6
Obrázek 2.3 Časové průběhy signálů na vstupech komparátoru a obdélníkového signálu na jeho výstupu u klasické PWM	6
Obrázek 2.4 Principiální zapojení zesilovače s PWM s uzavřenou smyčkou	7
Obrázek 2.5 Principiální schéma sigma-delta modulátoru 1. řádu	8
Obrázek 2.6 Časové průběhy signálů sigma-delta modulátoru 1. řádu	9
Obrázek 2.7 Principiální schéma možného zapojení zesilovače s hysterezním spínáním	10
Obrázek 2.8 Principiální schéma možného zapojení zesilovače s oscilací řízenou fázovým posuvem.....	11
Obrázek 2.9 Příklad změny frekvence oscilací v závislosti na hloubce modulace pro oba typy samo-oscilujících zesilovačů.....	11
Obrázek 2.10 Znázorněná topologie polovičního mostu.....	12
Obrázek 2.11 Znázorněná topologie plného mostu	12
Obrázek 2.12 Bus pumping u polovičního mostu	14
Obrázek 2.13 Znázorněný vliv doby závěrného zotavení vestavěné diody MOSFET	16
Obrázek 2.14 Znázorněný dead-time na výstupním napětí můstku a jeho vliv na zkreslení výstupního signálu	18
Obrázek 2.15 Low-side driver, topologie totem-pole.....	19
Obrázek 2.16 High-side driver, topologie totem-pole.....	19
Obrázek 2.17 Zapojení budičů pro simulaci.....	20
Obrázek 2.18 Průběhy napětí simulace principiálního zapojení budičů.....	20
Obrázek 2.19 Příklad vlivu různých druhů induktorů na zkreslení výstupního signálu u zesilovače IRAUDAMP7D	22
Obrázek 3.1 Blokové schéma navrženého diskretního zesilovače	23
Obrázek 3.2 Zapojení předzesilovače a vstupního filtru.....	24
Obrázek 3.3 Modulová a fázová frekvenční charakteristika vstupního filtru	25
Obrázek 3.4 Simulace předzesilovače v časové oblasti	25
Obrázek 3.5 Obvodové schéma navrženého generátoru trojúhelníkového signálu	26
Obrázek 3.6 Průběh simulace generátoru trojúhelníkového signálu v časové oblasti.....	28
Obrázek 3.7 Simulace generátoru trojúhelníkového signálu ve spektrální oblasti pomocí FFT..	29

Obrázek 3.8 Obvodové zapojení komparátoru.....	30
Obrázek 3.9 Obvodové zapojení pro vytvoření invertovaného modulovaného signálu pomocí dvou hradel XOR	30
Obrázek 3.10 Obvodové zapojení výkonového stupně	31
Obrázek 3.11 Zjednodušená vnitřní bloková struktura obvodu IR2110S	33
Obrázek 3.12 Obvodové zapojení jednoho budiče pro ovládání poloviny mostu.....	33
Obrázek 3.13 RCD síť předřazené vstupům budičů	34
Obrázek 3.14 Obvodové schéma pro návrh výstupního filtru.....	35
Obrázek 3.15 Frekvenční charakteristika výstupního LC filtru 2. řádu	37
Obrázek 3.16 Modulová frekvenční charakteristika výstupního filtru pro různé varianty odporové zátěže.....	38
Obrázek 3.17 Zobelův člen	40
Obrázek 3.18 Obvodové zapojení chybového zesilovače	41
Obrázek 3.19 Obvodové zapojení zpětné vazby.....	43
Obrázek 3.20 Principiální schéma zesilovače se zpětnou vazbou	44
Obrázek 3.21 Frekvenční charakteristiky otevřené smyčky PWM topologie	46
Obrázek 3.22 Frekvenční charakteristiky uzavřené smyčky PWM topologie	47
Obrázek 3.23 Fázová frekvenční charakteristika otevřené smyčky samo-oscilujícího zesilovače	48
Obrázek 3.24 Modulová frekvenční charakteristika zpětné vazby a chybového zesilovače	49
Obrázek 3.25 Frekvenční charakteristiky uzavřené smyčky samo-oscilující topologie	50
Obrázek 3.26 Profil použitého hliníkového chladiče s okótovanými rozměry v milimetrech	52
Obrázek 3.27 Obvodové schéma nadproudové ochrany	53
Obrázek 3.28 Časové průběhy signálů simulace nadproudové ochrany	53
Obrázek 3.29 Simulovaný časový průběh výstupního napětí samo-oscilujícího zesilovače.....	55
Obrázek 3.30 Simulace FFT výstupního napětí samo-oscilujícího zesilovače.....	55
Obrázek 3.31 Simulovaný časový průběh výstupního napětí zesilovače v topologii PWM.....	56
Obrázek 3.32 Simulace FFT výstupního napětí zesilovače v topologii PWM.....	56
Obrázek 4.1 Obvodové schéma výstupního LC filtru.....	60
Obrázek 4.2 Frekvenční charakteristiky výstupního filtru integrovaného zesilovače	61
Obrázek 4.3 Obvodové schéma předzesilovače s OPA1632.....	62
Obrázek 4.4 Simulované frekvenční charakteristiky předzesilovače.....	63
Obrázek 4.5 Simulované časové průběhy předzesilovače	64
Obrázek 5.1 Měřící pracoviště na katedře teorie obvodů	65
Obrázek 5.2 Diskrétní zesilovač – Samo-oscilující topologie, závislost THD+N na frekvenci, parametrem je výstupní výkon zesilovače	66

Obrázek 5.3 Diskrétní zesilovač – PWM topologie, závislost THD+N na frekvenci, parametrem je výstupní výkon zesilovače	67
Obrázek 5.4 Integrovaný zesilovač (levý kanál), závislost THD+N na frekvenci, parametrem je výstupní výkon zesilovače	67
Obrázek 5.5 Diskrétní zesilovač – Samo-oscilující topologie, závislost THD+N na výstupním výkonu, parametrem je frekvence vstupního signálu.....	68
Obrázek 5.6 Diskrétní zesilovač – PWM topologie, závislost THD+N na výstupním výkonu, parametrem je frekvence vstupního signálu	69
Obrázek 5.7 Integrovaný zesilovač (levý kanál), závislost THD+N na výstupním výkonu, parametrem je frekvence vstupního signálu	69
Obrázek 5.8 Modulové frekvenční charakteristiky	70
Obrázek 5.9 Závislost účinnosti na výstupním výkonu	71
Obrázek 5.10 Závislost SNR na výstupním výkonu	73
Obrázek 5.11 Závislost PSRR na frekvenci	74
Obrázek 5.12 Závislost přeslechů XT integrovaného zesilovače na frekvenci.....	75
Obrázek 5.13 Diskrétní zesilovač – Samo-oscilující topologie, frekvenční spektrum výstupního signálu	76
Obrázek 5.14 Diskrétní zesilovač – PWM topologie, frekvenční spektrum výstupního signálu.	76
Obrázek 5.15 Integrovaný zesilovač (levý kanál), frekvenční spektrum výstupního signálu.....	77
Obrázek 5.16 Diskrétní zesilovač – Samo-oscilující topologie, časový průběh výstupního signálu	77
Obrázek 5.17 Diskrétní zesilovač – PWM topologie, časový průběh výstupního signálu.....	78
Obrázek 5.18 Integrovaný zesilovač (levý kanál), časový průběh výstupního signálu	78

SEZNAM TABULEK

Tabulka 2.1 Výhody a nevýhody polovičního mostu	13
Tabulka 2.2 Výhody a nevýhody plného mostu.....	13
Tabulka 3.1 Shrnutí parametrů tranzistorů N-MOSFET IRF540N	32
Tabulka 3.2 Hlavní parametry železo-prachového jádra T106-2.....	40
Tabulka 3.3 Výsledky simulace harmonického zkreslení THD	54
Tabulka 4.1 Základní parametry vybraných integrovaných zesilovačů	58
Tabulka 5.1 SNR pro různé výstupní výkony.....	72
Tabulka 5.2 Stejnoseměrná složka výstupního signálu	74
Tabulka 6.1 Porovnání vybraných parametrů realizovaných zesilovačů	80

SEZNAM POUŽITÝCH SYMBOLŮ

Audio pásmo	slyšitelný rozsah frekvencí (20 Hz – 20 kHz)
BW	<i>Band-Width</i> – šířka pásma
C	elektrická kapacita
CMRR	<i>Common Mode Rejection Ratio</i> – potlačení souhlasného napětí
D	elektroda drain tranzistoru
DPS	deska plošného spoje
EMC	<i>Electro-Magnetic Compatibility</i> – elektromagnetická kompatibilita
EMI	<i>Electro-Magnetic Interference</i> – elektromagnetické rušení
<i>f</i>	frekvence
<i>f_o</i>	zlomová frekvence
FFT	<i>Fast Fourier Transform</i> – rychlá Fourierova transformace
G	napěťový zisk
<i>H(p)</i>	přenosová funkce
<i>I</i>	elektrický proud
L	elektrická indukčnost
M	index (hloubka) modulace
OZ	operační zesilovač
<i>p</i>	komplexní proměnná Laplaceovy transformace
PSRR	<i>Power Supply Rejection Ratio</i> – potlačení vlivu napájecího napětí
<i>P_{výst}</i>	výstupní výkon
PWM	<i>Pulse Width Modulation</i> – pulzně šířková modulace
R	elektrický odpor
<i>R_z</i>	zatěžovací odpor
S	elektroda source tranzistoru
single-ended	nesymetrický signál – signál vztažen vůči zemi
SR	<i>Slew Rate</i> – rychlost přeběhu
T	doba periody
<i>t_d</i>	časové zpoždění
THD	<i>Total Harmonic Distortion</i> – harmonické zkreslení
THD+N	<i>Total Harmonic Distortion + Noise</i> – harmonické zkreslení + šum
U	elektrické napětí
<i>U_{nap}</i>	výkonové napájecí napětí
<i>U_{vst}</i>	efektivní hodnota vstupního napětí
<i>U_{výst}</i>	efektivní hodnota výstupního napětí
<i>η</i>	výkonová účinnost

ÚVOD

Audio zesilovače jsou nedílnou součástí řetězce zařízení určených k reprodukci zvuku. Hlavním úkolem audio zesilovačů je zesílit amplitudu a proud vstupního audio signálu a dodat tak do zátěže, která je reprezentována reproduktorem, větší elektrický výkon současně při zachování ideálně stejného průběhu vstupního signálu – nezkreslený signál. Audio zesilovače musí být schopny zpracovávat vstupní signál v rozsahu slyšitelných frekvencí, tj. přibližně rozsah 20 Hz – 20 kHz. Důležitými parametry jsou tedy také jeho frekvenční charakteristiky. Audio zesilovače se nacházejí v řadě zařízení od aplikací vyžadující relativně malý výkon, jako jsou přenosné počítače, mp3 přehrávače, mobilní telefony, až po výkonově náročné aplikace v podobě domácích audio systémů, studiové techniky, kytarových zesilovačů a zařízení pro ozvučení velkých prostor.

Tato bakalářská práce je dělena do tří základních částí. V první teoretické části je proveden stručný přehled vlastností a topologií jednotlivých tříd výkonových zesilovačů. Následně se tato část věnuje podrobně principům činnosti zesilovačů ve třídě D, popisem nejpoužívanějších topologií v této třídě a rozбором činnosti jednotlivých funkčních bloků zesilovače. Druhá praktická část se věnuje návrhu dvou spínaných zesilovačů. První zesilovač je založen na modulárním návrhu s využitím pasivních součástek a základních integrovaných obvodů jako jsou operační zesilovače a budiče výkonových tranzistorů. Tento zesilovač bude dále v práci označován zjednodušeně jako diskretní. Navržený diskretní zesilovač umožňuje přepínání mezi topologií s modulací PWM a topologií samo-oscilujícího zesilovače. Je zde proveden návrh jednotlivých funkčních bloků s teoretickými výpočty, které jsou podloženy počítačovou simulací. Cílem tohoto návrhu nebylo navrhnout takzvané Hi-Fi zařízení, jako spíše ověření poznatků o principech činnosti uvedených v první teoretické části. Z tohoto důvodu se také jedná pouze o monofonní zesilovač, neboť konstrukce stereofonního zesilovače by z tohoto důvodu neměla velký význam, protože by se jednalo prakticky pouze o návrh dvou kusů monofonního zesilovače, dalším důvodem pro realizaci mono zesilovače byla úspora financí. Druhý navržený prototyp využívá speciální integrovaný obvod TAS5630B od firmy Texas Instruments, který je už realizovaný jako stereofonní. Pro oba prototypy byly navrženy desky plošných spojů, data pro výrobu (formát Gerber, Excellon) jsou přiložena na CD. Třetí část této práce se věnuje měření hlavních parametrů audio zesilovačů na realizovaných vzorcích. Naměřené údaje jsou vyneseny formou charakteristik do grafů a vlastnosti obou zesilovačů jsou vzájemně porovnány. V závěru této práce jsou shrnuty poznatky o návrhu a dosažené výsledky a vlastnosti realizovaných zesilovačů. V příloze pak lze nalézt celková obvodová schémata, seznamy součástek, klišé návrhu desek plošných spojů a ostatní údaje pro výrobu daných zesilovačů.

CÍLE PRÁCE

Po konzultaci s vedoucím této práce a vzhledem ke konkrétnímu návrhu a realizaci funkčního vzorku byly konkretizovány hlavní technické požadavky zesilovače. Byl stanoven cíl práce v návrhu zesilovače s použitím převážně diskrétních součástek umožňujícím dodat výstupní výkon minimálně 150 W do zátěže o velikosti 4Ω při zkreslení signálu reprezentovaného parametrem $THD+N$ menším než 1 %. Realizace zesilovačů za použití převážně diskrétních součástek přináší uplatnění především v oblasti středních a vysokých výstupních výkonů, neboť pro aplikace vyžadující malé výstupní výkony je výhodnější, jak z finančního hlediska, tak z hlediska rozměrů zesilovače, uplatnit speciální integrované obvody, jejichž většina produkce je určena především pro nízkovýkonové aplikace.

Dalším cílem byla realizace zesilovače za použití speciálního integrovaného obvodu. Aby mělo případné srovnání dosažených parametrů zesilovačů smysl, musí být volen speciální integrovaný obvod umožňující dodat alespoň řádově stejný výstupní výkon jako navržený diskrétní zesilovač.

1 HLAVNÍ VLASTNOSTI VÝKONNOVÝCH ZESILOVACÍCH STUPŇŮ

V této kapitole budou krátce shrnuty základní vlastnosti a topologie tříd výkonových zesilovacích stupňů.

1.1 Rozdělení do tříd

Výkonový stupeň je poslední část výkonového zesilovače, jeho úkolem je zesílit výkon vstupního signálu. Jedná se buďto pouze o proudové zesilovače, které pracují už s napětově zesíleným signálem, nebo o zesilovače proudové a napětové zároveň. Mezi hlavní sledované parametry výkonových stupňů patří parametr udávající harmonické zkreslení výstupního signálu a účinnost zesilovače, která udává poměr mezi výkonem dodaným do zátěže a příkonem odebíraným z napájecího zdroje a udává tak velikost výkonu, který je ztracen přeměnou v teplo na výkonovém stupni.

Tranzistorové výkonové zesilovače lze rozdělit podle hlavních vlastností, topologií výkonového stupně a volby pracovního bodu do několika základních tříd. Jednotlivé třídy lze rozdělit do dvou hlavních skupin – a to na zesilovače pracující s tranzistory v lineárním režimu a na skupinu spínaných zesilovačů, kde si činnost tranzistorů lze idealizovaně představit jako spínače o dvou stavech – zapnuto a vypnuto.

Mezi hlavní zástupce lineárních audio zesilovačů patří třídy označené jako A, B, AB. Označení tříd spínaných zesilovačů není zcela jednoznačné – spínanou skupinu tvoří především třída D a dále třídy, které se vyvinuly její postupnou modifikací, spočívající především ve vylepšování techniky modulace. Velké procento těchto modifikací je patentovanou technologií různých výrobců zesilovačů. Přestože se v různé literatuře tyto třídy označují jako například T, S, jedná se spíše o marketingové označení jednotlivých výrobců. Z tohoto důvodu bude v této práci chápáno označení třída D jako synonymum pro spínaný zesilovač zahrnující všechny modifikace původního konceptu. Dále existují třídy jako H a G, které využívají principy lineárních i spínaných zesilovačů, tyto třídy mění v závislosti na úrovni vstupního signálu velikost napájecího napětí buďto mezi několika diskrétními úrovněmi nebo kontinuálně a tak dochází ke zvyšování účinnosti. Protože lineární zesilovače nejsou námětem této práce, jsou zde pouze shrnuty základní vlastnosti jednotlivých tříd.

1.2 Třída A

Tranzistor u této třídy pracuje stále v lineárním režimu. Časté zapojení tranzistoru je zapojení se společným emitorem. Pracovní bod je volen tak, že tranzistor po celou dobu periody vstupního signálu pracuje ve vodivém režimu, obvykle se volí pracovní bod přibližně v polovině napájecího napětí z důvodu největšího možného rozkmitu výstupního napětí. Z tohoto poznatku vyplývá malá účinnost této třídy, neboť nikdy nenastává situace, kdy by byl tranzistor v nevodivém stavu a stále tak dochází k velkým ztrátám výkonu v důsledku toku proudu kolektorem tranzistoru i bez přítomnosti vstupního signálu. Účinnost této třídy je nejnižší ze všech tříd. Teoretická účinnost dosahuje maximálně 50 % a to pouze za použití

indukční vazby [14]. Tato nevýhoda je nicméně kompenzována tím, že zkreslení těchto zesilovačů je ze všech tříd nejmenší. Zesilovače ve třídě A jsou využívány především pro malé výkony, protože u aplikací požadující větší výkon jsou tyto zesilovače velmi objemné a je třeba zajistit dostatečné chlazení z důvodu velkých ztrát.

1.3 Třída B

Využívá se komplementární dvojice tranzistorů tvořící takzvanou push-pull topologii. Pracovní bod je volen tak, že v nepřítomnosti vstupního signálu jsou oba tranzistory v nevodivém stavu. Pokud na vstup přivedeme harmonický signál, každý tranzistor se dostává do vodivého stavu pouze jednu půlvlnu. Oba tranzistory se nikdy nedostávají do vodivého stavu současně. Následkem je podstatné zvýšení účinnosti oproti třídě A, teoretická účinnost činí 78,5 % [14]. Na druhé straně nevýhodou tohoto uspořádání je zvětšení zkreslení z toho důvodu, že k přechodu tranzistoru do vodivého stavu je zapotřebí určité malé napětí na bázi. V oblasti přechodu mezi vodivými stavy tranzistorů tedy dochází ke zkreslení, neboť pro určitý malý rozsah vstupního napětí jsou oba tranzistory současně v nevodivém stavu. Zesilovače ve třídě B se tedy používají hlavně pro dodání větších výkonů.

1.4 Třída AB

Tato třída kombinuje výhody obou předešlých tříd. Topologie vychází ze třídy B, nicméně je zde volen pracovní bod tak, aby bez přítomnosti vstupního signálu protékal kolektory tranzistorů malý proud, toho je dosaženo přivedením malého předpětí na bázi tranzistorů, díky tomu je i v přítomnosti malého signálu na vstup vždy jeden tranzistor ve vodivém stavu a nedochází tak k „mrtvé zóně“ jako u třídy B. Tímto krokem se sice částečně sníží účinnost zesilovače, ale podstatně se sníží zkreslení signálu. Zkreslení se blíží hodnotám dosahovaných u zesilovačů ve třídě A. Třídy AB patří mezi nepoužívanější topologie jak v oblasti integrovaných obvodů, tak v návrzích s diskrétními součástkami.

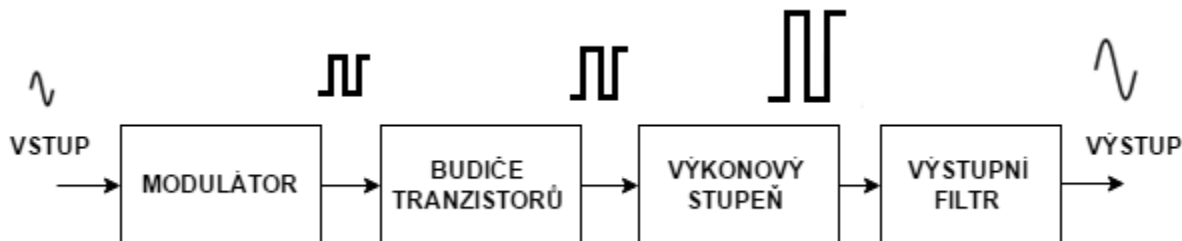
1.5 Třída D

Jak již bylo zmíněno, zesilovače ve třídě D pracují s tranzistory ve spínaném režimu. Mezi největší výhody spínaných zesilovačů patří velká účinnost, která teoreticky dosahuje 100 procent díky tomu, že tranzistory jsou ideálně pouze ve dvou stavech – zapnuto, vypnuto. U reálných zapojení lze dosáhnout účinnosti přesahující až 90 procent. Dosažitelné zkreslení těchto zesilovačů je dáno především použitím druhu modulace vstupního audio signálu na signál obdélníkový, obecně lze ale říci, že u zesilovačů ve třídě D lze dosáhnout až srovnatelného zkreslení se třídou AB. Třída D tvoří na trhu zesilovačů podstatnou část, uplatnění nachází především v integrované formě v nízkovýkonových aplikacích, jako jsou mp3 přehrávače, mobilní telefony a notebooky, protože zde díky vysoké účinnosti potřebují malé nebo žádné chlazení, které je jinak značně objemné. Za jistou nevýhodu spínaných zesilovačů lze považovat větší úroveň elektromagnetického rušení (EMI) vzniklého spínáním velkých proudů o poměrně vysoké frekvenci. Při návrhu zařízení a zejména při návrhu plošného spoje je tak nutné brát zřetel na elektromagnetickou kompatibilitu (EMC). Popisu činnosti zesilovačů v této třídě bude věnována celá následující kapitola.

2 PRINCIP ČINNOSTI ZESILOVAČŮ VE TŘÍDĚ D

Tato kapitola se věnuje popisu činnosti zesilovačů ve třídě D, budou zde popsány jednotlivé funkční bloky včetně možností jejich realizace a jejich vlivu na parametry zesilovače.

2.1 Základní topologie



Obrázek 2.1 Základní blokové schéma zesilovače ve třídě D v otevřené smyčce

Existují různé variace zesilovačů ve třídě D, obecně jsou založeny na transformaci vstupního analogového signálu na signál obdélníkového průběhu, který obsahuje informaci o vstupním signálu. Tato transformace je zajištěna blokem modulátoru, kde dochází v závislosti na vstupním signálu ke generování obdélníkového signálu s různě širokými pulzy, může docházet i ke změně frekvence tohoto signálu (v závislosti na druhu modulace), která musí být podstatně vyšší než hodnota nejvyšší frekvence audio signálu, který chceme zesilovat. Aby bylo možné z obdélníkového signálu později obnovit zpět zesílený analogový vstupní signál, musí být frekvence obdélníkového signálu dle Shannonova vzorkovacího teorému alespoň dvakrát vyšší. V praxi se ale volí (v závislosti na druhu modulace) tato frekvence obvykle alespoň desetkrát větší, z důvodu praktické realizace výstupního filtru, který obnoví původní zesílený signál. Různé techniky modulace budou popsány v následující kapitole.

Obdélníkový signál z modulátoru nemůže být sám o sobě přímo přiveden na hradla výkonových tranzistorů, protože napěťová úroveň tohoto signálu je obvykle pouze do 5 V a modulátor není sám schopný dodat potřebný proud pro spínání tranzistorů o poměrně vysoké frekvenci. To je důvod pro zařazení bloku takzvaného budiče tranzistorů (transistor driver), prakticky se jedná o malý výkonový stupeň.

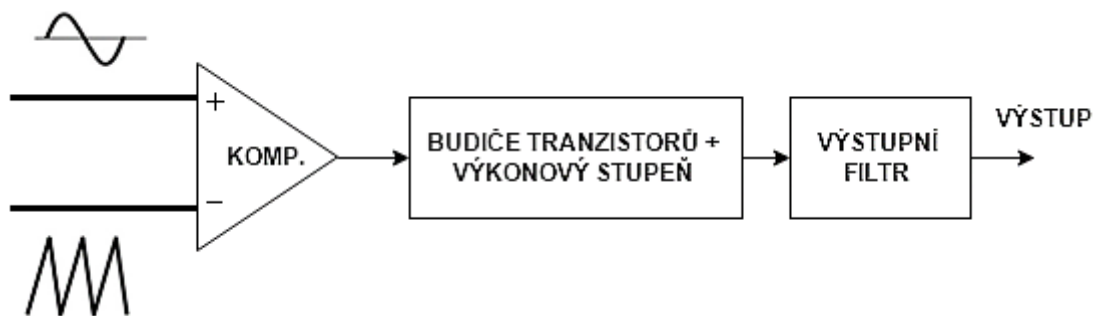
Signál z budiče je následně přiveden do výkonového stupně na hradla výkonových tranzistorů. Zde dochází ke spínání tranzistorů dle modulovaného signálu – modulovaný signál řídí dobu trvání dvou střídajících se stavů – vypnuto a zapnuto. Obdélníkový signál na výstupu výkonového stupně má tedy v ideálním případě amplitudu rovnou napájecímu napětí.

Následující blok tvoří filtr typu dolní propust. Úkolem tohoto filtru je odstranit nežádoucí vyšší harmonické složky z obdélníkového průběhu a propustit pouze základní harmonickou, která představuje frekvenci vstupního audio signálu a minimalizovat tak elektromagnetickou interferenci a zabránit přesunu velké vysokofrekvenční energie do reproduktoru. Na výstupu filtru je tedy zesílený vstupní signál. Filtr není nutné za zesilovací stupeň umístit v případě použití vhodné modulace a dodržení určitých podmínek, jako jsou například krátké přívodní kabely reproduktoru. Zesilovače umožňující činnost bez použití výstupního filtru se obvykle označují jako „filterless“ zesilovače, jedná se však výhradně o integrované zesilovače s malým výstupním výkonem [3], a proto se těmito zesilovači tato práce nezabývá.

2.2 Typy modulátorů

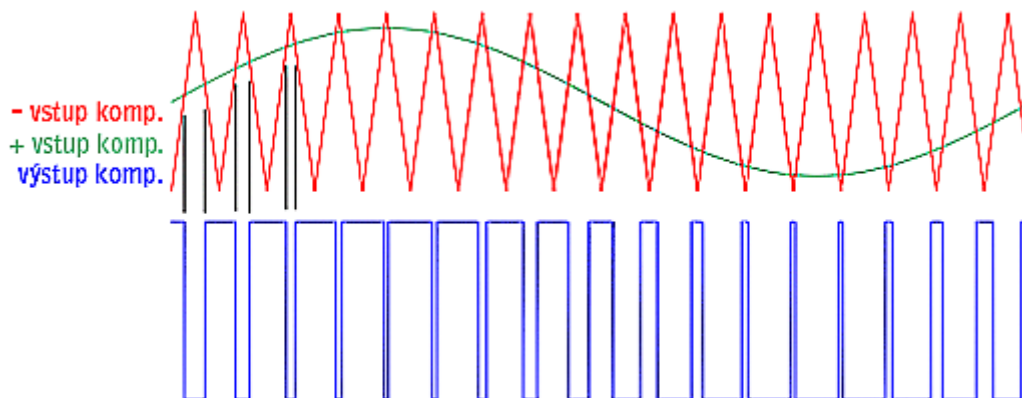
Tato podkapitola pojednává o základních a nejpoužívanějších druzích modulátorů používaných ve spínaných zesilovačích. Existuje značné množství druhů modulátorů, ve většině případů se však jedná o různé modifikace základních typů. Modulátor má zásadní vliv na celkové parametry zesilovače, zejména na velikost zkreslení.

2.2.1 Modulátor využívající základní PWM



Obrázek 2.2 Základní blokové schéma zesilovače ve třídě D se základní PWM v otevřené smyčce

Tento druh modulátoru je jeden z nejjednodušších. Využívá se principu klasické pulzně šířkové modulace (PWM – Pulse Width Modulation). Modulátor se skládá z komparátoru, na jehož neinvertující vstup je přiveden vstupní audio signál a na vstup invertující je přiveden signál pilového nebo trojúhelníkového průběhu. Výstup komparátoru nabývá logické jedničky, pokud je úroveň audio signálu v daný komparační okamžik větší než úroveň trojúhelníkového signálu. Pokud je tomu naopak, nachází se výstup komparátoru v logické nule. Pokud by byly signály přivedeny na vstupy komparátoru v obráceném pořadí, výstupní signál by byl invertovaný. Výsledkem komparace těchto signálů je obdélníkový signál s frekvencí danou frekvencí pilového nebo trojúhelníkového signálu a s proměnným poměrem šířky pulsů (střídou) v závislosti na audio signálu. Průběh takovéto modulace je znázorněn na obr. 2.3. Střídá se teoreticky může měnit od 0 % – když záporná úroveň audio signálu dosáhne úrovně amplitudy trojúhelníkového signálu, přes 50 % – při průchodu audio signálu nulovou úrovní, až po 100 % – když kladná úroveň audio signálu dosáhne velikost amplitudy trojúhelníkového signálu.



Obrázek 2.3 Časové průběhy signálů na vstupech komparátoru a obdélníkového signálu na jeho výstupu u klasické PWM [2]

Při použití PWM modulace je třeba brát na zřetel následující skutečnosti. Tato modulace klade velké nároky na generátor trojúhelníkového (pilového) signálu. Jakákoliv nelinearita toho signálu má značný vliv na zkreslení zesilovače a může i zcela omezit jeho použití, tento fakt značně zvyšuje nároky na použité součástky při návrhu generátoru, neboť není lehké, vzhledem k poměrně vysoké frekvenci (obvykle > 250 kHz), dosáhnout dostatečné linearity. Pokud není zajištěna shoda stejnosměrných složek obou signálů na vstupu komparátoru, vzniká modulací na výstupu zesilovače nenulová stejnosměrná složka, která je pro reproduktory nežádoucí.

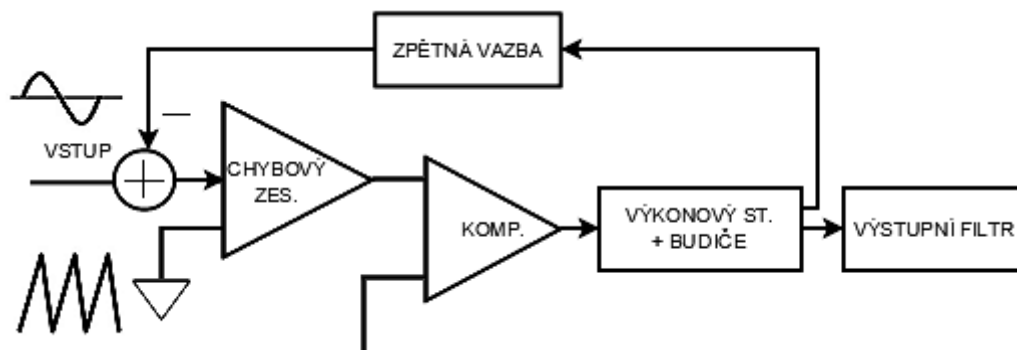
Je třeba si uvědomit, že šířka pulzů, pokud se hodnota střídá blíží 0 % nebo naopak 100 % je velmi malá. To činí problémy budiči tranzistorů a výkonovému stupni, které už nejsou na takto úzké pulzy reagovat a dochází tak opět ke zkreslení výstupního signálu. V praxi tedy obvykle nelze dosáhnout 100 % modulace – amplituda výstupního zesíleného signálu nemůže úplně dosáhnout napájecího napětí [5].

Z principu činnosti modulace vyplývá, že zisk zesilovače v tomto uspořádání lze v ideálním případě vyjádřit jako poměr napájecího napětí výkonového stupně a amplitudy trojúhelníkového signálu. To může činit problém při kolísání napájecího napětí, kdy dochází ke změně zisku zesilovače a opět ke zkreslení signálu. Odolnost proti kolísání výstupního napětí při změně napájecího napětí vyjadřuje parametr *PSRR* (více o tomto parametru je uvedeno v kapitole zabývající se měřením), který je v tomto případě prakticky nulový.

Zmíněné skutečnosti jsou důvodem, proč se tato základní modulace používá velmi zřídka. V mnoha případech se však tato modulace vyskytuje v upravené podobě v uzavřené smyčce – se zavedenou zpětnou vazbou.

2.2.2 PWM s uzavřenou smyčkou

Nevýhody klasické PWM lze potlačit a podstatného zlepšení parametrů zesilovače lze dosáhnout použitím konfigurace s uzavřenou smyčkou – použitím záporné zpětné vazby, kdy je část výstupního signálu odebrána a přiváděna zpět ke vstupnímu signálu, principiální zapojení je znázorněno na obrázku 2.4.

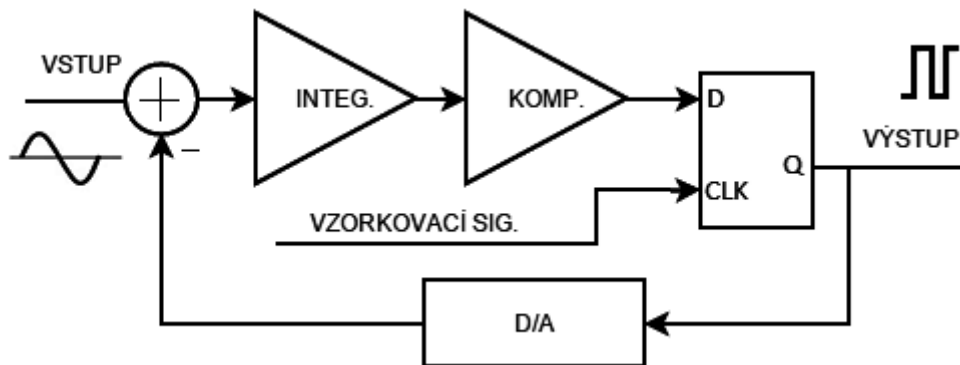


Obrázek 2.4 Principiální zapojení zesilovače s PWM s uzavřenou smyčkou

Vstupní audio signál se na vstupu takzvaného chybového zesilovače (error amplifier) sčítá s příspěvkem signálu záporné zpětné vazby. Chybový zesilovač může být realizovaný například jako integrátor, na který lze také pohlížet ve frekvenční oblasti jako na filtr typu dolní propusti. Výstupní signál z chybového zesilovače je přiveden, jako u klasické PWM, na vstup komparátoru, na jehož druhý vstup je přiveden trojúhelníkový signál. Následkem toho je vylepšení prakticky všech parametrů [2], zejména zkreslení signálu, potlačení šumu a podstatné zvýšení *PSRR*, neboť se v bloku komparátoru neporovnává absolutní hodnota audio

signálu, ale pouze jeho rozdíl od zpětnovazebního signálu. Pokud by například došlo ke zvýšení napájecího napětí výkonového stupně, zvýšil by se zisk zesilovače, ale zároveň by se zvětšil příspěvek záporné zpětné vazby a tím pádem by zisk zesilovače opět poklesl na požadovanou úroveň. Princip zavedení zpětné vazby je velice podobný zapojením používaných ve zpětnovazebních stabilizátorech napětí a spínaných zdrojích. V těchto zapojeních se na vstupu chybového zesilovače porovnává příspěvek záporné zpětné vazby a konstantní referenční napětí, u spínaného zesilovače však referenční napětí představuje vstupní audio signál. Princip tohoto zapojení bude využit při návrhu zesilovače v další kapitole této práce.

2.2.3 Sigma-Delta modulátory



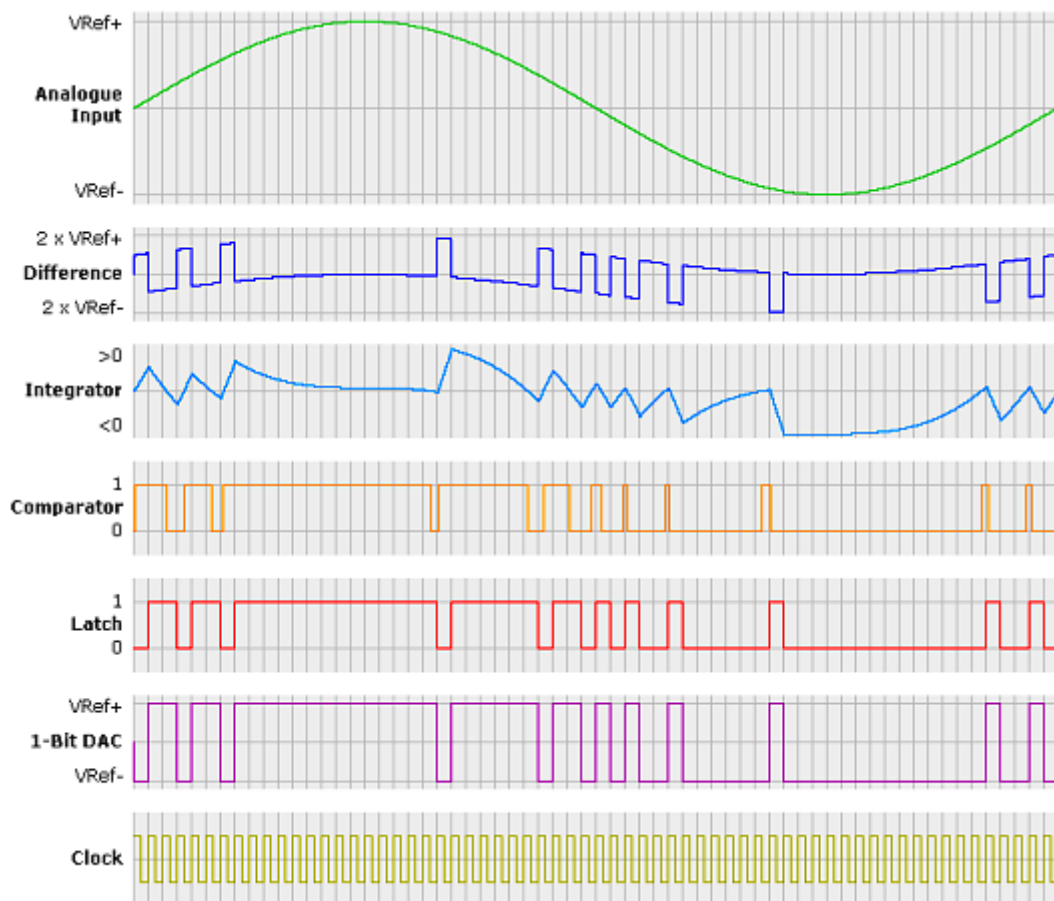
Obrázek 2.5 Principiální schéma sigma-delta modulátoru 1. řádu [18]

Jako další způsob modulace u spínaných zesilovačů lze využít principu sigma-delta modulátorů (AD převodníků). Princip sigma-delta modulátoru 1. řádu je znázorněn na obr. 2.5. Rozdíl vstupního signálu a referenčního napětí z výstupu jednobitového DA převodníku, jehož vstupem je výstupní signál modulátoru, je přiveden do bloku integrátoru. Jednobitový DA převodník převádí výstupní jednobitový signál modulátoru na dvě úrovně (kladnou a zápornou) referenčního napětí. Referenční hodnoty převodníku musí odpovídat rozsahu vstupního analogového signálu. Záporná zpětná vazba z výstupu modulátoru zapříčiní, že střední hodnota signálu z výstupu DA převodníku bude rovna hodnotě vstupního signálu. Výstupní signál integrátoru bude klesat nebo narůstat v závislosti na odchylce vstupního signálu od signálu zpětnovazebního. Výstup integrátoru je přiveden do jednobitového kvantizéru, který může být tvořen komparátorem, kde dochází k porovnání signálu z integrátoru s referenční hodnotou napětí (např. 0 V). Na výstupu komparátoru se tak objevuje posloupnost pulzů, která je přivedena do klopného obvodu typu D, který zajišťuje, že na jeho výstupu se budou tyto pulzy objevovat pouze v určitých časových okamžicích, daných vzorkovacím signálem. Na výstupu modulátoru je tak jednobitový signál („bitstream“) – posloupnost pulzů, jejichž střední hodnota je dána vstupním analogovým signálem. Pokud se bude hodnota vstupního signálu blížit kladné referenční hodnotě z výstupu DA převodníku, budou ve výstupní posloupnosti převažovat logické jedničky, pokud se hodnota vstupního signálu bude blížit záporné referenční hodnotě, budou na výstupu převažovat logické nuly. Vstupní signál lze následně obnovit, jako u PWM, filtrací dolnofrekvenční propustí, avšak obnovený signál nikdy přesně neodpovídá vstupnímu signálu. Časové průběhy signálů sigma-delta modulátoru jsou uvedeny na obrázku 2.6 [18].

Při převodu analogového signálu na signál digitální AD převodníkem jsou u jednotlivých vzorků hodnoty vstupního signálu rozděleny do několika diskrétních úrovní, vzniká tedy vždy kvantizační chyba. Tyto kvantizační chyby tvoří takzvaný kvantizační šum. Jednobitový

kvantizér tvořený komparátorem má tedy velkou kvantizační chybu. Lze dokázat, že díky integrátoru se sigma delta převodník chová pro vstupní signál jako filtr typu dolní propusti a pro šum jako horní propust. Díky převzorkování vzorkovacím signálem o vysoké frekvenci tak dochází k tvarování šumu – noiseshaping, kdy je kvantizační šum rozložen do širšího spektra a je tvarován tak, že je vytlačován mimo užitečné pásmo – tedy v případě audio signálu za frekvenci 20 kHz. Tohoto efektu je v digitálním zpracování audio signálu široce využíváno. Matematické odvození této vlastnosti je uvedeno například v [3].

Při převzorkování musí platit dle Shannonova vzorkovacího teorému, že vzorkovací frekvence musí být minimálně dvojnásobkem nezanedbatelné nejvyšší harmonické obsažené v převáděném signálu. Aby se ve větší míře uplatnil efekt noiseshapingu musí být však vzorkovací frekvence podstatně vyšší. Pro dostatečný poměr odstupů signálu od šumu musí být vzorkovací frekvence alespoň 64 krát větší, což znamená vzorkovací frekvenci v řádech minimálně jednotek MHz. Další nevýhodou sigma-delta modulace prvního řádu je fakt, že tyto zesilovače jsou stabilní pouze do 50 % modulace [5]. Ve většině zapojení se tedy používají sigma-delta modulatory vyšších řádů, kde je efekt noiseshapingu větší. Výhodou této modulace oproti PWM je také nižší EMI, kdy je energie vysokofrekvenčních složek rozprostřena do širšího pásma a není zde jeden velký vrchol na spínací frekvenci jako u PWM.



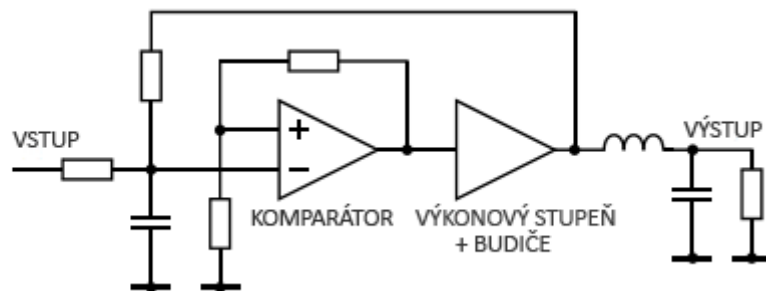
Obrázek 2.6 Časové průběhy signálů sigma-delta modulátoru 1. řádu [18]

2.2.4 Samo-oscilující zesilovače (Self-Oscillating)

Tento druh zesilovačů (modulace) je široce rozšířen, hlavní výhodou jsou podstatně lepší parametry těchto zesilovačů než u PWM modulace, parametru $THD+N$ reprezentujícího zkreslení (definice uvedena v kapitole zabývající se měřením) lze u těchto zesilovačů dosáhnout v širokém rozsahu frekvencí a výstupních výkonů i okolo setin procent, vykazují také menší šum. Podobně jako sigma-delta modulátory mají vysokofrekvenční spektrum rozprostřené do širšího pásma. Konstrukčně potřebují méně prvků – odpadá zde nutnost precizního generátoru trojúhelníkového signálu používaného u PWM. Mezi možné nevýhody lze zařadit nestálost spínací frekvence – je závislá na velikosti vstupního signálu, poměrně složitější výpočet frekvence oscilací, kterou lze prakticky určit většinou pouze přibližně. Problém může nastat také se synchronizací více zesilovačů. Samo-oscilující zesilovače lze rozdělit do dvou skupin, které se však značně podobají:

- Zesilovače s hysterezním spínáním (Hysteresis Switching)
- Zesilovače s oscilací řízenou fázovým posuvem (Phase Shift Controlled)

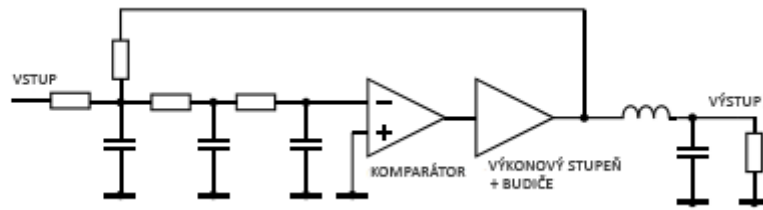
Zesilovače s hysterezním spínáním (Hysteresis Switching)



Obrázek 2.7 Principiální schéma možného zapojení zesilovače s hysterezním spínáním [4]

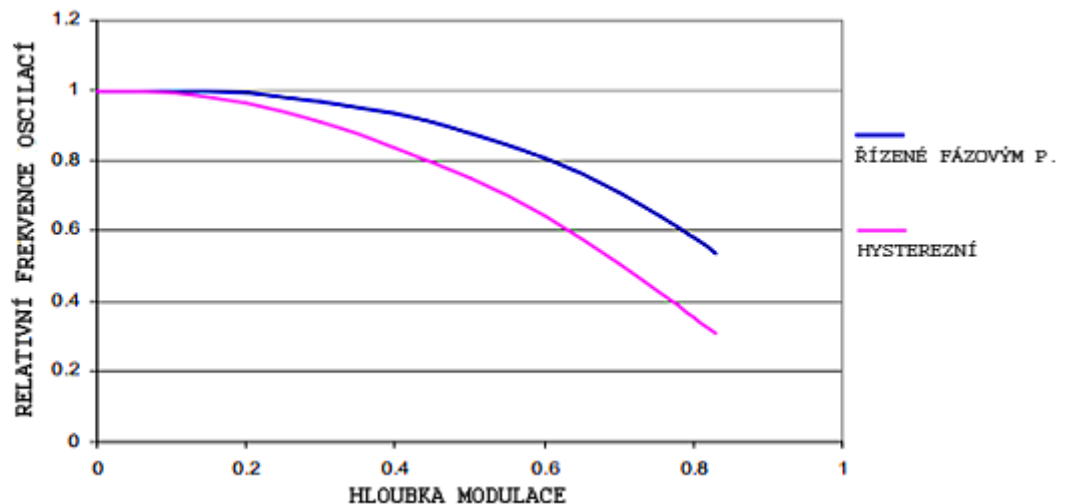
Principiální možné zapojení zesilovače s hysterezním spínáním je uvedeno na obrázku 2.7. Využívá se zpětné vazby z výstupu výkonového stupně přivedeného přes integrátor na komparátor s hysterezí. Hystereze zajišťuje časové zpoždění, pokud budeme pohlížet na časové zpoždění ve frekvenční oblasti, pomocí Laplaceovy transformace lze snadno dokázat, že časové zpoždění ovlivňuje fázi signálu. Dle Barhausenova kritéria pro stabilitu lineárního systému, oscilace nastane na takové frekvenci, kdy fáze přenosu otevřené smyčky systému bude rovna 0° pro frekvenci, pro kterou je velikost přenosu otevřené smyčky rovna jedné. Dle [8] lze dokázat, že velikost přenosu pro frekvenci oscilací bude vždy rovna jedné a tak frekvence oscilací závisí čistě na fázi přenosu otevřené smyčky systému. Spínaný zesilovač není lineárním systémem, přesto lze Barhausenovo kritérium použít s orientační přesností. Ve skutečnosti bude celý proces značně složitější, podrobné informace lze nalézt v [9] a v kapitole návrhu diskretního zesilovače. Frekvence oscilací se značně mění s velikostí vstupního signálu – největší je pro nulový vstupní signál, se zvětšující se úrovní frekvence klesá, což může být problém při velkých hloubkách modulace, kdy se frekvence spínání může blížit audio pásmu a dochází tak k zvlnění okolo amplitudy výstupního signálu [4].

Zesilovače s oscilací řízenou fázovým posuvem (Phase Shift Controlled)



Obrázek 2.8 Principiální schéma možného zapojení zesilovače s oscilací řízenou fázovým posuvem [4]

Oscilací je u tohoto druhu zesilovačů opět dosaženo při splnění podmínky jako u hysterézních oscilátorů, avšak podmínka není dosažena použitím hystereze komparátoru, ale pomocí fázového posuvu tvořeného póly zpětné vazby. Možné zapojení je uvedeno na obrázku 2.8. Tyto samo oscilující zesilovače vykazují menší závislost frekvence oscilací na vstupním signálu než hysterézní zesilovače a zvlnění okolo amplitudy výstupního signálu pro vysoké hloubky modulace je nižší [4]. Existují varianty zapojení, kdy je do smyčky zpětné vazby zahrnut i výstupní LC filtr druhého řádu tvořící potřebný fázový posun 180° zpětné vazby. Zahrnutím výstupního filtru se minimalizuje zkreslení způsobené právě tímto filtrem a dochází ke zlepšení fázové odezvy zesilovače a menší závislosti frekvenčních charakteristik při změně velikosti zátěže zesilovače. Princip samo-oscilujícího zesilovače s řízením fázovým posuvem je použit při návrhu zesilovače, a proto je jeho analýza oscilací provedena v kapitole 3.8.4.



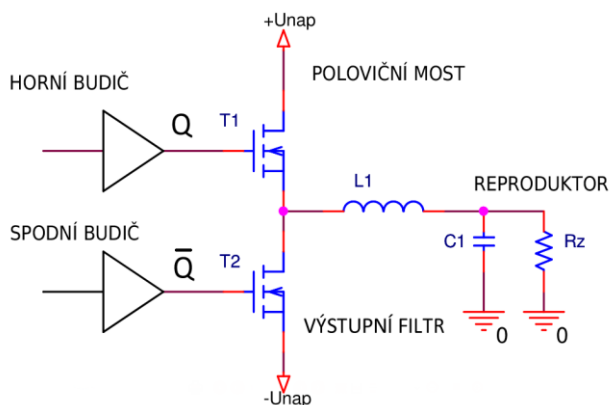
Obrázek 2.9 Příklad změny frekvence oscilací v závislosti na hloubce modulace pro oba typy samo-oscilujících zesilovačů [9]

2.3 Výkonový stupeň

Vzhledem k tomu, že činnost budičů tranzistorů je spjata s výkonovým stupněm, bude pro lepší názornost nejprve popsána topologie a činnost těchto stupňů a následně bude rozebrána činnost budičů. V zásadě se pro výkonové stupně používá dvou uspořádání – takzvané zapojení do polovičního mostu (half bridge) a plného mostu (full bridge), liší se počtem tranzistorů a dalších součástek potřebných pro jeden audio kanál, každá topologie má výhody i nevýhody.

2.3.1 Poloviční most

Na obrázku 2.10 je znázorněno zapojení polovičního mostu se dvěma NMOS tranzistory, méně často se používá zapojení i s komplementárním párem tranzistorů, důvody budou popsány v podkapitole zabývající se výběrem a parametry tranzistorů. Činnost lze zjednodušeně v ideálním případě popsat takto: Na hradla obou tranzistorů je přes budiče přiveden modulovaný signál, který je ale na hradle jednoho tranzistoru invertovaný. Dochází tedy ke střídavému vypínání a zapínání vždy jen jednoho tranzistoru. Je-li tranzistor T1 sepnut, T2 je vypnut a na vstup výstupního LC filtru je připojeno kladné napájecí napětí, reproduktor za výstupním filtrem je připojen k zemnímu potenciálu. V dalším cyklu je tranzistor T1 vypnut, tranzistor T2 sepnut a na vstup filtru je tedy přivedeno záporné napájecí napětí. Na vstupu filtru se objevuje obdélníkový signál symetrický kolem zemního potenciálu s amplitudou rovnou napájecímu napětí.

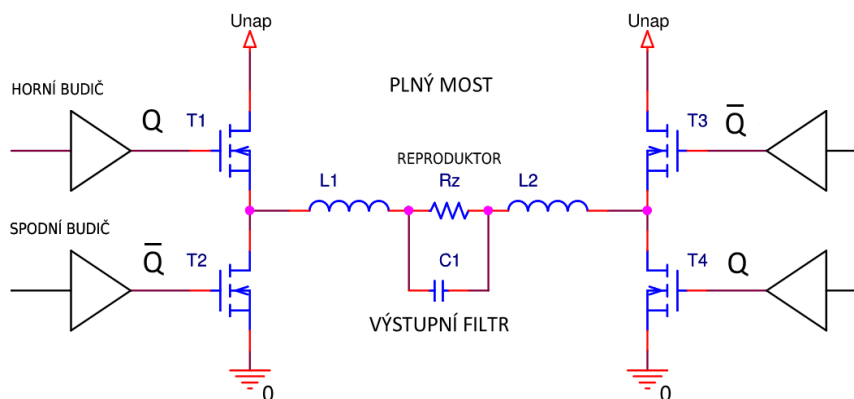


Obrázek 2.10 Znárodněná topologie polovičního mostu

V topologie polovičního mostu je tedy zapotřebí pro jeden audio kanál dvou tranzistorů, dvou napájecích napětí a dvou budičů tranzistorů. Výstupní LC filtr druhého řádu lze realizovat s jedním induktorem a kapacitorem.

2.3.2 Plný most

Plného mostu lze dosáhnout spojením dvou polovičních mostů, nebo také variantou zapojení, které vyžaduje pouze jedno napájecí napětí, příklad takového zapojení je na obrázku 2.11. U tohoto zapojení je vždy na dvojici „úhlopříčné“ umístěných tranzistorů přiveden stejný modulovaný signál, na druhou dvojici je pak přiveden invertovaný modulovaný signál.



Obrázek 2.11 Znárodněná topologie plného mostu

Činnost lze v ideálním případě popsat takto: V prvním cyklu dochází k sepnutí tranzistorů T1 a T4, tranzistory T2 a T3 jsou vypnuty. Reprodukter je připojen diferenčně k výstupnímu filtru, jehož první vstupní svorka je přivedena v prvním cyklu k napájecímu napětí a druhá uzemněna, reproduktorem tak prochází proud. Ve druhé cyklu je sled opačný, tranzistory T1, T4 jsou vypnuty a tranzistory T2, T3 jsou sepnuty. Vstupní svorky filtru jsou připojeny opačně než v předchozím cyklu, první svorka je uzemněna a druhá připojena k napájecímu napětí, reproduktorem prochází proud v opačném směru než v předchozím cyklu. Napětí mezi vstupními svorkami filtru má tedy, jako u polovičního mostu, obdélníkový průběh symetrický kolem zemního potenciálu se střídou řízenou modulovaným signálem a s amplitudou rovnou napájecímu napětí.

Z obrázku 2.11 je patrné zdvojnásobení součástek potřebných pro jeden kanál oproti polovičnímu mostu, velkou výhodou je ale možnost použití pouze jednoho napájecího napětí. Toto zapojení má však mnoho dalších výhod.

Porovnání vlastností polovičního a plného mostu

Stručné porovnání vlastností obou uspořádání výkonového stupně shrnují tabulky 2.1 a 2.2. Pokud budeme uvažovat zapojení do polovičního mostu bez zpětné vazby, může docházet ke vzniku nežádoucí stejnosměrné složky na výstupu zesilovače, která může při delším působení poškodit reproduktor. Stejnosměrná složka vzniká z důvodu možné nesymetrie a nestálosti kladného a záporného napájecího napětí a rozdílnosti tranzistorů. Z tohoto důvodu se zapojení polovičního mostu používá výhradně se zpětnou vazbou, která stejnosměrnou složku eliminuje. U plného mostu je stejnosměrná složka potlačena, neboť je reproduktor připojen diferenčně a stejnosměrná složka je tak vykompenzována. Další nevýhodou polovičního mostu je takzvaný Bus pumping efekt.

Poloviční most

VÝHODY	NEVÝHODY
<ul style="list-style-type: none"> • Pouze dva tranzistory • Pouze dva budiče • Výstupní filtr o méně součástkách 	<ul style="list-style-type: none"> • Potřeba dvou napájecích napětí • Nutnost použití zpětné vazby • Vyžaduje korekci DC složky • Bus pumping efekt

Tabulka 2.1 Výhody a nevýhody polovičního mostu [1]

Plný most

VÝHODY	NEVÝHODY
<ul style="list-style-type: none"> • Lze použít jedno napájecí napětí • Výstupní filtr o méně součástkách • Potlačení DC složky a harmonického zkreslení • Možnost nepoužití zpětné vazby • Možnost více druhů modulací 	<ul style="list-style-type: none"> • Potřeba čtyř tranzistorů • Potřeba čtyř budičů • Výstupní filtr o více součástkách

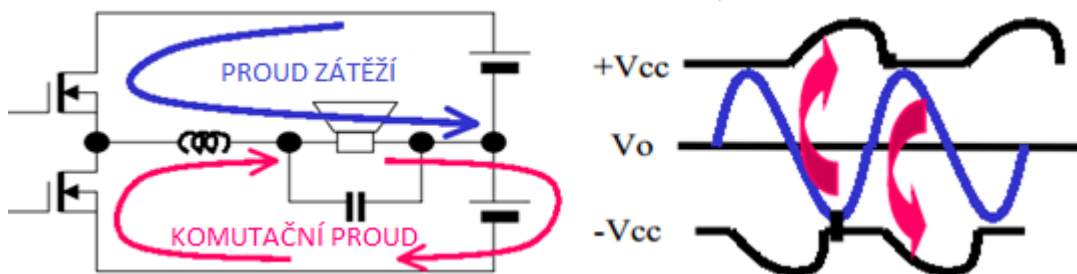
Tabulka 2.2 Výhody a nevýhody plného mostu [1]

Bus pumping efekt

Obzvláště při zesilování signálu o nízkých frekvencích může docházet k bus pumping efektu, kdy je energie „pumpována“ zpět do napájecího zdroje hlavně z důvodu velkých komutačních proudů induktoru v LC filtru. Toto posléze vede ke změnám napájecího napětí. Tento jev je znázorněn na obrázku 2.12. U plného mostu tento jev nenastává, protože proud induktoru, který vtéká do jedné poloviny mostu, následně vytéká do druhé poloviny mostu a ovlivňuje tak minimálně napájecí napětí [5]. Maximální změnu napájecího napětí v důsledku bus pumpingu lze orientačně určit dle [1] jako:

$$\Delta U_{nap} = \frac{U_{nap}}{8\pi \cdot f_{sp} \cdot R_z \cdot C_n}, \quad (2.1)$$

kde U_{nap} je napájecí napětí, f_{sp} je frekvence spínání, R_z označuje velikost zátěže (reproduktoru), C_n je kapacita napájecího kapacitoru. Z této rovnice tedy vyplývá, že potlačení nastává při použití velkých kapacit napájecích kapacitorů a při zvýšení spínací frekvence.



Obrázek 2.12 Bus pumping u polovičního mostu [1]

2.3.3 Parametry tranzistorů

Činnost výkonových stupňů byla výše popsána za předpokladu ideálních součástek. Skutečné chování stupně kriticky ovlivňuje výběr a parametry tranzistorů. Parametry tranzistorů ovlivňují celou řadu parametrů zesilovače, především zkreslení a celkovou účinnost. V této podkapitole budou popsány základní a důležité parametry, na které je třeba při výběru tranzistorů brát zřetel.

Pro zesilovače ve třídě D a obecně pro spínaná výkonová zařízení se téměř výhradně používají unipolární tranzistory MOSFET. Tyto tranzistory jsou vhodné zejména z důvodu možnosti obecně větší rychlosti spínání než tranzistory IGBT a tranzistory bipolární (BJT). MOSFET má také menší úbytek napětí mezi drainem a sourcem než BJT, což se projeví pozitivně v celkové účinnosti zesilovače. Další nevýhodou BJT je také velký trvalý proud do báze v sepnutém stavu. Ve většině případů se používají MOSFET typu N, které mají lepší parametry než typu P, hlavně z důvodu větší pohyblivosti nosičů pro N polovodič.

Maximální dovolené napětí U_{DSmax}

Tento parametr udává maximální přípustné napětí mezi elektrodami drain (D) a source (S) tranzistoru. U_{DSmax} samozřejmě nikdy nesmí být menší než je velikost napájecího napětí. Tento parametr je závislý na teplotě a proto musíme při návrhu počítat s dostatečnou rezervou. Nejmenší hodnotu U_{DSmax} pro požadovaný výkon zesilovače a pro maximální dovolenou hloubku modulace pro plný most lze určit dle [6] jako:

$$U_{DS\max} \geq \frac{\sqrt{2 \cdot P_{\text{výst}} \cdot R_z}}{M} + F, \quad (2.2)$$

kde $P_{\text{výst}}$ je požadovaný výstupní výkon, R_z je velikost zátěže, M je maximální dovolený index (hloubka) modulace, F je korekční faktor reprezentující ostatní nedokonalosti zesilovače.

Odpor v sepnutém stavu $R_{DS(on)}$

Tento parametr má velký podíl na celkové výkonové ztráty zesilovače a tedy jeho účinnost. U skutečného tranzistoru nikdy není při plně sepnutém stavu mezi elektrodami source a drain nulové napětí. Jedná se o úbytek napětí způsobený proudem protékajícím drainem a odporem mezi S a D při plně sepnutém stavu – $R_{DS(on)}$. Výkonové ztráty statické (vedením) způsobené úbytkem napětí na odporu $R_{DS(on)}$ pak lze vyjádřit jednoduše jako:

$$P_{\text{ved}} = I_{\text{Def}} \cdot R_{DS(on)}^2, \quad (2.3)$$

kde I_{Def} je efektivní hodnota proudu protékající drainem v plně sepnutém stavu. Parametr $R_{DS(on)}$ je závislý na teplotě přechodu. Většinou se jeho hodnota pohybuje v řádech desítek miliohmů, obecně platí, že čím větší má tranzistor maximální napětí $U_{DS\max}$, tím větší má hodnotu $R_{DS(on)}$ [3].

Náboj hradla Q_G

MOSFET jsou tranzistory řízené polem – napětí mezi D - S je řízeno napětím mezi G (gate-hradlo) a S. Ve „statickém“ režimu do G neteče téměř žádný proud, to ale neplatí pro dynamický režim – aby v závislosti na napětí U_{GS} došlo ke změně napětí U_{DS} , musí se nejprve nabít kapacita hradlového přechodu. Náboj hradla Q_G určuje množství náboje potřebné k plnému sepnutí MOSFETu. Náboj hradla určuje rychlost sepnutí a má vliv na ztráty dynamické. Malé hodnoty náboje znamenají možnost rychlejšího spínání a menších ztrát. Celkové dynamické ztrát lze vyjádřit jako [6]:

$$P_{\text{dyn}} = P_{\text{sp}} + P_G, \quad (2.4)$$

kde P_{sp} jsou ztráty způsobené určitou dobou potřebnou k sepnutí a vypnutí tranzistoru, P_G představují ztráty na hradle způsobené právě nenulovým nábojem hradla. Ztráty P_{sp} lze vyjádřit jako [6]:

$$P_{\text{sp}} = E_{\text{sp}} \cdot f_{\text{sp}}, \quad (2.5)$$

$$E_{\text{sp}} = \int_0^{t_a} u_{DS}(t) \cdot i_D(t) dt, \quad (2.6)$$

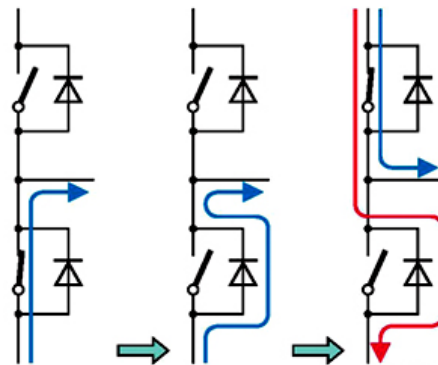
kde E_{sp} je energie ztracená při spínání, f_{sp} je frekvence spínání, $u_{DS}(t)$ představuje okamžitou hodnotu napětí mezi S a D, $i_D(t)$ je okamžitá hodnota proudu drainem a t_a reprezentuje čas potřebný k sepnutí/rozepnutí MOSFETu. Ztráty na hradle určíme jako [6]:

$$P_G = 2 \cdot Q_G \cdot U_b \cdot f_{sp} \quad (2.7)$$

kde U_b je napětí budiče MOSFETu.

Náboj závěrného zotavení vestavěné diody tranzistoru Q_{rr}

Technologická struktura MOSFETů tvoří mezi S a D „vestavěnou“ diodu (body diode), kde anoda diody je pomyslně připojená k S a katoda k D. Při spínání především induktivní zátěže v můstkovém zapojení dochází při vypínání tranzistorů ke vzniku velkého reverzního proudu tekoucího tranzistorem právě přes tuto diodu, neboť proud induktorem je vždy spojitý. Pokud proud drainem teče v propustném směru – tranzistor je sepnut, je důležité, aby tato dioda byla uzavřená a netekl jí žádný proud. Ve skutečnosti bude ale diodou i v závěrném směru po krátkou dobu po přechodu z propustného směru protékat proud – proud závěrného zotavení i_{rr} (reverse recovery). Tato doba se označuje jako doba závěrného zotavení t_{rr} a je úměrná náboji závěrného zotavení Q_{rr} , neboť při přechodu z kladné do záporné polarizace diody se musí nejprve odčerpat nosiče náboje z oblasti PN přechodu. Tato skutečnost ovlivňuje účinnost zesilovače, kdy část proudu, který by v ideálním případě měl téci pouze do zátěže, teče právě po dobu závěrného zotavení přes vestavěnou diodu a EMI, kdy velkou časovou změnou zotavovacího proudu vznikají velké napěťové přeměny a díky parazitním indukčnostem tranzistoru vznikají proudové a napěťové špičky při spínání [6]. Tyto parametry vestavěných diod obvykle nedosahují hodnot diod externích, a proto se často paralelně k D - S přidávají ultra-rychlé diody, které mají tyto parametry lepší.



Obrázek 2.13 Znárodněný vliv doby závěrného zotavení vestavěné diody MOSFET [24]

Další důležité parametry MOSFET

- **Maximální nepřetržitý proud drainem $I_{D(max)}$**
 - Musí být zohledněn při návrhu pro požadovaný maximální výkon zesilovače.
- **Maximální provozní teplota přechodu T_j**
 - Od maximální provozní teploty se odvíjí volba vhodného chladiče.
- **Doba sepnutí/rozepnutí tranzistoru – t_r , t_f**
 - Ovlivňuje výkonové ztráty spínáním.
- **Výstupní kapacita C_{oss}**
 - Kapacita mezi D a S. Ovlivňuje výkonové ztráty spínáním, může také způsobovat rezonanční obvod s parazitními indukčnostmi.

- **Pouzdro tranzistoru**

- Má vliv na parazitní kapacity a indukčnosti tranzistoru – ovlivňují EMI, kromě klasických pouzder pro výkonové tranzistory jsou k dostání i tranzistory ve speciálních pouzdrech určených pro použití ve spínaných zesilovačích.

2.4 Budiče MOSFET

Z předchozí podkapitoly tedy vyplývá, že pro rychlé spínání tranzistorů se musí rychle nabít jejich hradlová kapacita, k tomu je potřeba dodat poměrně velké proudové pulzy. Obvykle obvody modulátorů jsou schopny dodat proud maximálně řádu desítek až stovek miliampér. Proto se mezi výstup modulátoru a hradla tranzistorů zařazují tranzistorové budiče. Vliv budiče na celkové parametry zesilovače je značný a je třeba mu věnovat velkou pozornost, návrh budičů pro zesilovače za použití diskretních součástek je poměrně náročný. V této podkapitole budou shrnuty základní požadavky na budiče a uvedeny nejpoužívanější možnosti realizace v diskretní formě.

2.4.1 Hlavní funkce budičů

Hlavními funkcemi budičů jsou:

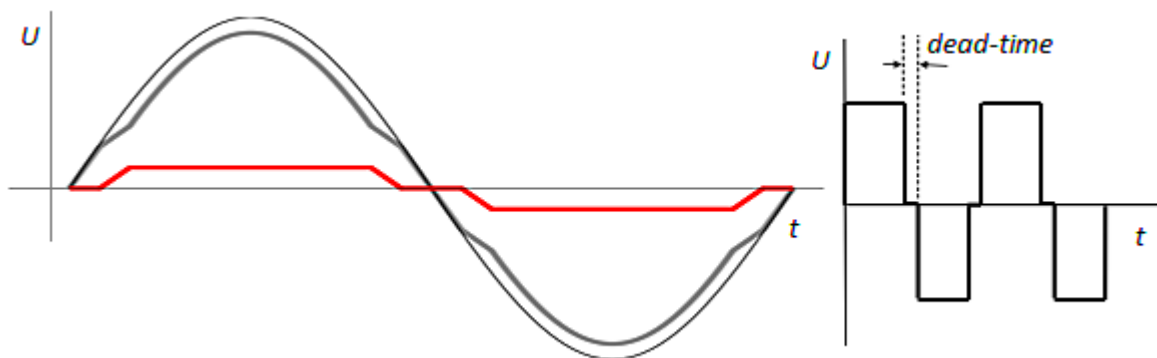
- Schopnost dodat velké proudové pulzy na hradlo tranzistoru. ($> 1\text{ A}$)
- Zajištění dostatečně velkého napětí mezi G a S k plnému sepnutí MOSFETu (10 – 20 V).
- V případě budiče horního MOSFETu v můstkovém zapojení zajišťují posun napěťové úrovně z důvodu potřeby plavoucího výstupního napětí.
- Řízení rychlosti sepnutí a vypnutí tranzistoru a zajištění shody časového zpoždění spínání spodního a horního tranzistoru v můstkovém zapojení.
- Kontrola tzv. dead-time.

Zajištění dead-time

Při spínání tranzistoru v můstkovém zapojení může dojít díky určité době potřebné k sepnutí a rozeptnutí tranzistoru a díky časovým zpožděním k situaci, kdy je po určité krátkou dobu sepnut spodní i horní tranzistor současně. To má za následek zkratování napájecího napětí na zem pouze přes malé odpory $R_{DS(on)}$ mezi D a S tranzistorů a vznik velkých proudových špiček, které mohou zařízení zničit.

K zabránění této situace je třeba zajistit krátkou dobu, kdy budou oba tranzistory v nevodivém stavu – tato doba se nazývá dead-time. Hlavním problémem je nastavení délky této doby, neboť při nastavení příliš krátkého dead-time může docházet k výše zmíněným zkratům a při nastavení příliš dlouhého se rapidně zhoršuje harmonické zkreslení zesilovače. Jedná se tedy o určitý kompromis. Vliv dead-time na průběh napětí na výstupu můstku a vliv na zkreslení výstupního signálu je uveden na obrázku 2.14. Výrazného potlačení vlivu dead-time na výstupní signál lze opět dosáhnout použitím zpětné vazby.

Některé budiče v integrované formě umožňují nastavovat dead-time v určitém rozsahu použitím několika rezistorů, jiné mají tuto dobu pevně nastavenou. Případné prodloužení musí být provedeno externími součástkami, toto bude podrobněji popsáno v kapitole návrhu zesilovače.



Obrázek 2.14 Znáznorněný *dead-time* na výstupním napětí můstku a jeho vliv na zkreslení výstupního signálu [2]

2.4.2 Rozdělní budičů a jejich základní zapojení

Budiče lze rozdělit na dvě hlavní skupiny:

- **Low-side driver** – budiče spodního tranzistoru v můstkovém zapojení
- **High-side driver** – budiče horního tranzistoru v můstkovém zapojení

Existují samozřejmě integrované obvody, které obsahují oba typy v jednom pouzdře, tyto obvody lze rozdělit na:

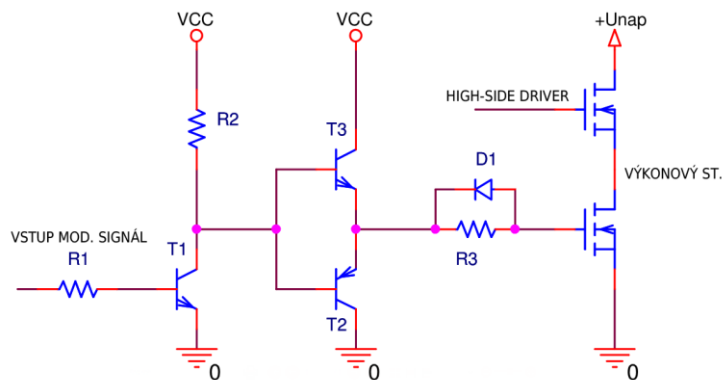
- **Half-bridge driver** – obsahuje jeden high-side a jeden low-side driver pro spínání tranzistorů uspořádaných do polovičního mostu
- **Full-bridge driver** – obsahuje všechny čtyři budiče potřebné ke spínání plného mostu

Low-side driver

Tento typ budiče je konstrukčně jednodušší než budič pro horní tranzistor, neboť nepotřebuje výstupní „zemní“ svorku jako plavoucí. Mezi nejpoužívanější zapojení patří zapojení označované jako „totem-pole“. Zjednodušeně je toto zapojení s bipolárními tranzistory znázorněno na obrázku 2.15.

Jedná se o zapojení dvou komplementárních tranzistorů se společným kolektorem, tvoří tak klasické zapojení ve třídě B. Zapojení se společným kolektorem neobrací fázi vstupního signálu – jedná se o sledovač vstupního napětí. Vzhledem k tomu, že napěťová úroveň modulaného signálu leckdy nestačí k bezpečnému plnému sepnutí tranzistoru, doplňuje se tento sledovač napěťovým předzesilovačem, který může být realizován například klasickým zapojením tranzistoru se společným emitorem.

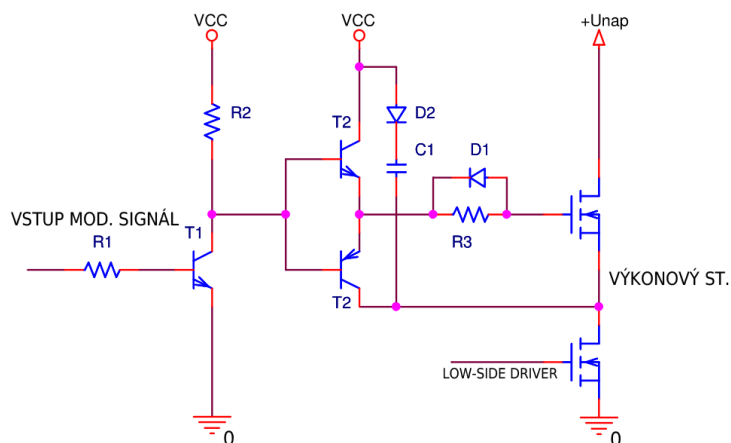
Rezistor před hradlem tranzistoru, k němuž je paralelně připojená dioda má následující účel: Cílem je tranzistor sepnout rychle, nicméně při velmi rychlém sepnutí dochází vlivem velkých změn napětí a proudů ke vzniku napěťových špiček a překmitů na výstupním napětí spínaných tranzistorů, což má za následek zvýšení EMI. Toto spínání se nazývá také jako „hard switching“. Předřazeným rezistorem se doba sepnutí částečně zpomaluje – rezistor tvoří společně s hradlovou kapacitou RC článek, přes odpor se tedy tato kapacita nabíjí a dochází tak k pomalejšímu sepnutí, překmity se tak snižují. Pomocí paralelně připojené diody se docílí zrychlení rozepínání tranzistoru – pokud je napětí na hradle větší než je prahové napětí diody, předřazený rezistor se neuplatní. Toto umožňuje částečně regulovat *dead-time*.



Obrázek 2.15 Low-side driver, topologie totem-pole

High-side driver

Potenciál elektrody S horního tranzistoru (v případě NMOS) se pohybuje při spínání mezi zemním potenciálem a potenciálem napájecího napětí výkonového stupně. High-side driver musí mít „zemní svorku“ výstupního napětí plovoucí. To s sebou přináší obtíže při návrhu. Úroveň modulovaného signálu musí být posunuta (level shift). Aby nebylo potřeba použití dalšího speciálního napájecího zdroje pro horní budič, který by musel být navíc ještě plovoucí, využívá se takzvaného bootstrappingu, kdy jako napájecí zdroj slouží kapacitor. Princip je znázorněn na obrázku 2.16. První tranzistor slouží jako měnič úrovně (level shifter). C1 je bootstrap kapacitor – jeho funkce je následující: Pokud je sepnut spodní MOSFET, kapacitor je uzemněn a z napájecího zdroje budiče se začne přes rychlou diodu nabíjet. V dalším cyklu, kdy se spodní tranzistor rozepe, se začne kapacitor chovat jako zdroj pro horní budič, který následně sepne horní MOSFET. Zde je důležité volit rychlou diodu s malou dobou závěrného zotavení, aby se kapacitor, při přechodu ze stavu nabíjení do stavu vybíjení, nevybíjel i do napájecího zdroje budiče. Dioda musí mít také závěrné průrazné napětí větší než je součet napájecího napětí výkonového stupně a napájení budiče, neboť právě potenciál katody diody dosahuje součtu napájecího napětí výkonového stupně a napájení budiče.

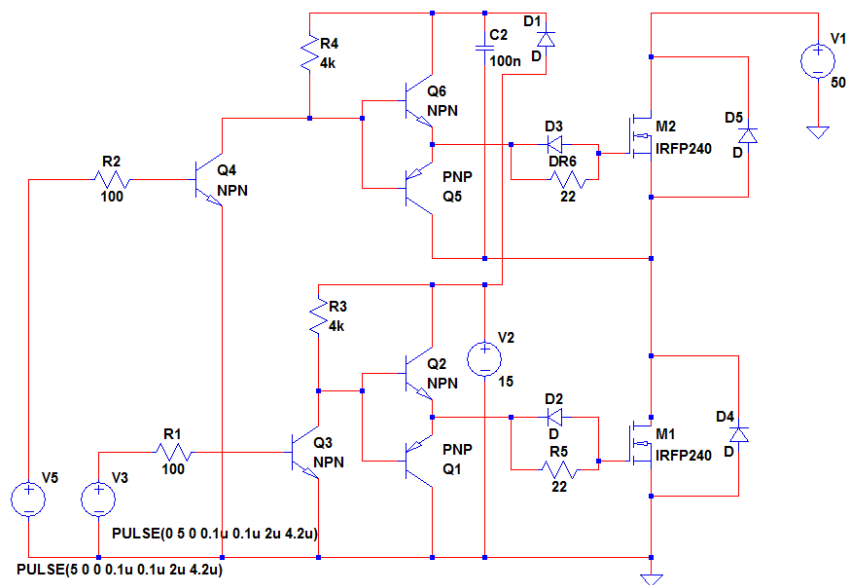


Obrázek 2.16 High-side driver, topologie totem-pole

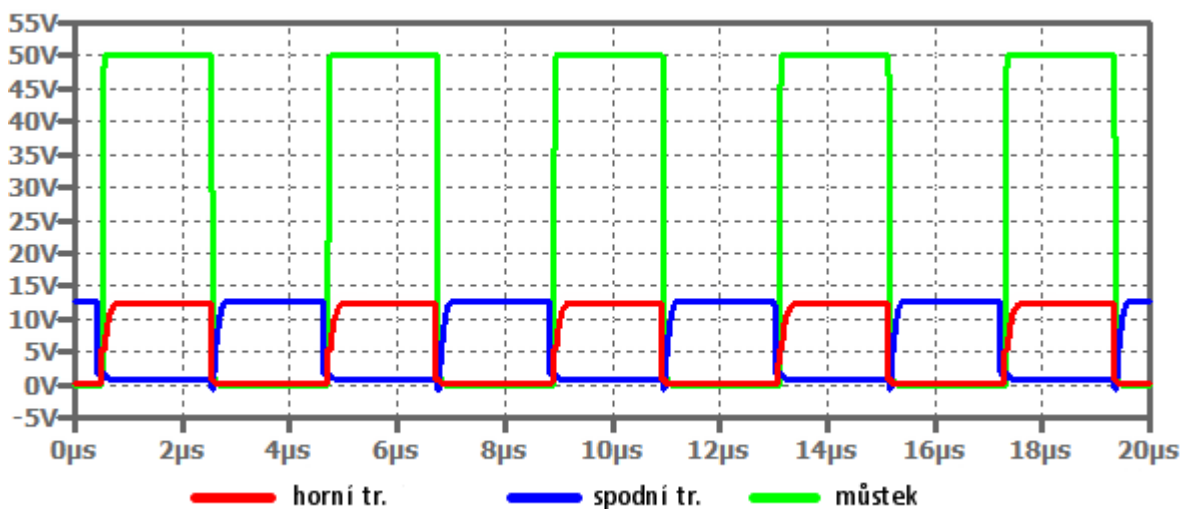
Činnost principiálních zapojení budičů byla ověřena počítačovou simulací v programu LTSpice. Pro simulaci byly zvoleny „defaultní“ modely bipolárních tranzistorů. Výkonový stupeň je zapojen naprázdno. Jako modulovaný signál byl zvolen obdélníkový signál o 50 % střídě s amplitudou 5 V, tento signál je pro buzení horního budiče invertován. Zapojení a výsledky

simulace jsou na obrázku 2.17, 2.18. Zobrazeny jsou průběhy napětí mezi G a S obou MOSFETů a výstupní napětí na mostu (tj. napětí na spojení S horního a D spodního tranzistoru).

Simulované průběhy odpovídají očekávání a principiálně zapojení pracuje správně. Jiná situace by nastala za použití modelů pro reálné bipolární tranzistory budičů a pro spínání indukivní zátěže. Ve skutečném zapojení je mimo jiné zapotřebí zajistit shodu časových zpoždění pro spínání obou MOSFETů. Musejí být také uvažovány parazitní vlastnosti použitých součástek a parazitní vlastnosti návrhu plošného spoje. Skutečná podoba zapojení by tak byla značně komplexnější. Diskrétní návrh většinou nepředstavuje ani finanční výhody oproti použití integrovaných obvodů.



Obrázek 2.17 Zapojení budičů pro simulaci



Obrázek 2.18 Průběhy napětí simulace principiálního zapojení budičů

2.5 Výstupní filtr

Jak již bylo zmíněno, funkce výstupního filtru je odfiltrovat vysokofrekvenční složky výstupního signálu výkonového stupně a propustit ideálně pouze základní harmonickou složku, která představuje frekvenci audio signálu. Vysokofrekvenční složky by způsobovaly nadměrný přesun vysokofrekvenční energie do reproduktoru, protože vysokofrekvenční signál není schopen dostatečně rozkmitat membránu reproduktoru, tato energie by tak byla přeměněna na teplo a mohlo by docházet k nadměrnému ohřívání a zničení reproduktoru.

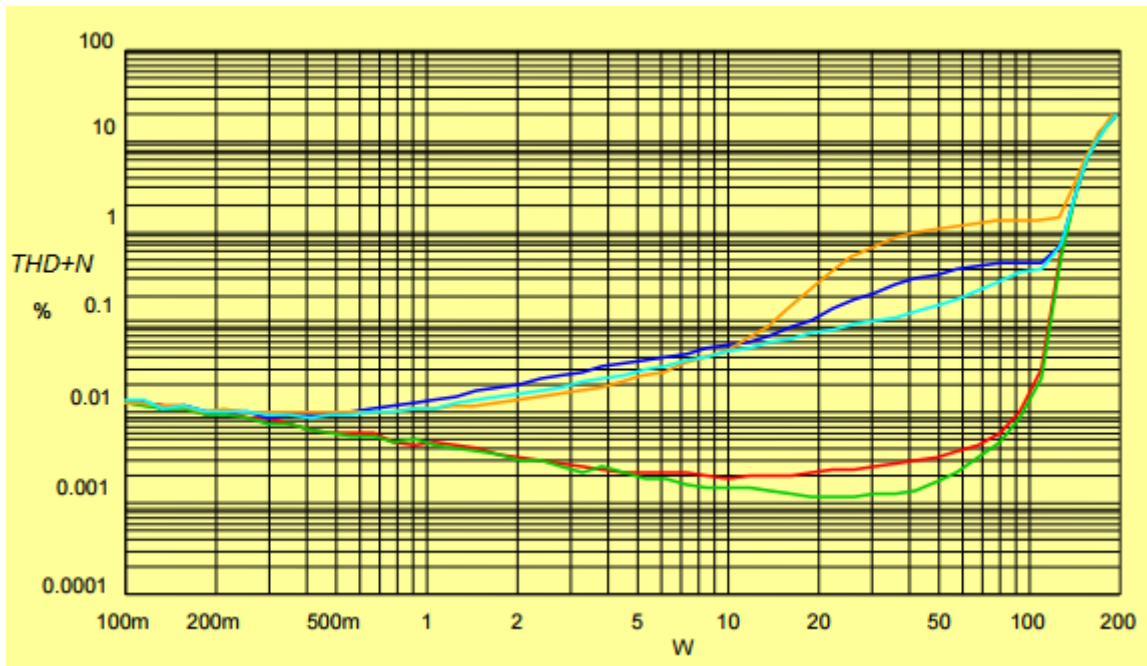
Především u zesilovačů realizovaných integrovaným obvodem lze při určitých druzích modulace a dodržení některých zásad jako je například poměrně krátké přívodní vedení reproduktoru použít filtr tvořený feristory a kapacitoy nebo dokonce možnost nepoužití filtru žádného. Výhodou použití feristoru jsou jeho malé rozměry, nevýhodou pak jeho filtrační účinky až od příliš vysokých frekvencí. Jedná se nicméně většinou o zesilovače s malým výstupním výkonem a v integrované podobě [3]. V ostatních případech se téměř výhradně používají LC filtry. Obvykle se používají LC filtry druhého řádu, méně často filtry řádů vyšších. Při návrhu filtru je kromě zlomové frekvence zapotřebí zvolit vhodnou aproximaci přenosové charakteristiky filtru. Návrh filtru bude proveden v kapitole návrhu zesilovače. Parametry filtru, kromě frekvenční charakteristiky zesilovače ovlivňují jeho účinnost a harmonické zkreslení, tyto vlastnosti jsou určeny především parametry použitých prvků [2], [12].

2.5.1 Výběr induktorů

Při výběru induktorů je důležité sledovat parametry jako je malá závislost indukčnosti L na frekvenci v potřebném rozsahu, malá závislost indukčnosti na protékajícím proudu induktorem, co nejvíce lineární průběh křivky prvotní magnetizace, jejíž nelinearita má velký podíl na harmonickém zkreslení a schopnost akumulovat dostatečné množství energie [3]. Induktory musejí vykazovat malé výkonové ztráty, které se skládají ze ztrát indukovanými vířivými proudy – závislé na frekvenci a rezistivitě materiálu jádra a ztráty hysterezní – úměrné ploše hysterezní křivky. Ztráty vznikají také konečnou vodivostí drátů tvořící závit cívky, měl by být tedy zvolen dostatečně velký průměr drátu. Důležitý je tvar hysterezní smyčky materiálu induktoru. Při provozu zesilovače nesmí docházet k přehřívání induktorů vlivem vlastních ztrát a k nasycení induktorů, kdy by došlo ke ztrátě jejich magnetických vlastností. Je tedy nutné vybírat induktory schopné správné činnosti i při maximálním požadovaném výstupním výkonu. Značný vliv induktorů na zkreslení výstupního signálu je ilustrován obrázkem 2.19, kde je zobrazena závislost zkreslení reprezentovaná parametrem $THD+N$ na výstupním výkonu pro různé druhy induktorů na zesilovači IRAUDAMP7D od firmy International Rectifier [25].

Obvykle se ve spínaných zesilovačích používají železo-prachová toroidní jádra [3]. Tyto jádra se skládají z vodivých železných zrn od sebe vzájemně izolovaných. Tato struktura tak v podstatě tvoří vzduchovou mezeru rovnoměrně rozloženou v objemu jádra. Vzduchová mezerka má za následek naklonění hysterezní smyčky, snižuje permeabilitu jádra a zvyšuje linearitu křivky prvotní magnetizace, což má za následek menší harmonické zkreslení. Snižování permeability má za následek zvýšení schopnosti akumulovat větší množství energie. Pokud by tato schopnost byla nízká, došlo by už při malých proudech k nasycení jádra. Na druhou stranu snížení permeability vzduchovou mezerou ale snižuje hodnotu permeability, proto pro dosažení požadované hodnoty vlastní indukčnosti je třeba více závitů cívky než u jader bez vzduchové mezery. Vzduchová mezerka také zvyšuje rezistivitu jádra, což snižuje výkonové ztráty vířivými proudy. Dále lze použít například feritová jádra, která vykazují malé ztráty, nevýhodou těchto jader je jejich větší objem. Tvar jádra induktoru má vliv na vzájemnou vazbu

induktorů. Zde představují vhodnou variantu toroidní jádra, kde k vzájemnému ovlivňování prakticky nedochází a induktry nepotřebují speciální stínění.



Obrázek 2.19 Příklad vlivu různých druhů induktorů na zkreslení výstupního signálu u zesilovače IRAUDAMP7D [25]

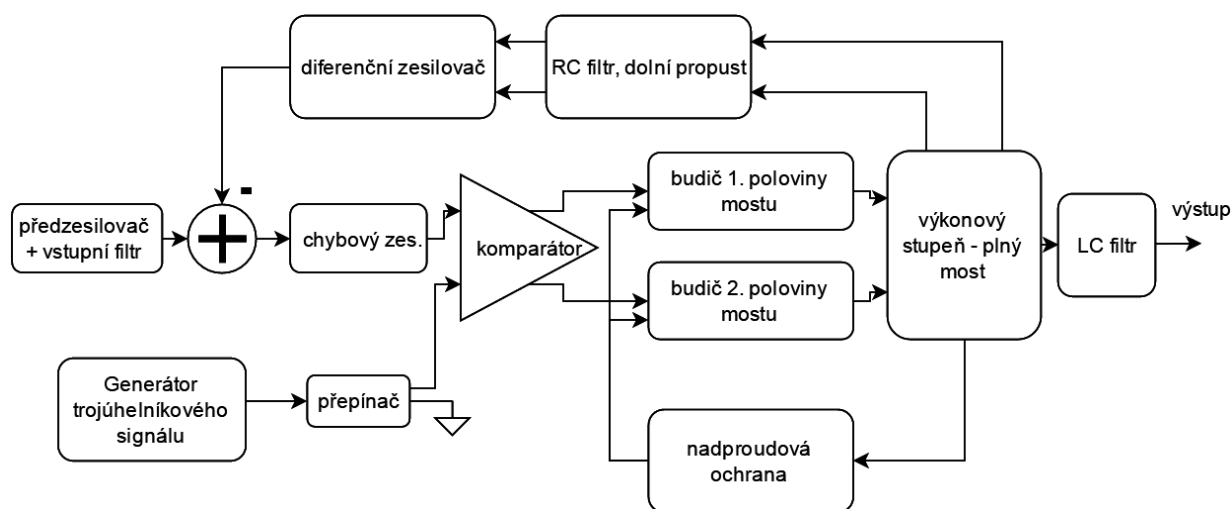
2.5.2 Výběr kapacitorů

Výběr vhodných kapacitorů je relativně snazší než v případě induktorů. Na trhu je k dispozici dostatečné množství výrobků splňující požadavky pro výstupní filtr jako je malá závislost velikosti kapacity na frekvenci, malý ztrátový činitel, dostatečně vysoké průrazné napětí, dostatečně vysokou vlastní rezonanční frekvenci, velké proudové zatížení v impulzním režimu, nízká hodnota ESR (ekvivalentní sériový odpor), časová a teplotní stálost parametrů [3]. Nejčastěji se používají filmové kapacitory s polyesterovým a především polypropylénovým dielektrikem, které výše uvedené parametry splňují. Jistou nevýhodou filmových kapacitorů může být jejich větší objem a poměrně malé velikosti kapacit, je tak často zapotřebí paralelního spojení kapacitorů, což má ovšem kromě jiného výhodu ve snížení ESR. Je třeba brát v úvahu také parazitní indukčnosti kapacitorů, může tak docházet ke zhoršení EMI [2].

3 NÁVRH ZESILOVAČE ZA POUŽITÍ DISKRÉTNÍCH SOUČÁSTEK

V této kapitole bude popsán návrh zesilovače bez použití speciálních integrovaných obvodů. Návrh je rozdělen podle jednotlivých bloků, některé bloky jsou odsimulovány v počítačových programech, v závěru kapitoly je provedena simulace zesilovače jako celku.

3.1 Blokové schéma



Obrázek 3.1 Blokové schéma navrženého diskretního zesilovače

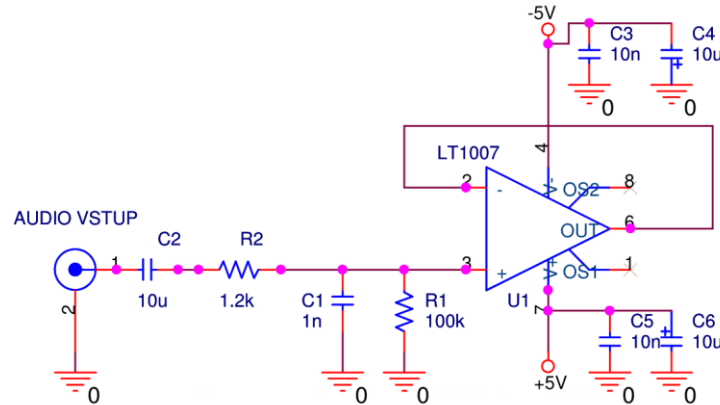
Navržený zesilovač dovoluje přepínání mezi topologií využívající modulace PWM s uzavřenou smyčkou a topologií samo-oscilujícího zesilovače s řízením oscilací fázovým posuvem zpětné vazby. Zapojení využívá velké podobnosti obou topologií, k přepnutí na samo-oscilující zesilovač tak dojde při odpojení generátoru trojúhelníkového signálu od vstupu komparátoru a tento vstup se následně přivede na zemní svorku, dále je zapotřebí přepojení některých zkratovacích propojek, které budou dále v textu zmíněny. Celkové obvodové schéma zesilovače je přiloženo v příloze.

3.2 Předzesilovač + vstupní filtr

Předzesilovač upravuje vstupní signál tak, aby byl vhodný pro další zpracování v zesilovači. Existuje více druhů předzesilovačů – zesilující napětovou úroveň vstupního signálu, korekční předzesilovače umožňující korekci frekvenční charakteristiky – zvýraznění basů, středních tónů a výšek, úpravu balance a další. Z principu funkce zesilovače ve třídě D vyplývá, že není třeba napěťové zesílení vstupního signálu, neboť dostatečného napěťového zisku se dosahuje použitím příslušné modulace.

Navržený předzesilovač má pouze jednu hlavní funkci – a to je impedanční oddělení zesilovače od zdroje audio signálu. Zesilovač nesmí příliš zatěžovat zdroj signálu – musí tak mít dostatečný vstupní odpor (impedanci). Předzesilovač je opatřen vstupním filtrem typu pásmová propust 1. řádu. Účelem filtru je nepropustit na vstup předzesilovače možnou

stejnoseměrnou složku signálu a potlačit nežádoucí vysokofrekvenční rušení, které u spínaných zesilovačů může být značné z důvodu velké EMI koncového výkonového stupně. Bez použití filtru by vysokofrekvenční rušení bylo zesilováno a mohlo by ovlivnit parametry zesilovače. Předzesilovač je realizován operačním zesilovačem v základním zapojení jako impedanční oddělovač (voltage buffer). Schéma zapojení je znázorněno na obrázku 3.2.



Obrázek 3.2 Zapojení předzesilovače a vstupního filtru

Přenosovou funkci vstupního filtru lze určit jako:

$$H_p(p) = \frac{1}{\frac{(1 + pC_1R_1)(1 + pC_2R_2)}{pC_2R_1} + 1}, \quad (3.1)$$

kde p je komplexní proměnná Laplaceovy transformace. Pokud bude platit $R_1 \gg R_2$ a $C_2 \gg C_1$, pak lze s poměrně velkou přesností vyjádřit mezní (zlomové) frekvence jako:

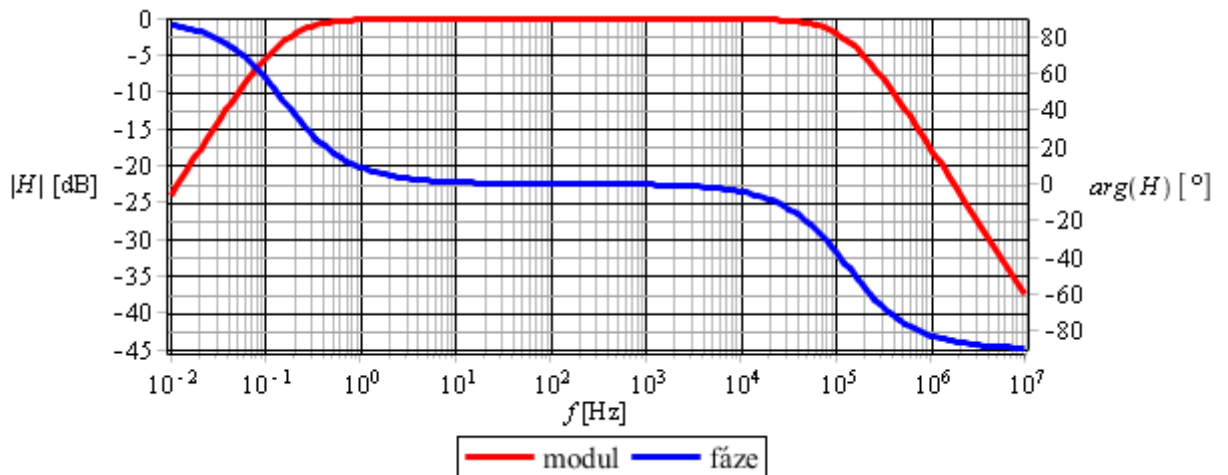
$$f_{0d} = \frac{1}{2\pi C_2(R_2 + R_1)} = \frac{1}{2\pi \cdot 10^{-5}(1,2 \cdot 10^3 + 10^5)} = 0,15 \text{ Hz}, \quad (3.2)$$

$$f_{0h} = \frac{1}{2\pi C_1R_2} = \frac{1}{2\pi \cdot 10^{-9} \cdot 1,2 \cdot 10^3} = 159 \text{ kHz}, \quad (3.3)$$

kde f_{0d} je dolní mezní frekvence, f_{0h} je horní mezní frekvence. Na těchto frekvencích poklesne velikost přenosu o 3 dB oproti maximu přenosu, proto tyto frekvence musejí být voleny tak, aby s dostatečnou rezervou nezasahovaly do audio pásma (20 Hz – 20 kHz). V propustném pásmu můžeme při splnění výše zmíněné podmínky pro maximální přenos přibližně psát:

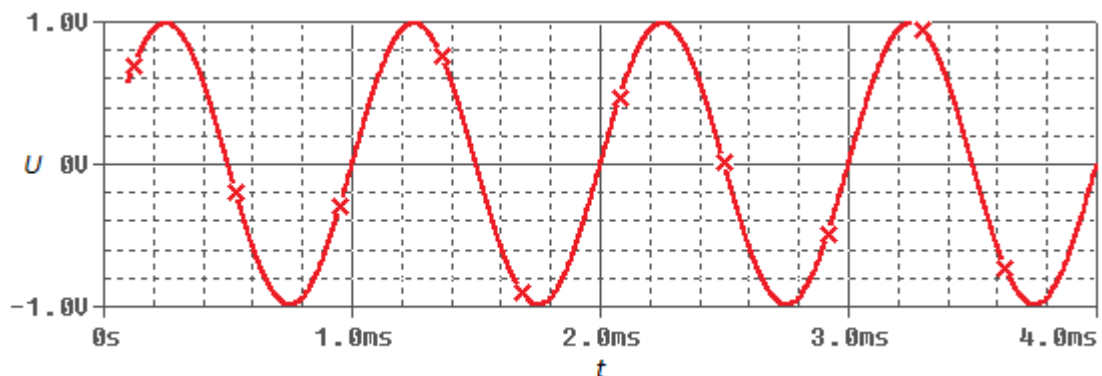
$$H_m = \frac{R_1}{R_2 + R_1} = \frac{10^5}{1,2 \cdot 10^3 + 10^5} = 0,99 [-], (-0,09 \text{ dB}). \quad (3.4)$$

Vykreslené frekvenční charakteristiky přenosové funkce v programu MAPLE na obrázku 3.3 potvrzují poměrně přesný výpočet zlomových frekvencí, přestože bylo použito pro výpočet jisté zjednodušení. Pro přesné určení by bylo nutné najít póly a nuly přenosové funkce (3.1).



Obrázek 3.3 Modulová a fázová frekvenční charakteristika vstupního filtru

Zapojení operačního zesilovače jako impedančního oddělovače za uvažování jeho ideálních parametrů má zisk rovný jedné, protože díky záporné zpětné vazbě je diferenční napětí mezi jeho vstupy rovno nule. Jedná se tedy o napěťový sledovač. Při výběru vhodného operačního zesilovače jsou důležité zejména tyto parametry: minimální napěťový ofset a jeho drift, minimální šum, nízké zkreslení, vysoké potlačení souhlasného signálu *CMRR*, dostatečná rychlost přeběhu a šířka pásma. Důležité je také, aby byl zesilovač stabilní i při jednotkovém zesílení. Tyto parametry většinou splňují výrobky z kategorie takzvaných precizních operačních zesilovačů. Pro realizaci byl vybrán operační zesilovač v bipolární technologii LT1007 od firmy Linear Technology, který uvedené požadavky splňuje [29].



Obrázek 3.4 Simulace předzesilovače v časové oblasti

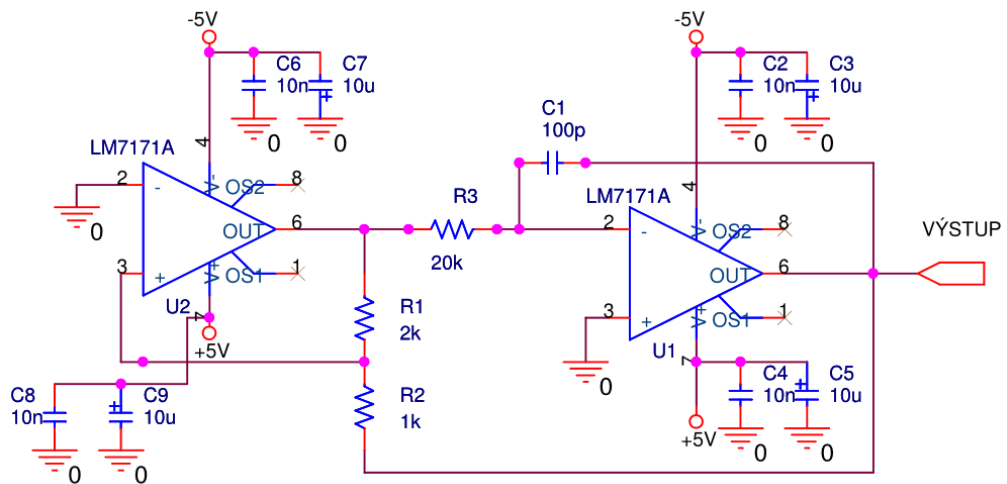
Na obrázku 3.3 je znázorněn průběh signálu simulace v časové oblasti v programu PSpice na výstupu předzesilovače včetně vstupního filtru pro vstupní signál o frekvenci 1 kHz a amplitudě 1 V. Pro simulaci byl použit výrobcem poskytovaný model operačního zesilovače LT1007. Lze pozorovat, že výstupní signál odpovídá signálu vstupnímu, což odpovídá funkci napěťového sledovače.

3.3 Generátor trojúhelníkového signálu.

Pro topologii s PWM byl navržen generátor trojúhelníkového signálu. V úvahu přicházela varianta s pilovitým signálem, která ale byla zamítnuta z důvodu následujících nevýhod. Při stejné frekvenci má pilovitý signál oproti trojúhelníkovému signálu poloviční „rozlišení“.

Z tohoto důvodu by bylo zapotřebí použít dvojnásobnou frekvenci, což by znamenalo zvýšení EMI a zvýšení nároků na použité součástky. Problém nastává u pilovitého signálu v okamžiku, kdy dosáhne své maximální úrovně a vrací se zpět k minimální úrovni konečnou rychlostí, vzniká tak časové zpoždění zavádějící do výstupního signálu zkreslení.

Navržený generátor využívá zapojení neinvertujícího komparátoru s hysterezí (Schmittův klopný obvod) a integrátoru realizovaného pomocí operačního zesilovače. Obvodové zapojení je znázorněno na obrázku 3.5. Jedná se o obvod uzavřené smyčky. Obdélníkový signál z výstupu komparátoru je přiveden na vstup integrátoru. Integrátor využívá nabíjení kapacitoru v jeho zpětné vazbě konstantním proudem (při uvažování ideálního tvaru obdélníkového signálu na vstupu integrátoru), který je dán úbytkem napětí na jeho vstupním odporu. Průběh napětí na kapacitoru je při nabíjení konstantním proudem lineární. Integrátor je zapojen jako invertující, pokud tedy na jeho vstupu bude obdélníkový signál z komparátoru o kladné amplitudě, napětí na výstupu integrátoru bude lineárně klesat až do okamžiku, kdy jeho úroveň dosáhne překlápěcí úrovně komparátoru, kdy se na výstupu komparátoru objeví obdélníkový signál o záporné amplitudě a napětí na výstupu integrátoru tak bude lineárně narůstat opět až do překlápěcí úrovně.



Obrázek 3.5 Obvodové schéma navrženého generátoru trojúhelníkového signálu

Ke změně výstupního stavu neinvertujícího komparátoru s hysterezí lze za uvažování ideálního komparátoru (operačního zesilovače) dojde když:

$$-\frac{u_{INT}(t)}{R_2} = \frac{u_{COMP}(t)}{R_1}, \quad (3.5)$$

kde $u_{INT}(t)$ je okamžitá hodnota napětí v čase t na výstupu integrátoru, $u_{COMP}(t)$ je okamžitá hodnota napětí na výstupu komparátoru. Hodnota napětí na výstupu integrátoru, při které dojde k překlopení komparátoru je rovna amplitudě výsledného trojúhelníkového signálu, pro kterou při uvažování ideálního obdélníkového signálu na výstupu komparátoru o amplitudě U_{COMP} tedy platí:

$$U_{TRI} = -\frac{R_2}{R_1} \cdot U_{COMP}. \quad (3.6)$$

Ze zapojení invertujícího integrátoru lze snadno odvodit následující rovnici pro výstupní napětí v časové oblasti:

$$U_{INTout} = -\frac{1}{R_3 C} \cdot \int_0^{t_a} u_{INTin}(t) dt, \quad (3.7)$$

kde U_{INTout} je hodnota napětí na výstupu integrátoru v době t_a po přivedení vstupního napětí integrátoru $u_{INTin}(t)$. Integrátor, jak už název napovídá, provádí matematickou operaci integrace vstupního signálu. Amplituda trojúhelníkového signálu bude naintegrovaná za dobu rovnou čtvrtině periody obdélníkového signálu na jeho vstupu (je uvažován trojúhelníkový signál symetrický kolem nulové hodnoty napětí). Pokud budeme uvažovat ideální obdélníkový signál na vstupu integrátoru, pak rovnice (3.7) přejde na:

$$U_{TRI} = -\frac{1}{R_3 C} \cdot \int_0^{T/4} u_{COMP}(t) dt = -\frac{1}{R_3 C} \cdot U_{COMP} \cdot \frac{T}{4}, \quad (3.8)$$

kde T je perioda požadovaného trojúhelníkového signálu. Pro tuto periodu a požadovanou amplitudu trojúhelníkového signálu dostaneme kombinací rovnic (3.6), (3.8) hodnoty rezistoru a kapacitoru integrátoru, jejich součin musí být roven:

$$R_3 C = \frac{U_{COMP} \cdot T}{U_{TRI} \cdot 4} = \frac{U_{COMP}}{4 \cdot f \cdot U_{TRI}} = \frac{R_1}{4 \cdot f \cdot R_2}, \quad (3.9)$$

kde f je požadovaná frekvence trojúhelníkového signálu.

Při použití reálných elektronických součástek nikdy nebudou hrany trojúhelníkového signálu skutečně lineární. Zejména v oblasti přechodu náběžné a sestupné hrany bude docházet ke zkreslení průběhu signálu. Jakákoliv nedokonalost se v případě zesilovače v otevřené smyčce projeví zkreslením výstupního signálu. Proto se u PWM modulace prakticky vždy jedná o zapojení v uzavřené smyčce, které vliv nedokonalosti trojúhelníkového signálu výrazně potlačí. Nároky na použité operační zesilovače jsou velké. Na linearitě průběhu má největší podíl šířka pásma a rychlost přeběhu (slew rate) operačního zesilovače. Především u zapojení komparátoru jsou tyto vlastnosti důležité, neboť následná integrace jeho výstupního nedokonalého obdélníkového signálu způsobí nelinearitu hran trojúhelníkového signálu. Pro zapojení komparátoru se nabízí použití přímo součástky komparátor – jedná se v podstatě o operační zesilovač, který není přizpůsobený pro zapojení se zápornou zpětnou vazbou. Díky tomu nepotřebuje kompenzační kapacitor, který u klasického operačního zesilovače zamezuje možnému rozkmitání při zavedení záporné zpětné vazby, na druhou stranu však kompenzační kapacitor snižuje jeho šířku pásma. Bohužel nabídka vhodného komparátoru je omezená, většina takzvaných ultra-rychlých komparátorů nabývá výstupních stavů úrovní TTL – tedy například $< 0,3$ V pro jeden stav a $> 3,3$ V pro stav druhý. Tato skutečnost omezuje jejich použití, neboť pro navržený generátor je zapotřebí symetrických výstupních úrovní blízkých se symetrickému napájení. Komparátory splňující tuto podmínku tvoří komparátory s otevřeným kolektorem, které ale vykazují poměrně velké časové zpoždění a malou rychlost přeběhu. Pro realizaci tedy bylo nakonec zvoleno použití ultra-rychlého operačního zesilovače, který i přes skutečnost, že není přímo určen k použití jako komparátoru, splňuje potřebné požadavky. Bohužel i výběr vhodného ultra-rychlého operačního zesilovače je značně omezený, neboť ne všechny operační zesilovače z této kategorie umožňují z technologických důvodů jeho použití

jako komparátoru.

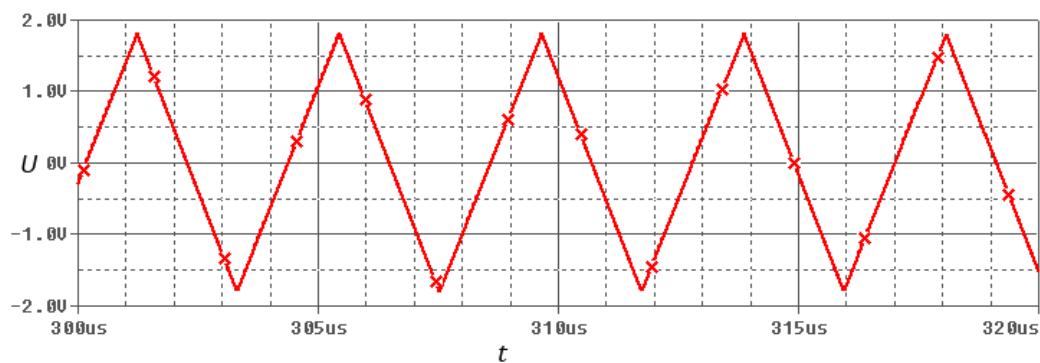
Pro realizaci komparátoru i integrátoru byl zvolen operační zesilovač navržený bipolární technologií LM7171A od firmy Texas Instruments, který se vyznačuje velmi vysokou rychlostí přeběhu $SR = 4100 \text{ V}/\mu\text{s}$ a dostatečně velkou šířkou pásma $BW = 200 \text{ MHz}$ [36]. Operační zesilovače by měly mít také malý napěťový ofset a jeho drift. Rychlé operační zesilovače obecně nedosahují tak malých hodnot ofsetu jako precizní operační zesilovače, nicméně typická hodnota ofsetu LM7171A je $0,3 \text{ mV}$, což lze považovat za dobré. Frekvence trojúhelníkového signálu byla zvolena přibližně na 250 kHz a jeho amplituda na přibližně $1,75 \text{ V}$. Dle rovnice (3.6) dostáváme pro velikost amplitudy trojúhelníkového signálu:

$$U_{TRI} = \frac{R_2}{R_1} \cdot U_{COMP} = \frac{10^3}{2 \cdot 10^3} \cdot 3,5 = 1,75 \text{ V}, \quad (3.10)$$

pro výpočet byla uvažována amplituda obdélníkového signálu na výstupu komparátoru $3,5 \text{ V}$, výrobce udává jako typickou hodnotu $3,4 \text{ V}$, avšak pro nižší zatěžovací odpor [36]. Skutečná hodnota se může od uvažovaných $3,5 \text{ V}$ lišit, což nepředstavuje výrazný problém, neboť přesná velikost amplitudy trojúhelníkového signálu není při PWM topologii se zpětnou vazbou podstatná. Pro výpočet vstupního rezistoru R_3 integrátoru byla nejprve zvolena hodnota kapacitoru $C = 100 \text{ pF}$, následně byla spočtena velikost rezistoru R_3 úpravou rovnice (3.9):

$$R_3 = \frac{R_1}{4 \cdot f \cdot R_2 \cdot C} = \frac{2 \cdot 10^3}{4 \cdot 250 \cdot 10^3 \cdot 10^3 \cdot 100 \cdot 10^{-12}} = 20 \text{ k}\Omega. \quad (3.11)$$

Návrh generátoru byl odsimulován v programu PSpice, výsledek analýzy v časové oblasti je znázorněn na obrázku 3.6. Pro simulaci byly použity výrobcem poskytované modely operačních zesilovačů LM7171A.

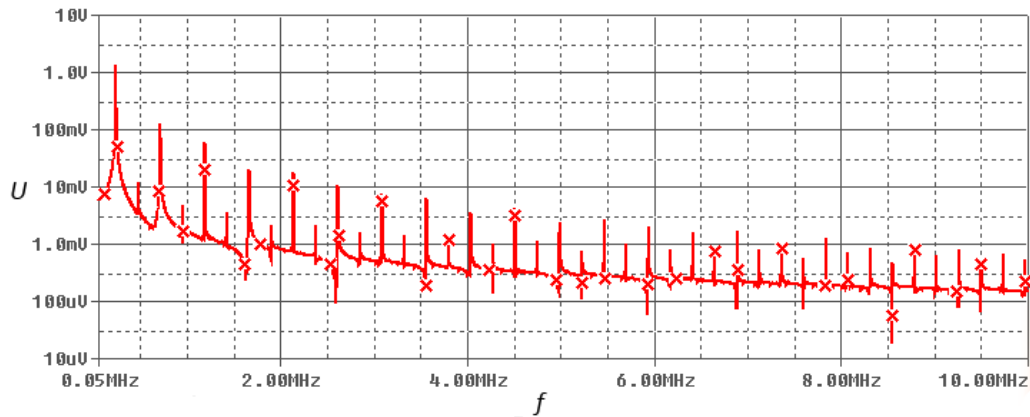


Obrázek 3.6 Průběh simulace generátoru trojúhelníkového signálu v časové oblasti

Simulovaný průběh potvrzuje správnost výpočtu, frekvence průběhu byla odečtena na 244 kHz . Amplituda trojúhelníkového signálu činí $1,78 \text{ V}$. Pro získání lepšího přehledu o nelinearitě hran trojúhelníkového signálu můžeme použít zobrazení ve spektrální oblasti. Spektrální složky ideálního nekonečného sudého periodického trojúhelníkového signálu s periodou T_0 a amplitudou A lze získat pomocí Fourierovy řady. Vzhledem k předpokladu sudého trojúhelníkového signálu bude výsledné spektrum obsahovat pouze cosinové složky:

$$a_n = \frac{4}{T_0} \int_0^{T_0/2} A\left(1 - \frac{4t}{T_0}\right) \cdot \cos(n2\pi f_0 t) dt = \frac{4A}{\pi^2 n^2} (1 - (-1)^n), \quad (3.12)$$

kde n jsou celočíselné násobky základní harmonické f_0 . Tato rovnice platí pro $n > 0$, $n = 0$ představuje nulovou stejnosměrnou složku. Spektrum tedy obsahuje pouze liché harmonické, jejichž velikosti amplitud klesají s kvadrátem násobku základní harmonické. V programu PSpice byla provedena simulace pomocí FFT, jejíž výsledek je zobrazen na obrázku 3.7.



Obrázek 3.7 Simulace generátoru trojúhelníkového signálu ve spektrální oblasti pomocí FFT

Ze simulace ve spektrální oblasti jsou patrné kromě předpokládaných harmonických i další spektrální složky, jež představují zkreslení trojúhelníkového signálu.

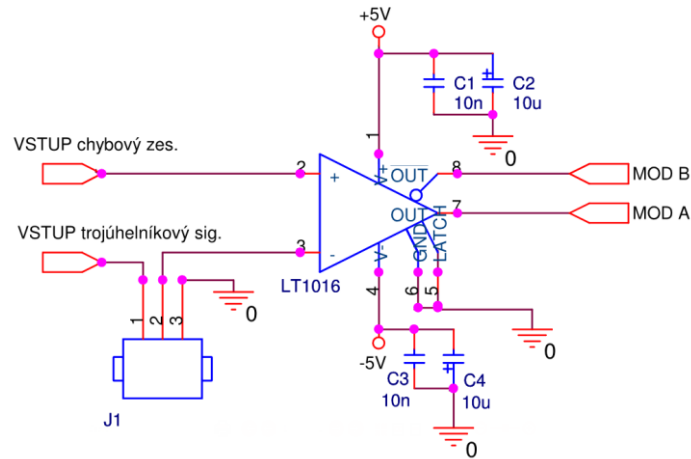
3.4 Komparátor

Na vlastnosti komparátoru jsou kladeny vysoké nároky. Je vyžadováno co nejmenší časové zpoždění (propagation delay), malý napěťový offset – ovlivňuje komparační „rozlišení“. Značně vysoká rychlost přeběhu a velké napěťové zesílení pro velkou šířku pásma. Tyto vlastnosti vykazují téměř výhradně komparátory z takzvané kategorie „high-speed“. S výhodou lze použít komparátory s komplementárními výstupy – jeden výstup je invertovaný. Použitím těchto komparátorů odpadá nutnost použití dalších obvodů pro vytvoření invertovaného modulovaného signálu pro řízení činnosti budičů tranzistoru (je třeba zajistit správnou sekvenci spínání výkonových tranzistorů ve výkonovém stupni). Pokud není použit tento typ komparátoru, jednou z variant pro vytvoření invertovaného signálu může být varianta s použitím hradel XOR. Nejjednodušší varianta s použitím invertoru NOT není vhodná z důvodu zavedení rozdílného časového zpoždění oproti neinvertovanému signálu. Možné zapojení s hradly XOR je znázorněno na obrázku 3.9.

Pro realizaci byl vybrán komparátor LT1016 od firmy Linear Technology. Tento komparátor disponuje zmíněnými dvěma komplementárními výstupy, jejichž rozdíl časového zpoždění je maximálně 3 ns. Jedná se o high-speed komparátor s časovým zpožděním 10 ns. Jeho výstupní úrovně jsou kompatibilní s úrovněmi TTL/CMOS, při použití symetrickém napájení +/- 5 V dosahuje úroveň log. 1 okolo 3,5 V, úroveň log. 0 je zhruba < 0,3 V. Komparátor disponuje šířkou pásma pro jednotkové zesílení přibližně 50 GHz. Napěťový offset je typicky 1 mV [30]. Komparátor LT1016 nabízí možnost zachování výstupního stavu pinem

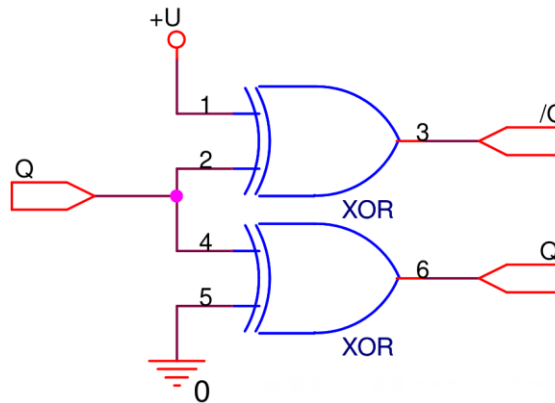
LATCH, tato možnost není využita a na tento pin je trvale přivedena log. 0 – pin je uzemněn. Obvodové zapojení komparátoru je znázorněno na obrázku 3.8.

Zkratovací propojka J1 slouží k přepínání mezi topologií PWM a samo-oscilujícího zesilovače. Pro topologii PWM jsou zkratovány pin 1 – 2 a na invertující vstup komparátoru je tak přiveden trojúhelníkový signál. V případě samo-oscilujícího zesilovače je třeba zkratovat piny 2 – 3 a vstup komparátoru tak uzemnit.



Obrázek 3.8 Obvodové zapojení komparátoru

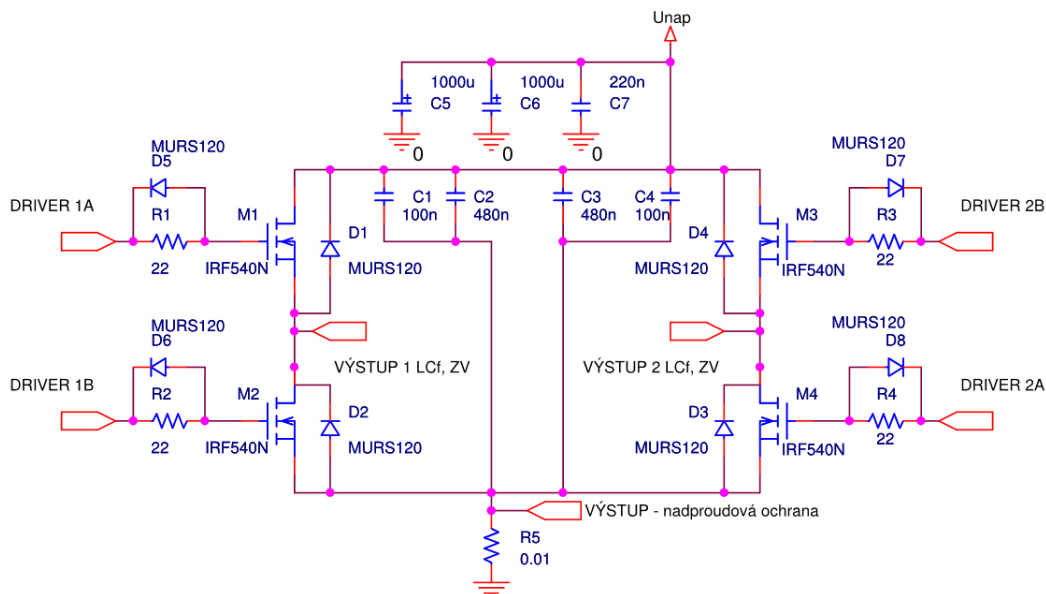
Pro správnou činnost jsou nezbytné blokovací kapacitory. Vzhledem k faktu, že se jedná o high-speed obvod s velkou rychlostí růstu náběžných a sestupných hran je velice důležitý správný návrh plošného spoje, nevhodný návrh může zcela znehodnotit vynikající vlastnosti komparátoru. Podrobnosti ohledně návrhu lze najít v [30] a v kapitole návrhu DPS 3.13.



Obrázek 3.9 Obvodové zapojení pro vytvoření invertovaného modulovaného signálu pomocí dvou hradel XOR

3.5 Návrh výkonového stupně

Pro všechny výhody zmíněné v kapitole 2.3 byla zvolena pro výkonový stupeň topologie plného mostu s použitím MOSFET tranzistorů typu N. Obvodové zapojení výkonového stupně je zobrazeno na obrázku 3.10.



Obrázek 3.10 Obvodové zapojení výkonového stupně

Pro správnou činnost je důležitý výběr vhodných MOSFETů, jejich důležité parametry jsou popsány v kapitole 2.3.3. Maximální možný výkon je prakticky dán pouze parametry použitých součástek výkonového stupně a velikosti použitého napájecího napětí. Podle uvažovaného výstupního výkonu se také samozřejmě odvíjí požadavky na chlazení výkonových tranzistorů. Přesto, že byl stanoven cíl v dosažení výkonu minimálně 150 W, pro návrh byl uvažován výstupní výkon zesilovače 250 W do zátěže o velikosti 4 Ω. Pro tento výkon a pro uvažovaný maximální index modulace $M = 0,95$ a korekční faktor $F = 1$ dostáváme dle rovnice (2.2) z kapitoly 2.3.3 nejmenší možnou hodnotu maximálního dovoleného napětí mezi S a D tranzistoru:

$$U_{DS\max} \geq \frac{\sqrt{2 \cdot P_{out} \cdot R_z}}{M} + F = \frac{\sqrt{2 \cdot 250 \cdot 4}}{0,95} + 1 = 48 \text{ V.} \quad (3.14)$$

Maximální dovolený proud drainem tranzistoru musí být větší než (při uvažování $R_{DS(on)} = 50 \text{ m}\Omega$ a napájecího napětí $U_{nap} = 48\text{V}$):

$$I_{D\max} \geq \frac{U_{nap}}{2R_{DS(on)} + R_z} = \frac{48}{2 \cdot 0,050 + 4} = 11,7 \text{ A.} \quad (3.15)$$

Pro realizaci byly vybrány běžně dostupné výkonové tranzistory IRF540N který tyto parametry splňují se značnou rezervou a mají vhodné další parametry zmíněné v kapitole 2.3.3. K dostání jsou i speciální výkonové tranzistory určené zejména k použití ve spínaných zesilovačích, příkladem může být tranzistor IRF5615 a další tranzistory od firmy International Rectifier, nicméně parametry IRF540N jsou relativně dostatečné. Tento tranzistor byl také zvolen na základě jeho velké oblíbenosti mezi amatérskými konstruktéry spínaných zesilovačů, jeho činnost ve spínaných zesilovačích je tak dostatečně prověřená. Následující tabulka 3.1 udává stručný přehled nejdůležitějších parametrů IRF540N, uvedeny jsou typické hodnoty pro výrobcem specifikované podmínky v [35].

Mezi D a S jednotlivých tranzistorů jsou z důvodu zmíněných v kapitole 2.3.3 připojeny ultra-rychlé diody MURS120 s dobou závěrného zotavení 25 ns a se střední hodnotou proudu v propustném směru $I_{FAV} = 1 \text{ A}$ [38].

PARAMETR:	HODNOTA:
Maximální povolené napětí mezi D a S $U_{DS(max)}$	100 V
Maximální proud D $I_{D(max)}$	33 A
Odpor mezi D a S v sepnutém stavu $R_{DS(on)}$	44 mΩ
Doba náběžné/sestupné hrany t_r/t_f	35/35 ns
Časové zpoždění sepnutí $t_{d(on)}$ a vypnutí $t_{d(off)}$	11/39 ns
Hradlový náboj Q_g	71 nC
Výstupní kapacita C_{oss}	250 pF
Náboj závěrného zotavení vestavěné diody Q_{rr}	505 nC
Maximální teplota přechodu T_j	175 °C

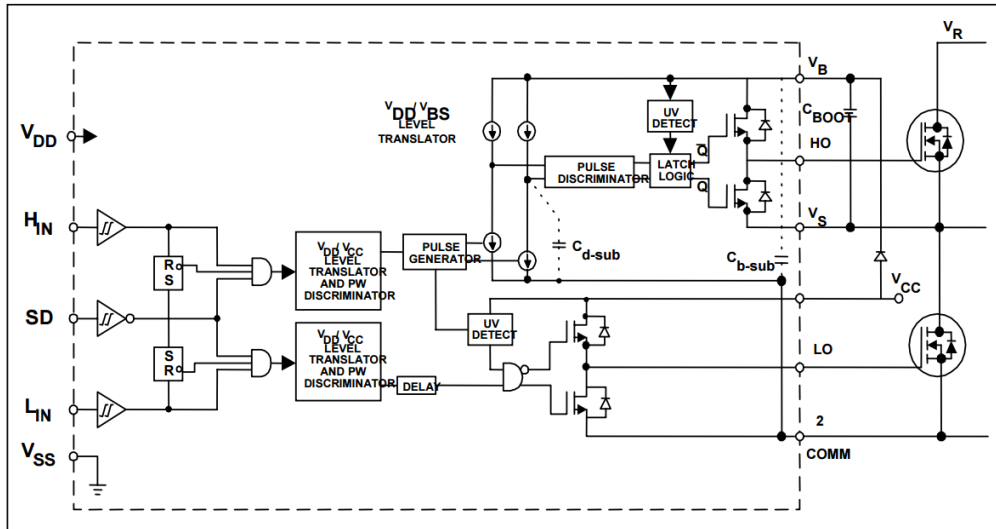
Tabulka 3.1 Shrnutí parametrů tranzistorů N-MOSFET IRF540N [35]

Nutnou součástí výkonového stupně jsou napájecí a blokovací kapacitory. Pro realizaci byly zvoleny dva elektrolytické kondensátory C_5 , C_6 o velikosti 1000 μF zapojené paralelně, tato dvojice je ještě doplněna filmovým kondensátorem o hodnotě $C_7 = 220$ nF. V blízkosti D a S horních tranzistorů jsou na desce plošného spoje umístěny paralelní dvojice keramických kondensátorů o hodnotách 460 nF a 100 nF. Další informace jsou uvedeny v kapitole návrhu DPS 3.13.

Výkonový rezistor o hodnotě $R_5 = 10$ mΩ slouží jako snímací rezistor pro spouštění nadproudové ochrany, podrobnější informace jsou uvedeny v kapitole 3.11.

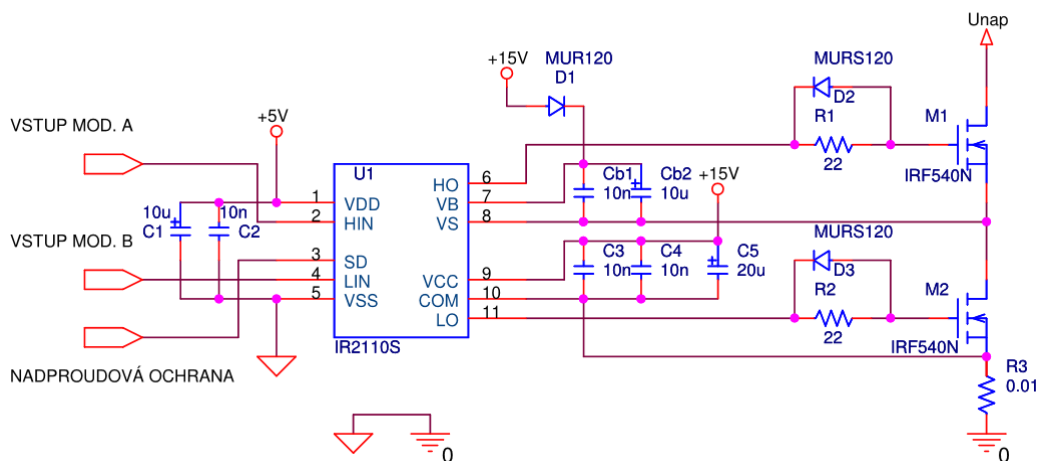
3.6 Budiče tranzistorů

Původním záměrem byla realizace budičů v diskrétní formě, nicméně z důvodů zmíněných v kapitole 2.4.1 bylo od tohoto záměru upuštěno a pro realizaci byly zvoleny integrované obvody běžně používané ve výkonových spínacích obvodech, jako jsou napájecí zdroje a řídicí obvody motorů. Pro realizaci byly vybrány běžně dostupné integrované obvody **IR2110S** od firmy International Rectifier. Tento obvod je takzvaný half-bridge driver, obsahuje tedy jeden low-side driver a jeden high-side driver pro spínání dvou tranzistorů v polovičním mostu. Vzhledem k volbě topologie koncového stupně do plného mostu, musí být použity dva kusy tohoto obvodu, každý ovládající polovinu mostu. IR2110S je budič MOSFET tranzistorů typu N využívající pro spínání horního tranzistoru princip bootstrappingu, který je popsán v kapitole 2.4.2. Obvod lze využít pro spínání polovičního mostu napájeného až 500 V. Rychlého spínání tranzistorů lze dosáhnout díky vysokému výstupnímu proudu budiče o velikosti až 2,5 A [34]. Obvod disponuje dvěma oddělenými piny pro napájení – jedním pro napájení vstupních obvodů a definici jejich logických úrovní a druhým napájením zajišťující dodání vysokého proudu a potřebné napěťové úrovně pro spínání tranzistorů. S tímto rozdělením napájení souvisí dva oddělené zemní piny, toto oddělení je vítané zejména při návrhu DPS a omezení rušení výkonovými signály. Vnitřní struktura obvodu je znázorněna na obrázku 3.11.



Obrázek 3.11 Zjednodušená vnitřní bloková struktura obvodu IR2110S [34]

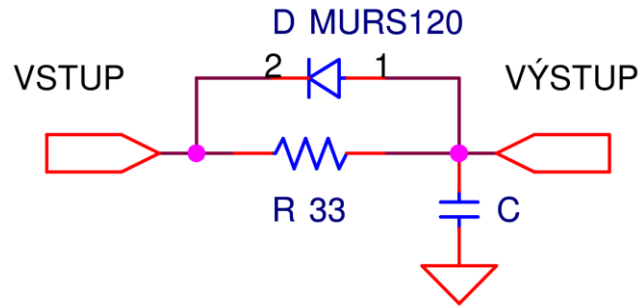
Vstupní pin pro řídicí signál pro spínání spodního tranzistoru L_{IN} a vstupní pin pro řízení horního tranzistoru H_{IN} jsou přivedeny na CMOS Schmittovy klopné obvody, jejichž překlápěcí úroveň je dána napětím na pinu V_{DD} vůči zemní svorce V_{SS} , v návrhu je použito napětí 5 V, kdy je překlápěcí úroveň přibližně 3,3 V, závislosti překlápěcí úrovně na napětí V_{DD} lze nalézt v [34]. Dalšími bloky jsou, kromě jiných, měniče úrovně logických signálů, bloky nastavení shody zpoždění řízení obou tranzistorů, ochrany proti podpětí a samozřejmě bloky unipolárních tranzistorů tvořící malý výkonový stupeň zajišťující dodání potřebné velikosti proudu. Pin SD je „shutdown“ pin. Pokud se tento pin nachází v logické jedničce, dojde k přerušení činnosti budiče. Tento pin je dále využit při návrhu nadproudové ochrany, kdy se v případě detekce nadměrného proudu na tomto pinu objeví zmíněná logická jednička. Mezi pinem V_S , který tvoří „plovoucí zem“ horního tranzistoru a pinem V_B se nachází externí bootstrap kapacitor, volba jeho kapacity bude popsána dále v této kapitole. Na pinu pro výkonové napájení V_{CC} výrobce doporučuje přivést napětí mezi 10 – 20 V vůči „výkonové“ zemní svorce COMM. Piny HO a LO jsou výstupní piny přivedené na hradla výkonových tranzistorů. Na obrázku 3.12 je znázorněno navržené obvodové zapojení budičů využívající obvod IR2110S.



Obrázek 3.12 Obvodové zapojení jednoho budiče pro ovládání poloviny mostu.

Jak již bylo zmíněno, každý obvod IR2110S ovládá polovinu mostu výkonových tranzistorů. Pro správnou činnost musí být spínací sekvence v obou větvích mostu opačná, proto je vstupní

modulovaný signál přiveden na vstupy obou budičů H_{in} a L_{in} v obráceném pořadí. Obvod IR2110S zajišťuje dle [34] vlastní dead-time o hodnotě přibližně 30 ns. Ke zvýšení dead-time přispívají dle principu popsaného v kapitole 2.4.2 také rezistory předřazené před hradla výkonových tranzistorů o hodnotě 22Ω paralelně s ultra-rychlou diodou MURS120. Pro případ, že by tento dead-time nebyl dostatečný, jsou před vstupy budičů předřazeny sítě RCD. Tyto sítě jsou znázorněny na obrázku 3.13.



Obrázek 3.13 RCD síť předřazené vstupům budičů

Princip činnosti je stejný jako u předřazených hradlových rezistorů – při náběžné hraně modulovaného signálu se nejprve nabíjí kapacitor C přes odpor R , dojde tedy ke zpomalení růstu náběžné hrany a signál tak dosáhne své maximální úrovně s časovým zpožděním daným časovou konstantou RC . Paralelní dioda k rezistoru R zajišťuje neuplatnění kapacitoru C a zavedení zpoždění při sestupné hraně modulovaného signálu. Dioda musí být opět z kategorie ultra-rychlých diod s nízkou dobou závěrného zotavení. Volba hodnot rezistoru a kapacitoru je závislá na použitých kusech výkonových tranzistorů a budičů, proto je nejlepším způsobem experimentální volba při oživování finálního výrobku. Pro realizaci byla zvolena hodnota odporu $R = 33 \Omega$ a dioda MURS120, kapacitor nicméně nebyl osazen z důvodu zajištění dostatečného dead-time samotným budičem. RCD síť se tedy uplatní pouze se zanedbatelnou vstupní kapacitou budiče.

Pro vhodnou volbu velikosti bootstrap kapacitoru udává výrobce minimální velikost kapacity jako [7]:

$$C_B \geq \frac{2 \left[2Q_g + \frac{I_{qbs(max)}}{f} + Q_{ls} + \frac{I_{Cbs(leak)}}{f} \right]}{U_{cc} - U_f - U_{LS} - U_{Min}} \quad (3.16)$$

kde Q_g je náboj hradla horního tranzistoru, $I_{qbs(max)}$ maximální klidový proud, $I_{Cbs(leak)}$ svodový proud bootstrap kapacitoru, f pracovní frekvence, Q_{ls} náboj potřebný ke změně úrovně během jednoho cyklu (typicky 5 nC), V_{cc} velikost napájení budiče, U_f úbytek napětí na bootstrap diodě v propustném směru, U_{LS} je úbytek napětí na spodním tranzistoru a U_{Min} je minimální napětí mezi piny budiče V_B a V_S . Z této rovnice je patrné množství neznámých proměnných, z tohoto důvodu byl zvolen jako bootstrap kapacitor tantalový kapacitor o velikosti $C_{b2} = 10 \mu F$ a k němu je paralelně zapojený kapacitor keramický o velikosti $C_{b1} = 10 nF$. Tantalový kapacitor o velké hodnotě slouží k dodání potřebného náboje, keramický kapacitor má pak výrazně lepší vysokofrekvenční vlastnosti a vhodně tak tantalový kapacitor doplňuje.

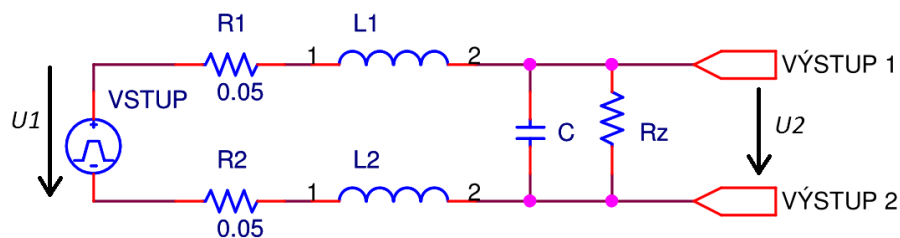
Bootstrap dioda musí mít maximální dovolené napětí v závěrném směru větší než je součet napájení výkonového stupně a napájení budiče, musí mít dostatečnou velikost

propustného proudu, jenž je úměrný součinu hradlového náboje Q_g a spínací frekvence f . Aby nedocházelo k průtoku proudu zpět do zdroje při přechodu z propustného do závěrného směru, musí se jednat o ultra-rychlou diodu s malou dobou závěrného zotavení. Byla vybrána ultra-rychlá dioda MUR120.

Pro správnou činnost budičů je nezbytností použití blokovacích kapacitorů o vhodné velikosti. Důležitý je zejména blokující kapacitor mezi pinem napájení V_{cc} a zemní svorkou COMM. Byl zvolen tantalový kapacitor o velikosti $C_5 = 22 \mu\text{F}$ doplněný dvojicí keramických kapacitorů C_3, C_4 o velikosti 10 nF . Velmi důležité je správné umístění blokovacích kapacitorů na desce plošného spoje. Další informace lze nalézt v kapitole zabývající se návrhem plošného spoje 3.13 a v doporučení výrobce [7].

3.7 Návrh výstupního filtru

Jak bylo zmíněno v teoretické části, nejpoužívanějším druhem filtru u spínaných zesilovačů je LC filtr typu dolní propusti druhého řádu, pro který byl proveden i tento návrh. Vzhledem k tomu, že přenosová funkce filtru v sobě zahrnuje zatěžovací odpor reprezentující reproduktor, dojde při zapojení reproduktoru o jiné jmenovité impedanci k ovlivnění přenosové charakteristiky filtru. Volba zlomové frekvence je volbou kompromisu. Pokud bude zlomová frekvence volena příliš blízko audio pásma, změna charakteristiky v důsledku připojení reproduktoru o jiné jmenovité impedanci se může projevit i v audio pásmu. Pokud bude volena příliš daleko od nejvyšší frekvence audio pásma, nebude jeho případná změna přenosové charakteristiky prakticky audio pásmo ovlivňovat, na druhou stranu filtrační účinek vysokých frekvencí bude nižší. Pro návrh byla zvolena zlomová frekvence $f_0 = 30 \text{ kHz}$, tato hodnota je poměrně blízko nejvyšší frekvence audio pásma, byl tedy upřednostněn lepší filtrační účinek. Dalším krokem při návrhu je volba vhodného typu aproximace filtru. Existuje více druhů aproximací. K návrhu se nabízela například Čebyševova nebo Caerova aproximace, jejichž předností je strmý přechod z propustného do nepropustného pásma. Nicméně nevýhodou těchto aproximací je jisté zvlnění přenosové charakteristiky v propustném pásmu. Zvolena byla Butterworthova aproximace, jejíž hlavní předností je právě maximálně plochá přenosová charakteristika v propustném pásmu, vykazuje však pomalejší přechod do nepropustného pásma. Obvodové schéma použité při návrhu filtru je znázorněno na obrázku 3.14:



Obrázek 3.14 Obvodové schéma pro návrh výstupního filtru.

kde $U1$ představuje vstupní obdélníkový signál z výkonového stupně, rezistory R_1 a R_2 zohledňují odpory tranzistorů v sepnutém stavu ($R_{DS(on)}$) a odpory vedení induktorů. Hodnota těchto odporů byla uvažována $50 \text{ m}\Omega$. Výpočet je proveden pro zátěž pouze odporového charakteru o velikosti $R_z = 4 \Omega$, skutečný reproduktor ale také vykazuje indukční charakter. Dále bude filtr doplněn takzvaným RC Zobelovým členem, který kompenzuje právě indukční charakter reproduktoru, jeho výpočet bude proveden dále v této kapitole. Pokud budeme uvažovat symetrii daného schématu, tj. $R_1 = R_2$, $L_1 = L_2$ a nahradíme tyto prvky jako

$R = (R_1+R_2)$ a $L = (L_1+L_2)$ můžeme přenosovou funkci výše uvedeného obvodového schématu vyjádřit jako:

$$H_{LC}(p) = \frac{1}{p^2 LC + p(CR + \frac{L}{R_z}) + 1 + \frac{R}{R_z}}. \quad (3.17)$$

Butterworthův filtr typu dolní propust 2. řádu má normalizovaný tvar přenosové charakteristiky [13]:

$$H(p) = \frac{H_0}{\left(\frac{p}{\omega_0}\right)^2 + \frac{\sqrt{2}}{\omega_0} p + 1}, \quad (3.18)$$

kde H_0 udává stejnosměrný zisk přenosové charakteristiky, $\omega_0 = 2\pi f_0$ je úhlová frekvence pro zlomovou frekvenci f_0 . Odmocnina ze dvou představuje hodnotu činitele jakosti $Q = 1/\sqrt{2}$, který udává tlumení filtru – velikost vrcholu přenosové charakteristiky okolo zlomové frekvence, právě tento činitel se bude měnit v závislosti na velikosti připojené zátěže. Pro výpočet konkrétních hodnot induktorů a kapacitoru pro zadanou zlomovou frekvenci je třeba přenosovou funkci filtru (3.17) upravit do podoby přenosové funkce Butterworthova filtru (3.18):

$$H(p) = \frac{\frac{R_z}{R_z + R}}{p^2 LC \frac{R_z}{R_z + R} + p\left(\frac{CRR_z + L}{R_z + R}\right) + 1}. \quad (3.19)$$

Porovnáním rovnic (3.18) a (3.19) dostáváme rovnice:

$$H_0 = \frac{R_z}{R_z + R}, \quad (3.20)$$

$$LC \frac{R_z}{R + R_z} = \frac{1}{\omega_0^2}, \quad (3.21)$$

$$\frac{CRR_z + L}{R_z + R} = \frac{\sqrt{2}}{\omega_0}, \quad (3.22)$$

kombinací rovnic (3.21) a (3.22) vznikne kvadratická rovnice:

$$C^2 \frac{R_z^2 R}{R_z + R} - C\sqrt{2} \frac{R_z}{\omega_0} + \frac{1}{\omega_0^2} = 0, \quad (3.23)$$

řešením této rovnice dostáváme dvě možné hodnoty kapacitoru pro zadanou zlomovou frekvenci, následným dosazením těchto hodnot do rovnice (3.21) a její úpravou získáme dvě

možné hodnoty induktorů. Pro zvolenou zlomovou frekvenci $f_0 = 30$ kHz tak dostáváme:

$$C^2 \cdot 0,3902 - C \cdot 3,001 \cdot 10^{-5} + 2,8144 \cdot 10^{-11} = 0, \quad (3.24)$$

$$C_a = 949 \text{ nF}, \quad (3.25)$$

$$C_b = 75,95 \text{ } \mu\text{F},$$

$$L_a = 30,4 \text{ } \mu\text{H}, \quad (3.26)$$

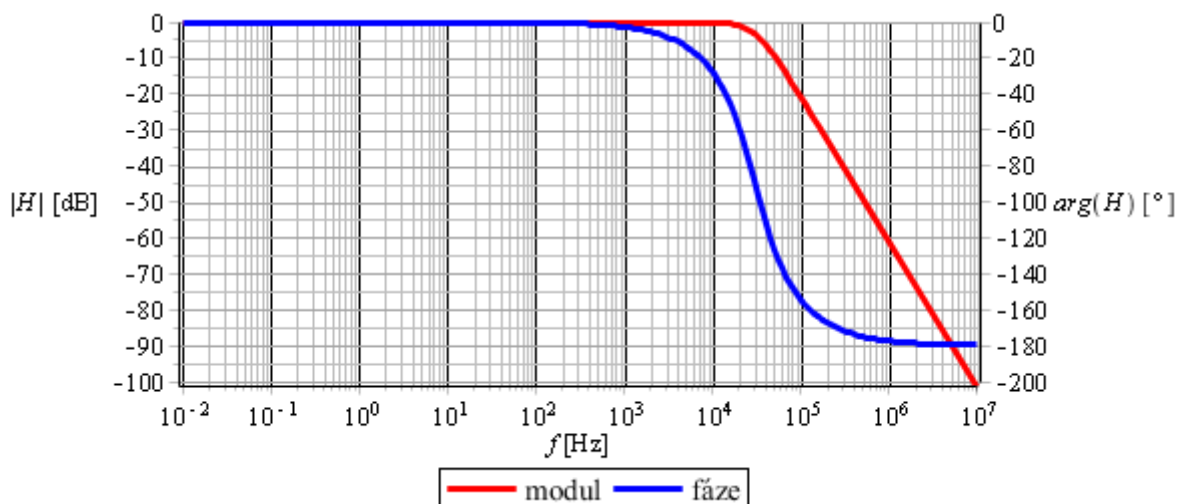
$$L_b = 379 \text{ nH}.$$

Stejnoseměrný přenos filtru bude roven:

$$H_0 = \frac{R_z}{R_z + R} = \frac{4}{4 + 0,1} = 0,976 [-], \quad (-0,21 \text{ dB}). \quad (3.27)$$

Vzhledem k tomu, že hodnoty varianty *b* pro velikosti součástek jsou prakticky nerealizovatelné, musí být použity hodnoty z varianty *a*. Každý Induktor by tak měl mít indukčnost $L = 15,2 \text{ } \mu\text{H}$, kapacitor by měl být o velikosti kapacity $C = 949 \text{ nF}$. Frekvenční charakteristika přenosové funkce filtru z rovnice (3.17) je pro tyto hodnoty součástek vykreslena v programu MAPLE a je znázorněna na obrázku 3.15.

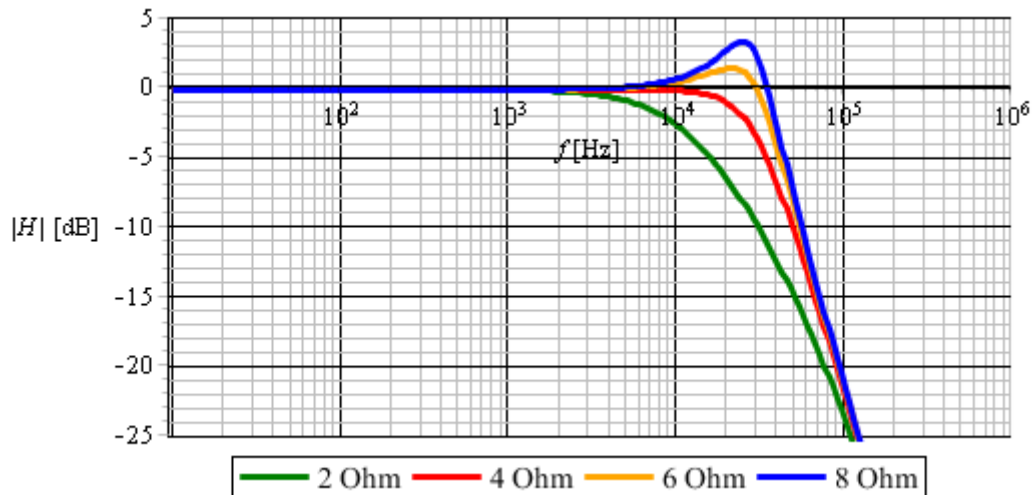
Z vykreslené charakteristiky je patrné, že zlomová frekvence je přibližně $f_0 = 30$ kHz, malá odchylka je způsobena zaokrouhlováním při výpočtu kořenů kvadratické rovnice. V propustném pásmu je charakteristika plochá, což odpovídá Butterworthově filtru. Za zlomovou frekvencí klesá velikost přenosu strmostí -40 dB na dekádu. Fáze přenosové charakteristiky se mění v rozsahu 0° pro $f \rightarrow 0$ Hz po -180° pro $f \rightarrow \infty$, na zlomové frekvenci je fáze rovna -90° .



Obrázek 3.15 Frekvenční charakteristika výstupního LC filtru 2. řádu

K dostání nejsou součástky odpovídající přesně vypočteným hodnotám, musí tedy dojít k určitému zaokrouhlení. Filtr je realizován třemi kapacitami spojenými paralelně o jmenovité kapacitě $C = 330 \text{ nF}$ a induktory jejichž indukčnost po navinutí činila přibližně $L = 15,5 \text{ } \mu\text{H}$. Modulová přenosová charakteristika pro tyto hodnoty a pro různé varianty odporové zátěže je

znázorněna na obrázku 3.16. Z tohoto obrázku je patrná skutečnost zmíněná v úvodu této podkapitoly – při použití zátěže o menší hodnotě odporu než $R_z = 4 \Omega$ dojde k poklesu přenosové charakteristiky v oblasti zlomové frekvence – činitel jakosti Q se zmenšuje. Při použití zátěže o vyšší hodnotě odporu vzniká v okolí zlomové frekvence naopak rezonanční vrchol – činitel jakosti Q roste.



Obrázek 3.16 Modulová frekvenční charakteristika výstupního filtru pro různé varianty odporové zátěže

3.7.1 Výběr kapacitorů pro výstupní filtr

Výstupní filtr je realizován třemi kapacitami spojenými paralelně o jmenovité kapacitě $C = 330 \text{ nF}$. Spojení více kapacitorů paralelně je výhodné. Paralelním spojením se snižuje ekvivalentní sériový odpor (ESR) kapacitorů. Díky tomu, že při paralelním zapojení je zapotřebí nižších hodnot kapacit jednotlivých kapacitorů se zvyšuje vlastní rezonanční frekvence, která je obecně nepřímě úměrná velikosti kapacity. Nejpoužívanější jsou kapacitory filmové, které ale vykazují poměrně malé hodnoty kapacity a tak je v některých případech pro dosažení požadované velikosti kapacity paralelní zapojení nezbytné. Podle požadavků zmíněných v kapitole 2.5.2 byly vybrány filmové kapacitory s polypropylénovým dielektrikem od firmy Würth Elektronik série FTX2.

3.7.2 Výběr induktorů pro výstupní filtr

Induktory jsou tvořeny toroidním železo-prachovým jádrem. Při výběru materiálu jádra byly sledovány jeho parametry uvedené v kapitole 2.5.1. Vybrána byla jádra s označením T 106-2 od firmy AMIDON, hlavní parametry tohoto jádra jsou uvedeny v tabulce 3.2. Tato jádra vykazují poměrně nízkou relativní permitivitu $\mu_r = 10$ pro dosažení požadované indukčnosti je tedy zapotřebí vyššího počtu závitů. Od počtu závitů a výkonového zatížení se odvíjí volba velikosti jádra. Při nadměrném výkonovém zatížení mohou nastat dva hlavní problémy – nadměrné zahřívání jádra vlivem vlastních ztrát a dosažení saturace, kdy jádro ztrácí své magnetické vlastnosti. Dle výrobce vybraných jader obvykle pro frekvence vyšší než 100 kHz dochází nejdříve k přehřívání jader, dosažení saturace tak není podstatné. Pro ověření dostatečné velikosti vybraných jader pro požadovaný výstupní výkon bude proveden výpočet dle postupu udávaným výrobcem. Nejprve je zapotřebí určit počet závitů induktoru pro požadovanou indukčnost, výpočet je proveden dle rovnice [19] :

$$N = 100 \sqrt{\frac{L [\mu H]}{A_L \left[\frac{\mu H}{100N} \right]}}, \quad (3.28)$$

kde L je požadovaná hodnota indukčnosti v μH , A_L je parametr udávaný výrobcem reprezentující velikost indukčnosti jádra pro 100 závitů. Dosazením konkrétních hodnot dostáváme:

$$N = 100 \sqrt{\frac{15,2}{135}} = 33,55, \quad (3.29)$$

tato hodnota byla zaokrouhlena na 34 závitů. Po navinutí byly induktoři změřené RLC metrem, jejich indukčnost činila přibližně $L = 15,5 \mu H$. Následně musíme určit velikost maximální indukce. Při výpočtu bude uvažováno zatížení induktorů harmonickým signálem, výsledek tedy nebude naprosto přesný. Výpočet maximální indukce udává vztah [20]:

$$B_{\max} = \frac{U_{ef} [V] \cdot 10^2}{4,44 \cdot A_e [cm^2] \cdot N \cdot f [MHz]} \quad [\text{gauss}], \quad (3.30)$$

kde U_{ef} je efektivní hodnota napětí odpovídající maximálnímu uvažovanému výkonu zesilovače ve V. A_e představuje plochu průřezu jádra v cm^2 , N udává počet závitů a f značí spínací frekvenci zesilovače v MHz. Pro uvažovaný výstupní výkon $P_{výst} = 250 W$ do zátěže o velikosti $R_z = 4 \Omega$ dostáváme pro efektivní hodnotu napětí:

$$U_{ef} = \sqrt{P_{výst} \cdot R_z} = \sqrt{250 \cdot 4} = 31,62 V. \quad (3.31)$$

Pro uvažovanou spínací frekvenci $f = 250 kHz$, plochu průřezu daného jádra $A_e = 0,69 cm^2$ a pro počet závitů $N = 34$ tak dostáváme:

$$B_{\max} = \frac{31,62 \cdot 10^2}{4,44 \cdot 0,69 \cdot 34 \cdot 0,25} = 121,42 \text{ gauss}. \quad (3.32)$$

Pro tuto hodnotu maximální indukce a pro spínací frekvenci následně z grafu v [21] odečteme celkový ztrátový výkon induktoru:

$$P_L = 45 mW. \quad (3.33)$$

Následně výrobce udává pro výpočet vzrůstu teploty jader oproti teplotě okolí [21]:

$$T_{vzrůst} = \left(\frac{P_L [mW]}{A_e [cm^2]} \right)^{0,833} = \left(\frac{45}{0,69} \right)^{0,833} = 32,46 \text{ } ^\circ C. \quad (3.34)$$

Při uvažované teplotě okolí $T_a = 30 \text{ }^\circ\text{C}$, tak bude výsledná teplota jader $62,46 \text{ }^\circ\text{C}$. Výrobce doporučuje, pokud výsledná teplota při nepřetržitém zatížení přesahuje $75 \text{ }^\circ\text{C}$, výběr většího jádra [20]. Vybrané jádra toto doporučení s dostatečnou rezervou splňují.

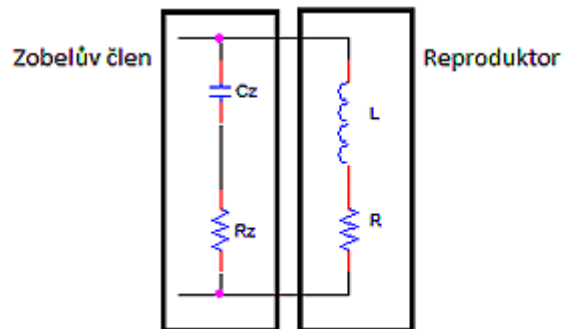
Pro navinutí závitů byl použit lakovaný měděný drát o průměru $0,8 \text{ mm}$. Průměr drátu má největší podíl na nežádoucím odporu vinutí, proto musí být volen dostatečně velký, avšak při použití drátu s příliš velkým průměrem může nastat potřeba většího průměru jádra induktoru.

permeabilita μ_r	průřez A_e	vnější / vnitřní průměr	rezonanční frekvence	A_L
10	$0,69 \text{ cm}^2$	1,44 / 2,69 cm	2 - 30 MHz	135 $\mu\text{H}/100\text{N}$

Tabulka 3.2 Hlavní parametry železo-prachového jádra T106-2 [22]

3.7.3 Kompenzační RC člen – Zobelův člen

Doposud byl uvažován reproduktor jako čistě odporová zátěž. Ve skutečnosti nelze zanedbat jeho indukčnostní charakter. Impedance reproduktoru je závislá na frekvenci audio signálu, s frekvencí impedance roste – zvyšuje se indukčnostní reaktance. Za výstupní LC filtr je proto paralelně k reproduktoru zařazen RC člen – Zobelův člen. Tento člen snižuje závislost změny impedance reproduktoru na frekvenci. Dalším účelem toho filtru je potlačení rezonance při odpojení reproduktoru – odpojením by mohlo dojít ke vzniku rezonančního vrcholu přenosové charakteristiky LC filtru – jak je patrné z obrázku 3.16. Zobelův člen je znázorněn na obrázku 3.17.



Obrázek 3.17 Zobelův člen

Při výpočtu prvků Zobelova členu se nejčastěji vychází z různých pouček vycházejících z praxe návrhářů. Přesný výpočet by byl komplexní, a přesto by byl vázán na konkrétní reproduktor. Existuje více pouček pro výpočet, jedna z nich udává pro velikost rezistoru a kapacitoru při uvažování odporu reproduktoru $R = 4 \text{ } \Omega$ [3]:

$$R_z = 1,25 \cdot R = 1,25 \cdot 4 = 5 \text{ } \Omega, \quad (3.35)$$

$$C_z = \frac{L}{R^2}, \quad (3.36)$$

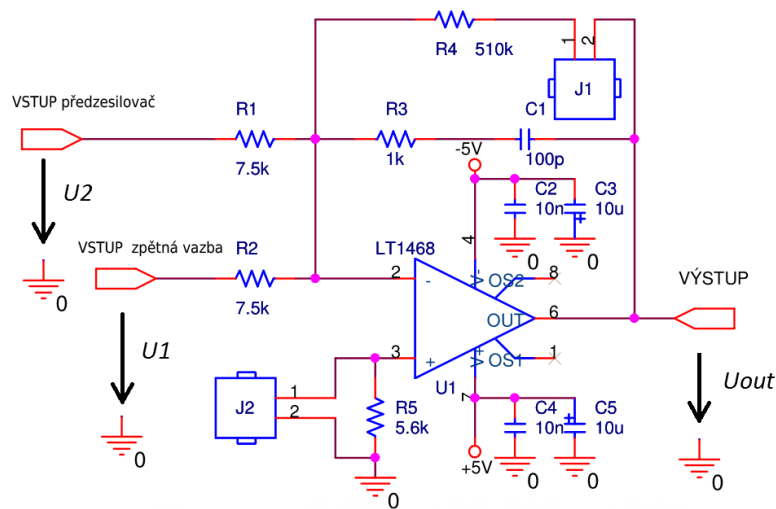
Výpočet kompenzačního kapacitoru je vázán na indukčnost připojeného reproduktoru, která ale není známa, na základě různých zapojení byl zvolen kapacitor o velikosti $C_z = 220 \text{ nF}$.

3.8 Chybový zesilovač a zpětná vazba

Zpětná vazba prakticky zlepšuje všechny parametry zesilovače jako celku. V této kapitole bude provedena analýza přenosových charakteristik zesilovače a zpětné vazby při použití topologie PWM a dále analýza při použití samo-oscilující topologie. Navržené jednotlivé bloky jsou pro obě topologie velice podobné, k přepínání mezi oběma topologiemi slouží pouze pár zkratovacích propojek.

3.8.1 Chybový zesilovač

V chybovém zesilovači (prakticky se jedná o sčítací integrátor) dochází k integraci rozdílu (chyby) signálu z předzesilovače a příspěvku signálu zpětné vazby. Obvodové zapojení chybového zesilovače je znázorněno na obrázku 3.18.



Obrázek 3.18 Obvodové zapojení chybového zesilovače

Pro topologii PWM je zkratovací propojka J1 rozpojena. Zkratovací propojku J2 přes rezistor R_5 , který slouží pouze ke kompenzaci vstupních proudů operačního zesilovače při zapojení chybového zesilovače pro samo-oscilující topologii, lze pro další výpočty považovat za zapojenou. Přenosovou funkci chybového zesilovače pro topologii PWM s rozpojenou propojkou J1 lze vyjádřit při předpokladu ideálního operačního zesilovače jako:

$$H(p)_{eaPWM} = \frac{U_{out}(p)}{U_1(p) + U_2(p)} = -\frac{1 + pC_1R_3}{pC_1} \cdot \left(\frac{1}{R_1} + \frac{1}{R_2}\right) = H_{oPWM}(p) \cdot \left(\frac{1}{R_1} + \frac{1}{R_2}\right). \quad (3.37)$$

Označení H_{oPWM} nezahrnující vstupní odpory R_1 a R_2 je zavedeno z důvodu přehlednosti a názornosti při dalších výpočtech. Z přenosové charakteristiky je patrný pól pro nulovou frekvenci, to je vlastnost ideálního integrátoru při uvažování ideálního OZ. Ve skutečnosti bude dán přenos pro nízké frekvence konečným zesílením samotného OZ. Díky rezistoru R_3 je vytvořena nula přenosové charakteristiky. Nula kompenzuje vliv pólu, čímž je částečně kompenzována změna fáze přenosové charakteristiky otevřené smyčky při vysokých frekvencích, což zvyšuje fázovou rezervu pro zajištění stability (viz dále) [3]. Nula přenosové charakteristiky se zlomovou frekvencí $f_{0nul} = 1/(2\pi C_1 R_3)$ musí být volena mnohem za frekvence audio pásma a frekvence spínání, aby nedocházelo k velkému ovlivňování celkové frekvenční

charakteristiky zesilovače a potlačení filtračního účinku vysokofrekvenčních složek, na druhou stranu se zvyšováním frekvence nuly snižuje její kompenzační účinek. Frekvence této nuly má také značný vliv na nastavení frekvence oscilací samo-oscilujícího zesilovače. Pokud by byla zvolena nízká hodnota frekvence nuly, docházelo by k oscilacím až na příliš vysoké frekvenci (viz dále). Pro konkrétní hodnoty byla tedy zlomová frekvence nuly zvolena poměrně vysoká:

$$f_{0nul} = \frac{1}{2\pi C_1 R_3} = \frac{1}{2\pi \cdot 10^{-12} \cdot 10^3} = 1,59 \text{ MHz.} \quad (3.38)$$

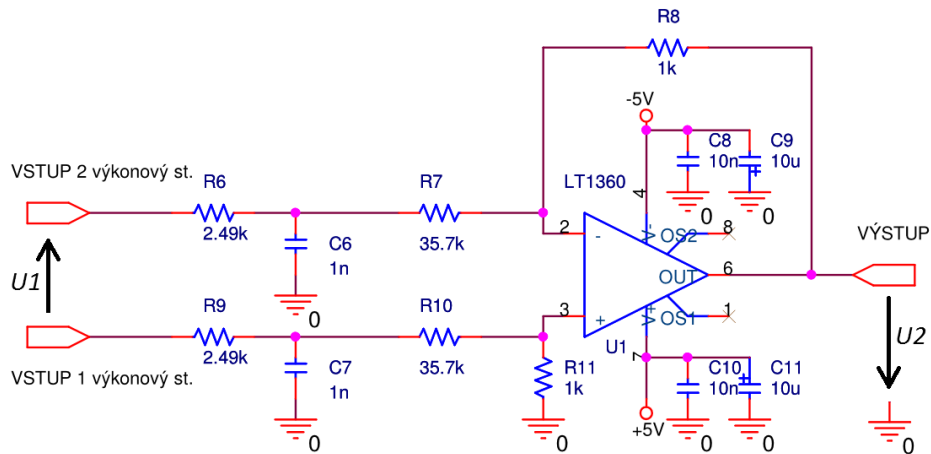
Obdobně můžeme určit přenosovou funkci pro samo-oscilující topologii, kdy bude propojka J1 zapojena a uplatní se tak rezistor R_4 , díky kterému se vytvoří takzvaný ztrátový integrátor, kde se neuplatní vlastnost integrace pro nízké frekvence a nemůže tak dojít k nepřetržité integraci napětového offsetu operačního zesilovače. U topologie PWM by při zkratování této propojky došlo ke snížení potlačení vlivu napájecího napětí $PSRR$, neboť by došlo ke snížení zisku otevřené smyčky pro nízké frekvence (viz dále), což by se negativně projevilo právě na parametru $PSRR$, protože zisk samotného zesilovače bez zpětné vazby pro topologii PWM se odvíjí od napájecího napětí výkonového stupně, proto zde musí být rozpojena. Rezistor R_5 slouží pouze ke kompenzaci vstupních proudů reálného operačního zesilovače. Díky nenulovým vstupním proudům vzniká úbytek napětí na vstupních rezistorech a zpětnovazebním rezistoru R_3 , což způsobí vznik napětového offsetu mezi vstupy. Velikost kompenzačního rezistoru R_5 by měla být přibližně rovna paralelní kombinaci rezistorů $R_1 || R_2 || R_4$. Toto ale platí pouze v případě uvažování stejných klidových proudů pro oba vstupy OZ, ve skutečnosti dochází k proudové nesymetrii a rezistor R_5 může napětový offset naopak zvětšit, z tohoto důvodu je zde možnost neuplatnění rezistoru zkratováním propojky J2. Přenosová funkce chybového zesilovače pro samo-oscilující topologii bude:

$$H(p)_{eaosc} = \frac{U_{out}(p)}{U_1(p) + U_2(p)} = -\frac{R_4(1 + pC_1R_3)}{(1 + pC_1R_4 + pC_1R_3)} \cdot \left(\frac{1}{R_1} + \frac{1}{R_2}\right) = H_{oosc}(p) \cdot \left(\frac{1}{R_1} + \frac{1}{R_2}\right). \quad (3.39)$$

Výše zmíněné přenosové funkce platí pro ideální operační zesilovač. Výběru reálného operačního zesilovače pro realizaci chybového zesilovače je třeba věnovat značnou pozornost. Byl vybrán operační zesilovač LT1468 od firmy Linear Technology. Tento operační zesilovač splňuje vysoké požadavky především na nízký napětový offset a jeho teplotní drift, nízké zkreslení a šum a dostatečně vysokou rychlost přeběhu a šířku pásma. Hodnoty těchto parametrů jsou uvedeny v katalogovém listu [31].

3.8.2 Zpětná vazba

Zpětná vazba je vedená diferenčně z výkonového stupně před výstupním filtrem. Nejprve je tento diferenční signál obdélníkového průběhu přiveden na filtr typu dolní propusti prvního řádu tvořený prostým RC článkem. Tento filtr zavádí pól do přenosové charakteristiky zpětné vazby a potlačuje vyšší harmonické složky vstupního obdélníkového signálu, aby mohl být dále zpracováván v diferenčním zesilovači, který převede tento diferenční signál na „nesymetrický“ signál a „zeslabí“ ho na vhodnou úroveň. Bez použití toho filtru by měl operační zesilovač tvořící diferenční zesilovač problémy se zpracováním obdélníkového signálu o velké amplitudě a vysoké frekvenci z důvodu omezené šířky pásma a rychlosti přeběhu a docházelo by tak k celkovému zkreslení signálu [3]. Signál z výstupu diferenčního zesilovače je přiveden na vstup chybového zesilovače přes rezistor R_2 . Obvodové zapojení zpětné vazby je na obrázku 3.19.



Obrázek 3.19 Obvodové zapojení zpětné vazby

Za předpokladu symetrického zapojení RC filtru a diferenčního zesilovače (tj. $R_6 = R_9$, $R_7 = R_{10}$, $R_8 = R_{11}$, $C_6 = C_7$) a při uvažování ideálního operačního zesilovače můžeme přenosovou funkci zpětné vazby vyjádřit jako:

$$H(p)_{zv} = \frac{U_2(p)}{U_1(p)} = \frac{R_8}{R_6 + R_7 + pC_6R_6R_7}. \quad (3.40)$$

Stejnoseměrný zisk diferenčního zesilovače je tedy dán jako:

$$G_{dz} = \frac{R_8}{R_6 + R_7} = \frac{10^3}{2,49 \cdot 10^3 + 35,7 \cdot 10^3} = 0,026 [-]. \quad (3.41)$$

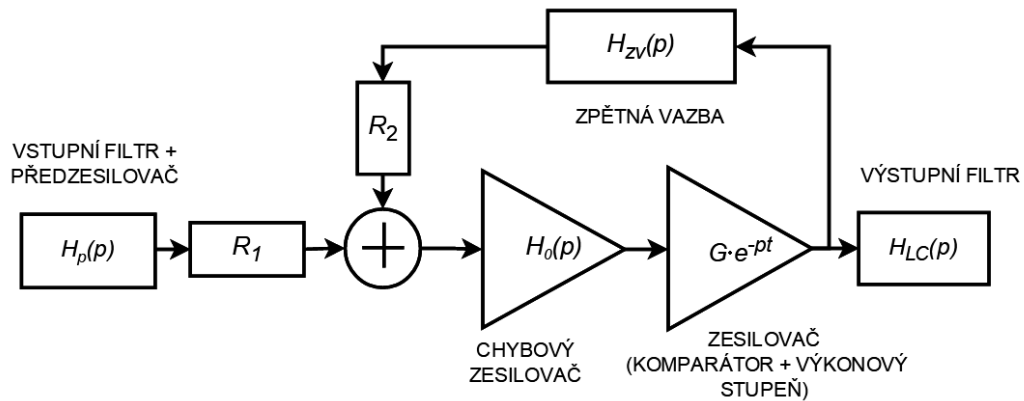
Zisk diferenčního zesilovače by měl být volen dostatečně nízký vzhledem k výkonovému napájení, které je přítomno na vstupu zesilovače tak, aby nedocházelo k dosažení saturace na výstupu diferenčního zesilovače. Avšak pro co největší uplatnění zpětné vazby by jeho zisk měl být co možná největší, to však může mít negativní dopad na stabilitu zesilovače (viz dále). Zlomová frekvence vstupního filtru musí být volena dostatečně za audio pásmo. Zlomová frekvence je dána:

$$f_{0vf} = \frac{1}{2\pi C_6 \frac{R_6 R_7}{R_6 + R_7}} = \frac{1}{2\pi \cdot 10^{-9} \cdot \frac{2,49 \cdot 10^3 \cdot 35,7 \cdot 10^3}{2,49 \cdot 10^3 + 35,7 \cdot 10^3}} = 68,4 \text{ kHz}. \quad (3.42)$$

Pro realizaci diferenčního zesilovače byl vybrán operační zesilovač LT1360 od firmy Linear Technology splňující nároky kladené především na rychlost přeběhu a šířku pásma [32], důležitým parametrem je také nízký napěťový ofset a vysoké potlačení souhlasného signálu $CMRR$. Pasivní komponenty musejí mít co nejmenší toleranci hodnot, u rezistorů maximálně 0,1 %. Rozdíly mezi hodnotami komponent, které by měly být symetrické, by zaváděly do systému nežádoucí stejnosměrnou složku a zkreslení signálu, neboť by zisk diferenčního zesilovače nebyl „symetrický“ a pro oba vstupy by se lišil.

3.8.3 Analýza stability a frekvenčních charakteristik zesilovače v PWM topologii

Principiální schéma zesilovače se zpětnou vazbou pro analýzu stability je znázorněno na obrázku 3.20.



Obrázek 3.20 Principiální schéma zesilovače se zpětnou vazbou

Analýza stability zesilovače bude prováděna pomocí přenosu otevřené smyčky systému. Aby měla záporná zpětná vazba co největší účinek a vliv na vylepšení parametrů zesilovače, je snaha docílit co největšího zisku otevřené smyčky, avšak při velkém zisku může dojít ke změně záporné zpětné vazby v kladnou a systém se může rozkmitat. Podle Barkhausenova kritéria musí být pro lineární oscilující systém splněna podmínka oscilací – systém uzavřené smyčky může oscilovat, pokud bude fáze přenosu otevřené smyčky rovna celočíselným násobkům 360° pro velikost přenosu rovnou jedné:

$$|H(p) \cdot \beta(p)| = 1, \quad (3.43)$$

$$\angle[H(p) \cdot \beta(p)] = n \cdot 360^\circ, \quad (3.44)$$

kde $H(p)$ je přenos systému bez zpětné vazby, $\beta(p)$ je přenos zpětné vazby, n je celé číslo včetně nuly. Toto kritérium platí pro lineární systémy, kdežto spínaný zesilovač je systém nelineární. Analýza stability nelineárních systémů je matematicky značně náročná. Přesto však využít Barkhausenovo kritérium, musí však být kromě tohoto kritéria splněna podmínka alespoň dvakrát větší frekvence spínání, než je frekvence, při které je velikost přenosu otevřené smyčky rovnou jedné (tranzitní frekvence) [3].

Při analýze stability zesilovače s PWM modulací nejsou zahrnuty do výpočtů přenosové funkce vstupního filtru předzesilovače a výstupního LC filtru, neboť nejsou zahrnuty do uzavřené smyčky. Pro zisk samotného komparátoru a výkonového stupně bez zpětné vazby lze u PWM modulace jednoduše uvažovat jako poměr napájecího napětí výkonového stupně k amplitudě trojúhelníkového signálu, pro uvažované napájecí napětí $U_{nap} = 50$ V dostáváme:

$$G_{PWM} = \frac{U_{nap}}{U_{tri}} = \frac{50}{1,75} = 28,57 [-]. \quad (3.45)$$

Při analýze stability je zapotřebí uvažovat časové zpoždění obvodů komparátoru a výkonového stupně. Hodnoty časového zpoždění lze obvykle nalézt v katalogových listech, bohužel obvykle s poměrně velkými tolerancemi. Časové zpoždění lze pomocí Laplaceovy transformace převést na tvar ve frekvenční oblasti:

$$\mathcal{L} \{f(t-t_d)\} = F(p) \cdot e^{-t_d \cdot p}, \quad (3.46)$$

kde \mathcal{L} je Laplaceův obraz funkce f , p je komplexní proměnná, t_d reprezentuje časové zpoždění. Je tedy patrné, že časové zpoždění má vliv na změnu fáze přenosových charakteristik. Velikost časového zpoždění samotného zesilovače bez zpětné vazby byla pro účely analýzy stability určena na základě katalogových listů přibližně $t_d = 190$ ns. Jedná se pouze o orientační hodnotu, skutečná hodnota reálných součástí se bude lišit.

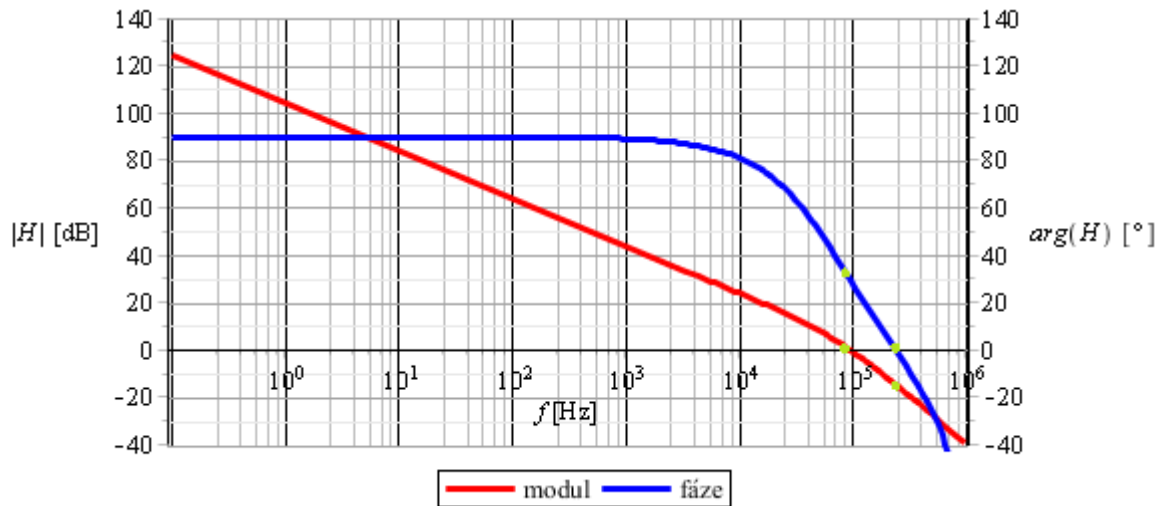
Pro přenosovou funkci otevřené smyčky zesilovače v topologii PWM dostáváme pomocí rovnic (3.37), (3.40), (3.45), (3.46):

$$H_{osPWM}(p) = \frac{1}{R_2} \cdot H_{0PWM}(p) \cdot G_{PWM} \cdot e^{-pt_d} \cdot H_{zv}, \quad (3.47)$$

$$H_{osPWM}(p) = \frac{1}{R_2} \cdot \frac{1 + pC_1R_3}{pC_1} \cdot \frac{U_{nap}}{U_{tri}} e^{-pt_d} \cdot \frac{R_8}{R_6 + R_7 + pC_6R_6R_7}. \quad (3.48)$$

Modulová a fázová frekvenční charakteristika otevřené smyčky pro konkrétní hodnoty součástí je znázorněna na obrázku 3.21. Z vykreslených charakteristik je patrné, že pro tranzitní frekvenci modulové charakteristiky přibližně $f_t = 88$ kHz je velikost fáze přibližně $30,4^\circ$, fázová rezerva (phase margin) do hodnoty 0° je tedy také $\varphi_m = 30,4^\circ$. Pro bezpečné zajištění stability se ještě určuje doplňkový zisk (gain margin) pro frekvenci, kdy je fáze rovna 0° . Doplňkový zisk by měl být menší než -10 dB, což je splněno, neboť činí přibližně $G_m = -14,6$ dB. Je splněna i druhá podmínka stability – tranzitní frekvence 88 kHz otevřené smyčky je menší než polovina uvažované spínací frekvence PWM modulace 250 kHz. Systém by tedy měl být po uzavření smyčky stabilní při použití velikosti napájecího napětí do 50 V. Při zvyšování napájecího napětí nad tuto hodnotu se bude zvětšovat zisk otevřené smyčky a dojde tak k posunutí tranzitního kmitočtu směrem k vyšším frekvencím, zatímco fázová charakteristika zůstane nezměněna. Tento fakt bude mít za následek zmenšování fázové rezervy, rychlost změny však nebude rapidní a zesilovač by se neměl ještě s dostatečnou rezervou rozkmitat ani při použití napájení například 80 V. K zachování stávající fázové rezervy při vyšším napájecím napětí je třeba snížit zisk otevřené smyčky například zmenšením zisku diferenčního zesilovače – snížením velikostí odporu R_8 , změna zisku tímto odporem je výhodná, protože nikterak neovlivňuje polohu pólů a nul přenosové funkce otevřené smyčky a nemá tak žádný vliv na její změnu fáze.

Analýza stability byla provedena za předpokladu ideálních operačních zesilovačů. Skutečné vlastnosti reálných zesilovačů – především jejich frekvenční charakteristiky mohou způsobit rozdílné skutečné hodnoty od hodnot spočtených.



Obrázek 3.21 Frekvenční charakteristiky otevřené smyčky PWM topologie

Nyní přejdeme k přenosu systému uzavřené smyčky. Přenosovou charakteristiku uzavřené smyčky lze vyjádřit obecně jako:

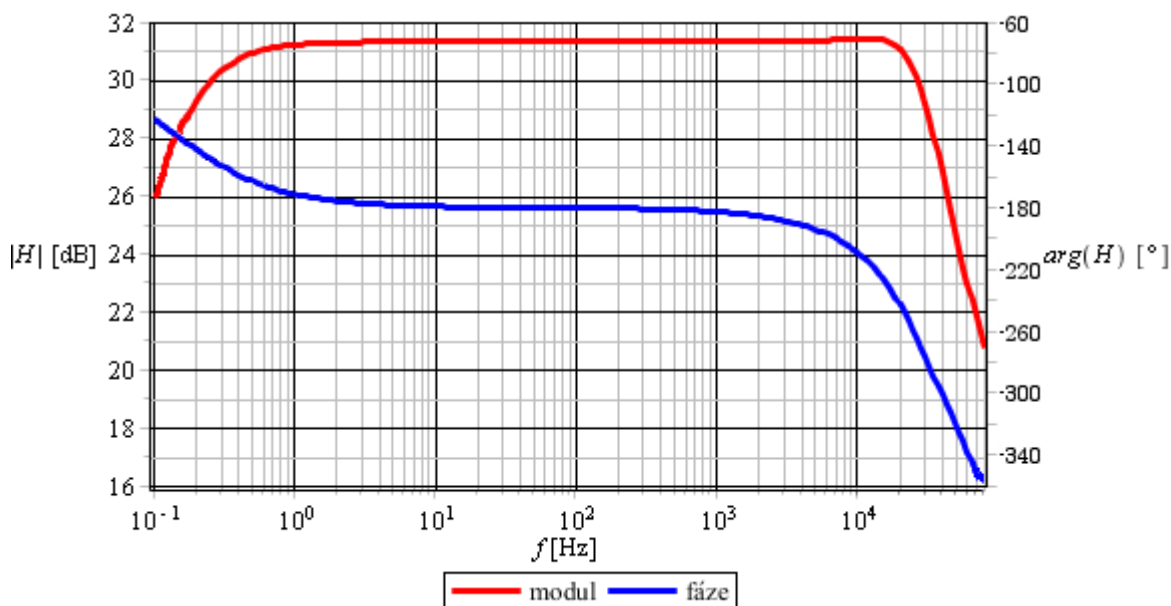
$$H_{us}(p) = \frac{H(p)}{1 - \beta(p)H(p)}. \quad (3.49)$$

Můžeme tedy přenosovou charakteristiku zesilovače při zahrnutí přenosových funkcí vstupního filtru předzesilovače – $H_p(p)$ i výstupního LC filtru – $H_{LC}(p)$ vyjádřit jako:

$$H_{PWM}(p) = H_p(p) \cdot \frac{1}{R_1} \cdot \frac{H_{0PWM}(p) \cdot G_{PWM} \cdot e^{-pT_d}}{1 - \frac{1}{R_2} H_{zv}(p) \cdot H_{0PWM}(p) \cdot G_{PWM} \cdot e^{-pT_d}} \cdot H_{LC}(p), \quad (3.50)$$

tato přenosová charakteristika pro konkrétní hodnoty součástek je znázorněna na obrázku 3.22. Z frekvenčních charakteristik je patrný zisk zesilovače v audio pásmu přibližně $G = 31,2$ dB. Šířka pásma pro pokles přenosu o 3 dB oproti maximu je daná především výstupním LC filtrem a je přibližně 33 kHz. Z fázové charakteristiky je patrná daň zesilovačů ve třídě D v důsledku nutnosti výstupního LC filtru – a to nelinearita nárůstu fáze v oblasti horních frekvencí audio pásma. Aby byla tato nelinearita posunuta mimo audio pásmo, musela by se podstatně zvýšit zlomová frekvence výstupního filtru, což by ale mělo za následek snížení filtračního účinku. Lidský sluch není na změny fáze tak citlivý, jako na změny amplitudy, nicméně by tato skutečnost mohla způsobit problémy ve vícekanálových systémech při „zaměřování“ polohy zdroje zvuku [3].

Zisk zesilovače lze nastavovat hodnotou rezistoru R_1 bez vlivu na stabilitu zesilovače – jak je patrné z přenosové funkce otevřené smyčky (3.48), kde tento rezistor nefiguruje a tedy nemá vliv na stabilitu žádný vliv. Závislost zisku na hodnotě tohoto rezistoru je patrná z přenosové funkce celého zesilovače (3.50). Rezistorem R_2 zisk nastavovat nelze, neboť je součástí jmenovatele přenosové charakteristiky otevřené smyčky a ovlivňuje tak její zisk, jehož změnou se mění fázová rezerva. Změna hodnoty rezistor R_2 také ovlivní tvar frekvenčních charakteristik zesilovače.



Obrázek 3.22 Frekvenční charakteristiky uzavřené smyčky PWM topologie

3.8.4 Analýza oscilací a frekvenčních charakteristik samo-oscilujícího zesilovače

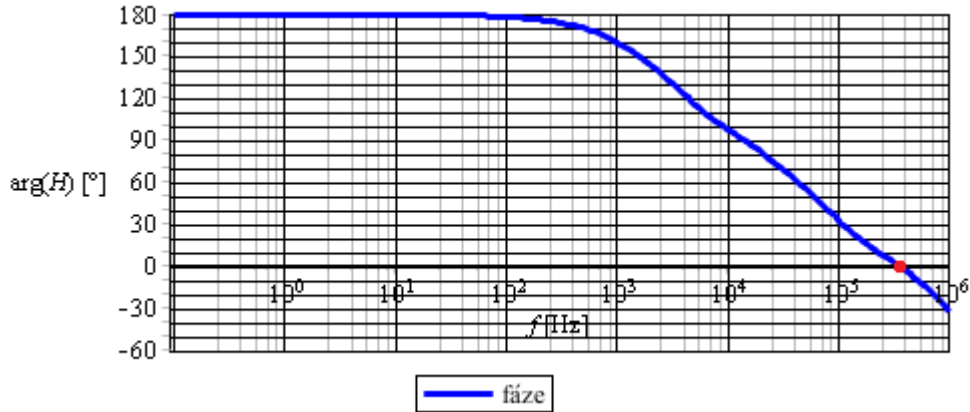
Navržený samo-oscilující zesilovač spadá do kategorie zesilovačů řízeným fázovým posuvem popsaným v kapitole 2.2.4. Pro analýzu lze využít stejné blokové schéma jako pro PWM topologii na obrázku 3.20. Dle Barkhausenova kritéria může nastat oscilace lineárního systému, pokud fáze přenosu otevřené smyčky bude rovna 0° (celočíselným násobkům 360°) pro frekvenci, na které je velikost přenosu rovna jedné. Opět lze toto kritérium pro lineární systémy použít i při orientačním zjišťování frekvence oscilací spínaného samo-oscilujícího zesilovače [8], [4], přesné určení frekvence oscilací je značně komplikovanější, podrobnější teorie je uvedena v [9]. Dle [8] lze jednoduše dokázat, že velikost přenosu bude při frekvenci oscilací vždy rovna jedné, z tohoto důvodu bude frekvence oscilací čistě záviset na fázi přenosu otevřené smyčky.

Na rozdíl od topologie PWM nelze jednoduše vyjádřit zisk samotného zesilovače (komparátoru, výkonového stupně a budičů) jako poměr napájecího napětí výkonového stupně a amplitudy trojúhelníkového signálu a nelze tak jednoduše vyjádřit přenos úplné otevřené smyčky, neboť bude záviset na frekvenci oscilací, kterou ale zatím neznáme (viz dále). Nicméně z důvodu, že lze vyšetřovat pouze fázovou charakteristiku jejího přenosu zde není nutné zisk zesilovače při analýze uvažovat, neboť zisk ideálního zesilovače nijak fázi dané otevřené smyčky neovlivňuje (nemá vliv na polohu pólů a nul její přenosové funkce), pouze se uplatní časové zpoždění reálného zesilovače, jehož vliv na změnu fáze lze vyjádřit jednoduše pomocí aplikace Laplaceovy transformace na jeho časové zpoždění. Při analýze oscilací tedy budeme uvažovat fázi přenosu otevřené smyčky bez zahrnutí zisku samotného zesilovače, pouze musíme uvažovat časové zpoždění reálného zesilovače podobně jako u analýzy PWM topologie:

$$H_{osOSC}(p) = \frac{1}{R_2} \cdot H_{0osc}(p) \cdot e^{-p t_d} \cdot H_{zv}(p), \quad (3.51)$$

$$H_{osOSC}(p) = \frac{1}{R_2} \cdot \frac{R_4(1 + pC_1R_3)}{(1 + pC_1R_4 + pC_1R_3)} \cdot e^{-pt_d} \cdot \frac{R_8}{R_6 + R_7 + pC_6R_6R_7}. \quad (3.52)$$

Fázová přenosová charakteristika této přenosové funkce pro konkrétní hodnoty součástek je znázorněna na obrázku 3.23.



Obrázek 3.23 Fázová frekvenční charakteristika otevřené smyčky samo-oscilujícího zesilovače

Z charakteristiky na obrázku 3.23 je patrné, že fáze rovna 0° nastává na frekvenci přibližně $f_{osc} = 335 \text{ kHz}$. Zesilovač by po uzavření smyčky měl při nepřítomnosti vstupního signálu oscilovat (spínat) na této frekvenci. S rostoucí úrovní vstupního signálu se bude frekvence částečně snižovat. Matematické odvození tohoto faktu je náročné, podrobnější informace lze nalézt v [9]. Tato spočtená hodnota frekvence oscilací je pouze orientační, ve skutečném zapojení se budou lišit údaje časového zpoždění obvodů a tolerance hodnot součástek bude mít za následek posun všech časových konstant, neideální frekvenční charakteristiky použitých operačních zesilovačů se také mohou projevit. Z těchto důvodů se může skutečná frekvence oscilací od vypočtené nezanedbatelně lišit. Doladění frekvence oscilací lze provést například malou úpravou velikosti rezistoru R_3 chybového zesilovače, malá změna se prakticky neprojeví na stabilitě ani na přenosové funkci zesilovače s PWM topologií, kdežto vliv tohoto rezistoru na frekvenci oscilací zanedbatelný není.

Pro výpočtu přenosové charakteristiky uzavřené smyčky už musíme počítat se ziskem samotného zesilovače. Podle B. Putzeyse lze použít pro dostatečně přesný výpočet zisku zesilovače následující postup [4]. Pro malé signály můžeme zisk samotného zesilovače aproximovat pomocí strmosti signálu na vstupu komparátoru. Při uvažování sinusového signálu o amplitudě U_s bude zisk komparátoru (samotného zesilovače) pro malé signály přibližně stejný, jako při uvažování trojúhelníkového signálu se stejnou strmostí v okamžiku průchodu nulovou úrovní. Amplituda tohoto trojúhelníkového signálu bude rovna:

$$U_t = \frac{\pi}{2} \cdot U_s. \quad (3.53)$$

Vyjádřením zisku zesilovače jako u topologie PWM tedy dostáváme:

$$G_{osc} = \frac{U_{nap}}{\frac{\pi}{2} \cdot U_s}. \quad (3.54)$$

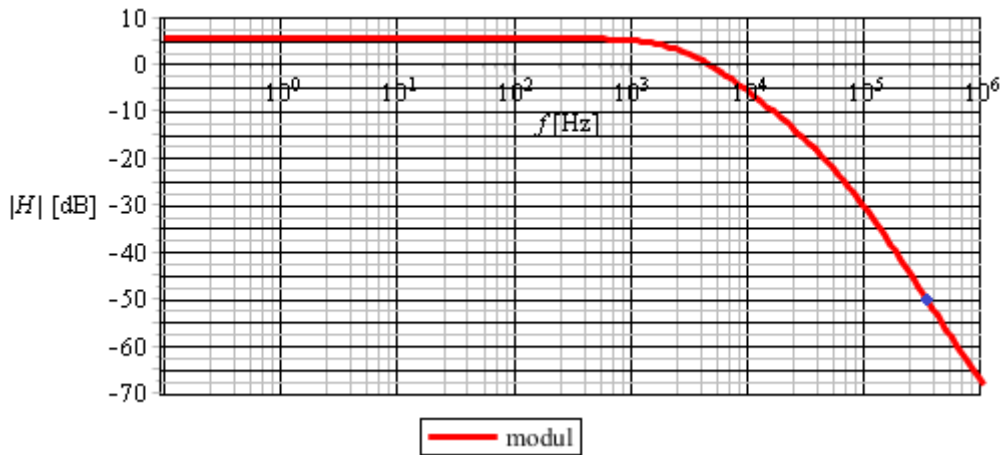
Sinusový signál je přiveden přes zpětnou vazbu a chybový zesilovač z výkonového stupně s obdélníkovým signálem o amplitudě v ideálním případě rovnou napájecímu napětí. Pomocí Fourierovy řady lze určit velikost základní harmonické složky obdélníkového signálu se střídou 50 % a o frekvenci oscilací f_{osc} přivedenou na vstup komparátoru jako:

$$U_s = \frac{4}{\pi} \cdot U_{nap} \cdot \left| \frac{1}{R_2} H_{0osc}(j2\pi f_{osc}) \cdot H_{zv}(j2\pi f_{osc}) \right| \quad (3.55)$$

Kombinací rovnic (3.54) a (3.55) dostáváme pro zisk samo-oscilujícího zesilovače:

$$G_{osc} = \frac{1}{2 \cdot \left| \frac{1}{R_2} H_{0osc}(j2\pi f_{osc}) \cdot H_{zv}(j2\pi f_{osc}) \right|} \quad (3.56)$$

Zisk zesilovače je tedy závislý na velikosti přenosu zpětné vazby a chybového zesilovače na frekvenci oscilací. Modulová frekvenční charakteristika tohoto přenosu je znázorněna na obrázku 3.24.



Obrázek 3.24 Modulová frekvenční charakteristika zpětné vazby a chybového zesilovače

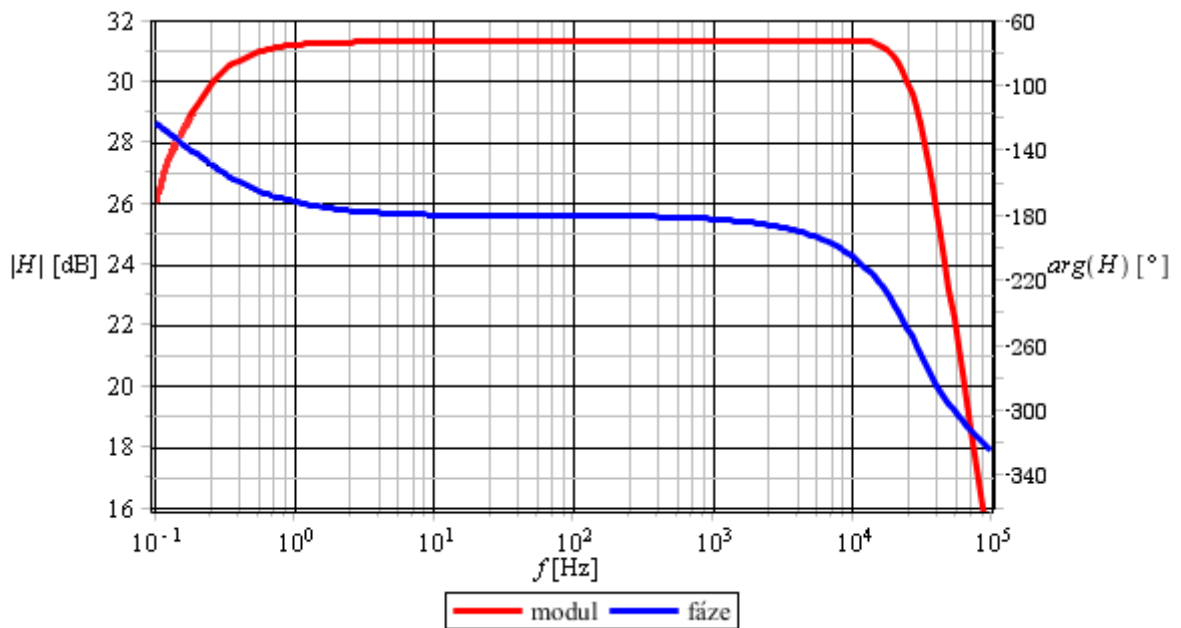
Velikost přenosu pro frekvenci oscilací $f_{osc} = 335$ kHz je přibližně -50 dB, což odpovídá 0,0032. Zisk samotného zesilovače dosažením do rovnice (3.56) tedy bude:

$$G_{osc} = \frac{1}{2 \cdot 0,0032} = 156,3 [-]. \quad (3.57)$$

Nyní už můžeme vyjádřit přenosovou charakteristiku uzavřené smyčky včetně uvažování vstupního filtru předzesilovače a výstupního LC filtru jako:

$$H_{osc}(p) = H_{vf}(p) \cdot \frac{1}{R_1} \cdot \frac{H_{0osc}(p) \cdot G_{osc} \cdot e^{-pt_d}}{1 - \frac{1}{R_2} H_{zv}(p) \cdot H_{0osc}(p) \cdot G_{osc} \cdot e^{-pt_d}} \cdot H_{LC}(p), \quad (3.58)$$

frekvenční charakteristiky této přenosové funkce jsou zobrazeny na obrázku 3.25.



Obrázek 3.25 Frekvenční charakteristiky uzavřené smyčky samo-oscilující topologie

Frekvenční charakteristiky uzavřené smyčky samo-oscilujícího zesilovače z obrázku 3.25 jsou velice podobné jako u topologie PWM. Zisk v audio pásmu činí také přibližně $G = 31,2 \text{ dB}$. Šířka pásma je přibližně rovna 30 kHz. Nelinearita fázové charakteristiky v oblasti horních frekvencí audio pásma je opět způsobená především výstupním LC filtrem. Zisk zesilovače lze opět nastavovat rezistorem R_1 bez vlivu na změnu frekvence oscilací, důvody jsou stejné jako u topologie PWM.

3.9 Výpočet výkonových ztrát na tranzistorech

Pro výběr vhodného chladiče musíme vyjádřit maximální výkonové ztráty na jednotlivých tranzistorech. Při výpočtu budou uvažovány rovnice a teorie popsané v kapitole 2.3.3, kde je také popsán význam jednotlivých proměnných. Výkonové ztráty se skládají ze ztrát statických (vedením) a dynamických. Pro ztráty statické na jednom tranzistoru IRF540N v pouzdře TO220 pro uvažovaný maximální výstupní výkon $P_{výst} = 250 \text{ W}$ na čistě odporové zátěži o velikosti $R_z = 4 \Omega$ můžeme psát:

$$P_{ved} = R_{DS(on)} \cdot I_{Def}^2 = R_{DS(on)} \cdot \left(\sqrt{\frac{P_{výst}}{R_z}} \right)^2 = 0,045 \cdot \frac{250}{4} = 2,81 \text{ W}. \quad (3.59)$$

Ztráty dynamické lze rozdělit na ztráty na hradle a ztráty spínáním. Ztráty na hradle lze vyjádřit jako:

$$P_G = 2 \cdot Q_G \cdot U_b \cdot f_{sp} = 2 \cdot 71 \cdot 10^{-9} \cdot 15 \cdot 250 \cdot 10^3 = 0,53 \text{ W}. \quad (3.60)$$

Při výpočtu byla u spínací frekvence f_{sp} zvolena kompromisní hodnota 250 kHz – u topologie PWM je spínací frekvence 250 kHz, u samo-oscilující topologie by měla být nevyšší spínací

frekvence přibližně 335 kHz, která se ale snižuje s úrovní vstupního signálu. Z tohoto důvodu je výpočet ztrát spíše orientačního charakteru. Ztráty spínáním s použitím vztahu 2.6 z kapitoly 2.3.3 přesně prakticky vypočítat nelze, proto byla pro výpočet zvolena následující aproximace [6]:

$$P_{sp} = \left[0,5 I_D \cdot U_{nap} \cdot (t_r + t_f) \cdot f_{sp} \right] + \left[0,5 C_{oss} \cdot U_{nap}^2 \cdot f_{sp} \right] + \left[0,5 Q_{rr} \cdot U_{nap} \cdot f_{sp} \right], \quad (3.61)$$

kde I_D je maximální proud tekoucí drainem tranzistoru, t_t značí dobu náběžné hrany tranzistoru, t_f je doba sestupné hrany, C_{oss} představuje výstupní kapacitu tranzistoru, Q_{rr} označuje náboj závěrného zotavení vestavěné diody tranzistoru (viz kapitola 2.3.3) a U_{nap} je napájecí napětí výkonového stupně. Pro konkrétní hodnoty dostáváme:

$$P_{sp} = \left[0,5 \cdot 11,7 \cdot 48 \cdot (35+35) \cdot 10^{-9} \cdot 250 \cdot 10^3 \right] + \left[0,5 \cdot 250 \cdot 10^{-12} \cdot 48^2 \cdot 250 \cdot 10^3 \right] + \left[0,5 \cdot 505 \cdot 10^{-9} \cdot 48 \cdot 250 \cdot 10^3 \right] = 8,02 \text{ W}. \quad (3.62)$$

Pro celkové ztráty na jednom tranzistoru tak dostáváme:

$$P_{celk1} = P_{ved} + P_G + P_{sp} = 2,81 + 0,53 + 8,02 = 11,36 \text{ W}. \quad (3.63)$$

V jednom cyklu jsou ale vždy sepnuty dva tranzistory a tak pro celkové ztráty tranzistorů platí:

$$P_{celk} = 2P_{celk1} = 22,72 \text{ W}. \quad (3.64)$$

Pro teoretickou účinnost výkonového stupně tedy můžeme psát:

$$\eta_{vs} = \frac{P_{výst}}{P_{výst} + P_{celk}} \cdot 100 = \frac{250}{250 + 22,72} \cdot 100 = 91,67 \%. \quad (3.65)$$

3.10 Výběr pasivního chladiče

Kromě fyzických rozměrů je nejdůležitějším a v podstatě jediným parametrem chladiče jeho tepelný odpor R_{hs} . Aby nedocházelo k ohřívání tranzistorů nad maximální uvažovanou teplotu, musí být vybrán chladič tak, aby pro jeho tepelný odpor platilo [11]:

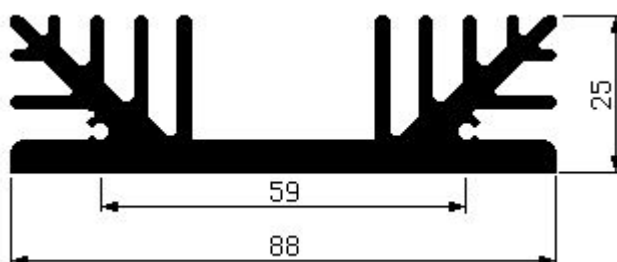
$$R_{hs} \leq \frac{T_j - T_a}{P_{ztr}} - R_{jc} - R_{cs}, \quad (3.66)$$

kde T_j je maximální povolená teplota přechodu tranzistoru, T_a je teplota okolí, P_{ztr} představuje celkové výkonové ztráty na tranzistoru, R_{jc} je tepelný odpor mezi přechodem a pouzdrém tranzistoru a R_{cs} udává tepelný odpor spojení pouzdra tranzistoru a chladiče. Výrobce uvádí pro tranzistor IRF540N maximální teplotu přechodu 175 °C, pro výpočet však bude uvažována jistá

rezerva a tak bude za maximální teplotu přechodu považována teplota $T_j = 140\text{ °C}$, teplota okolí je uvažována $T_o = 30\text{ °C}$, pro tepelný odpor přechod-pouzdro výrobce udává typickou hodnotu $R_{jc} = 1,15\text{ °C/W}$, tepelný odpor spojení tranzistoru a pouzdra je uvažován $R_{cs} = 0,2\text{ °C/W}$. Při výpočtu musíme uvažovat vždy sepnuté současně dva tranzistory a tak vztah 3.37 přejde na:

$$R_{hs} \leq \frac{1}{2} \left(\frac{140 - 30}{11,36} - 1,15 - 0,2 \right) = 4,2\text{ °C/W}. \quad (3.67)$$

Při použití chladiče s tímto spočteným tepelným odporem by při výstupním výkonu 250 W do zátěže o velikosti $4\ \Omega$ měla být teplota přechodu tranzistoru 140 °C . Pro realizaci byl zvolen hliníkový chladič s tepelným odporem $3,3\text{ °C/W}$ s profilem znázorněným na obrázku 3.26. Chladič nelze přímo připojit na tranzistory, z důvodu vyvedení elektrody drain na připojovací plochu, je tedy třeba použít elektroizolační teplovodivé podložky například ze slídy.



Obrázek 3.26 Profil použitého hliníkového chladiče s okótovanými rozměry v milimetrech

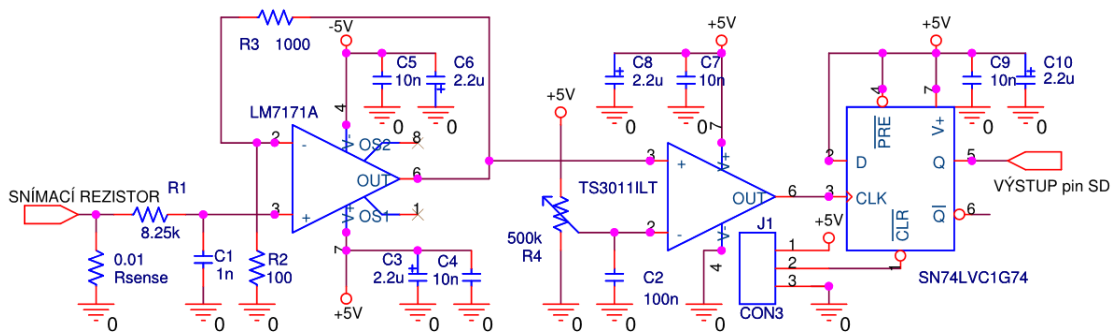
3.11 Nadproudová ochrana

Návrh nadproudové ochrany je inspirován zapojením z [3]. Navržená ochrana by měla být schopna reagovat při zkratu napájecího napětí výkonového stupně vůči zemi a při zkratu mezi výstupními svorkami. Základní princip ochrany je založen na snímání napětí na výkonovém rezistoru o hodnotě $10\text{ m}\Omega$ zařazeného mezi zemní svorku a elektrody source spodních tranzistorů v můstkovém zapojení – znázorněno na obrázku 3.10 v kapitole návrhu výkonového stupně 3.5. Při zkratu dojde ke zvýšení úbytku napětí na tomto rezistoru. Vzhledem k tomu, že rezistor musí mít nízkou ohmickou hodnotu, aby nedocházelo k nezanedbatelným výkonovým ztrátám, je úbytek napětí poměrně malý a pro další zpracování je nutné jej zesílit. Jako zesilovač slouží neinvertující zapojení operačního zesilovače. Neinvertující zapojení má výhodu ve velkém vstupním odporu daném samotným operačním zesilovačem. Zisk neinvertujícího zesilovače je dán prostým vztahem:

$$G_{nz} = 1 + \frac{R_2}{R_1} = 1 + \frac{1000}{100} = 11 [-]. \quad (3.68)$$

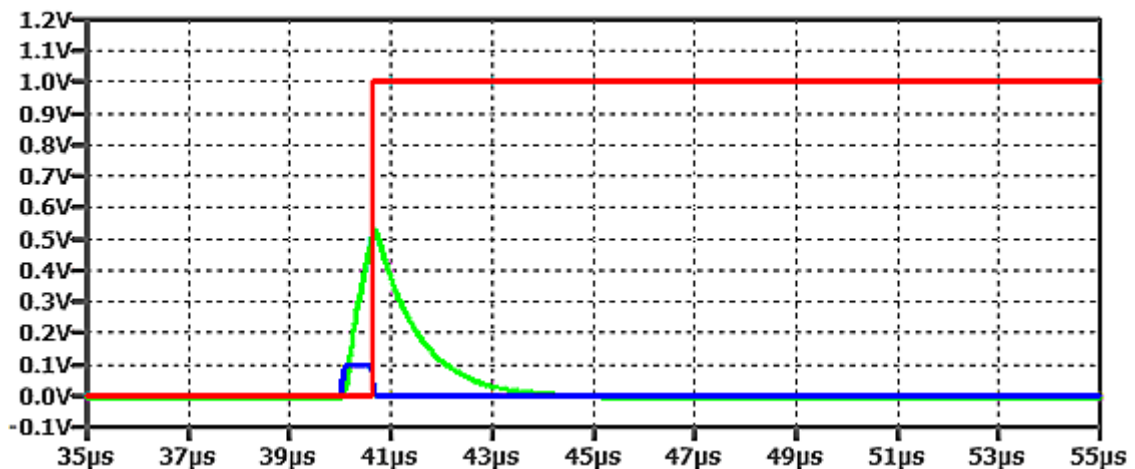
Před vstupem zesilovače je předřazen jednoduchý integrační RC člen sloužící k nastavení vhodné reakční doby ochrany. Volba časové konstanty je volbou kompromisu. Při příliš krátké době by ochrana mohla zareagovat při napěťových špičkách a při příliš dlouhé době by už mohlo dojít ke zničení zařízení. Výstup zesilovače je přiveden na vstup komparátoru. Na druhý vstup je přivedeno referenční napětí. Toto napětí lze nastavovat odporovým trimrem podle

zvolené velikosti maximálního dovoleného proudu tekoucím snímacím rezistorem. Při překročení maximálního dovoleného proudu při zkratu dojde k překlopení komparátoru. Výstup komparátoru je přiveden na klopný obvod typu D reagující na náběžnou hranu signálu z komparátoru. V okamžiku překlopení komparátoru v důsledku zkratu se na výstupu klopného obvodu objeví logická jednička, která je přivedena na pin SD budičů tranzistoru a dojde tak k přerušení činnosti výkonového stupně. Logická jednička na výstupu klopného obvodu setrvá i po okamžiku překlopení komparátoru. Pro uvedení zesilovače znovu do činnosti je zapotřebí provést reset klopného obvodu pomocí přepnutí zkratovací propojky J1 do polohy 2-3 a následně jejího opětovného umístění do původní polohy. Obvodové schéma nadproudové ochrany je znázorněno na obrázku 3.27. Komparátor je vhodné volit se vstupy typu „rail-to-rail“ kvůli správné činnosti i při napětí blízkých nulové úrovni i při nesymetrickém napájení, vybrán by komparátor TS3011LT, který toto umožňuje [37]. Jako zesilovač napětí na snímacím rezistoru byl vybrán operační zesilovač LT1818 s dostatečně vysokou rychlostí přeběhu [33].



Obrázek 3.27 Obvodové schéma nadproudové ochrany

Zapojení ochrany bylo simulováno v programu LTspice. Jako zdroj zkratu byl použit proudový zdroj o pulzním průběhu o době náběžné a sestupné hrany 100 ns, amplitudě o velikosti 10 A a době trvání maximální úrovně 500 ns. Z důvodu chybějícího simulačního modelu použitého klopného obvodu SN74LVC1G74 byl použit defaultní model, jehož logické úrovně jsou reprezentovány napěťovými úrovněmi o velikosti 0 a 1 V. Také model komparátoru TS3011LT není k dispozici, proto byl použit model s podobnými parametry. Velikost komparačního napětí na invertujícím vstupu komparátoru byla nastavena na 0,5 V. Časové průběhy simulace jsou znázorněny na obrázku 3.28.



Obrázek 3.28 Časové průběhy signálů simulace nadproudové ochrany

3.12 Simulace zesilovače jako celku

Simulace konečného celkového obvodového zapojení navrženého zesilovače byla provedena v programu LTSpiceIV. Byly provedeny simulace v časové oblasti – tranzientní analýza a spektrální analýza pomocí rychlé Fourierovy transformace (FFT). Frekvenční charakteristiky nelze přímo v programech SPICE simulovat, neboť se nejedná o lineární systém. Frekvenční charakteristiky byly pouze početně ověřeny v předchozí kapitole 3.8. Budou zde uvedeny pouze vybrané výsledky simulací, komplexnější výsledky jsou přiloženy v příloze, zde je také přiloženo kompletní obvodové schéma použité pro simulaci. Při simulaci zesilovače v topologii PWM byl generátor trojúhelníkového signálu nahrazen ideálním zdrojem trojúhelníkového průběhu o amplitudě 1,75 V a frekvenci 250 kHz z důvodu chybějících modelů použitých operačních zesilovačů vybraných pro jeho realizaci pro program LTSpice.

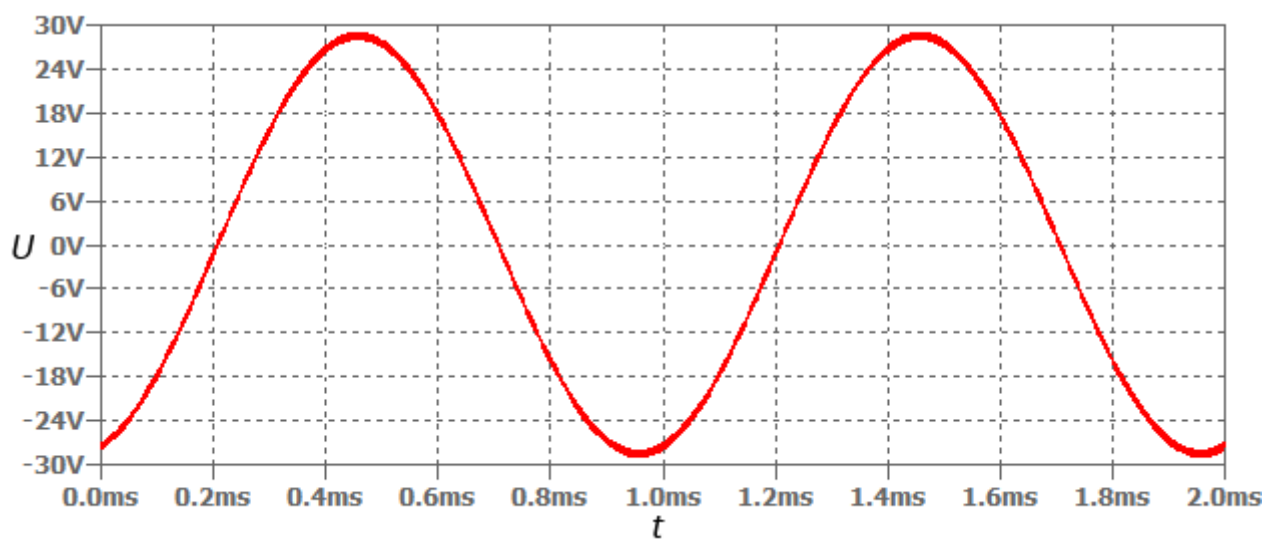
Simulace jsou provedeny pro vstupní signál o frekvenci $f = 1$ kHz a efektivní hodnotě $U_{vst} = 0,55$ V, výstupní signál pro obě topologie má efektivní hodnotu přibližně $U_{výst} = 20$ V, což odpovídá výstupnímu výkonu $P_{výst} = 100$ W do zátěže o velikosti $R_z = 4 \Omega$. Zisk zesilovače je tedy přibližně $G = 36,4$ (31,2 dB), což se shoduje s výpočtem v kapitole 3.8. Na detailnějším pohledu časové simulace výstupního napětí přiloženém v příloze je patrné jisté zvlnění, jedná se o nedokonale vyfiltrováný signál o spínací frekvenci, který je u spínaných zesilovačů typický, a který samozřejmě není slyšitelný. U analýzy pomocí FFT se volí parametr udávající velikost transformace (FFT size), hodnota tohoto parametru byla použita $FFT\ size = 16\ 384$. Na simulaci FFT samo-oscilujícího zesilovače lze pozorovat měnící se spínací frekvenci s úrovní vstupního signálu. Dominantní vyšší harmonické (frekvence spínání) jsou tak rozprostřeny do širšího spektra (přibližně 250 – 330 kHz pro danou úroveň vstupního signálu), tento fakt představuje výhodu v oblasti EMI oproti PWM topologii, kde je dominantní pouze jedna vysokofrekvenční složka o podstatně vyšší úrovni. Frekvence oscilací bez přítomnosti vstupního signálu byla určena přibližně na frekvenci $f_{osc} = 330$ kHz, což je v dobré shodě s frekvencí spočtenou $f_{osc} = 335$ kHz v kapitole 3.8.4.

Byla také provedena simulace harmonického zkreslení *THD*. Výpočet byl proveden automaticky programem LTSpice, uvažováno bylo 9 vyšších harmonických, další harmonické nebyly do výpočtu zahrnuty. Výsledky simulací pro frekvenci vstupního signálu $f = 1$ kHz a efektivní hodnotu vstupního signálu $U_{vst} = 0,55$ V jsou uvedeny v tabulce 3.3.

Samo-oscilující topologie dosahuje výborné hodnoty zkreslení a vykazuje podstatně menší zkreslení než topologie PWM, nicméně i u této topologie dosahuje zkreslení dobré úrovně. Výsledky simulace mají však pouze orientační charakter, neboť nelze brát v úvahu všechny parazitní vlastnosti reálných součástek a vlastnosti plošného spoje, jehož návrhu je zejména u spínaných zesilovačů potřeba věnovat značnou pozornost. Při měření realizovaného vzorku zesilovače bylo provedeno měření parametru *THD+N*, který zohledňuje i šumové vlastnosti zesilovače, definice výpočtu tohoto parametru je uvedena v kapitole 5.2 zabývající se měřením.

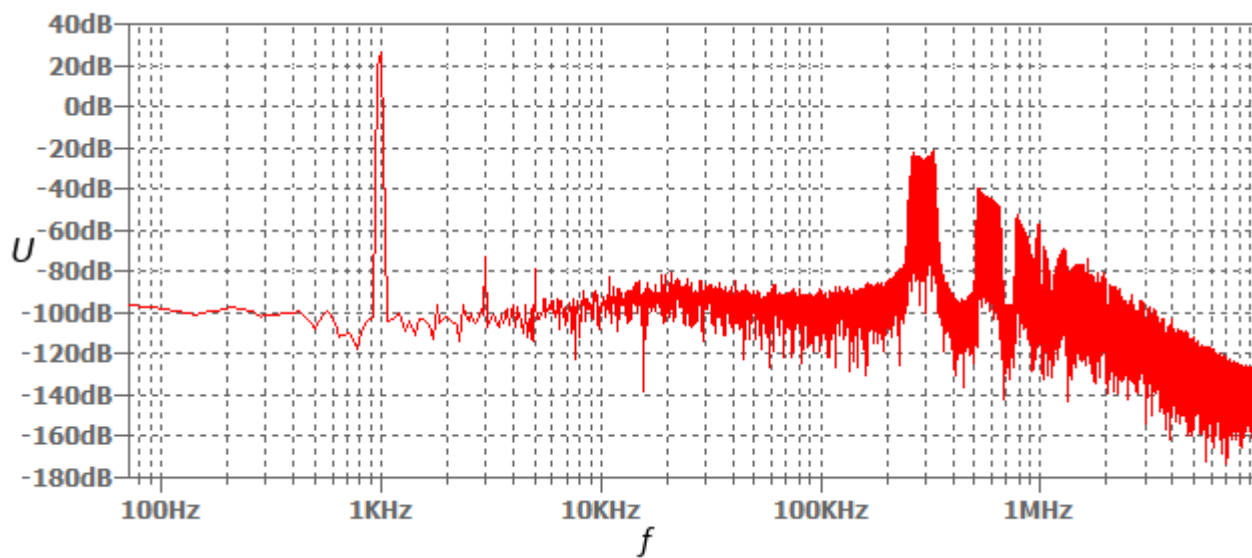
$U_{vst} = 0,55$ V, $f = 1$ kHz	<i>THD</i> [%]
samo-oscilující	0,00138
PWM	0,04857

Tabulka 3.3 Výsledky simulace harmonického zkreslení *THD*



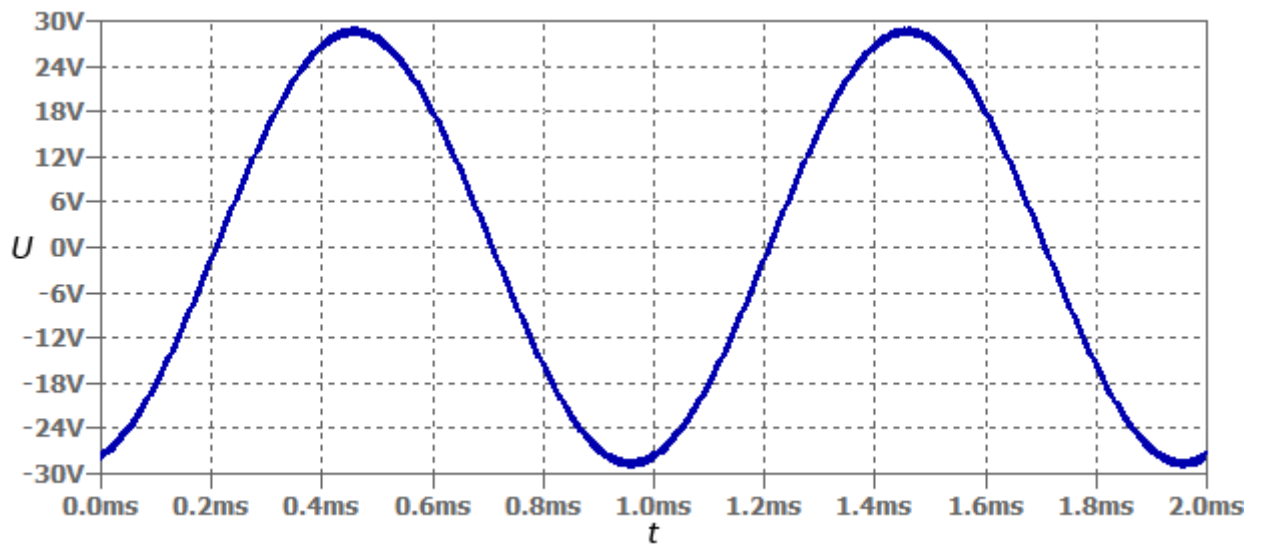
$$U_{vst} = 0,55 \text{ V}, f = 1 \text{ kHz}, U_{nap} = 50 \text{ V}, R_z = 4 \Omega$$

Obrázek 3.29 Simulovaný časový průběh výstupního napětí samo-oscilujícího zesilovače



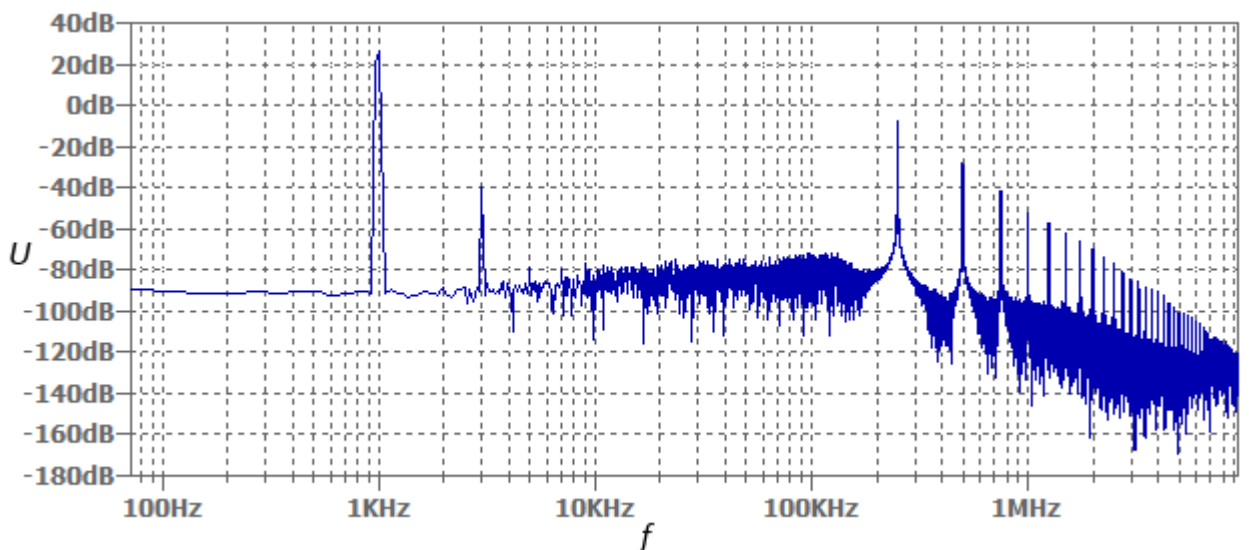
$$U_{vst} = 0,55 \text{ V}, f = 1 \text{ kHz}, U_{nap} = 50 \text{ V}, R_z = 4 \Omega$$

Obrázek 3.30 Simulace FFT výstupního napětí samo-oscilujícího zesilovače



$$U_{vst} = 0,55 \text{ V}, f = 1 \text{ kHz}, U_{nap} = 50 \text{ V}, R_z = 4 \Omega$$

Obrázek 3.31 Simulovaný časový průběh výstupního napětí zesilovače v topologii PWM



$$U_{vst} = 0,55 \text{ V}, f = 1 \text{ kHz}, U_{nap} = 50 \text{ V}, R_z = 4 \Omega$$

Obrázek 3.32 Simulace FFT výstupního napětí zesilovače v topologii PWM

3.13 Návrh plošného spoje

Na návrh desky plošného spoje (DPS) jsou kladeny mnohem vyšší nároky než na návrh DPS pro klasické lineární zesilovače. Nevhodný návrh může podstatně zhoršit vlastnosti zesilovače nebo úplně zamezit jeho správné činnosti. Skutečnost, že se na jedné desce nacházejí citlivé analogové obvody, digitální obvody s velkou strmostí náběžných a sestupných hran a výkonové spínací obvody pracující s velkými proudy o velké strmosti a frekvenci, představuje komplikace při návrhu z důvodu zamezení rušení signálů navzájem, indukování šumu výkonového stupně do ostatních obvodů a celkového elektromagnetického rušení EMI.

Při návrhu je nutné dodržovat obecné pravidla pro návrh „high-speed“ obvodů a obvodů pracujících s kombinovaným analogovým a digitálním („mixed“) signálem. Shrnutí pravidel lze nalézt například v [15], [16]. V první řadě je zapotřebí součástky vhodně rozmístit. Součástky tvořící jednotlivé funkční bloky by se měly nacházet blízko sebe, analogové obvody by měly být dostatečně oddělené od obvodů výkonových.

Jednou z nejdůležitějších zásad při návrhu je správně zvolený způsob zemnění obvodů a rozvod cest napájení. Vhodný způsob představuje využití jedné vrstvy desky pouze jako rozlité zemní plochy, součástky jsou pak přímo spojeny s touto plochou nejkratší možnou cestou. Zemní plocha zajišťuje nejmenší možné rozdíly potenciálů jednotlivých zemních pinů součástek v důsledku nejmenší možné impedance zemní plochy. V případě dvouvrstvého spoje, pro který byl návrh proveden, samozřejmě není možné využít jednu stranu spoje pouze jako zemní plochu, avšak byla snaha rozvádět signálové trasy a trasy napájení výhradně po horní straně DPS. Je důležité, aby byla zemní plocha analogových obvodů a obvodů výkonových z důvodu zamezení rušení analogových obvodů vracejícím se proudem o velké hodnotě z výkonového stupně zpět do napájecího zdroje vhodně oddělena. Zemní plochy je pak nutné spojit v jednom bodě, obvykle u zemní svorky výkonového napájecího napětí. Zemní plochy digitálních obvodů by měly být v ideálním případě také odděleny, tohoto ale nelze docílit vždy a tak je alespoň vhodné vytvořit na zemní rozlité ploše „překážky“ pro zamezení toku proudu digitálních obvodů do obvodů analogových. Rozvod napájení je vhodné volit metodou rozvodu do hvězdy, kdy má každý obvod zvláštní napájecí trasu, bohužel tohoto opět není možné dosáhnout vždy.

Při rozvodu signálových cest je obecně zapotřebí co nejkratších cest o vhodné šířce z důvodu omezení parazitních indukčností a kapacit. Musí se dbát také na co nejmenší proudové smyčky. Toto platí zejména při rozvodu cest v obvodech budičů a výkonového stupně. Budiče tranzistorů by měly být umístěny co nejbližší výkonovým tranzistorům, délky spojů mezi nimi by měly být co nejkratší a dostatečně široké, neboť jsou zde kladeny velké proudové nároky na zatžitelnost spoje a s šířkou spoje klesá parazitní indukčnost, která je pro signály o spínací frekvenci dominantní. Pro cesty signálů z výkonového stupně do výstupního filtru je opět vhodné využít rozlité plochy. Na nevyužitých místech DPS lze opět vytvořit zemní plochu propojenou s hlavní zemní plochou na spodní straně desky dostatečným množstvím prokůvů (vias) zajišťujícími nízkou impedanci.

Nezbytností je použití blokovacích a filtračních kapacitorů. Ke všem integrovaným obvodům jsou přiřazeny tantalové kapacitory o hodnotě řádově 10 μF doplněné keramickými kapacitami o typických hodnotách 10 – 100 nF. Tyto kapacitory slouží jako lokální zdroj napájení. Tantalové kapacitory dodávají dostatečně velký náboj, keramické kapacitory mají dobré vysokofrekvenční vlastnosti a vhodně tak tantalové kapacitory s podstatně horšími vysokofrekvenčními vlastnostmi doplňují. Tyto kapacitory slouží také jako filtrační, kdy jsou možné vysokofrekvenční složky superponované na napájecí napětí svedeny do země a nevstupují tak do citlivých integrovaných obvodů. Při návrhu DPS je nutné umísťovat tyto kapacitory co nejbližší napájecím pinům integrovaných obvodů. Ve výkonovém stupni je zapotřebí velkých elektrolytických kapacitorů, byly použity kapacitory o celkové o hodnotě 2000 μF . Menší keramické napájecí kapacitory výkonového stupně je nutné umístit co nejbližší pinu D horních tranzistorů v můstkovém zapojení.

Návrh DPS byl proveden v programu EAGLE 6.5 jako dvouvrstvý plošný spoj. Klišé návrhu je přiloženo v příloze. Data pro výrobu ve formátu Gerber a Excellon jsou uvedena na přiloženém CD. Plošný spoj byl vyroben firmou Pragoboard ze standardního materiálu FR4 o tloušťce 1,5 mm s tloušťkou měděné vrstvy 18 μm . Na povrch DPS je nanášena nepájivá maska. Povrchová úprava pájecích plošek byla zvolena chemickým pozlacením.

4 REALIZACE ZESILOVAČE ZA POUŽITÍ SPECIÁLNÍHO INTEGROVANÉHO OBVODU

V této kapitole bude popsána realizace dvoukanálového zesilovače ve třídě D s použitím speciálního integrovaného obvodu zajišťujícím hlavní funkce zesilovače.

4.1 Výběr vhodného integrovaného obvodu

Na trhu je dostupné nepřeberné množství integrovaných obvodů zesilovačů ve třídě D a zesilovačů s označením tříd jako například T, nicméně jak bylo zmíněno v první kapitole této práce, jedná se především o marketingové označení pro různé patentované modifikace základních druhů modulační používaných ve třídě D. Existují integrované obvody obsahující všechny funkční bloky zesilovače (s výjimkou výstupního filtru), k dostání jsou také obvody, jejichž součástí není výkonový stupeň, který je zapotřebí realizovat diskrétními součástkami. Tento druh obvodů nachází uplatnění především v oblasti středních a vyšších výkonů v řádech stovek wattů. Většinu obvodů tvoří zesilovače o výkonu v řádech maximálně desítek wattů, pro vyšší výkony je nabídka značně omezena. Aby bylo možné provést porovnání vlastností realizovaného integrovaného zesilovače se zesilovačem navrženým za použití diskrétních součástek, bylo nutné vybírat integrovaný obvod umožňující výkon řádově alespoň 100 wattů. V tabulce 4.1 jsou uvedeny hlavní parametry zesilovačů, které byly uvažovány při výběru. Údaje jsou čerpány z katalogových listů jednotlivých zesilovačů. Uvedené parametry jsou pouze orientační, mohou se lišit v závislosti na podmínkách, při kterých byly výrobcem měřeny a tak nelze provést jednoduché porovnání a shrnutí. Přesné informace jsou uvedeny v příslušných katalogových listech.

Pro realizaci zesilovače byl vybrán integrovaný obvod **TAS5630B** od firmy Texas Instruments. Jedná se o dvoukanálový zesilovač umožňující dodat výkon až 240 W na kanál do 4 Ω zátěže při zkreslení $THD+N = 1\%$ pro signál o frekvenci $f = 1$ kHz. [26].

Označení	Počet kanálů	Výstupní výkon ($THD+N = 1\%$, $f = 1$ kHz, $R_z = 4 \Omega$, stereo)	Účinnost ($R_z = 4 \Omega$)	$THD+N$ ($P_{vyst} = 1$ W, $f =$ 1 kHz, $R_z = 4 \Omega$, stereo)
TAS5630B	2 BTL (4 SE, 1 PBTL)	2 x 240 W	až 86 %	0,03 %
TAS5613A	2 BTL (4 SE, 1 PBTL)	2 x 125 W	až 93 %	0,03 %
TDA8920B	2 SE (1 BTL)	2 x 75 W	až 90 %	0,02 % ^[2]
TDA7498E	2 BTL (1 PBTL)	2 x 125 W	až 85 %	0,05 %
TA2022	2 SE (1 BTL)	2 x 100 W	až 87 %	< 0,03 %
TA3020 ^[1]	2 SE (1 BTL)	2 x 220 W	až 93 %	0,03 %

[1] integrovaný obvod neobsahující výkonový stupeň

[2] parametr THD , nikoliv $THD+N$

Tabulka 4.1 Základní parametry vybraných integrovaných zesilovačů [26], [39], [40], [41], [42], [43]

4.2 Vlastnosti obvodu TAS5630B

Jedná se o obvod využívající modulační technologii PurePath. Tato technologie využívá zpětné vazby, jde tedy o zesilovač v uzavřené smyčce. Bližší popis modulační technologie není k dispozici. Obvod umožňuje několik režimů činnosti [26]:

- **BTL** – dvoukanálové uspořádání s diferenčními vstupy i výstupy
- **PBTL** – jednocanálový režim, který vznikne můstkovým spojením obou diferenčních kanálů, umožňující tak dodat větší výkon
- **SE** – čtyřkanálový režim se single-ended (nesymetrickými) vstupy i výstupy
- **2.1 systém** – kombinovaný režim dvou single-ended kanálů a jednoho diferenčního kanálu

Mezi vybrané vlastnosti zesilovače podle výrobce patří:

- THD+N 0,03 % při výstupním výkonu 1 W do 4 Ω zátěže
- Zkreslení shodné pro všechny frekvence
- Výstupní výkon (pro THD+N 10 %, zátěž 4 Ω):
 - 300 W na kanál v režimu BTL
 - 400 W v režimu PBTL
 - 145 W na kanál v režimu SE
- SNR > 100 dB (za použití A-weighting filtru)
- Účinnost > 88 %
- Frekvence spínání přibližně 400 kHz
- Dvě varianty pouzdra umožňující přímé připojení chladiče
 - PHD 64-pinové pouzdro
 - DKD 48-pinové pouzdro

4.3 Systém ochran

Obvod disponuje různými druhy ochran:

- **nadproudová ochrana** – velikost limitního proudu nastavitelná příslušným rezistorem
- **ochrana zkratu mezi piny** – zkrat mezi výstupním pinem a piny napájení nebo země
- **ochrana proti podpětí** – při poklesu výkonového napájení pod 9,5 V
- **ochrana proti přehřívání** – signalizace při překročení teploty čipu 100 °C, 125 °C a 155 °C, při dosažení teploty 155 °C dojde k resetu zařízení
- **reset při přivedení napětí** (power on reset)
- **reset celého zařízení**
- **signalizace limitace**

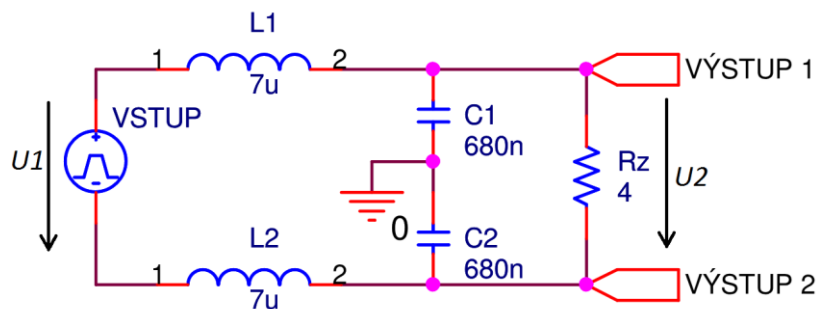
Pokud dojde ke zjištění chybového stavu, tyto ochrany zareagují uvedením výkonových tranzistorů do stavu vysoké impedance. Pokud dojde k odstranění příčiny reakce ochran, dojde k samovolnému uvedení zařízení do režimu normální činnosti, pouze po překročení provozní teploty čipu musí být k opětovnému provozu zesilovač resetován. K signalizaci ochran slouží příslušné výstupní piny, na kterých se v případě reakce ochran objeví vhodná logická úroveň spouštějící signalizační obvody. Podrobnější informace o systému ochran lze najít v [26].

4.4 Zapojení TAS5630B

Celkové použité obvodové schéma zapojení zesilovače je uvedeno v příloze. Jako režim zesilovače byl vybrán režim BTL, tedy dvoukanálový zesilovač s diferenčními vstupy i výstupy. Integrovaný obvod neumožňuje velké modifikace doporučeného obvodového zapojení výrobcem, z tohoto důvodu bylo vycházeno ze zapojení z [26] a [27]. Zesilovač je napájen ze dvou zdrojů. Zdroj 12 V slouží k napájení integrovaných budičů tranzistorů a ostatních nevýkonových funkčních bloků. Druhý zdroj představuje výkonové napájení, dle výrobce je jeho doporučený rozsah 25 – 50 V. Při použití 50 V napájení by měl být zesilovač schopen dodat výkon 300 W na kanál při $THD+N$ 10 % do 4 Ω zátěže. Při použití nižšího napájení se maximální výkon samozřejmě snižuje, závislosti maximálních výkonů na velikosti napájení lze nalézt v [26].

4.4.1 Výstupní filtr

Účel a možnosti návrhu výstupního filtru byly popsány v kapitole 3.7 návrhu diskrétního zesilovače. U zesilovače TAS5630B je také použit LC filtr druhého řádu. Jeho obvodové zapojení je na obrázku 4.1.



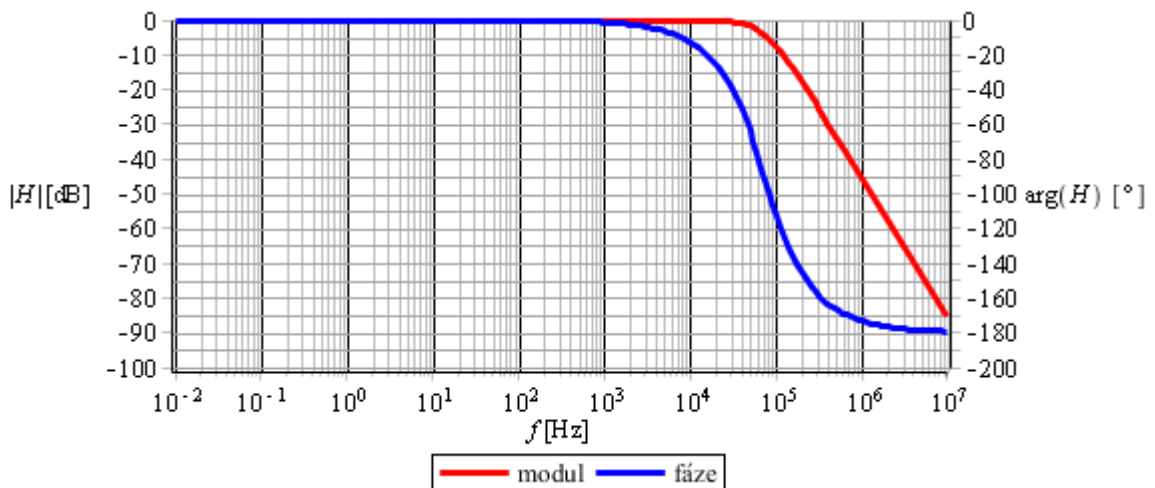
Obrázek 4.1 Obvodové schéma výstupního LC filtru

Vzhledem k tomu, že výstupní filtr ovlivňuje celkové parametry zesilovače, zejména zkreslení, byly z důvodů porovnání výsledných parametrů zesilovače s parametry udávanými výrobcem voleny hodnoty součástí filtru dle doporučení výrobce. Přenosovou funkci za předpokladu, že $L_1 = L_2 = L$, $C_1 = C_2 = C$ můžeme vyjádřit jako:

$$H_{LCint}(p) = \frac{1}{p^2 LC + p \frac{2L}{R_z} + 1} = \frac{1}{p^2 \cdot 7 \cdot 10^{-6} \cdot 680 \cdot 10^{-9} + p \frac{2 \cdot 7 \cdot 10^{-6}}{4} + 1}. \quad (4.1)$$

Frekvenční charakteristiky tohoto filtru jsou znázorněny na obrázku 4.2. Z charakteristik lze odečíst zlomovou frekvenci přibližně $f_0 = 60$ kHz. V propustném pásmo je modulová charakteristika maximálně plochá, jedné se tedy opět o Butterworthův filtr.

Výběr vhodných kapacitorů a induktorů byl proveden dle stejných zásad jako u návrhu diskrétního zesilovače. Byly vybrány filmové kapacitory s polypropylénovým dielektrikem od firmy Würth Elektronik série FTX2. Opět byly zvoleny železo-prachová jádra T106-2 od firmy AMIDON. Počet závitů byl určen podle rovnice (3.28) v kapitole 3.7.2 na $N = 23$. Závitů byly navinuty lakovaným měděným drátem o průměru 0,8 mm.



Obrázek 4.2 Frekvenční charakteristiky výstupního filtru integrovaného zesilovače

Za výstupním filtrem je opět zařazen RC Zobelův člen kompenzující induktivní charakter reproduktoru a z toho plynoucí frekvenční závislosti impedance reproduktoru, podrobnější teorie je uvedena v kapitole 3.7.3.

4.4.2 Obvody signalizace ochran

Pokud dojde k reakci jedné nebo více integrovaných ochran, na výstupních signalizačních pinech integrovaného obvodu se objeví příslušná logická úroveň, jestli se jedná o log. 1 nebo log. 0 závisí na konkrétním pinu, informace jsou uvedeny v [26]. Napěťové úrovně jsou dány vnitřní napěťovým regulátorem. Typická hodnota log. 1 je přibližně 3,2 V. Logické úrovně na oněch výstupních pinech spínají MOSFET tranzistory typu N, při sepnutí tranzistoru je na příslušnou signalizační diodu přivedeno napětí a dioda se rozsvítí. Obvodové zapojení signalizací ochran je součástí kompletního obvodového schématu uvedeného v příloze.

4.4.3 Výběr chladiče

Pro zamezení přehřívání je nutné zajistit dostatečné chlazení integrovaného obvodu. Bez použití chladiče dochází již při výstupním výkonu okolo 10 W po čase k přehřívání čipu. Pro správný výběr chladiče je zapotřebí určit jeho minimální tepelný odpor dle rovnice (3.66) z kapitoly 3.10. Výrobce přímo neudává maximální ztrátový výkon, z tohoto důvodu byl ztrátový výkon určen ze závislosti účinnosti na výstupním výkonu. Pro uvažovaný výstupní výkon zesilovače 250 W na kanál dosahuje účinnost přibližně 86 %, ztrátový výkon tak bude $P_{ztr} = 70$ W. Maximální povolená teplota čipu je 150 °C, při této teplotě zareaguje tepelná ochrana zesilovače, jako maximální provozní teplota čipu byla zvolena $T_j = 135$ °C, teplota okolí je uvažována $T_a = 30$ °C, pro tepelný odpor mezi čipem a pouzdrem udává výrobce hodnotu $R_{jc} = 0,3$ °C/W, tepelný odpor spojení čipu a chladiče je uvažován $R_{cs} = 0,2$ °C/W. Pro tepelný odpor chladiče tak musí platit:

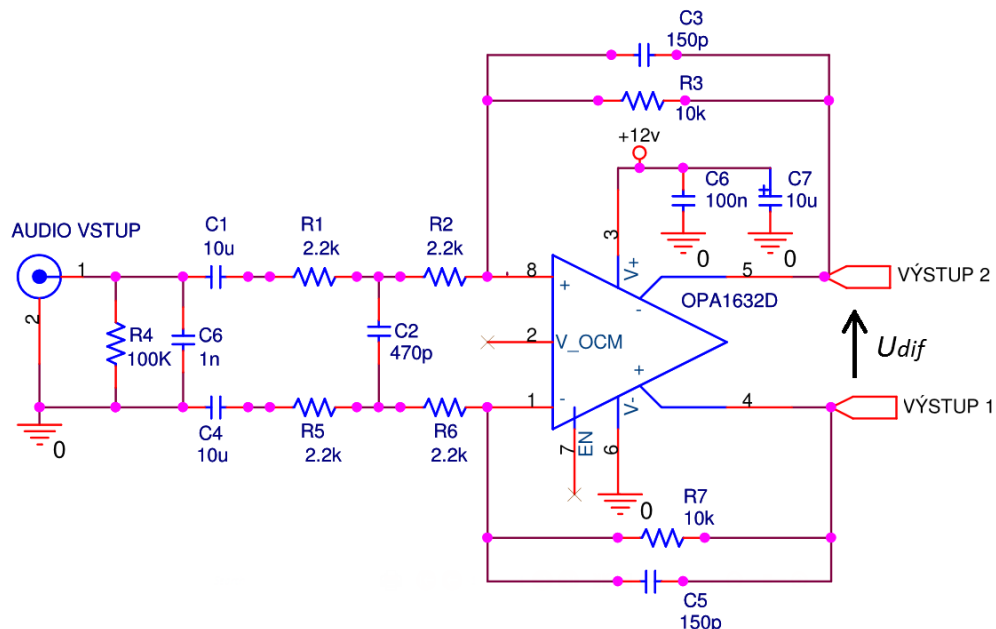
$$R_{hs} \leq \frac{T_j - T_a}{P_{ztr}} - R_{jc} - R_{cs} = \frac{135 - 30}{70} - 0,3 - 0,2 = 1 \text{ °C/W.} \quad (4.2)$$

Pasivní chladič s takto nízkým tepelným odporem by nabýval značných rozměrů, vyžadoval by poměrně velkou desku plošného spoje, což by bylo finančně nevýhodné. Nabízí se tedy možnost volby menšího pasivního chladiče a jeho doplnění malým větrákem. Pro realizaci byl vybrán pasivní chladič původně určený k chlazení procesoru PC, bohužel není znám jeho tepelný odpor. Chladič bylo zapotřebí vhodně mechanicky upravit z důvodu velikosti použitých pasivních součástek v blízkosti čipu (zejména kapacitorů), které zhruba o milimetr přesahovaly výšku čipu.

4.5 Předzesilovače OPA1632

Vzhledem k faktu, že byl pro realizaci vybrán dvoukanálový režim s diferenčními vstupy, ale je zamýšlený provoz se single-ended vstupy, musí být použit obvod zajišťující převod single-ended signálu na signál diferenční. K tomuto účelu jsou před oba vstupy obvodu TAS5630B předřazeny předzesilovače realizované pomocí diferenčních operačních audio zesilovačů OPA1632 od firmy Texas Instruments. Tyto zesilovače jsou doporučeny výrobcem pro toto použití a jejich obvodové zapojení zajišťující kromě převodu signálu také funkce vstupního filtru vychází ze zapojení z [27]. Obvodové zapojení je znázorněno na obrázku 4.3. OPA1632 představuje zesilovač s nejlepšími parametry pro použití v audio aplikacích od firmy Texas Instruments [28]:

- $THD+N < 0,0001 \%$ pro frekvence audio pásma
- Nízký šum – $1,3 \text{ nV}/\sqrt{2}$
- Rychlost přeběhu $SR = 50 \text{ V}/\mu\text{s}$
- Šířka pásma $BW = 180 \text{ MHz}$



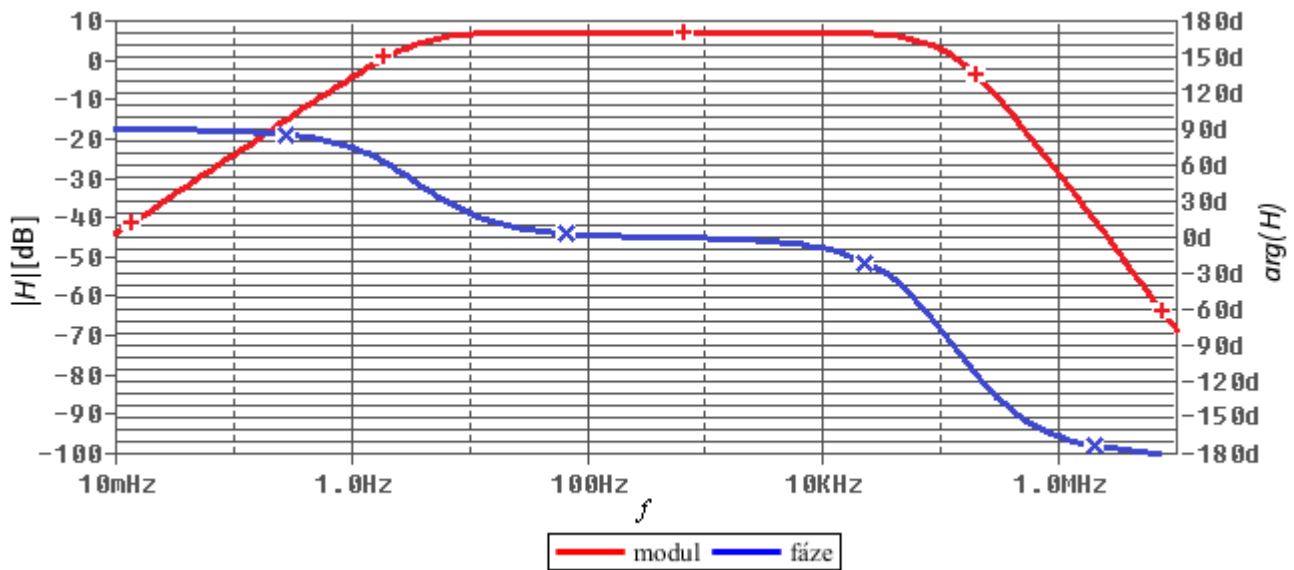
Obrázek 4.3 Obvodové schéma předzesilovače s OPA1632

Předzesilovač by se měl chovat jako pásmová propust pro oddělení stejnosměrné složky a potlačení vysokofrekvenčních signálů vzniklých zejména spínáním velkých proudů ve výkonovém stupni integrovaného zesilovače. Tuto pásmovou propust lze vyjádřit jako horní propust prvního řádu s mezní frekvencí 3,6 Hz a dolní propust druhého řádu s mezní frekvencí 80 kHz. Vstupní signál je na diferenční převeden tak, že na výstupech předzesilovače jsou dva

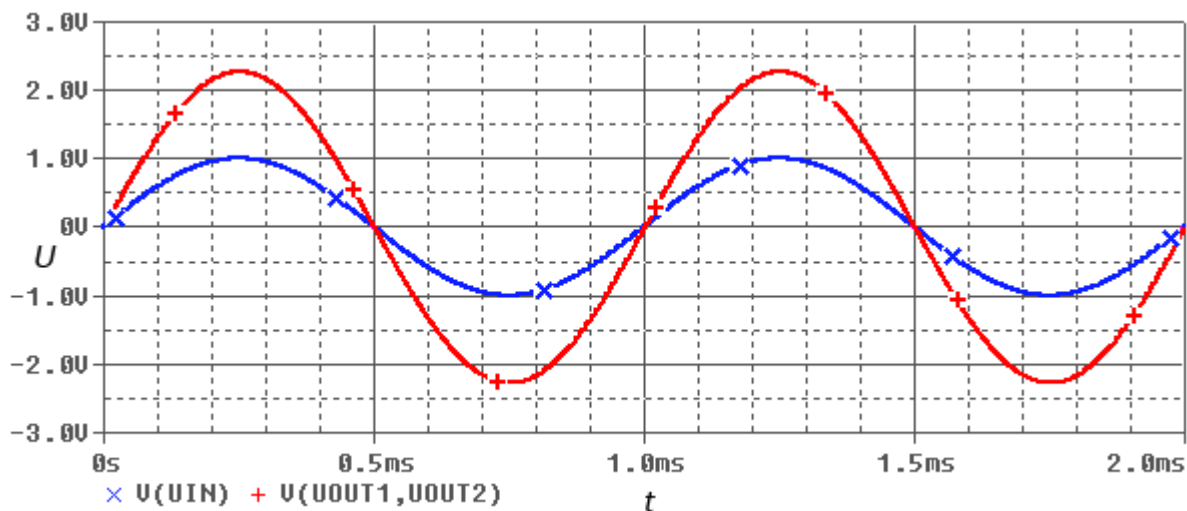
signály navzájem invertované. Diferenční zisk předzesilovače pro oblast propustných frekvencí lze podobně jako u klasického operačního zesilovače přibližně vyjádřit poměrem zpětnovazebního odporu k součtu odporů před vstupy operačního zesilovače:

$$G_{pz} = \frac{R_3}{R_1 + R_2} = \frac{10000}{2200 + 2200} = 2,27 [-], (7,12 \text{ dB}). \quad (3.38)$$

Oba výstupní signály obsahují stejnosměrnou složku o úrovni 6 V, jež je způsobena nesymetrickým napájením operačního zesilovače o velikosti 12 V. Stejnosměrná složka je následně odfiltrována horní propustí předřazenou před vstupy obvodu TAS5630B. Simulace frekvenčních charakteristik a tranzientní analýza pro vstupní harmonický signál o amplitudě $U_m = 1 \text{ V}$ a frekvenci $f = 1 \text{ kHz}$ byly provedeny v programu PSpice s modelem obvodu OPA1632 poskytnutým výrobcem. Ze simulované frekvenční charakteristiky na obrázku 4.4 lze odečíst dolní mezní frekvenci na přibližně $f_{ol} = 3,6 \text{ Hz}$ a horní mezní frekvenci přibližně na $f_{oh} = 80 \text{ kHz}$. Na simulovaném časovém průběhu na obrázku 4.5 je zobrazen vstupní signál (modře) a výstupní diferenční signál mezi výstupy předzesilovače (červeně). Simulace potvrzuje spočtený diferenční zisk předzesilovače $G_{pz} = 7,12 \text{ dB}$.



Obrázek 4.4 Simulované frekvenční charakteristiky předzesilovače



Obrázek 4.5 Simulované časové průběhy předzesilovače, $U_m = 1 \text{ V}$, $f = 1 \text{ kHz}$

4.6 Návrh plošného spoje

Při návrhu plošného spoje integrovaného zesilovače platí stejné zásady uvedené v návrhu DPS diskrétního zesilovače v kapitole 3.13. Dále byl plošný spoj navržen dle doporučených požadavků výrobcem uvedených v [26]. Plošný spoj byl navržen jako dvouvrstvý v programu EAGLE 6. Kliše DPS jsou uvedeny v příloze, data pro výrobu jsou přiložena na CD. Plošný spoj byl vyroben firmou Pragoboard na základním materiálu FR4 o tloušťce 1,5 mm s 18 μm měděnou vrstvou. Opět byla použita nepájivá maska. Povrchová úprava pájecích plošek byla zvolena pocínováním H.A.L.

5 MĚŘENÍ PARAMETRŮ REALIZOVANÝCH ZESILOVAČŮ

Tato kapitola se zabývá měřením běžně uváděných parametrů u spínaných audio zesilovačů. K jednotlivým měřeným parametrům budou vždy uvedeny výsledky diskrétního zesilovače pro obě topologie a výsledky zesilovače realizovaného speciálním integrovaným obvodem. V závěru práce je pak provedeno stručné shrnutí změřených parametrů zesilovačů.

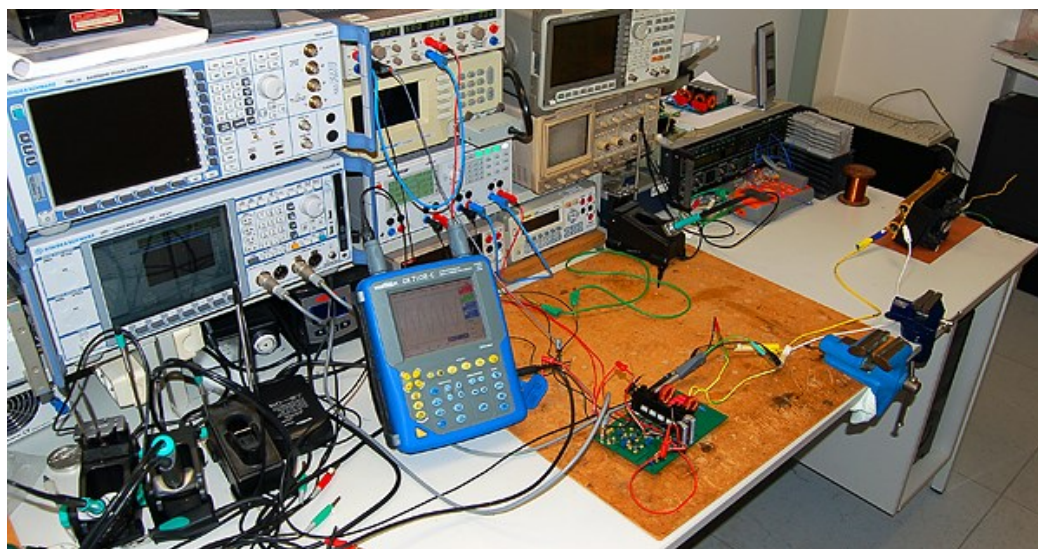
5.1 Podmínky měření a měřicí přístroje

Pro měření většiny parametrů byly použity následující přístroje:

- Audio analyzátor Rohde&Schwarz UPV
- Digitální osciloskop Metex OX 7102-C
- Napájecí laboratorní zdroj Rohde&Schwarz HMP4040 384 W
- Napájecí laboratorní zdroj Hameg HM7042-3

Měření spínaných zesilovačů oproti klasickým lineárním zesilovačům přináší určité obtíže z důvodu nedokonale vyfiltrovaných vyšších frekvenčních složek, které mohou činit problémy zejména starším audio analyzátorům a mohou tak výsledky měření zkreslit [1]. Z tohoto důvodu se mezi měřený vzorek a audio analyzátor zařazují pasivní filtry typu dolní propust. Moderní audio analyzátor jako je použitý Rohde&Schwarz UPV lze použít i bez tohoto filtru díky možnosti nastavení interního vstupního filtru. U měření všech parametrů s výjimkou frekvenčních charakteristik byl na vstup zařazen interní **filtr AES-17**, bližší informace o tomto filtru jsou uvedeny v [23]. Většina výrobců komerčních spínaných zesilovačů udává v katalogových listech výsledky měřených parametrů právě s tímto filtrem.

Vzhledem k návrhu výstupních filtrů, které byly provedeny pro zátěž o velikosti $R_z = 4 \Omega$, byly všechny parametry měřeny právě s odporovou zátěží o této jmenovité hodnotě. Napájecí napětí výkonového stupně bylo nastaveno na $U_{nap} = 50 \text{ V}$. Některé parametry diskrétního zesilovače byly měřeny i při napájecím napětí $U_{nap} = 32 \text{ V}$, uvedeny jsou v příloze.



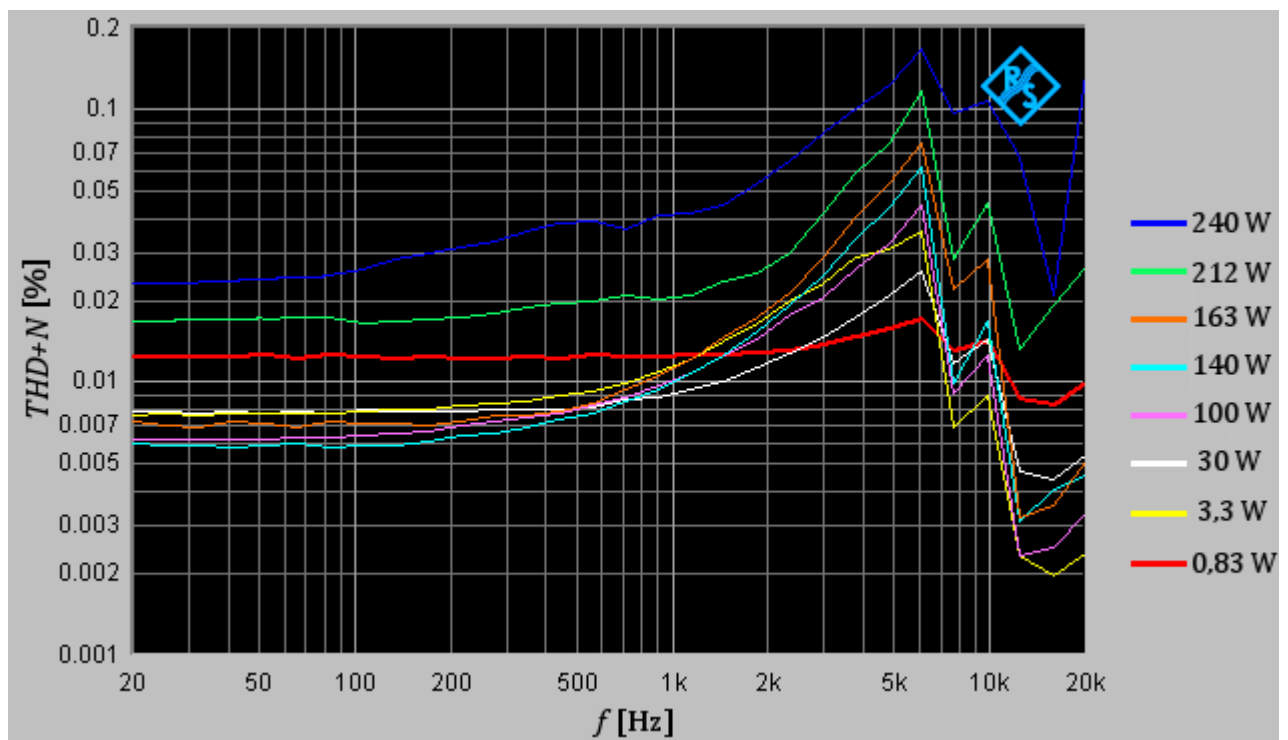
Obrázek 5.1 Měřicí pracoviště na katedře teorie obvodů

5.2 Harmonické zkreslení plus šum – THD+N

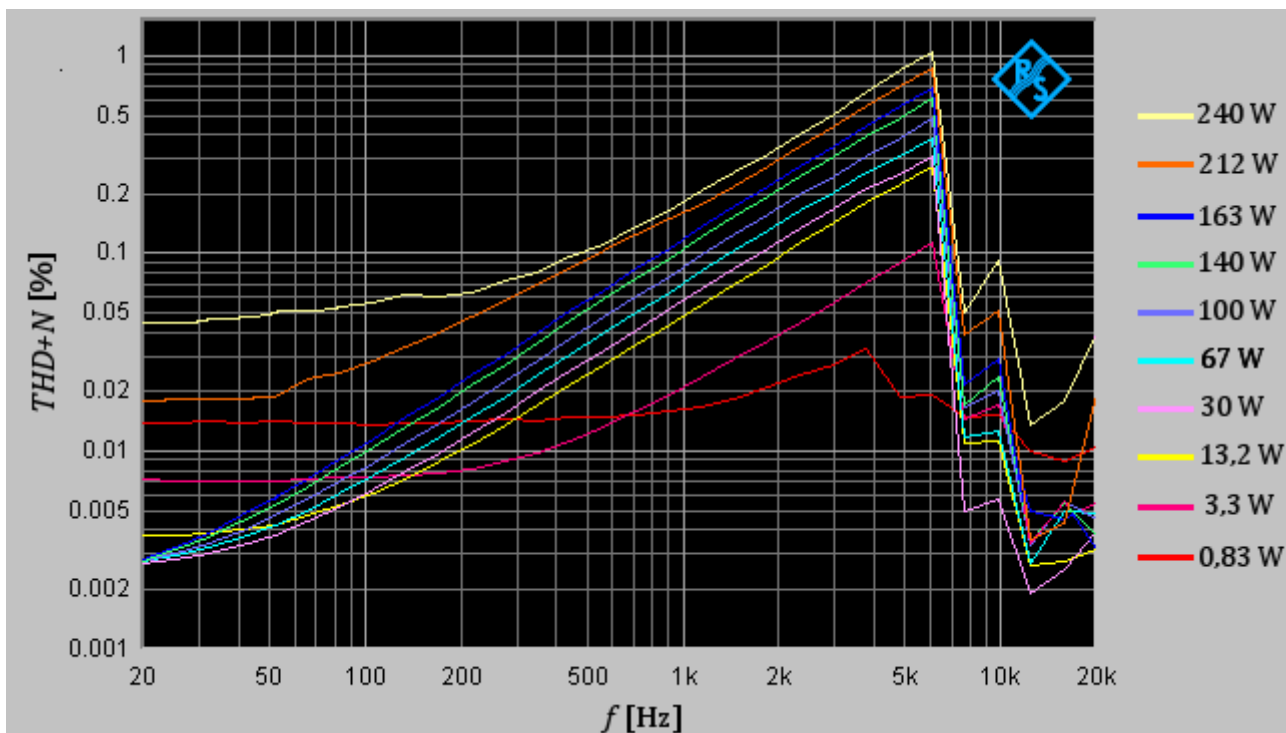
Jedná se o jeden z nejdůležitějších parametrů audio zesilovačů. Parametr $THD+N$ (Total Harmonic Distortion + Noise) zahrnuje zkreslení vlivem nelinearity převodní charakteristiky zesilovače a také jeho šumové vlastnosti. Výsledkem nelinearity zesilovače je vznik vyšších harmonických složek signálu. Výpočet parametru $THD+N$ lze vyjádřit jako [17]:

$$THD+N = \frac{\sqrt{U_{2ef}^2 + U_{3ef}^2 + \dots + U_{nef}^2 + U_{šef}^2}}{U_{1ef}} \cdot 100 [\%], \quad (5.1)$$

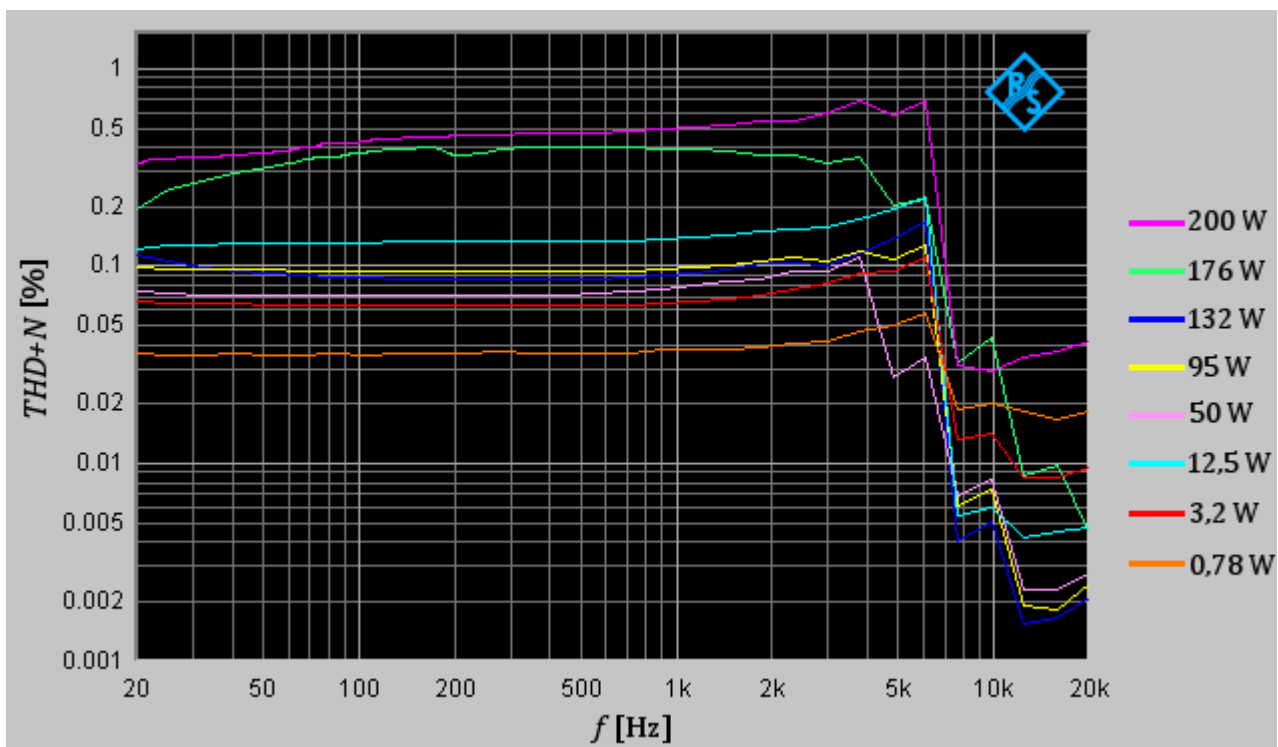
kde U_{1ef} je efektivní hodnota základní harmonické měřeného signálu, U_{2ef} až U_{nef} jsou efektivní hodnoty až n-té harmonické a $U_{šef}$ je efektivní hodnota šumu obsažená ve měřeném signálu. Parametr byl měřen automaticky audio analyzárem. Obvykle se v katalogových listech $THD+N$ uvádí v závislosti na frekvenci signálu pro určitou velikost výstupního výkonu a také jako závislost na výstupním výkonu pro určitou frekvenci – obvykle $f = 1$ kHz. Byly proměřeny obě závislosti pro různé výstupní výkony, respektive různé frekvence. Zejména u spínaných zesilovačů musí být omezena šířka pásma měření vyšších harmonických. Byla zvolena šířka pásma $BW = 20 \text{ Hz} - 22,5 \text{ kHz}$, přibližně tato hodnota je obvykle udávána v katalogových listech komerčních zesilovačů. Závislosti $THD+N$ na frekvenci jsou znázorněny na obrázcích 5.2 - 5.4. Pro integrovaný zesilovač jsou uvedeny výsledky pouze pro levý kanál, výsledky měření druhého kanálu jsou uvedeny v příloze.



Obrázek 5.2 Diskrétní zesilovač – Samo-oscilující topologie, závislost $THD+N$ na frekvenci, parametrem je výstupní výkon zesilovače, $R_z = 4 \Omega$, $U_{nap} = 50 \text{ V}$, $BW = 20 \text{ Hz} - 22,5 \text{ kHz}$



Obrázek 5.3 Diskrétní zesilovač – PWM topologie, závislost THD+N na frekvenci, parametrem je výstupní výkon zesilovače, $R_z = 4 \Omega$, $U_{nap} = 50 \text{ V}$, $BW = 20 \text{ Hz} - 22,5 \text{ kHz}$



Obrázek 5.4 Integrovaný zesilovač (levý kanál), závislost THD+N na frekvenci, parametrem je výstupní výkon zesilovače, $R_z = 4 \Omega$, $U_{nap} = 50 \text{ V}$, $BW = 20 \text{ Hz} - 22,5 \text{ kHz}$

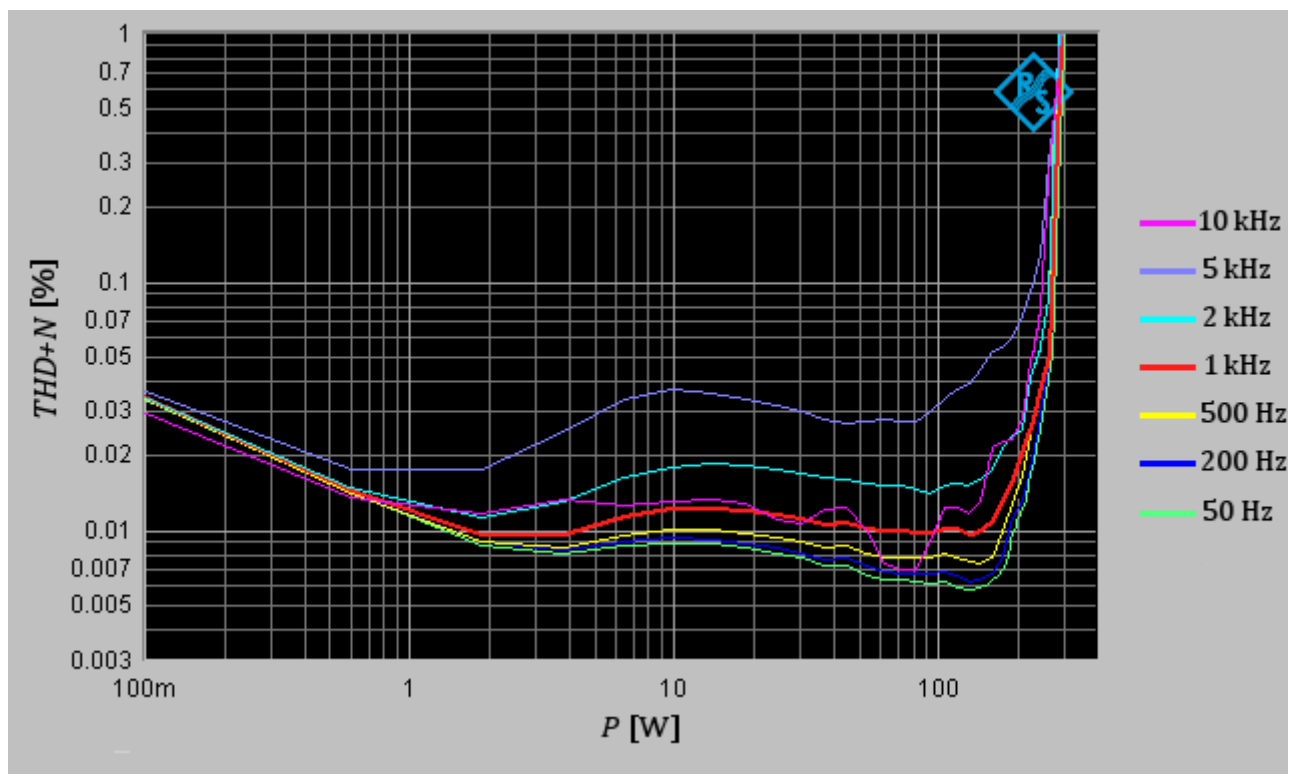
Z naměřených závislostí je patrné, že nejlepších hodnot zkreslení dosahuje diskrétní zesilovač v samo-oscilující topologii, u kterého lze výsledky považovat za výborné, překonávající řadu komerčně dostupných spínaných zesilovačů. Při frekvenci $f = 1 \text{ kHz}$ dosahuje

při výstupním výkonu 100 W zkreslení pouze 0,01 %. Při zkreslení 1 % na frekvenci 1 kHz dodá při napájecím napětí 50 V výkon zhruba 290 W, při takto vysokém výkonu se už amplituda výstupního napětí blíží úrovni napájení a dochází tak k limitaci.

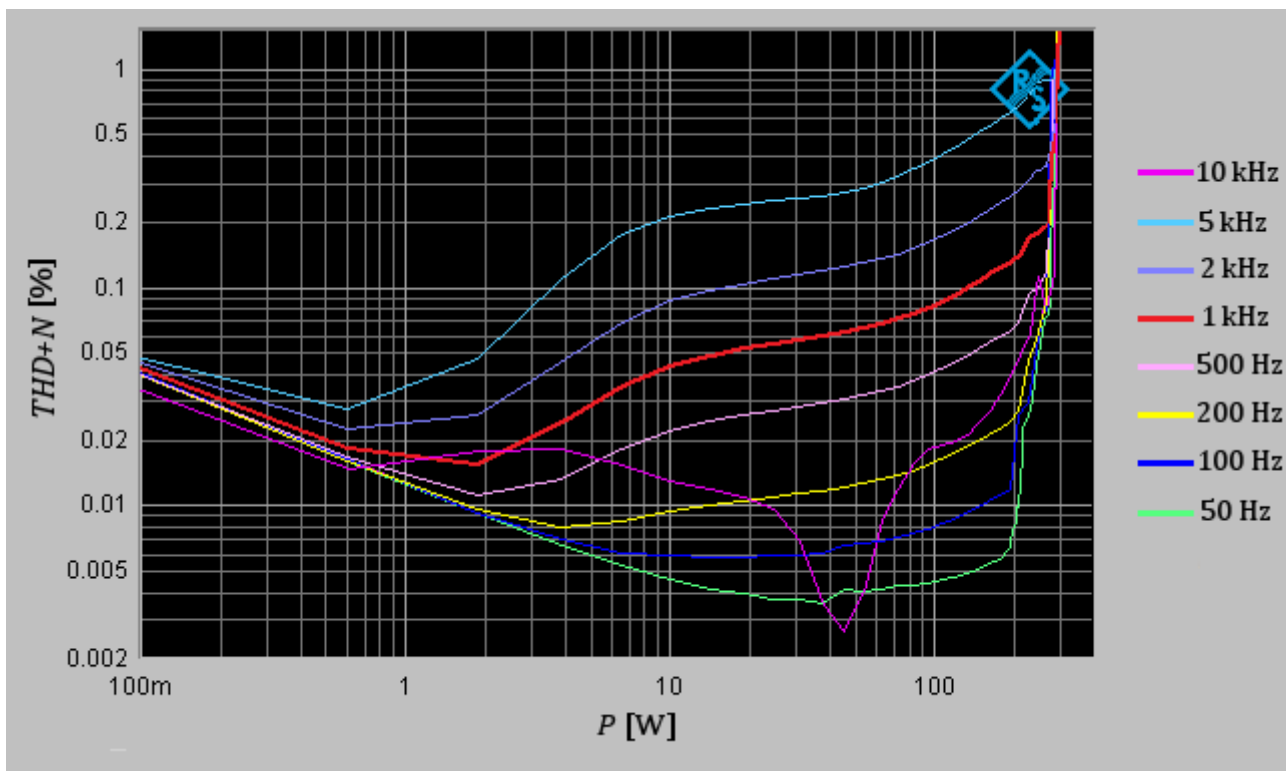
U zesilovačů je patrný nárůst $THD+N$ s frekvencí, tento fakt je nejvíce patrný u topologie PWM, toto je zde pravděpodobně způsobené více se projevujícími nelinearitami trojúhelníkového signálu při vyšších frekvencích z důvodu „nižšího rozlišení“ oproti nízkým frekvencím, kde také tato topologie dosahuje výborných výsledků. Při nízkých frekvencích se také více uplatní zavedená zpětná vazba, neboť velikost zisku otevřené smyčky s frekvencí klesá (viz obr. 3.21). Celkově výsledky této topologie odpovídají očekáváním. Při výstupním výkonu 100 W a frekvenci 1 kHz dosahuje zkreslení 0,08 %. Výkon při zkreslení 1 % na frekvenci 1 kHz je přibližně stejný jako u samo-oscilující topologie a tedy 290 W.

Integrovaný zesilovač vykazuje oproti diskrétnímu menší nárůst zkreslení na vyšších frekvencích, tuto skutečnost uvádí výrobce jako přednost tohoto zesilovače. Celkově ale hodnota zkreslení dosahuje vyšších hodnot než u samo-oscilující topologie, výsledky se ovšem přibližně shodují s charakteristikami zkreslení udávanými výrobcem v [26]. Určité odchylky mohou být způsobeny například použitím rozdílných induktorů a kapacitorů výstupního filtru. Výstupní výkon 100 W je schopen zesilovač dodat při zkreslení 0,1 % na frekvenci 1 kHz. Pro tuto frekvenci je dodaný výkon při zkreslení 1 % přibližně 250 W.

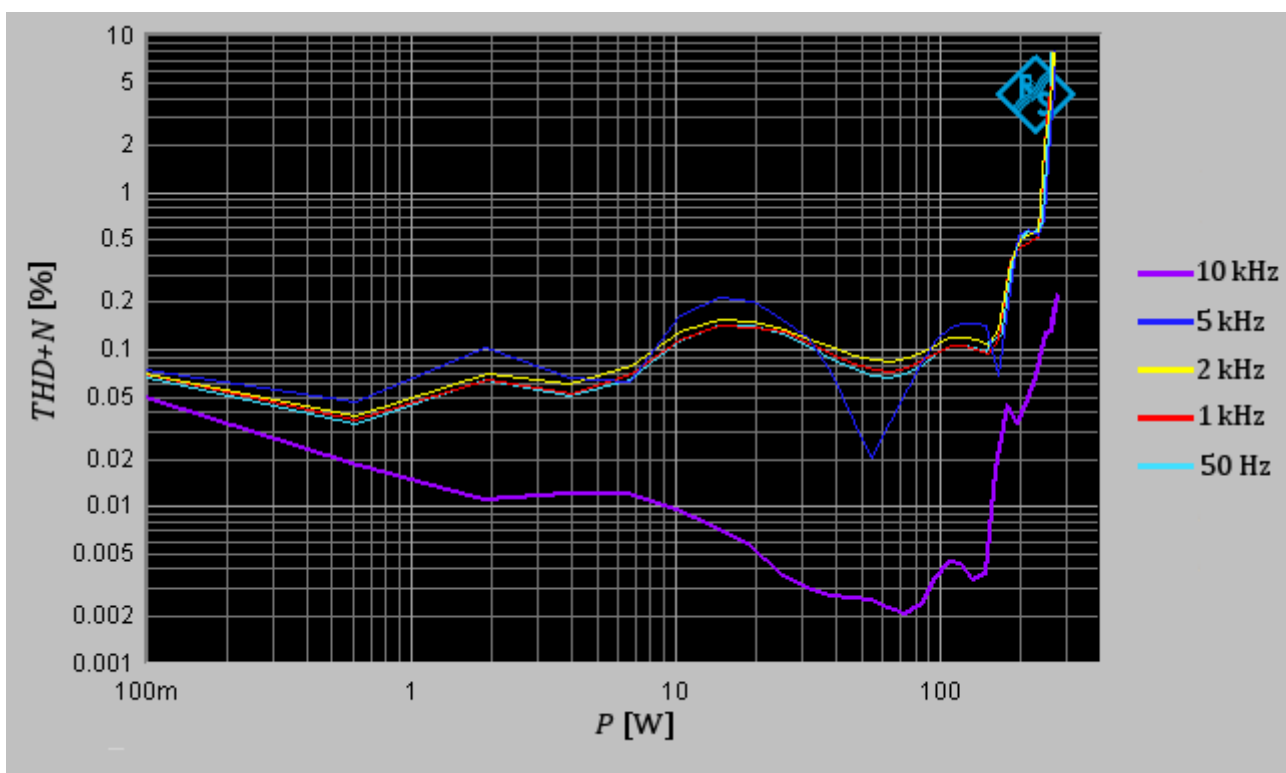
Strmý pokles $THD+N$ při nejvyšších frekvencích audio pásma je způsoben nastavenou šířkou pásma měření, kde se část nezanedbatelných vyšších harmonických dostává za toto pásmo. $THD+N$ lze také znázornit v závislosti na výstupním výkonu pro určité frekvence, tyto charakteristiky jsou znázorněny na obrázcích 5.5 – 5.7. Průběhy odpovídají očekáváním, kdy pro nízké výkony je zkreslení zvětšené z důvodu menšího odstupu signálu od šumu. Strmý nárůst zkreslení pro vysoké výkony je způsoben limitací.



Obrázek 5.5 Diskrétní zesilovač – Samo-oscilující topologie, závislost $THD+N$ na výstupním výkonu, parametrem je frekvence vstupního signálu, $R_z = 4 \Omega$, $U_{nap} = 50 \text{ V}$, $BW = 20 \text{ Hz} - 22,5 \text{ kHz}$



Obrázek 5.6 Diskrétní zesilovač – PWM topologie, závislost THD+N na výstupním výkonu, parametrem je frekvence vstupního signálu, $R_z = 4 \Omega$, $U_{nap} = 50 \text{ V}$, $BW = 20 \text{ Hz} - 22,5 \text{ kHz}$



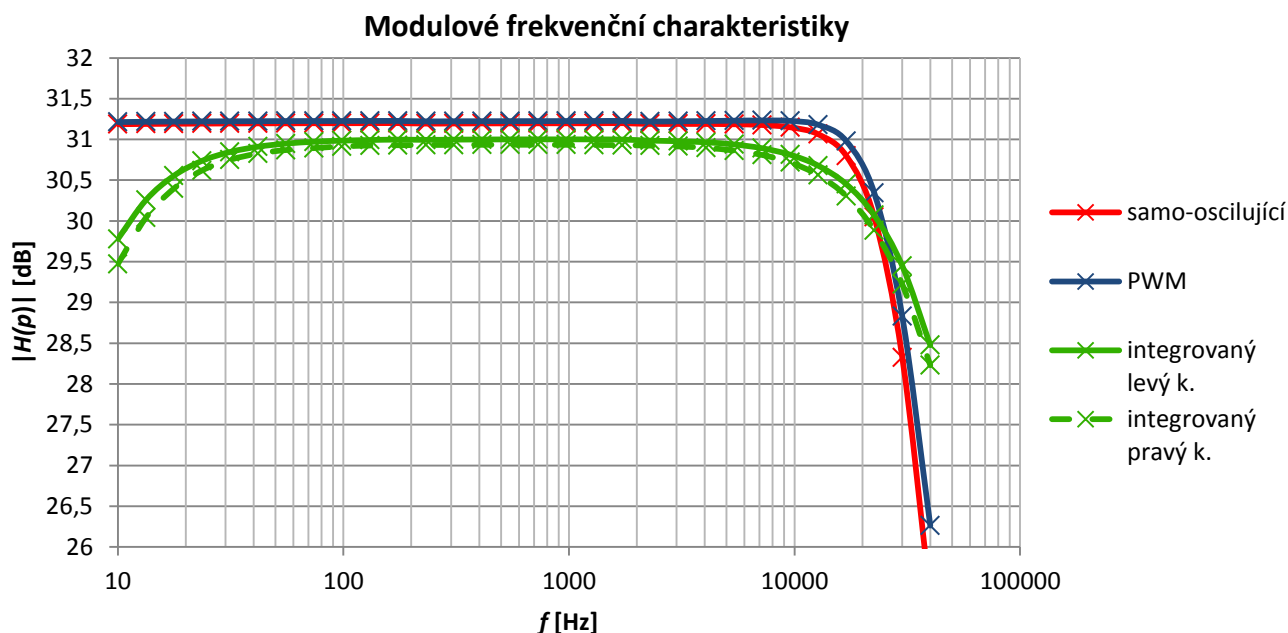
Obrázek 5.7 Integrovaný zesilovač (levý kanál), závislost THD+N na výstupním výkonu, parametrem je frekvence vstupního signálu, $R_z = 4 \Omega$, $U_{nap} = 50 \text{ V}$, $BW = 20 \text{ Hz} - 22,5 \text{ kHz}$

5.3 Frekvenční charakteristiky

Modulové frekvenční charakteristiky byly měřeny v rozsahu frekvencí 10 Hz – 40 kHz. Na vstup audio analyzáru nebyl zařazen žádný interní filtr.

Modulová frekvenční charakteristika diskretního zesilovače z obrázku 5.8 se prakticky shoduje s teoretickými výpočty uvedenými v kapitole 3.8. Zisk zesilovače činný v propustném pásmu pro obě topologie přibližně 31,2 dB (36,4 [-]), což potvrzuje výsledek výpočtu. Šířka pásma pro pokles o 3 dB oproti maximu přenosu činní přibližně 30 kHz, což odpovídá zvolené zlomové frekvenci výstupního LC filtru. Při frekvenci 20 kHz je vykazován pokles přenosu oproti maximu charakteristiky přibližně 0,6 dB pro samo-oscilující topologii a 0,5 dB pro PWM topologii.

Modulové charakteristiky obou kanálů se zejména na krajních frekvencích audio pásma trochu liší. Při uvažování průměru modulové charakteristiky obou kanálů zesilovač vykazuje na frekvenci 20 kHz pokles 0,7 dB. V katalogovém listu obvodu TAS5630B frekvenční charakteristiky nejsou zmíněny. Pouze v [27] je uvedena hodnota poklesu 0,6 dB. Na spodní frekvenci audio pásma 20 Hz je patrný pokles asi 0,4 dB, v [27] činní pokles přibližně 0 dB. Zisk integrovaného zesilovače činní přibližně 31 dB (35,4 [-]), což je v relativně dobré shodě se součtem typického zisku obvodu TAS5630B 23 dB [26] a se spočteným a simulovaným ziskem předzesilovače 7,12 dB. Šířku pásma zesilovače pro pokles přenosu o 3 dB oproti maximu nelze z naměřené charakteristiky přesně určit, neboť při maximální měřené frekvenci 40 kHz je pokles přenosu přibližně 2,5 dB. Z naměřeného průběhu lze ale usoudit, že šířka pásma bude zhruba 50 kHz.



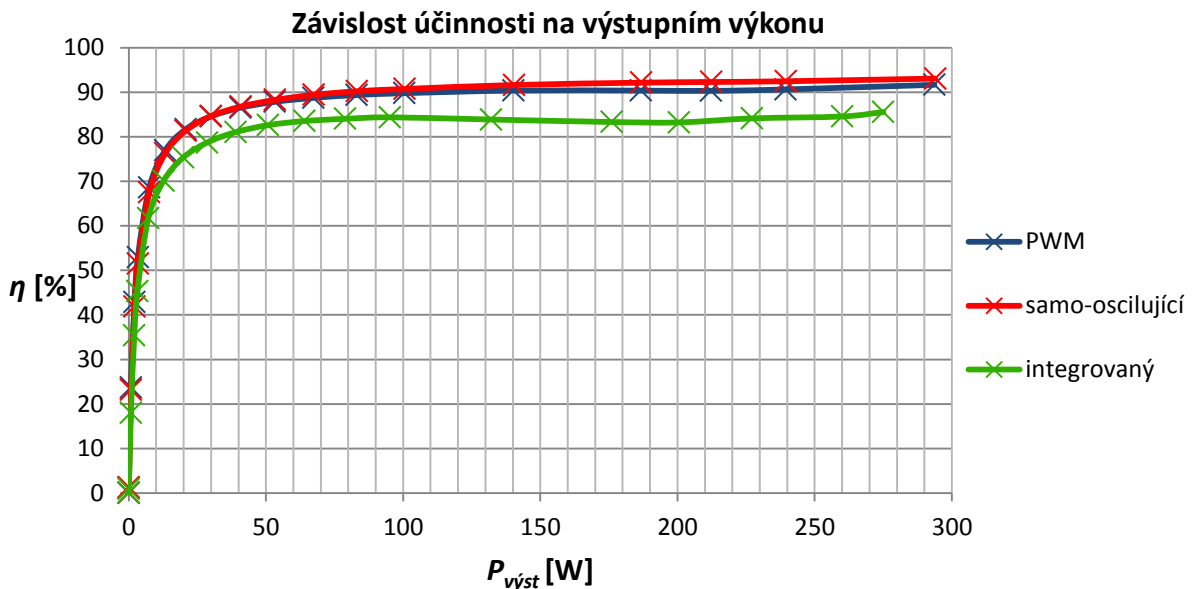
Obrázek 5.8 Modulové frekvenční charakteristiky, $R_z = 4 \Omega$

5.4 Účinnost zesilovače

Účinnost zesilovačů byla počítána dle vztahu:

$$\eta = \frac{P_{výst}}{P_p} \cdot 100 = \frac{\frac{U_{výst}^2}{R_z}}{P_{nap} + P_{ost}} \cdot 100 [\%], \quad (5.2)$$

kde $P_{výst}$ je výstupní výkon, P_p udává celkový příkon zesilovače, $U_{výst}$ označuje efektivní hodnotu výstupního napětí, R_z je zatěžovací odpor, P_{nap} je příkon výkonového stupně, P_{ost} představuje příkon zahrnující budiče tranzistorů a další obvody. Hodnoty příkonů byly při měření odečteny přímo z laboratorního zdroje Rohde&Schwarz HMP4040, výstupní napětí bylo měřeno audio analyzérem. Závislosti účinnosti na výstupním výkonu jsou zobrazeny na obrázku 5.9.



Obrázek 5.9 Závislost účinnosti na výstupním výkonu, $f = 1$ kHz, $R_z = 4 \Omega$, $U_{nap} = 50$ V

Diskrétní zesilovač dosahuje pro obě topologie prakticky stejné hodnoty účinnosti, pouze nepatrný rozdíl ve prospěch samo-oscilující topologie pro vysoké výkony může být způsoben snižující se spínací frekvencí s úrovní signálu, což má za následek nižší výkonové ztráty spínáním tranzistorů. Účinnost dosahuje až 93 %. Účinnost integrovaného zesilovače byla měřena pouze pro výkon levého kanálu, pravý kanál nebyl buzen. Účinnost dosahuje hodnoty 85 %. Výrobce udává hodnotu účinnosti při měření výkonu obou kanálů zároveň, kde účinnost dosahuje přibližně až 86 % [26].

5.5 Odstup signálu od šumu – SNR

Parametr *SNR* (Signal to Noise Ratio) lze určit jako [23]:

$$SNR = 20 \log \frac{U_{\text{signál}}}{U_{\text{šum}}} \text{ [dB]}, \quad (5.3)$$

kde $U_{\text{signál}}$ je efektivní hodnota výstupního signálu a $U_{\text{šum}}$ je efektivní hodnota šumu. Parametr byl měřen automaticky audio analyzérem. Při uvádění tohoto parametru je zapotřebí udávat šířku pásma měření – čím větší šířka pásma, tím větší efektivní hodnota šumu. V katalogových listech zesilovačů je nejčastěji tento parametr udáván pro velikost výstupního napětí odpovídající maximálnímu výkonu (obvykle pro $THD+N$ 1 % nebo 10 %), v tomto případě lze parametr *SNR* také označit jako dynamický rozsah. Většina výrobců uvádí tento parametr při použití takzvaného A-Weighting filtru [23]. Tento filtr zohledňuje rozdílné lidské vnímání šumu v závislosti na frekvenci.

Audio analyzérem byl proměřen parametr pro několik úrovní výstupního signálu (výkonu) bez použití i s použitím A-Weighting filtru pro frekvenci vstupního signálu $f = 1$ kHz. Výsledky jsou uvedeny v tabulce 5.1 a vyneseny ve formě grafu na obrázku 5.10. Šířka pásma měření byla zvolena $BW = 20$ Hz – 22 kHz, přibližně tuto hodnotu lze obvykle nalézt v katalogových listech komerčních zesilovačů. Pro integrovaný zesilovač jsou zde uvedeny výsledky pouze pro levý kanál, pro kanál pravý jsou výsledky uvedeny v příloze.

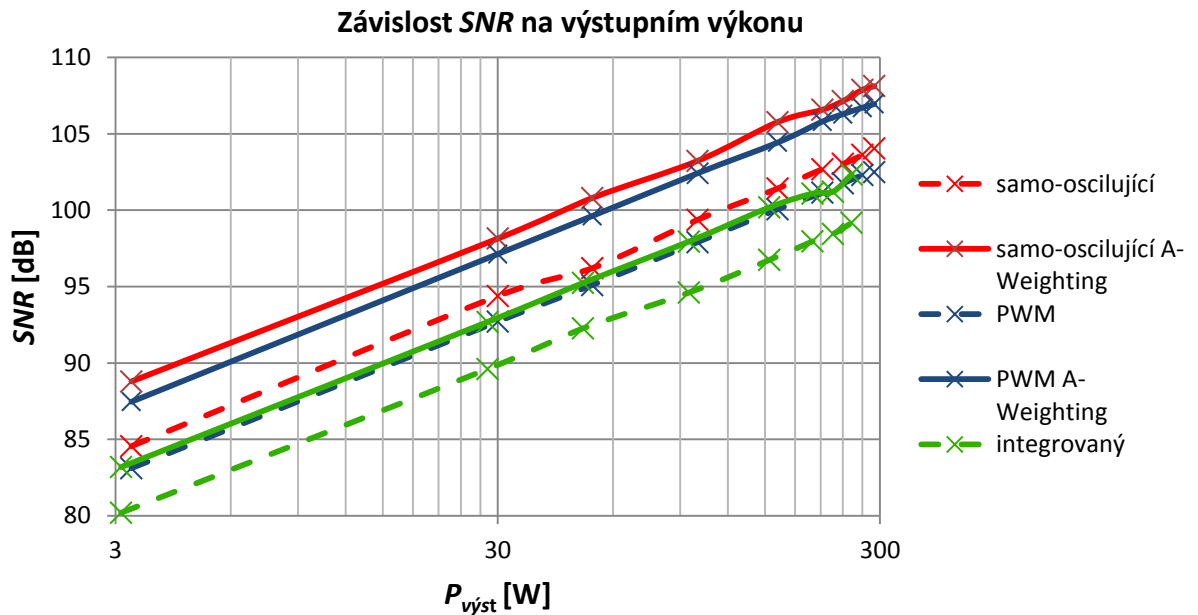
Samo-oscilující			PWM		Integrovaný – levý kanál		
$P_{\text{výst}}$ [W]	SNR [dB]	SNR [dB] A-Weighting	SNR [dB]	SNR [dB] A-Weighting	$P_{\text{výst}}$ [W]	SNR [dB]	SNR [dB] A-Weighting
3,3	84,55	88,79	83,11	87,46	3,1	80,19	83,18
13,2	90,61	94,607	89,03	93,63	12,5	86,43	89,16
30	94,38	98,143	92,71	97,13	28,2	89,6	92,68
53	96,2	100,8	95,1	99,62	50,1	92,26	95,23
100	99,37	103,23	97,91	102,42	95	94,61	97,95
162	101,42	105,771	100,06	104,43	154	96,74	100,18
212	102,68	106,575	101,14	105,8	200	97,96	101,09
240	103,03	107,144	101,75	106,29	226	98,44	101,21
270	103,62	107,88	102,3	106,71	253	99,17	102,34
290	104,05	108,12	102,5	106,95	-	-	-

Tabulka 5.1 SNR pro různé výstupní výkony, $f = 1$ kHz, $R_z = 4 \Omega$, $U_{\text{nap}} = 50$ V, $BW = 20$ Hz – 22 kHz

Výrobce integrovaného zesilovače udává odstup od šumu pouze pro hodnotu výstupního výkonu 300 W (při $THD+N = 10$ % pro $f = 1$ kHz) a s použitím A-Weighting filtru a to $SNR > 100$ dB. [26] U integrovaného zesilovače bylo *SNR* měřeno maximálně pro výkon 253 W, přibližně při tomto výkonu má zesilovač pro frekvenci vstupního signálu $f = 1$ kHz zkrácení

$THD+N = 1 \%$, SNR s použitím A-Weighting filtru bylo > 102 dB, což tedy splňuje specifikaci výrobce.

Diskrétní zesilovač vykazuje pro obě topologie vyšší odstup od šumu oproti integrovanému zesilovači. Při výstupním výkonu odpovídajícímu zkreslení $THD+N = 1 \%$ dosahuje samo-oscilující topologie $SNR > 107$ dB s použitím A-Weighting filtru. PWM topologie vykazuje $SNR > 106$ dB.



Obrázek 5.10 Závislost SNR na výstupním výkonu, $f = 1$ kHz, $R_z = 4 \Omega$, $U_{nap} = 50$ V, $BW = 20$ Hz – 22 kHz

5.6 Potlačení vlivu napájecího napětí – $PSRR$

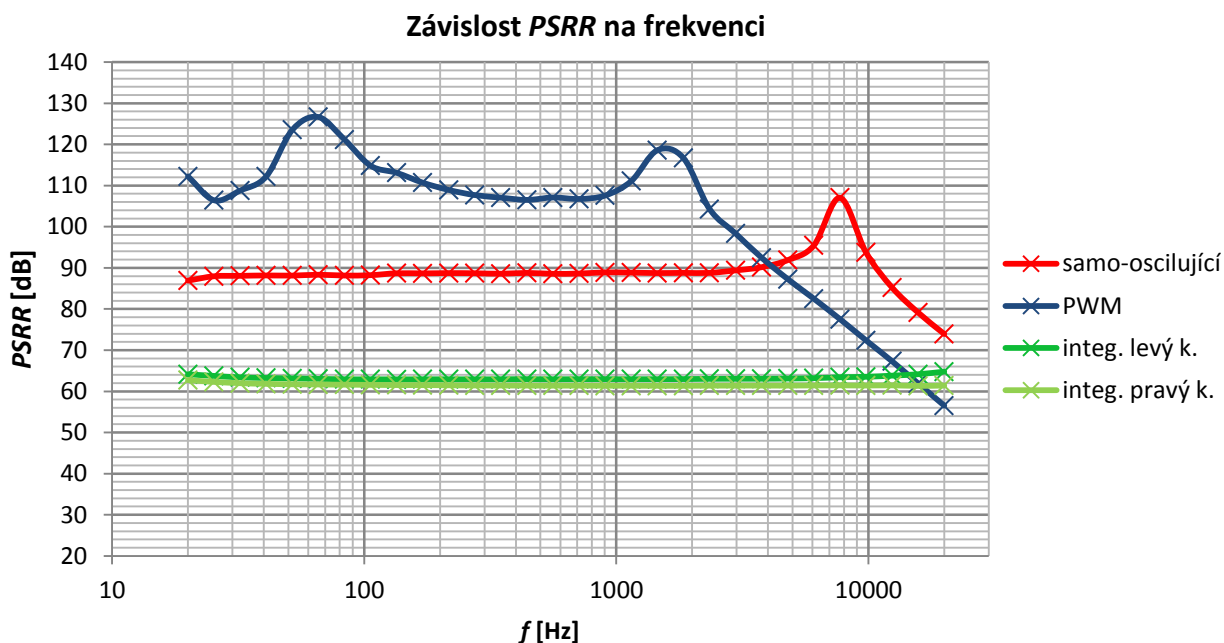
V případě ideálního zesilovače by měla být úroveň výstupního signálu nezávislá na změně napájecího napětí. Odolnost reálného zesilovače vůči změnám napájecího napětí lze vyjádřit parametrem $PSRR$ (Power Supply Rejection Ratio), tento parametr byl počítán dle vztahu:

$$PSRR = 20 \log \frac{\Delta U_{nap}}{\Delta U_{vyst}} \quad [\text{dB}]. \quad (5.4)$$

Změna napájecího napětí U_{nap} byla určena jako rozdíl napájecího napětí 50 V a 25 V, pro tyto dvě hodnoty byly změřeny úrovně výstupního napětí U_{vyst} a následně spočten jejich absolutní rozdíl. $PSRR$ byl měřen v závislosti na frekvenci. Efektivní hodnota vstupního signálu byla nastavena na $U_{vst} = 0,1$ V. Výsledky jsou zobrazeny na obrázku 5.11.

Tento parametr určuje nároky na výběr napájecího zdroje, při nízkých hodnotách $PSRR$ může zvlnění výstupu napájecího zdroje a jeho šum negativně ovlivnit reprodukci zvuku. Diskrétní zesilovač dosahuje vynikajících hodnot $PSRR$, zesilovač lze tak provozovat prakticky s jakýmkoliv zdrojem splňující požadované napěťové a výkonové požadavky bez ovlivnění

výstupního napětí. Integrovaný zesilovač vykazuje *PSRR* podstatně nižší, nicméně i dosažené hodnoty lze považovat za dobré. Výrobce uvádí pro *PSRR* > 80 dB, ale neuvádí prakticky žádné podmínky měření a použitou definici výpočtu parametru, která se může od rovnice (5.4) lišit, proto nelze považovat rozdíl naměřených a udávaných hodnot za směrodatný.



Obrázek 5.11 Závislost *PSRR* na frekvenci, $U_{vst} = 0,1 \text{ V}$, $R_z = 4 \Omega$

5.7 Stejnosměrná složka výstupního signálu

Stejnosměrná složka obsažená ve výstupním signálu může mít negativní vliv na reproduktor. Při velkých hodnotách stejnosměrné složky dochází k nadměrnému zahřívání reproduktoru a může dojít k jeho poškození. Velikost stejnosměrné složky lze v katalogových listech najít jen zřídka. Obecně lze tvrdit, že velikost stejnosměrné složky menší než 40 mV lze považovat za dobré. Výrobce realizovaného integrovaného zesilovače typickou hodnotu stejnosměrné složky neuvádí. Tabulka 5.2 shrnuje naměřené hodnoty, měření bylo prováděno bez přítomnosti vstupního signálu. Oba zesilovače vykazují malou hodnotu stejnosměrné složky, která tedy nepředstavuje žádný problém a nikterak se neprojeví. Výrobce integrovaného zesilovače udává jako typickou hodnotu stejnosměrné složky $U_{DC} = 20 \text{ mV}$ [26].

$U_{vst} = 0 \text{ V}$	$U_{DC} [\text{mV}]$
samo-oscilující	16,3
PWM	16,3
Integ. levý k.	1,5
Integ. pravý k.	9

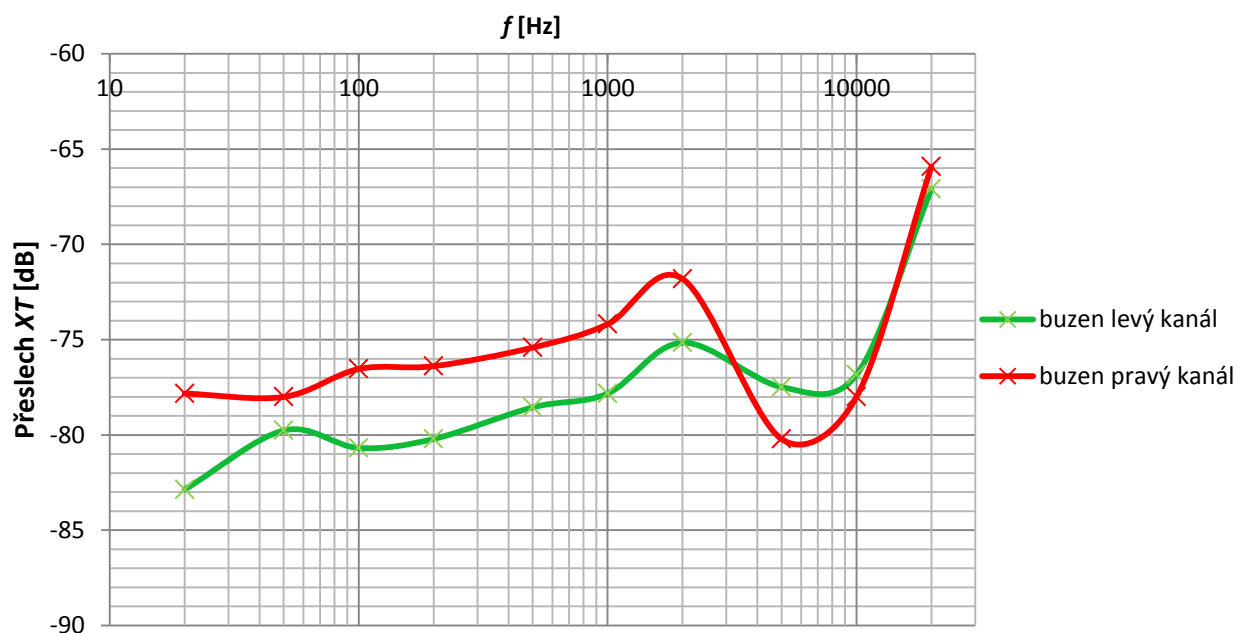
Tabulka 5.2 Stejnosměrná složka výstupního signálu

5.8 Měřená přeslechů – XT

U vícekanalových zesilovačů dochází k vzájemnému ovlivňování mezi jednotlivými kanály. U dvoukanalového zesilovače probíhá měření přeslechů při buzení jednoho kanálu vstupním signálem, druhý kanál je bez přítomnosti vstupního signálu. Přeslechy XT byly počítány jako:

$$XT = 20 \log \frac{U_{výst0}}{U_{výst1}} \text{ [dB]}, \quad (5.5)$$

kde $U_{výst1}$ je hodnota výstupního napětí buzeného kanálu signálem o určité frekvenci, $U_{výst0}$ představuje hodnotu složky výstupního napětí nebuzeného kanálu o frekvenci budícího signálu druhého kanálu. Měření je tedy nutné provádět selektivně. Obvykle se přeslechy udávají v závislosti na frekvenci a pro oba směry, tyto závislosti integrovaného zesilovače jsou znázorněny na obrázku 5.12. Efektivní hodnota výstupního napětí buzeného kanálu byla nastavena přibližně na $U_{výst} = 19,5 \text{ V}$, což odpovídá výstupnímu výkonu $P_{výst} = 95 \text{ W}$. Při měření byly oba kanály zatíženy odporovou zátěží o velikosti $R_z = 4 \Omega$.

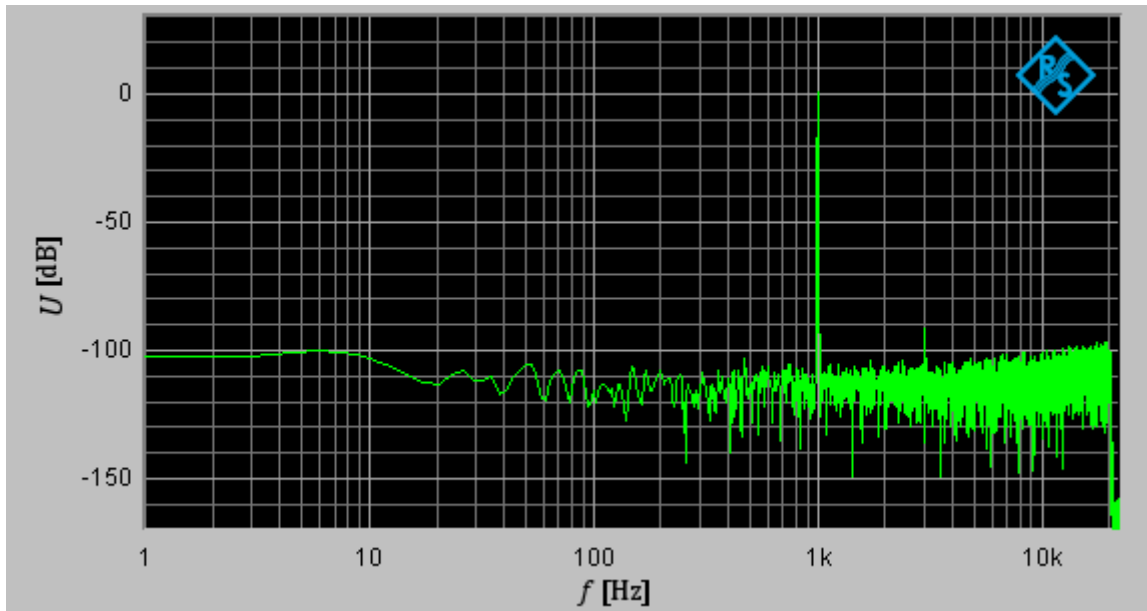


Obrázek 5.12 Závislost přeslechů XT integrovaného zesilovače na frekvenci, $f = 1 \text{ kHz}$, $R_z = 4 \Omega$

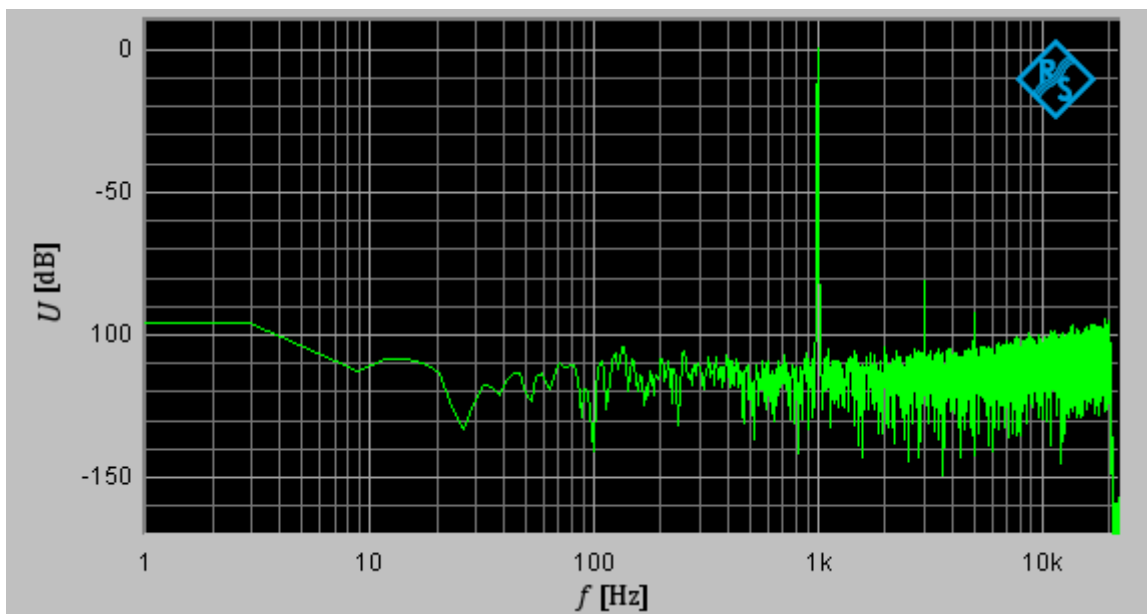
Výsledky měření mají spíše orientační charakter, neboť záleží na mnoha faktorech, jako je například délka a uspořádání přívodních kabelů k zátěži, kabelů napájení a celkové uspořádání měřicího pracoviště. Výrobce v katalogovém listu obvodu TAS5630B přímo velikost přeslechů neuvádí, přeslechy jsou uvedeny pouze v [27], kde závislost přeslechů dosahuje lepších hodnot, v tomto dokumentu ale nejsou uvedeny detailní podmínky měření.

5.9 Frekvenční spektrum – FFT

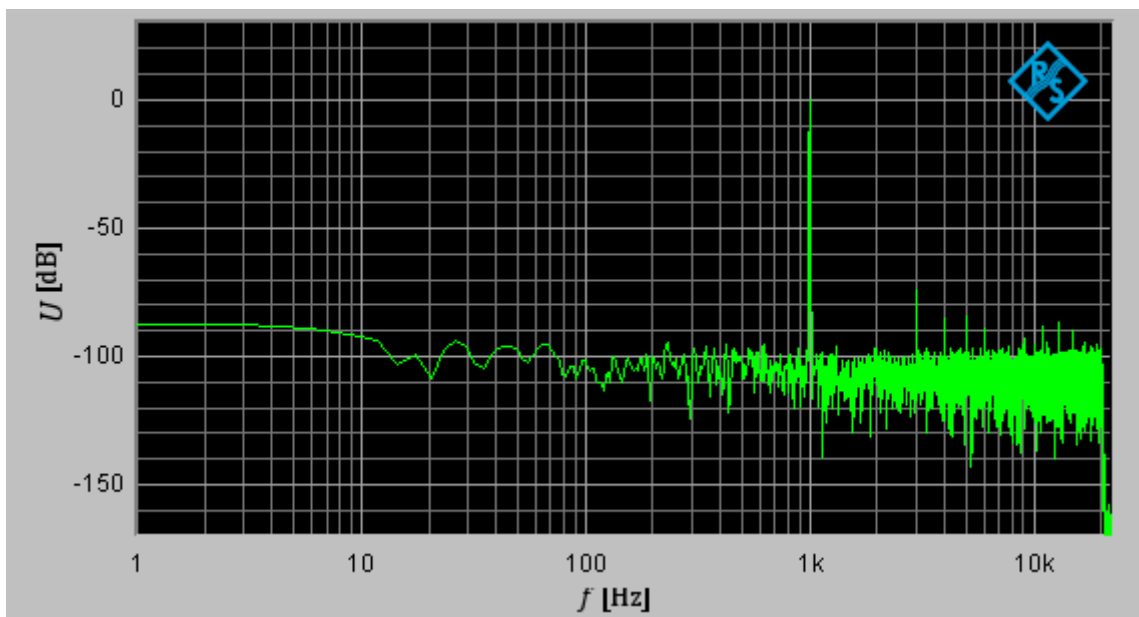
Uvedeny jsou pouze vybrané spektra rychlé Fourierovy transformace (FFT). Pro každý zesilovač je zobrazeno spektrum pro výstupní signál o efektivní hodnotě přibližně $U_{vst} = 1$ V. U integrovaného zesilovače je uvedeno spektrum pouze levého kanálu, spektrum kanálu druhého je zobrazeno v příloze. Ostatní měřené spektra jsou také přiložena v příloze. Velikost transformace (FFT size) byla použita $FFT\ size = 16\ 384$.



Obrázek 5.13 *Diskrétní zesilovač – Samo-oscilující topologie, frekvenční spektrum výstupního signálu, $f = 1$ kHz, $R_z = 4 \Omega$, $U_{nap} = 50$ V, $BW = 20$ Hz – 22 kHz*



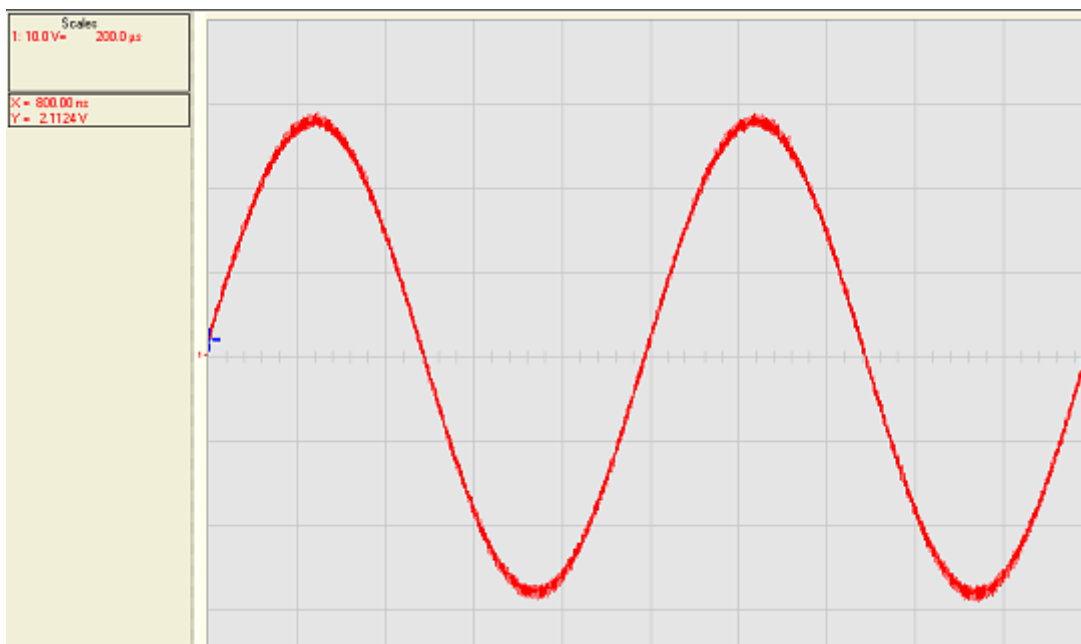
Obrázek 5.14 *Diskrétní zesilovač – PWM topologie, frekvenční spektrum výstupního signálu, $f = 1$ kHz, $R_z = 4 \Omega$, $U_{nap} = 50$ V, $BW = 20$ Hz – 22 kHz*



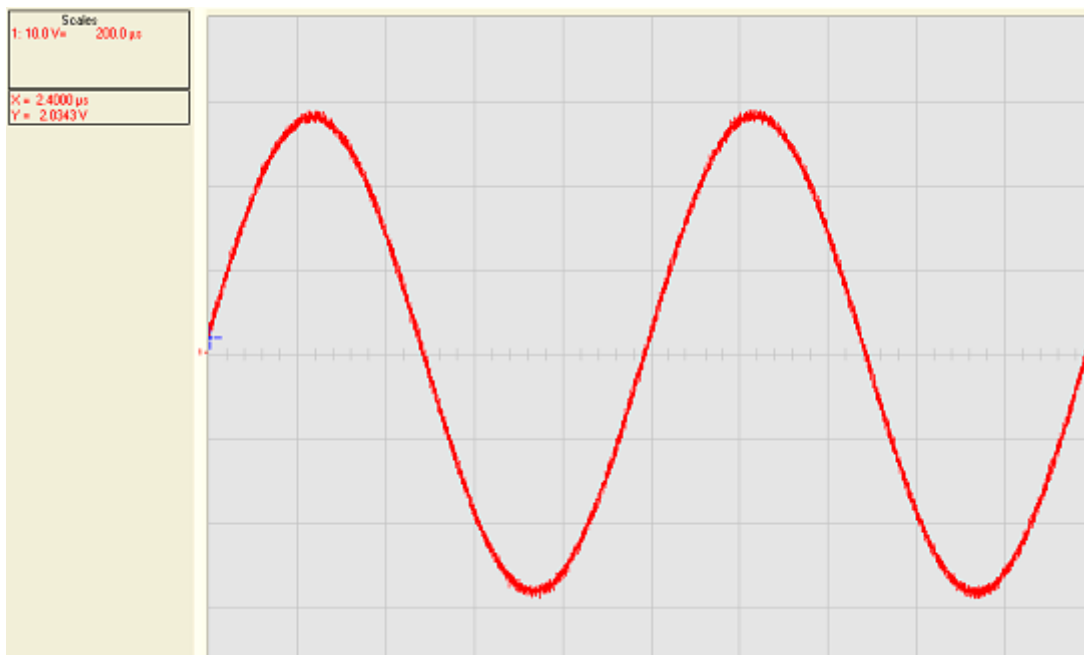
Obrázek 5.15 *Integrovaný zesilovač (levý kanál), frekvenční spektrum výstupního signálu, $f = 1 \text{ kHz}$, $R_z = 4 \ \Omega$, $U_{nap} = 50 \text{ V}$, $BW = 20 \text{ Hz} - 22 \text{ kHz}$*

5.10 Časové průběhy signálů

Na obrázcích 5.16 – 5.17 jsou uvedeny časové průběhy výstupního signálu při buzení vstupním signálem o frekvenci $f = 1 \text{ kHz}$ a efektivní hodnotě $U_{vst} = 0,55 \text{ V}$, což v případě diskrétního zesilovače odpovídá výstupnímu výkonu $P_{výst} = 100 \text{ W}$, v případě integrovaného zesilovače výkonu $P_{výst} = 95 \text{ W}$. Ostatní měřené časové průběhy jsou přiloženy v příloze.



Obrázek 5.16 *Diskrétní zesilovač – Samo-oscilující topologie, časový průběh výstupního signálu, $R_z = 4 \ \Omega$, $U_{nap} = 50 \text{ V}$, $U_{vst} = 0,55 \text{ V}$, $P_{výst} = 100 \text{ W}$, $f = 1 \text{ kHz}$*



Obrázek 5.17 Diskrétní zesilovač – PWM topologie, časový průběh výstupního signálu,
 $R_z = 4 \Omega$, $U_{nap} = 50 \text{ V}$, $U_{vst} = 0,55 \text{ V}$, $P_{výst} = 100 \text{ W}$, $f = 1 \text{ kHz}$



Obrázek 5.18 Integrovaný zesilovač (levý kanál), časový průběh výstupního signálu,
 $R_z = 4 \Omega$, $U_{nap} = 50 \text{ V}$, $U_{vst} = 0,55 \text{ V}$, $P_{výst} = 95 \text{ W}$, $f = 1 \text{ kHz}$

Na průbězích diskrétního zesilovače je patrné zvlnění výstupního signálu, jedná se o nedokonale vyfiltrované vysokofrekvenční složky o spínací frekvenci. Toto zvlnění je u spínaných zesilovačů typické a nemá žádný vliv na kvalitu poslechu. Detailní zobrazení zvlnění je uvedeno v příloze. U integrovaného zesilovače je toto zvlnění méně patrné z důvodu vyšší spínací frekvence (přibližně 400 kHz) a tedy následného většího útlumu výstupního LC filtru pro tuto frekvenci.

6 ZÁVĚR

Zadáním této práce bylo nejprve na základě prostudování literatury navrhnout a realizovat spínaný audio zesilovač za použití diskretních součástek a základních integrovaných obvodů jako jsou operační zesilovače. Následně realizovat druhý zesilovač, tentokrát s použitím speciálního integrovaného obvodu a vlastnosti obou zesilovačů ověřit měřením se vzájemným porovnáním. Autorem práce byl po konzultaci s vedoucím práce stanoven cíl pro dosažení výstupního výkonu minimálně 150 W do 4ohmové zátěže při zkreslení $THD+N$ menším než 1 %.

Diskretní zesilovač byl navržen tak, aby bylo možné přepínání mezi dvěma topologiemi umožňujícími dva způsoby modulace – a to PWM v uzavřené smyčce s frekvencí spínání danou trojúhelníkovým signálem a dále topologií takzvaného samo-oscilujícího zesilovače. Při návrhu byl uvažován výstupní výkon až 250 W, výpočty hodnot součástek jsou však provedeny s určitou rezervou a tak lze dosáhnout vyšších výkonů.

Pro realizaci druhého zesilovače byl vybrán integrovaný obvod TAS5630B, realizován byl jako dvoukanalový umožňující, dle specifikace výrobce, dodat výstupní výkon až 240 W na kanál do 4ohmové zátěže při zkreslení $THD+N$ 1 %.

Na realizovaných zesilovačích bylo následně provedeno měření nejdůležitějších parametrů běžně uváděných u audio zesilovačů. Shrnutí výsledků měření a pro případ integrovaného zesilovače také porovnání s katalogovými hodnotami je uvedeno v následující tabulce 6.1.

Navržený diskretní zesilovač prakticky ve všech měřených parametrech vykazuje lepší výsledky než zesilovač integrovaný, pouze při měření zkreslení $THD+N$ lze u topologie PWM pozorovat strmější nárůst zkreslení při vyšších frekvencích vstupního signálu. Jednoznačně nejlepší výsledky parametru $THD+N$ dosahuje diskretní zesilovač v samo-oscilující topologii. Vlastnosti této topologie lze považovat za výborné, překonávající řadu komerčně dostupných spínaných zesilovačů. Samo-oscilující zesilovač je schopen při napájecím napětí 50 V a frekvenci vstupního signálu 1 kHz dodat výstupní výkon 100 W při hodnotě $THD+N$ pouze 0,01 %. Při zkreslení $THD+N$ 1 % lze pro stejné podmínky dodat výstupní výkon 290 W, tento výkon vykazuje při stejném zkreslení i zesilovač v PWM topologii. Výkon 100 W dodá PWM topologie při zkreslení $THD+N$ 0,08 %. Pro nižší frekvence vstupního signálu zkreslení pro obě topologie ještě klesá. Důležitým parametrem je také účinnost, které diskretní zesilovač dosahuje až okolo 93 %. U ostatních měřených parametrů dosahuje diskretní zesilovač srovnatelných nebo lepších hodnot, než jsou běžně k vidění u většiny spínaných zesilovačů. Za zmínku stojí také výborné hodnoty parametru $PSRR$ udávající odolnost proti ovlivnění výstupního signálu při změnách velikosti napájecího napětí. Samo-oscilující topologie dosahuje při vstupním signálu o frekvenci 1 kHz hodnoty $PSRR$ 89 dB, topologie PWM pak dokonce 109 dB, avšak pro vyšší frekvence $PSRR$ pro tuto topologii klesá, i tak je ale tento parametr vyšší než u integrovaného zesilovače. Odstupu signálu od šumu reprezentovaného parametrem SNR dosahuje diskretní zesilovač až okolo 107 dB. Frekvenční charakteristiky zesilovače odpovídají teoretickým výpočtům.

Parametry integrovaného zesilovače se s určitými malými odchylkami shodují s jeho katalogovými hodnotami, srovnání je uvedeno v tabulce 6.1. Malé odchylky ve zkreslení signálu mohou být způsobeny například použitím rozdílných induktorů a kapacitorů výstupního filtru. Nelze také dosáhnout úplně stejných podmínek měření, při kterých uvádí parametry výrobce. U některých parametrů je možné také použití rozdílné definice výpočtu. Při stejných

podmínkách jako u diskretního zesilovače dodá výstupní výkon 100 W při zkreslení $THD+N$ 0,1 %, Při jednoprocenním zkreslení $THD+N$ výstupní výkon činí zhruba 250 W. Účinnost integrovaného zesilovače dosahuje až 85 %.

Při návrhu diskretního zesilovače, zejména při analýze stability bylo uvažováno maximální napájecí napětí 50 V, návrh je však proveden s dostatečnou rezervou, že by ani při přiměřeném překročení této hodnoty nebyla ovlivněna činnost zesilovače. Při uvažovaném vyšším napájecím napětí je však vhodné snížit zisk otevřené smyčky zpětné vazby z důvodu zajištění dostatečné fázové rezervy pro zajištění stability u PWM topologie, způsob snížení zisku je popsán v kapitole 3.8. Zesilovač by tak měl být teoreticky schopný dodat při použití vyššího napájecího napětí ještě podstatně vyšší výkon. Výkonové součástky jsou voleny tak, aby bylo možné provozovat zesilovač stále s dostatečnou rezervou i při napájecím napětí okolo 80 V, při tomto napájecím napětí lze očekávat výstupní výkon vyšší než 700 W. Při tomto výkonu by mohl problém nastat pouze při možném přehřívání jader induktorů výstupního filtru, to lze ale vyřešit výběrem jader o větším průměru. Také by bylo zapotřebí většího chladiče s menším tepelným odporem, i s touto možností bylo při návrhu DPS počítáno. Ověření předpokladu dosažení vyššího výkonu měřením je plánem do budoucna.

podmínky měření: $U_{nap} = 50 \text{ V}$, $R_z = 4 \Omega$, $f = 1 \text{ kHz}$

PARAMETR	DISKRÉTNÍ SAMO-OSCILUJÍCÍ	DISKRÉTNÍ PWM	INTEGROVANÝ	INTEGROVANÝ (katalogové hodnoty) [26]
$THD+N$ ($P_{výst} = 1 \text{ W}$, $f = 1 \text{ kHz}$)	0,012 %	0,017 %	0,045 %	0,03 %
$THD+N$ ($P_{výst} = 100 \text{ W}$, $f = 1 \text{ kHz}$)	0,01 %	0,08 %	0,1 %	0,09 %
$P_{výst}$ ($THD+N = 1 \%$, $f = 1 \text{ kHz}$)	290 W	290 W	250 W/kanál	240 W/kanál
účinnost η ($P_{výst} = 250 \text{ W}$)	92,5 %	91,5 %	84,5 %	86 % ^[3]
SNR ($P_{výst} = 250 \text{ W}$)	103,5 dB	102 dB	99 dB	-
SNR (A-Weighting, $P_{výst} = 250 \text{ W}$)	107,5 dB	106,5 dB	102 dB	> 100 dB ^[1]
PSRR ($f = 1 \text{ kHz}$)	89 dB	109 dB	62 dB	_ ^[5]
výstupní DC složka ($U_{vst} = 0 \text{ V}$)	16 mV	16 mV	1,5 l. k. / 9 p.k. mV	20 mV
zisk G ($f = 1 \text{ kHz}$)	31,2 dB	31,2 dB	31 dB	23 + 7,1 dB ^[2]
pokles přenosu oproti maximu pro $f = 20 \text{ kHz}$	0,6 dB	0,6 dB	0,7 dB	0,6 dB ^[4]
pokles přenosu oproti maximu pro $f = 20 \text{ Hz}$	0 dB	0 dB	0,4 dB	0 dB ^[4]

[1] uváděno pro výkon výstupní výkon 300 W

[2] součet zisku samotného obvodu TAS5630B a předzesilovače

[3] hodnota udávaná pro buzení obou kanálů současně

[4] udávané pouze v [27], ne přímo v katalogovém listu TAS5630B [26]

[5] v [26] uvedeno 80 dB, avšak prakticky bez uvedených podmínek měření a použité definice výpočtu

Tabulka 6.1 Porovnání vybraných parametrů realizovaných zesilovačů

LITERATURA

- [1] HONDA, J., ADAMS, J. INTERNATIONAL RECTIFIER. *Application Note AN-1071 Class D Audio Amplifier Basics* [online]. 2005 [cit. 2. 5. 2015]. Dostupné z: <http://www.irf.com/technical-info/appnotes/an-1071.pdf>
- [2] PUTZEYS, B. HYPEX ELECTRONICS. *A Universal Grammar of Class D Amplification* [online]. 2008 [cit. 2. 5. 2015]. Dostupné z: <http://www.hypex.nl/docs/papers/AES124BP.pdf>
- [3] ŠTÁL, P. *Výkonové audio zesilovače pracující ve třídě D: základní principy a konstrukce*. 1. vydání. Praha: BEN – technická literatura, 2008. ISBN 978-80-7300-230-5.
- [4] PUTZEYS, B. *Convention Paper: Simple Self-Oscillating Class D Amplifier with Full Output Filter Control* [online]. 2005 [cit. 2. 5. 2015]. Dostupné z: <http://www.hypex.nl/docs/papers/AES118BP.pdf>
- [5] GAALAAS, E. ANALOG DEVICES. *Class D Audio Amplifiers: What, Why, and How* [online]. 2006 [cit. 2. 5. 2015]. Dostupné z: http://www.analog.com/library/analogDialogue/archives/40-06/class_d.pdf
- [6] CERZO, J. INTERNATIONAL RECTIFIER. *Application Note AN-1070: Class D Audio Amplifier Performance Relationship to MOSFET Parameters* [online]. [cit. 2. 5. 2015]. Dostupné z: <http://www.irf.com/technical-info/appnotes/an-1070.pdf>
- [7] INTERNATIONAL RECTIFIER. *Application Note AN-978 HV Floating MOS-Gate Driver ICs* [online]. 2007 [cit. 2. 5. 2015]. Dostupné z: <http://www.irf.com/technical-info/appnotes/an-978.pdf>
- [8] HUFFENUS, A., PILLONNET, G., ABOUCHIL, N., GOUTTI, F. *Convention Paper: A Comparison of Phase-Shift Self-Oscillating and Carrier-based PWM Modulation for Embedded Audio Amplifiers* [online]. 2015 [cit. 2. 5. 2015]. Dostupné z: <https://hal.archives-ouvertes.fr/hal-01103665/document>
- [9] PUTZEYS, B. *Globally Modulated Self-Oscillating Amplifier with Improved Linearity* [online]. 2009 [cit. 2. 5. 2015]. Dostupné z: <http://www.hypex.nl/docs/papers/globally.pdf>
- [10] HUFFENUS, A., PILLONNET, G., ABOUCHIL, N., GOUTTI, F., RABARRY, V., SPECQ, C. *A phase-shift self-oscillating stereo class-D amplifier for battery-powered applications* [online]. 2015 [cit. 2. 5. 2015]. Dostupné z: <https://hal.archives-ouvertes.fr/hal-01103679/document>
- [11] SESHASAYEE, N. TEXAS INSTRUMENTS. *Understanding Thermal Dissipation and Design of a Heatsink* [online]. 2011 [cit. 2. 5. 2015]. Dostupné z: <http://www.ti.com/lit/an/slva462/slva462.pdf>
- [12] BOON QUEK, Y. TEXAS INSTRUMENTS. *Class-D LC Filter Design* [online]. 2006 [cit. 2. 5. 2015]. Dostupné z: <http://www.ti.com/cn/cn/lit/an/sloa119b/sloa119b.pdf>
- [13] KARKI, J. TEXAS INSTRUMENTS. *Active Low-Pass Filter Design* [online]. 2002 [cit. 2. 5. 2015]. Dostupné z: <http://www.ti.com/lit/an/sloa049b/sloa049b.pdf>
- [14] SEDRA, A. S., SMITH, K. C. *Microelectronics Circuit. 6th Edition*. New York: Oxford University Press, 2011. ISBN 978-0-19-97650-6

- [15] WEILER, A., PAKOSTA, A. TEXAS INSTRUMENTS. *High-Speed Layout Guidelines* [online]. 2006 [cit. 2. 5. 2015]. Dostupné z: <http://www.ti.com/lit/an/scaa082/scaa082.pdf>
- [16] ARDIZZONI, J. A. *Practical Guide to High-Speed Printed-Circuit-Board Layout* [online]. 2005 [cit. 2. 5. 2015]. Dostupné z: <http://www.analog.com/library/analogDialogue/archives/39-09/layout.pdf>
- [17] ROHDE AND SCHWARZ. *Tests of Audio Amplifiers in Accordance with Standard IEC 60268-3* [online]. 2007 [cit. 2. 5. 2015]. Dostupné z: http://cdn.rohde-schwarz.com/pws/dl_downloads/dl_application/00aps_undefined/RCS0702-0032.pdf
- [18] BEIS, U. *An Introduction to Delta Sigma Converters* [online]. 2008 [cit. 2. 5. 2015]. Dostupné z: <http://www.beis.de/Elektronik/DeltaSigma/DeltaSigma.html>
- [19] AMIDON. *Iron powder cores* [online]. [cit. 2. 5. 2015]. Dostupné z: http://www.amidoncorp.com/product_images/specifications/1-02.pdf
- [20] AMIDON. *Power considerations* [online]. [cit. 2. 5. 2015]. Dostupné z: http://www.amidoncorp.com/product_images/specifications/1-36.pdf
- [21] AMIDON. *Iron powder core loss characteristics* [online]. [cit. 2. 5. 2015]. Dostupné z: http://www.amidoncorp.com/product_images/specifications/1-38.pdf
- [22] AMIDON. *Iron powder toroidal cores* [online]. [cit. 2. 5. 2015]. Dostupné z: http://www.amidoncorp.com/product_images/specifications/1-05.pdf
- [23] ROHDE AND SCHWARZ. *Audio Analyzer UPV User Manual* [online]. [cit. 2. 5. 2015]. Dostupné z: http://cdn.rohde-schwarz.com/pws/dl_downloads/dl_common_library/dl_manuels/gb_1/u/upv_1/UPV_UserManual_en_12.pdf
- [24] KAUFAMNN, M. *Make the best use of Class D amps in your car audio subsystem design* [online]. 2008 [cit. 2. 5. 2015]. Dostupné z: http://www.automotive-eetimes.com/en/make-the-best-use-of-class-d-amps-in-your-car-audio-subsystem-design.html?cmp_id=7&news_id=210102042&page=1
- [25] HONDA, J., RODRIGUEZ, M., LIU, W. INTERNATIONAL RECTIFIER. *Reference design IRAUDAMP7D* [online]. 2008 [cit. 2. 5. 2015]. Dostupné z: <http://www.irf.com/technical-info/refdesigns/iraudamp7d.pdf>
- [26] TEXAS INSTRUMENTS. *Datasheet TAS5630B* [online]. 2015 [cit. 2. 5. 2015]. Dostupné z: <http://www.ti.com/lit/ds/symlink/tas5630b.pdf>
- [27] TEXAS INSTRUMENTS. *Datasheet TAS5630PHD2EVM* [online]. 2010 [cit. 2. 5. 2015]. Dostupné z: <http://www.ti.com/lit/ug/slau287a/slau287a.pdf>
- [28] TEXAS INSTRUMENTS. *Datasheet OPA1632* [online]. 2010 [cit. 2. 5. 2015]. Dostupné z: <http://www.ti.com/lit/ds/symlink/opa1632.pdf>
- [29] LINEAR TECHNOLOGY. *Datasheet LT1007* [online]. [cit. 2. 5. 2015]. Dostupné z: <http://cds.linear.com/docs/en/datasheet/100737fbs.pdf>
- [30] LINEAR TECHNOLOGY. *Datasheet LT1016* [online]. [cit. 2. 5. 2015]. Dostupné z: <http://cds.linear.com/docs/en/datasheet/1016fc.pdf>
- [31] LINEAR TECHNOLOGY. *Datasheet LT1468* [online]. [cit. 2. 5. 2015]. Dostupné z: <http://cds.linear.com/docs/en/datasheet/1468fb.pdf>

- [32] LINEAR TECHNOLOGY. *Datasheet LT1360* [online]. [cit. 2. 5. 2015]. Dostupné z: <http://cds.linear.com/docs/en/datasheet/1360fa.pdf>
- [33] LINEAR TECHNOLOGY. *Datasheet LT1818* [online]. [cit. 2. 5. 2015]. Dostupné z: <http://cds.linear.com/docs/en/datasheet/18189fb.pdf>
- [34] INTERNATIONAL RECTIFIER. *Datasheet IR2110S* [online]. 2005 [cit. 2. 5. 2015]. Dostupné z: <http://www.irf.com/product-info/datasheets/data/ir2110.pdf>
- [35] INTERNATIONAL RECTIFIER. *Datasheet IRF540N* [online]. 2001 [cit. 2. 5. 2015]. Dostupné z: <http://www.irf.com/product-info/datasheets/data/irf540n.pdf>
- [36] TEXAS INSTRUMENTS. *Datasheet LT7171A* [online]. 2014 [cit. 2. 5. 2015]. Dostupné z: <http://www.ti.com/lit/ds/symlink/lm7171.pdf>
- [37] ST MICROELECTRONICS. *Datasheet TS3011ILT* [online]. 2014 [cit. 2. 5. 2015]. Dostupné z: <http://www.st.com/st-web-ui/static/active/en/resource/technical/document/datasheet/DM00035351.pdf>
- [38] DIODES INC. *Datasheet MURS120* [online]. 2010 [cit. 2. 5. 2015]. Dostupné z: <http://www.diodes.com/datasheets/ds30179.pdf>
- [39] TEXAS INSTRUMENTS. *Datasheet TAS5613A* [online]. 2011 [cit. 2. 5. 2015]. Dostupné z: <http://www.ti.com/lit/ds/slas711b/slas711b.pdf>
- [40] PHILIPS. *Datasheet TDA8920B* [online]. 2005 [cit. 2. 5. 2015]. Dostupné z: http://www.nxp.com/documents/data_sheet/TDA8920B.pdf
- [41] ST MICROELECTRONICS. *Datasheet TDA 7498E* [online]. 2011 [cit. 2. 5. 2015]. Dostupné z: <http://www.st.com/web/en/resource/technical/document/datasheet/DM00044235.pdf>
- [42] TRIPATH. *Datasheet TA2022* [online]. 2001 [cit. 2. 5. 2015]. Dostupné z: <http://pdf.datasheetcatalog.com/datasheet/Tripath/mXyzxwwu.pdf>
- [43] TRIPATH. *Datasheet TA3020* [online]. 2001 [cit. 2. 5. 2015]. Dostupné z: <http://pdf.datasheetcatalog.com/datasheet/Tripath/mXqxyrr.pdf>

OBSAH PŘÍLOH

- PŘÍLOHA A.....Výrobní podklady diskrétního zesilovače
- PŘÍLOHA B.....Výrobní podklady integrovaného zesilovače
- PŘÍLOHA C.....Simulace diskrétního zesilovače
- PŘÍLOHA D.....Měření

OBSAH PŘÍLOŽENÉHO CD

- Práce v elektronické podobě (formát .pdf)
- Výrobní podklady diskrétního zesilovače (formát Gerber, Excellon)
- Výrobní podklady integrovaného zesilovače (formát Gerber, Excellon)

PŘÍLOHA A

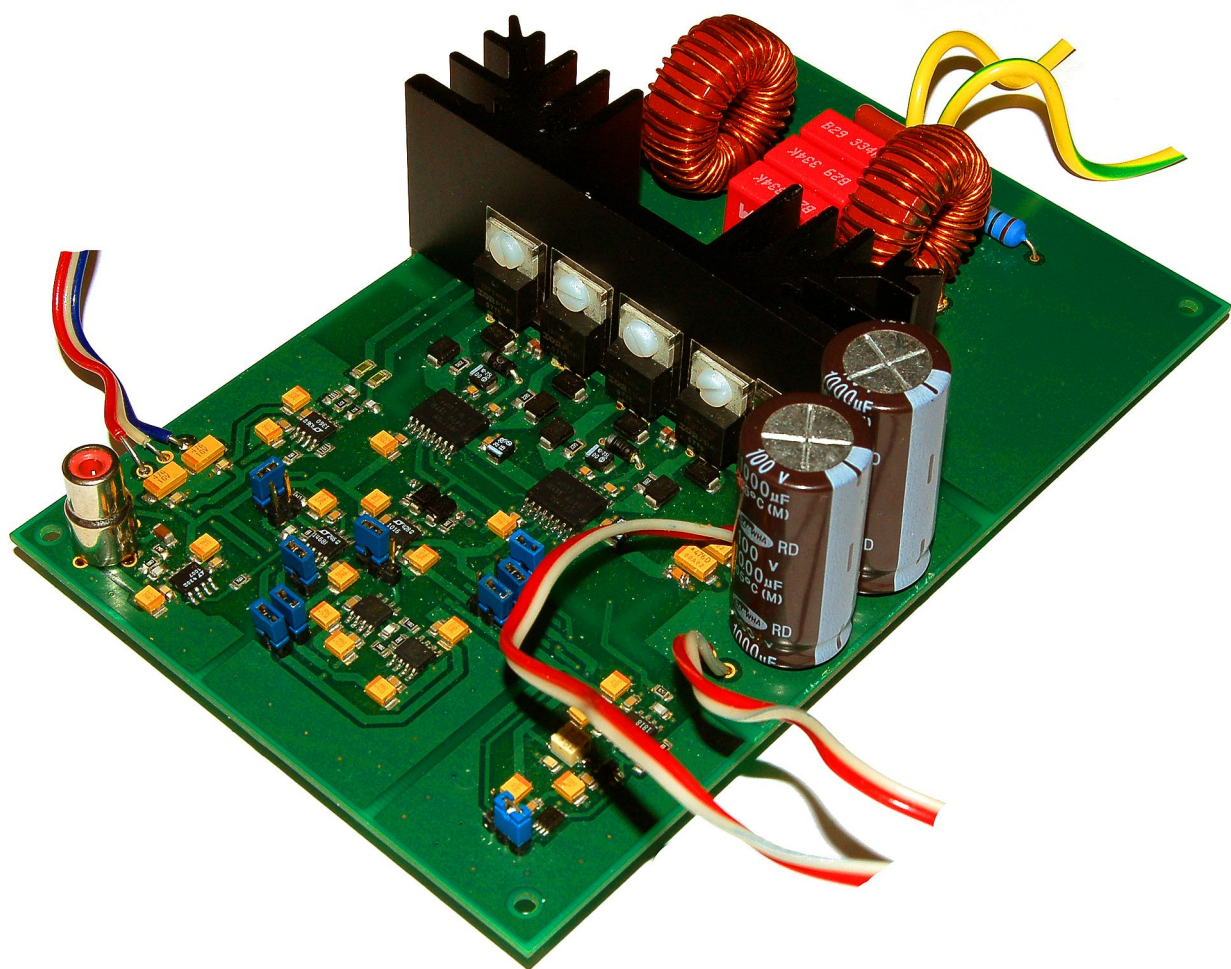
VÝROBNÍ PODKLADY DISKRÉTNÍHO ZESILOVAČE

V této příloze jsou uvedeny všechny podklady potřebné k výrobě navrženého diskrétního zesilovače, jako jsou:

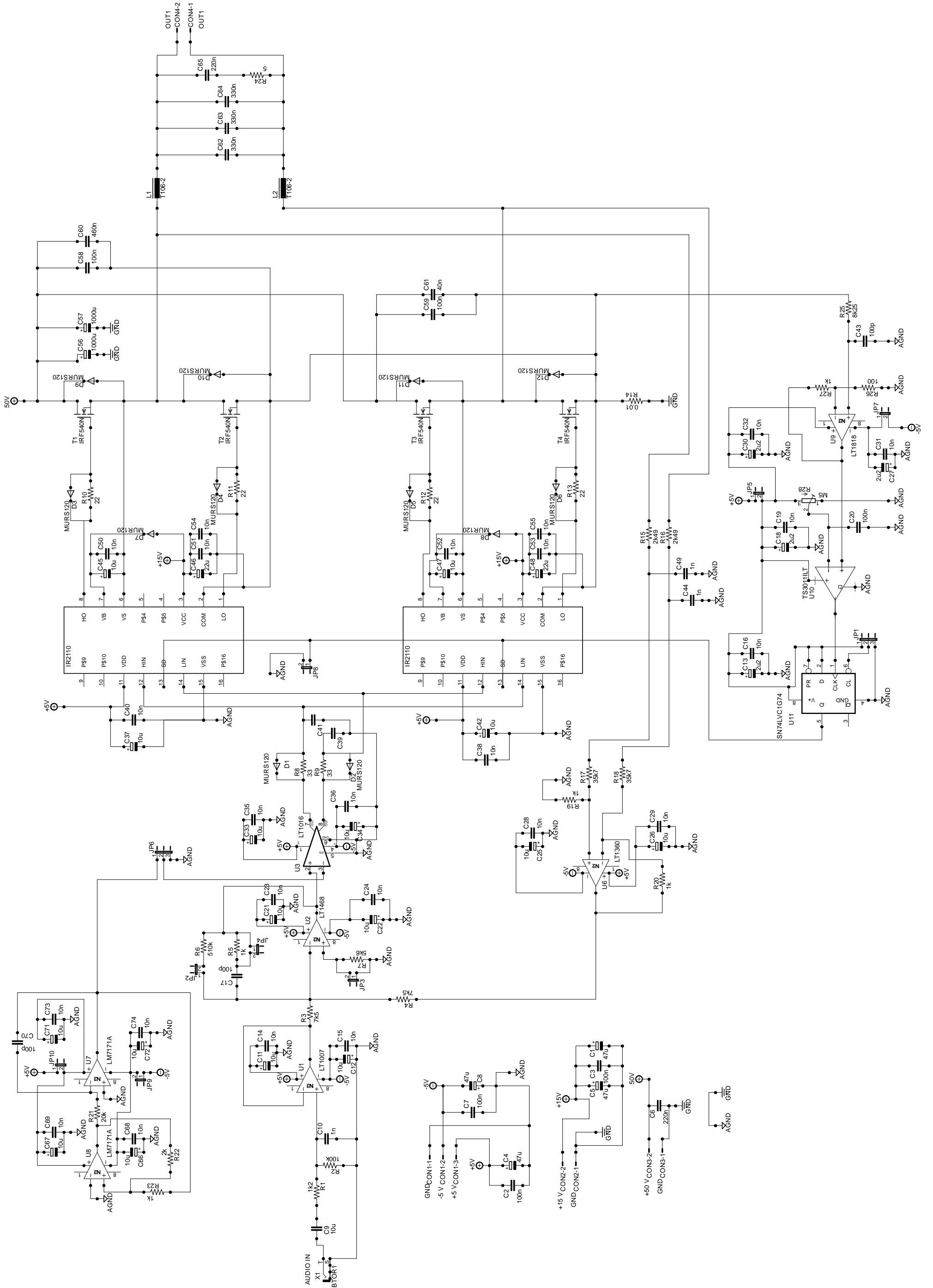
- Klišé desek plošného spoje
- Osazovací plány součástek
- Seznamy součástek
- Kompletní obvodové schéma
- Fotografie realizovaného zesilovače

Tyto podklady v elektronické podobě včetně dat pro výrobu desek plošného spoje ve formátech Gerber a Excellon jsou také uvedeny na příloženém CD.

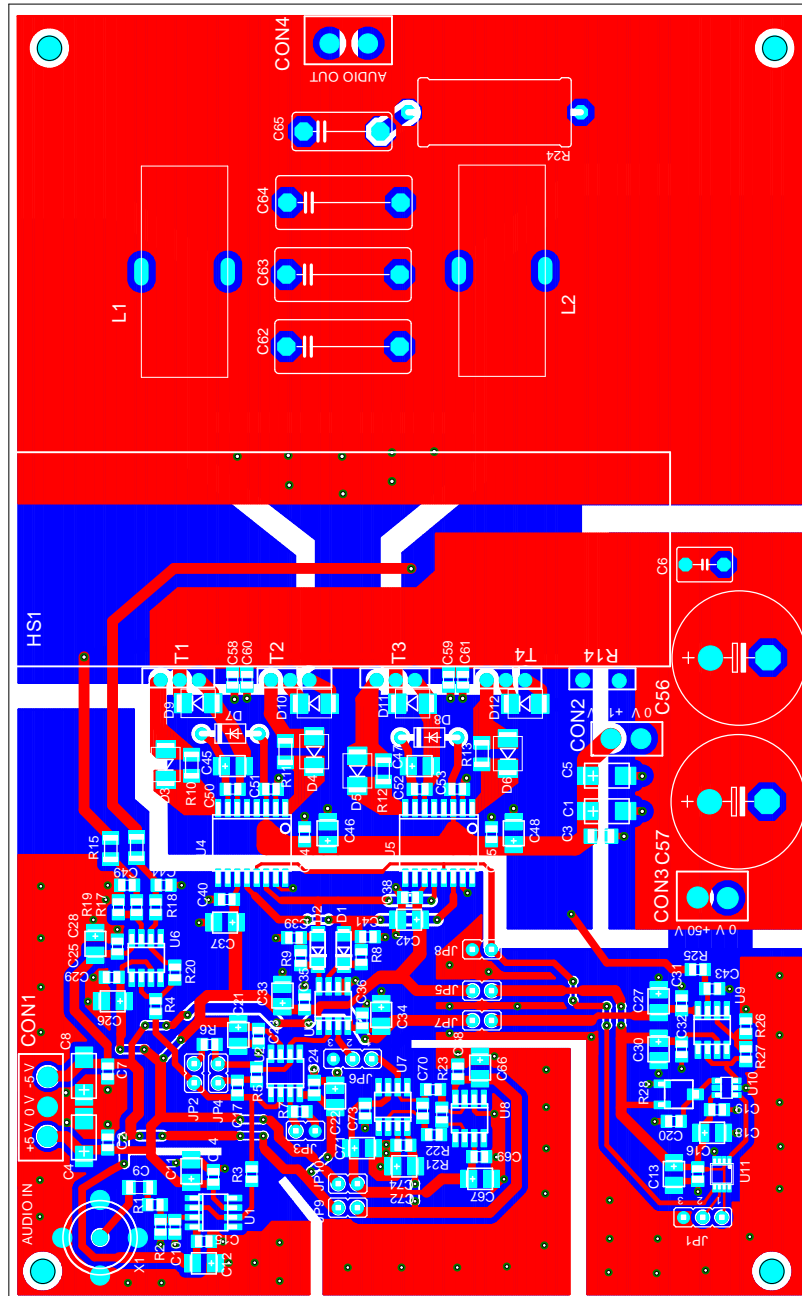
A.1 Fotografie diskretního zesilovače



A.2 Kompletní obvodové schéma diskretního zesilovače

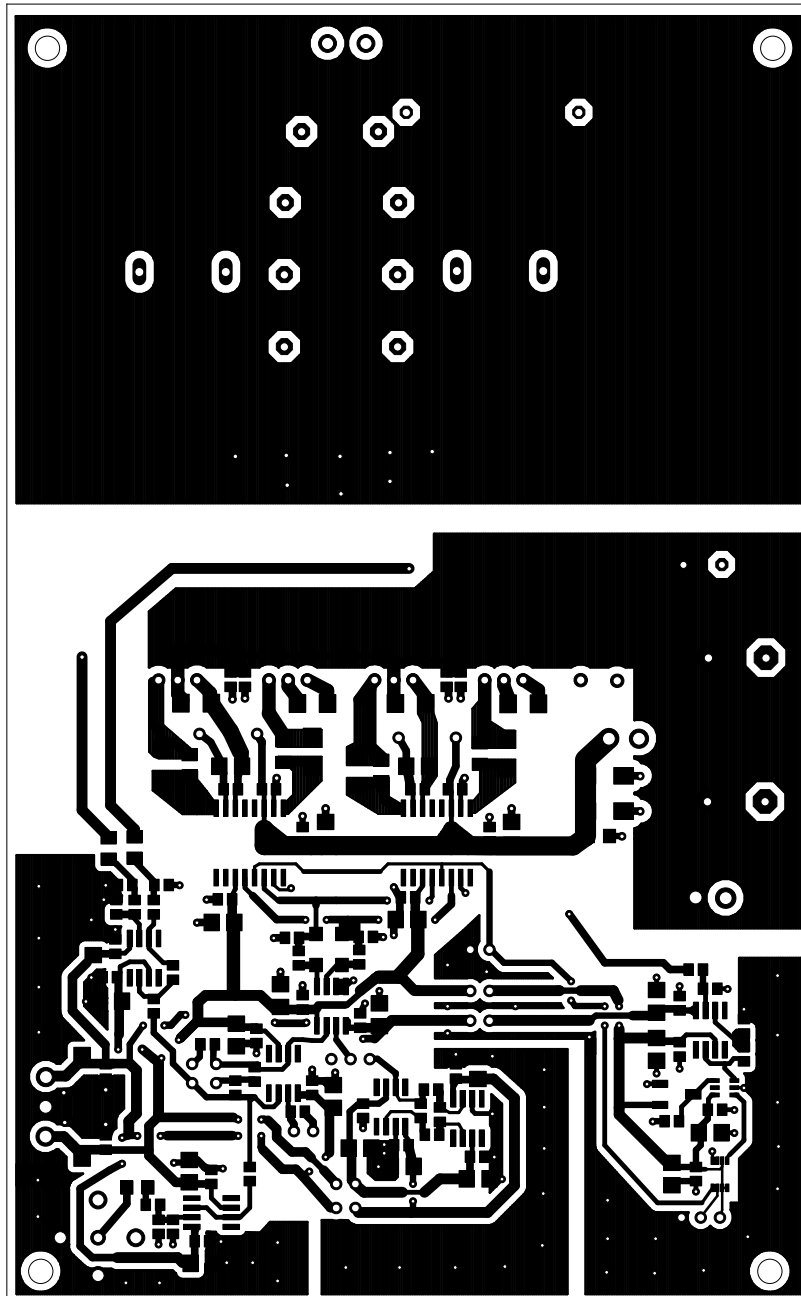


A.3 DPS diskrétního zesilovače, pohled z vrchní strany TOP



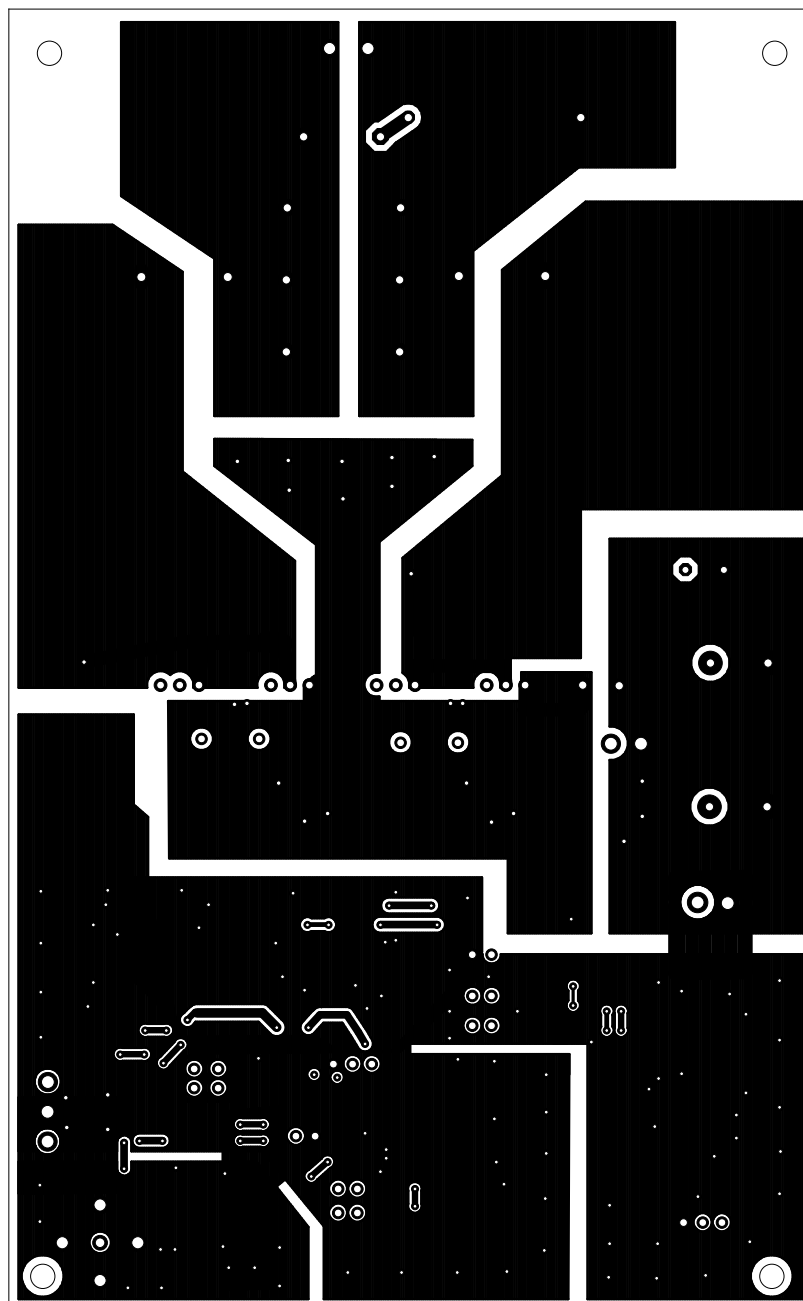
M 1:1 171,94 x 106,6 mm, DPS diskrétní zesilovač, pohled z horní strany TOP

A.4 DPS diskretního zesilovače, strana TOP



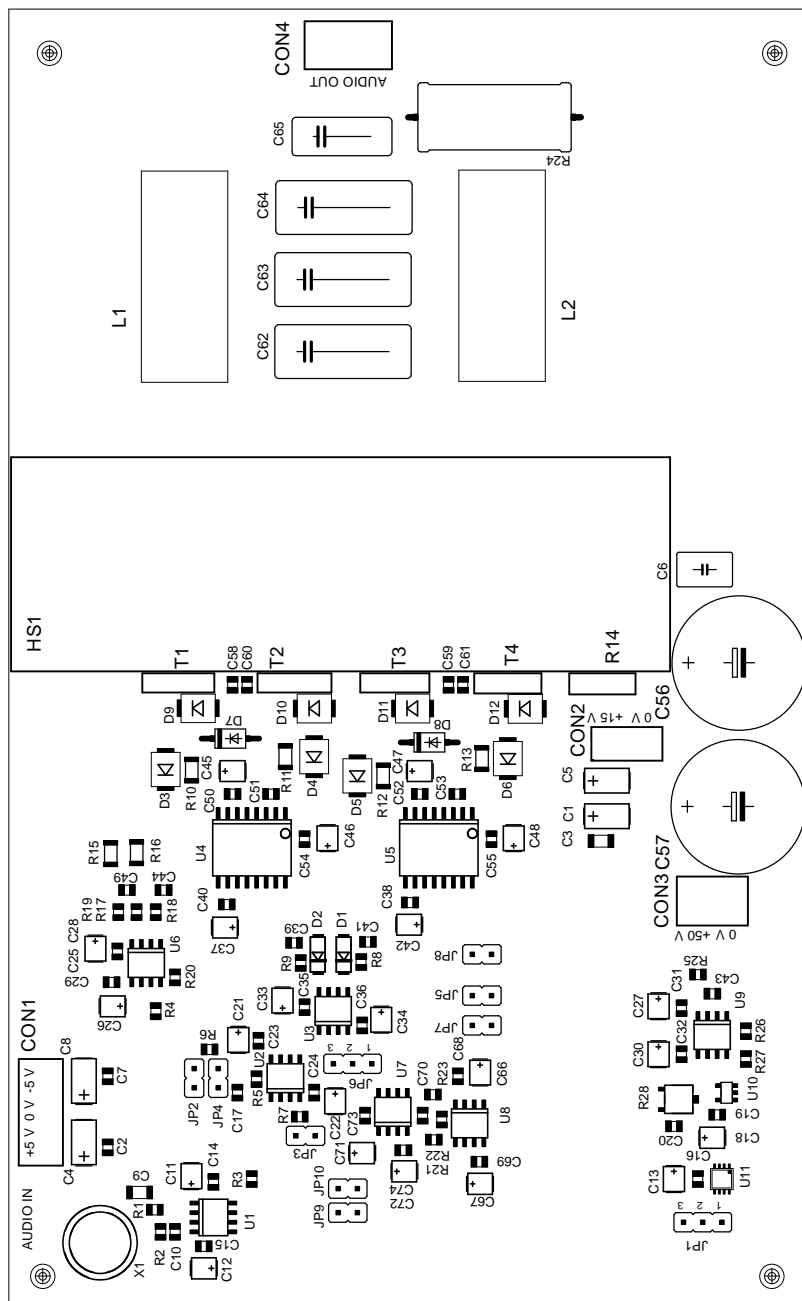
M 1:1 171,94 x 106,6 mm, DPS diskretní zesilova , strana TOP

A.5 DPS diskretního zesilovače, strana BOTTOM



M 1:1 171,94 x 106,6 mm, DPS diskretní zesilova , strana BOTTOM

A.6 DPS diskretního zesilovače, osazovací plán, strana TOP



M 1:1 171,94 x 106,6 mm, DPS diskretní zesilova , osazovací plán strana TOP

A.7 Seznam součástek diskrétního zesilovače

OZNAČENÍ	HODNOTA	POUZDRO	POPIS
C4, C8	47u / 16V	C6032 (CASE C)	tantalový kapacitor SMD
C1, C5	47u / 20V	C6032 (CASE C)	tantalový kapacitor SMD
C2, C3, C7, C20, C58, C59	100n	C0805	keramický kapacitor SMD
C6	220n	C5B4.5	filmový PET kapacitor
C9	10u	C1206	keramický kapacitor SMD
C10, C44, C49	1n	C0805	keramický kapacitor SMD
C11, C12, C21, C22, C25, C26, C33, C34, C37, C42, C45, C47, C66, C67, C71, C72	10u / 16V	C3528 (CASE B)	tantalový kapacitor SMD
C13, C18, C27, C30, C14, C15, C16, C19, C23	2u2 / 20V	C3528 (CASE B)	tantalový kapacitor SMD
C24, C28, C29, C31, C32, C35, C36, C38, C40, C50, C51, C52, C53, C54, C55, C68, C69, C73, C74	10n	C0805	keramický kapacitor SMD
C17, C34, C70	100p	C0805	keramický kapacitor SMD
C39, C41	neosazen	C0805	keramický kapacitor SMD
C46, C48	22u / 20V	C3528 (CASE B)	tantalový kapacitor SMD
C56, C57	1m / 100V	E7,5-18	elektrolytický kapacitor
C60, C61	480n	C0805	keramický kapacitor SMD
C62, C63, C64	330n	C15B7	filmový PP kapacitor
C65	220n	C10B5	filmový PP kapacitor
CON1, CON2, CON3	-	rozteč 2,54 mm	konektor (pin header)
CON4	-	rozteč 5,08 mm	konektor (pin header)
D1, D2	MURS120	DO214AC (SMA)	ultra-rychlá dioda SMD
D3, D4, D5, D6, D9, D10, D11, D12	MURS120	SMB	ultra-rychlá dioda SMD
D7, D8	MUR120	DO41-7	ultra-rychlá dioda SMD
JP1, JP6	-	rozteč 2,54 mm	zkratovací propojka 3 piny
JP2, JP3, JP4, JP5, JP7, JP8, JP9, JP10	-	rozteč 2,54 mm	zkratovací propojka 2 piny
L1, L2	T106-2	T106-2	železo-prachové jádro
R1	1k2	R0805	rezistor SMD
R2	100k	R0805	rezistor SMD
R3, R4	7k5	R0805	rezistor SMD
R5, R19, R20, R23, R27	1k	R0805	rezistor SMD
R6	510k	R0805	rezistor SMD

OZNAČENÍ	HODNOTA	POUZDRO	POPIS
R7	5k6	R0805	rezistor SMD
R8, R99	33	R0805	rezistor SMD
R10, R11, R12, R13	22	R1206	rezistor SMD
R14	0.01	TO220	výkonový rezistor 20 W
R15, R16	2k49	R1206	rezistor SMD
R17, R18	35k7	R0805	rezistor SMD
R21	20k	R0805	rezistor SMD
R22	2k	R0805	rezistor SMD
R24	5	0922/22	rezistor
R25	8k25	R0805	rezistor SMD
R26	100	R0805	rezistor SMD
R28	M5	3223G	odporový trimr SMD
T1, T2, T3, T4	IRF540N	TO220AB	výkonový tranzistor
U1	LT1007	SOIC8	operační zesilovač
U2	LT1468	SOIC8	operační zesilovač
U3	LT1016	SOIC8	komparátor
U4, U5	IR2110S	SOIC16W	budič tranzistorů
U6	LT1360	SOIC8	operační zesilovač
U7	LM7171A	SOIC8	operační zesilovač
U8	LM7171A	SOIC8	operační zesilovač
U9	LT1818	SOIC8	operační zesilovač
U10	TS3011ILT	SOT23-5	komparátor
U11	SN74LVC1G74	SSOP08	klopný obvod D
X1	BTOR1	BTOR1	konektor CINCH

Tabulka A.1: Seznam součástek diskrétního zesilovače

PŘÍLOHA B

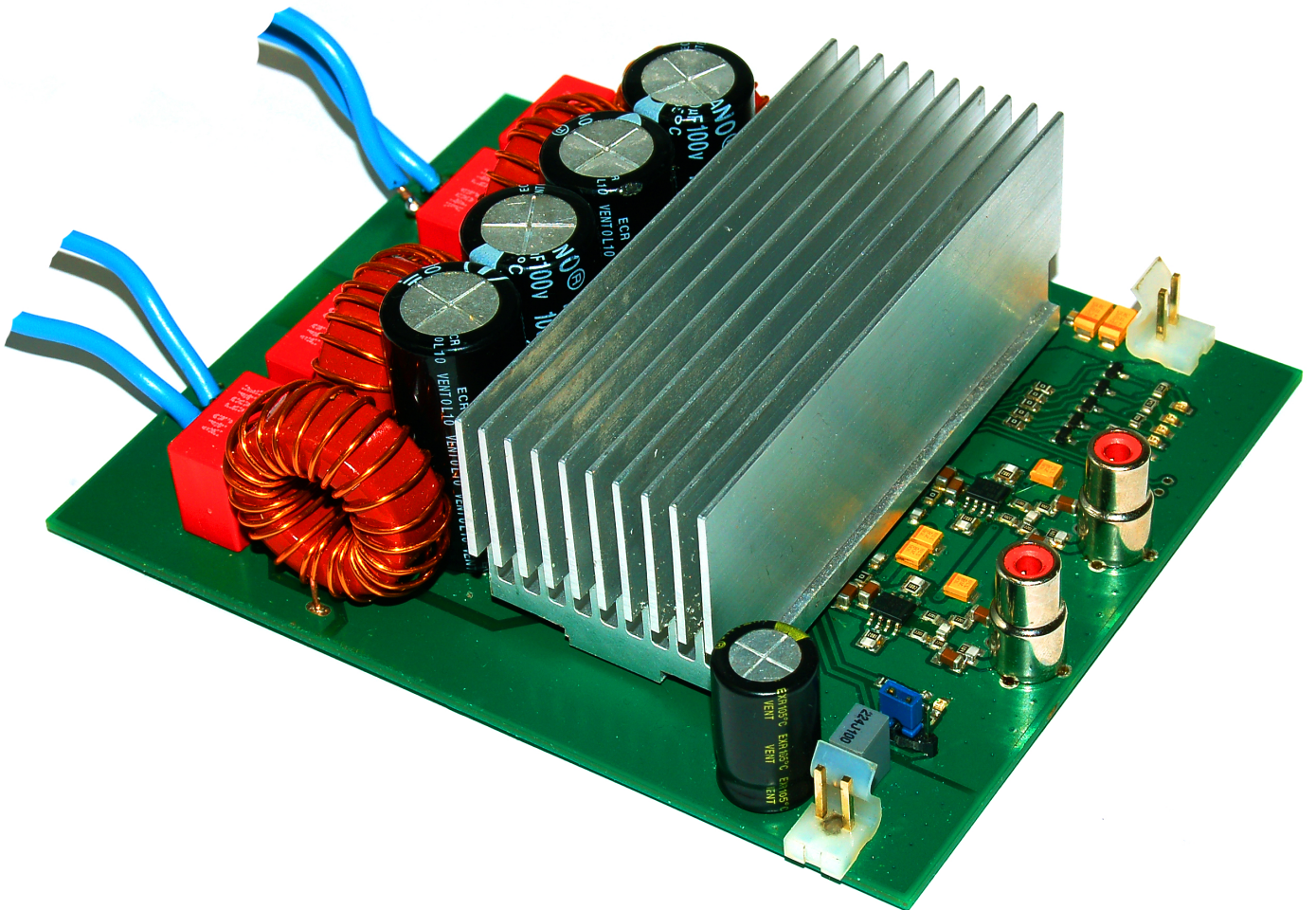
VÝROBNÍ PODKLADY INTEGROVANÉHO ZESILOVAČE

V této příloze jsou uvedeny všechny podklady potřebné k výrobě zesilovače založeném na integrovaném obvodu TAS5630B, jako jsou:

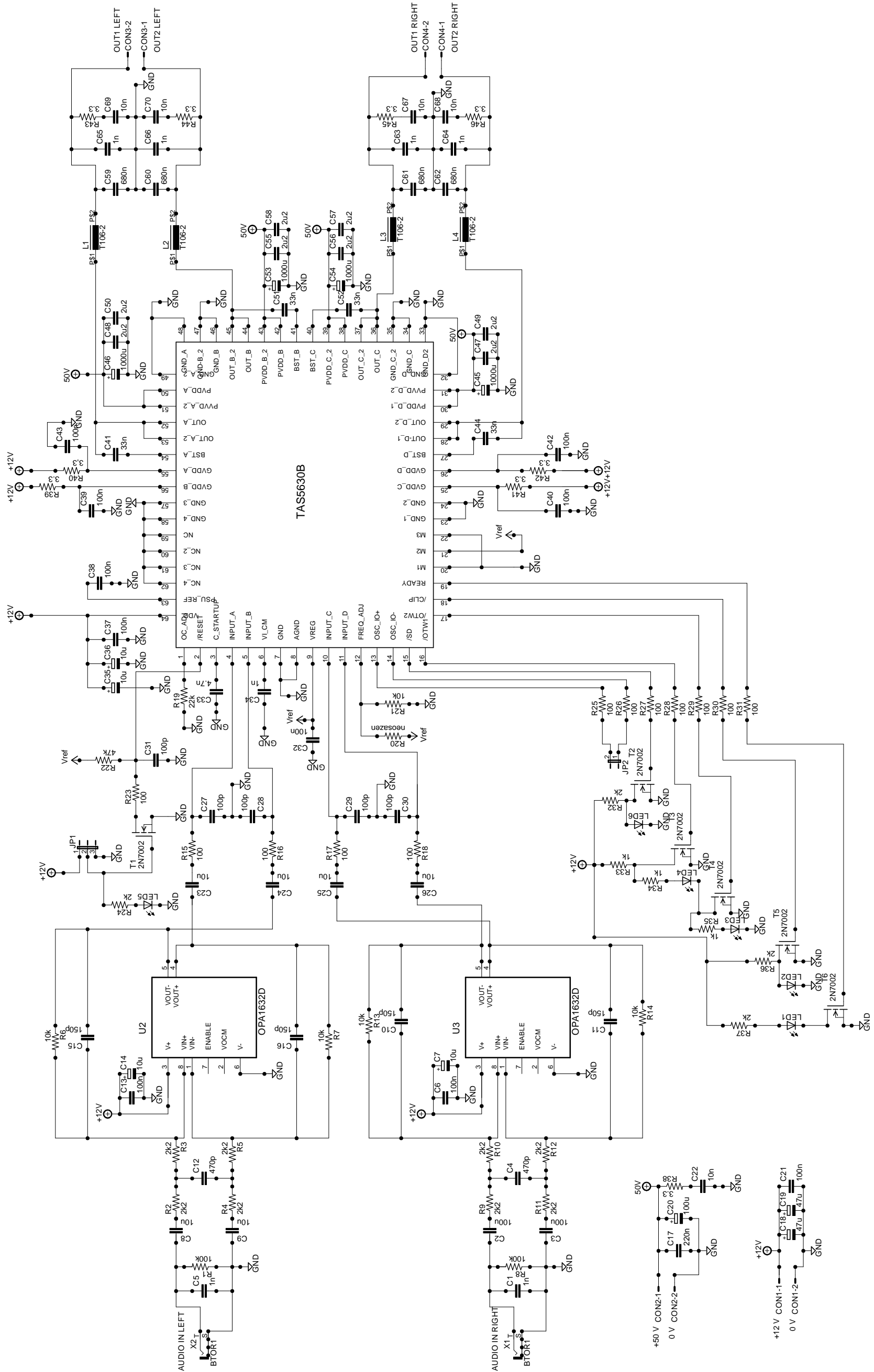
- Klišé desek plošného spoje
- Osazovací plány součástek
- Seznamy součástek
- Kompletní obvodové schéma
- Fotografie realizovaného zesilovače

Tyto podklady v elektronické podobě včetně dat pro výrobu desek plošného spoje ve formátech Gerber a Excellon jsou také uvedeny na příloženém CD.

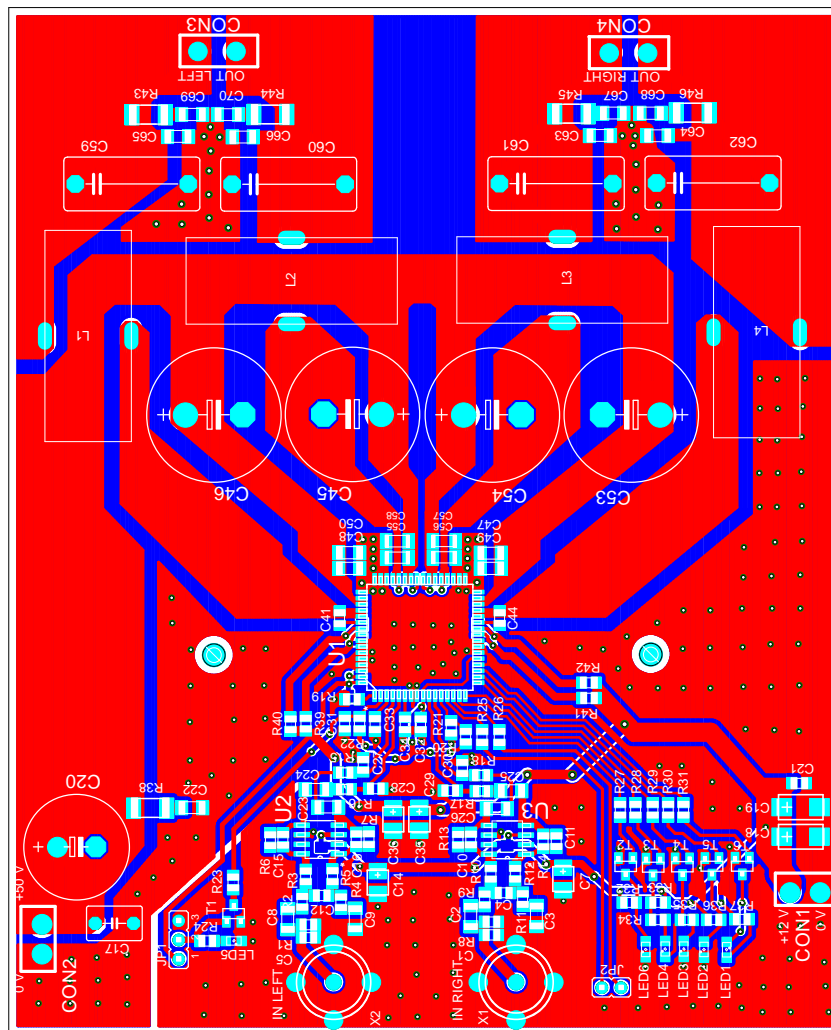
B.1 Fotografie integrovaného zesilovače



B.2 Kompletní obvodové schéma integrovaného zesilovače

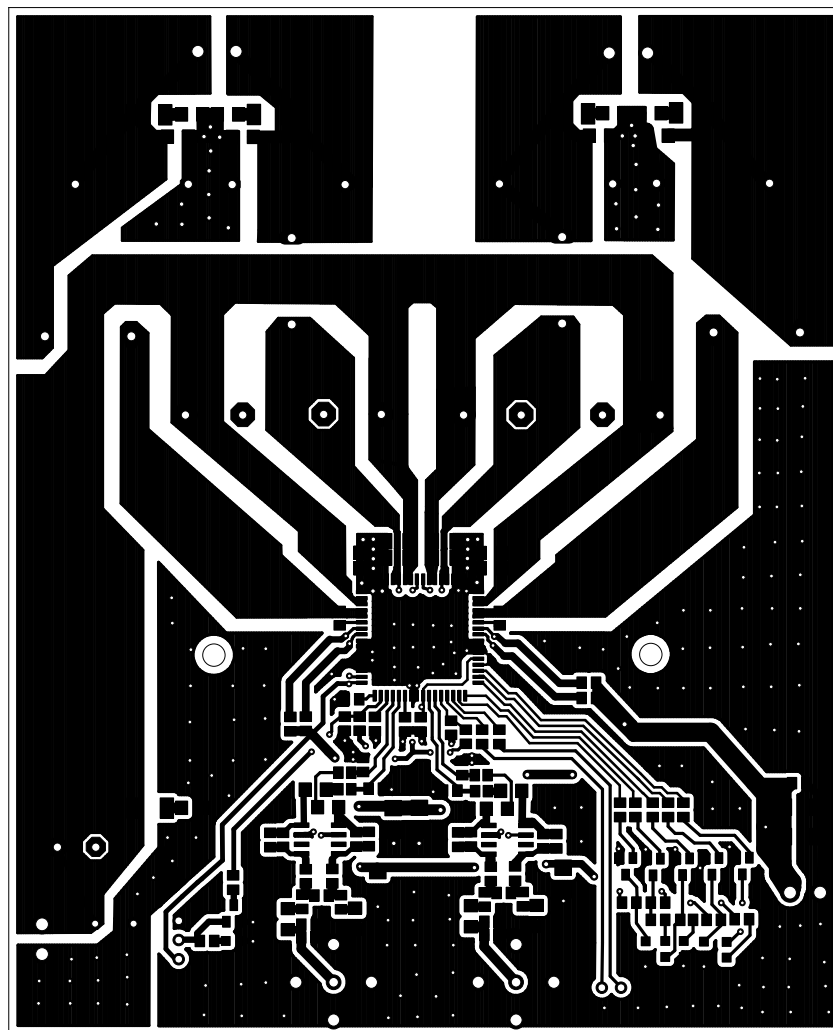


B.3 DPS integrovaného zesilovače, pohled z vrchní strany TOP



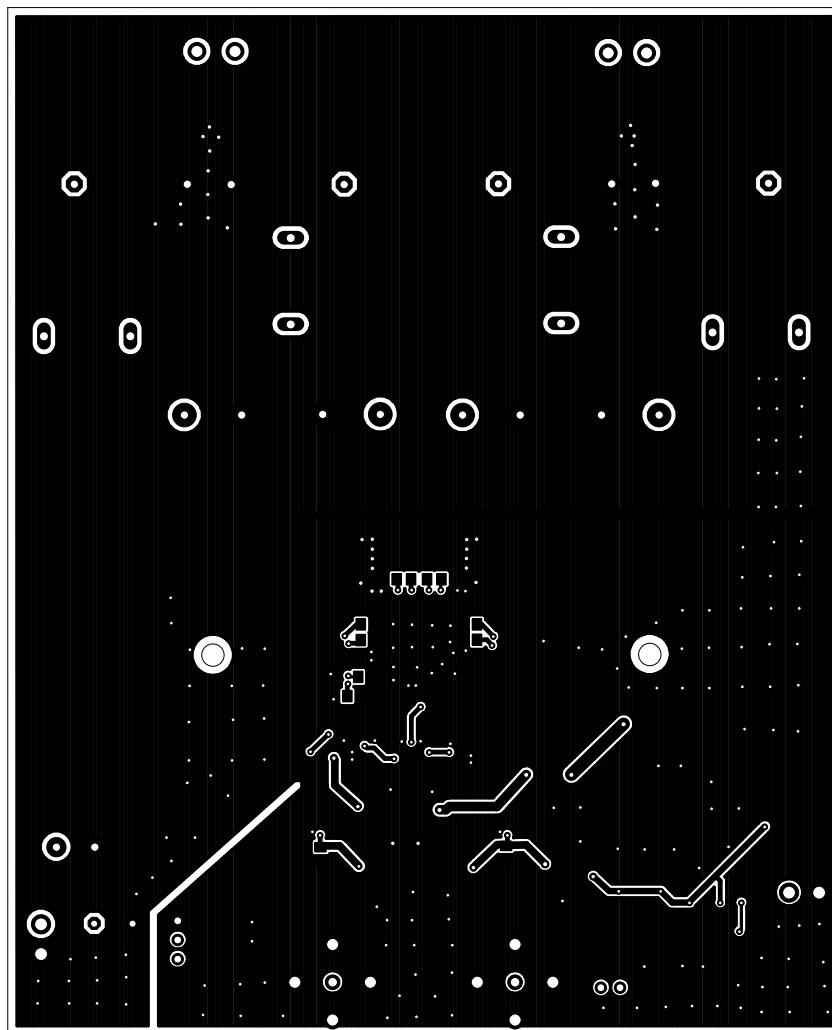
M 1:1 135,98 x 110,34 mm, DPS integrovaný zesilovač , pohled z horní strany TOP

B.4 DPS integrovaného zesilovače, strana TOP



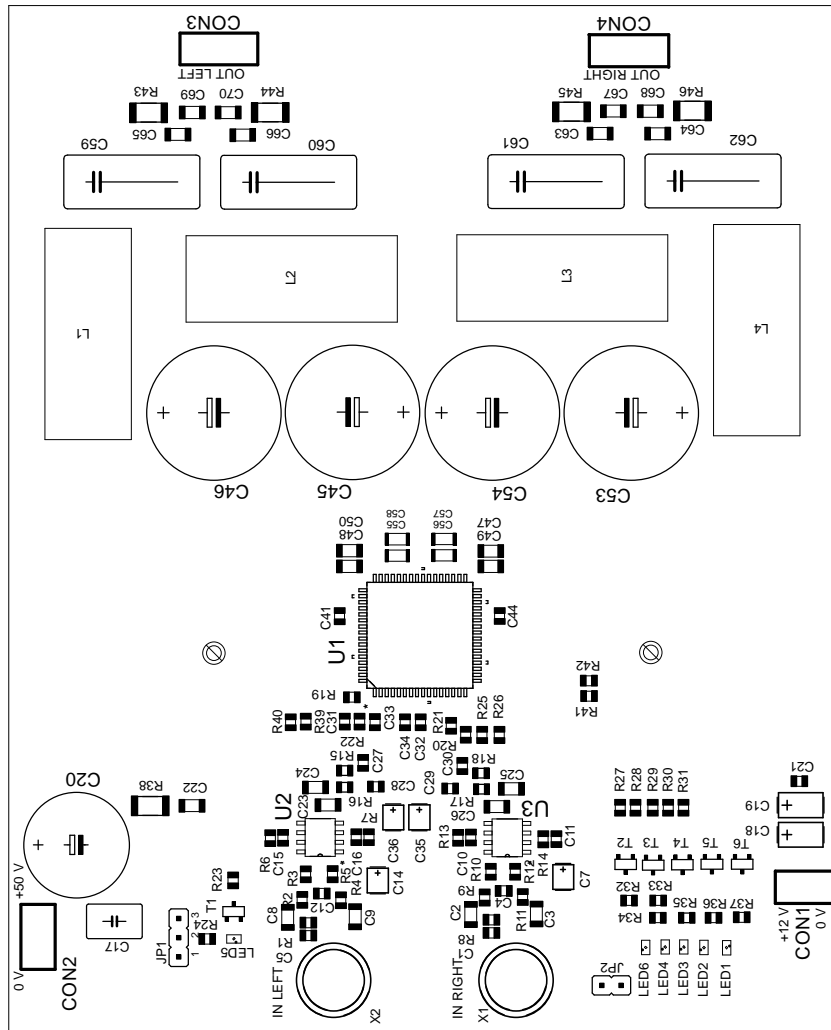
M 1:1 135,98 x 110,34 mm, DPS integrovaný zesilovač , strana TOP

B.5 DPS integrovaného zesilovače, strana BOTTOM



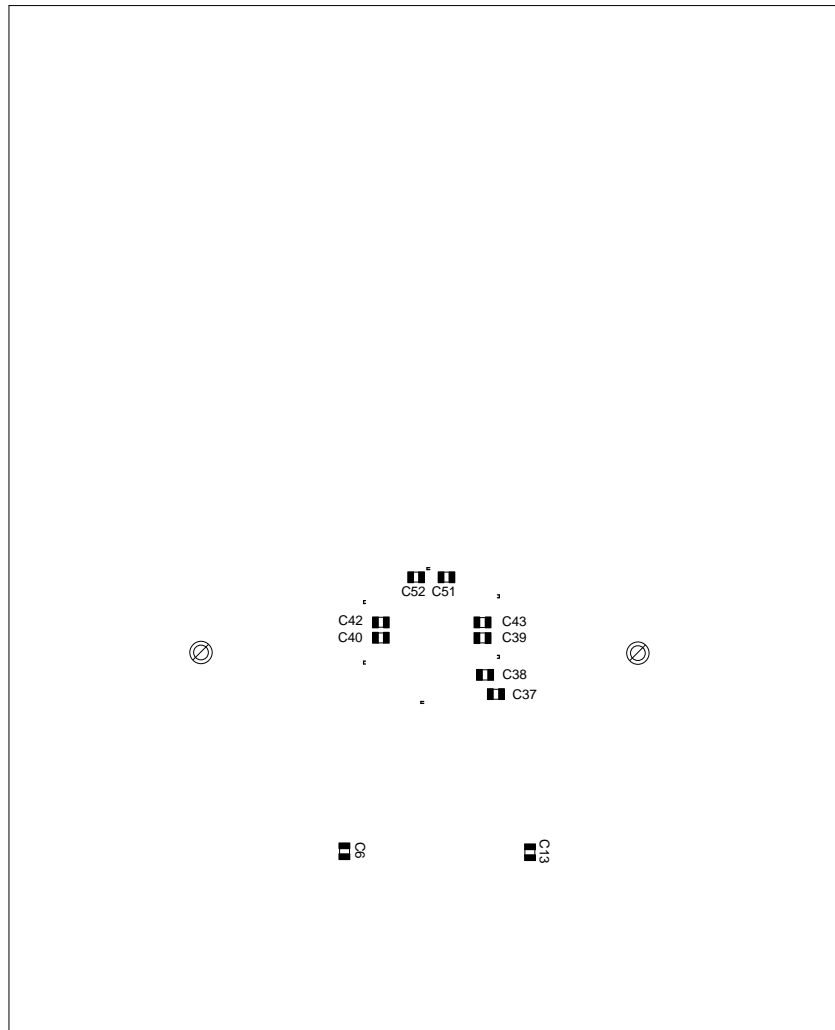
M 1:1 135,98 x 110,34 mm, DPS integrovaný zesilovač , strana BOTTOM

B.6 DPS integrovaného zesilovače, osazovací plán strana TOP



M 1:1 135,98 x 110,34 mm, DPS integrovaný zesilovač, osazovací plán strana TOP

B.7 DPS integrovaného zesilovače, osazovací plán strana BOTTOM



M 1:1 135,98 x 110,34 mm, DPS integrovaný zesilovač, osazovací plán strana BOTTOM

B.8 Seznam součástek integrovaného zesilovače

OZNAČENÍ	HODNOTA	POUZDRO	POPIS
C1, C5, C34	1n	C0805	keramický kapacitor SMD
C2, C3, C8, C9	10u	C1206	keramický kapacitor SMD
C4, C12	470p	C0805	keramický kapacitor SMD
C6, C13, C21, C32, C37, C38, C39, C40, C42, C43	100n	C0805	keramický kapacitor SMD
C7, C14, C35, C36	10u / 16 V	C3528 (CASE B)	tantalový kapacitor SMD
C10, C11, C15, C16	150p	C0805	keramický kapacitor SMD
C17	220n	C5B4.5	filmový PET kapacitor
C18, C19	47u / 20 V	C6032 (CASE C)	tantalový kapacitor SMD
C20	100u / 100 V	E5-13	elektrolytický kapacitor
C22, C67, C68, C69, C70	10n	C1206	keramický kapacitor SMD
C23, C24, C25, C26	10u	C1206	keramický kapacitor SMD
C27, C28, C29, C30, C31	100p	C0805	keramický kapacitor SMD
C33	4,7n	C0805	keramický kapacitor SMD
C41, C44, C51, C52	33n	C0805	keramický kapacitor SMD
C45, C46, C53, C54	1000u / 100 V	E7,5-18	elektrolytický kapacitor
C47, C48, C49, C50, C55, C56, C57, C58	2u2 / 100 V	C1206	keramický kapacitor SMD
C59, C60, C61, C62	680n	C15B7	filmový PP kapacitor
C63, C64, C65, C66	1n	C1206	keramický kapacitor SMD
CON1, CON2	-	rozteč 2,54 mm	konektor (pin header)
CON3, CON4	-	rozteč 5,08 mm	konektor (pin header)
JP1, JP2	-	rozteč 2,54 mm	zkratovací propojka 3 piny
L1, L2, L3, L4	T106-2	T106-2	železo-prachové jádro
LED1, LED2, LED3, LED4, LED5, LED6	-	D0805	červená LED
R1, R8	100k	R0805	rezistor SMD
R2, R3, R4, R5	2k2	R0805	rezistor SMD
R6, R7, R13, R14, R21	10k	R0805	rezistor SMD
R9, R10, R11, R12	2k2	R0805	rezistor SMD

OZNAČENÍ	HODNOTA	POUZDRO	POPIS
R15, R16, R17, R18, R23, R25, R26, R27, R28, R29, R30, R31	100	R0805	rezistor SMD
R19	22k	R0805	rezistor SMD
R20	neosazen	R0805	rezistor SMD
R22	47k	R0805	rezistor SMD
R24, R32, R26, R37	2k	R0805	rezistor SMD
R33, R34, R35	1k	R0805	rezistor SMD
R38, R39, R40, R41, R42, R43, R44, R45, R46	3,3	R2010	rezistor SMD
T1, T2, T3, T4, T5, T6	2N7002	SOT23	NMOSFET
U1	TAS5630PHD	HTQFP64	audio zesilovač
U2	OPA1632D	SOIC8	operační zesilovač
U3	OPA1632D	SOIC8	operační zesilovač
X1, X2	BTOR1	BTOR1	konektor CINCH

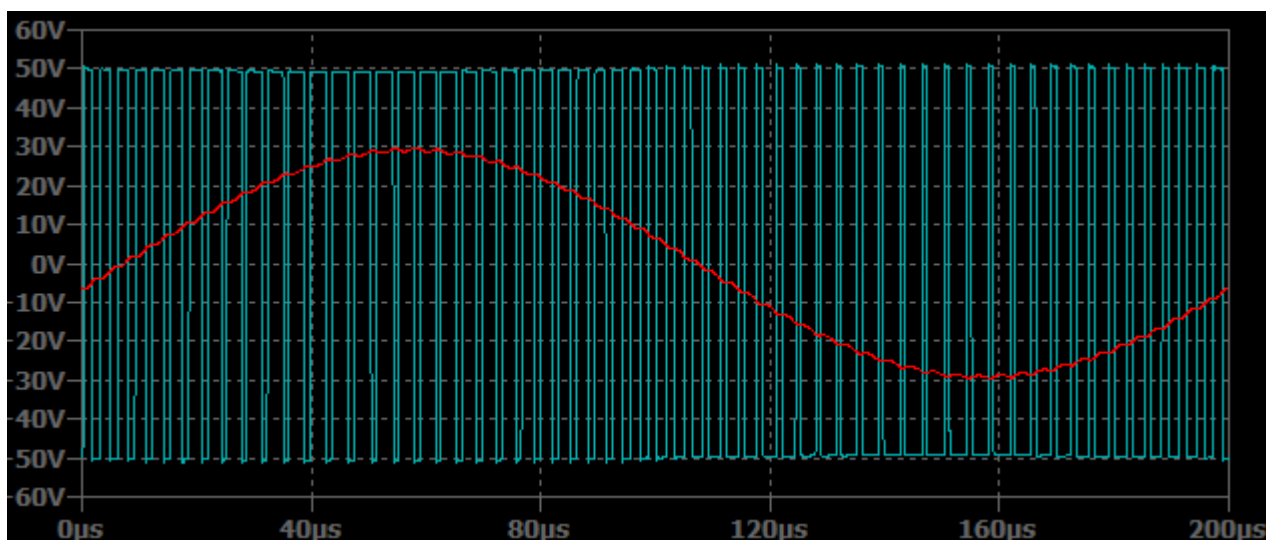
Tabulka B.1: Seznam součástek integrovaného zesilovače

PŘÍLOHA C

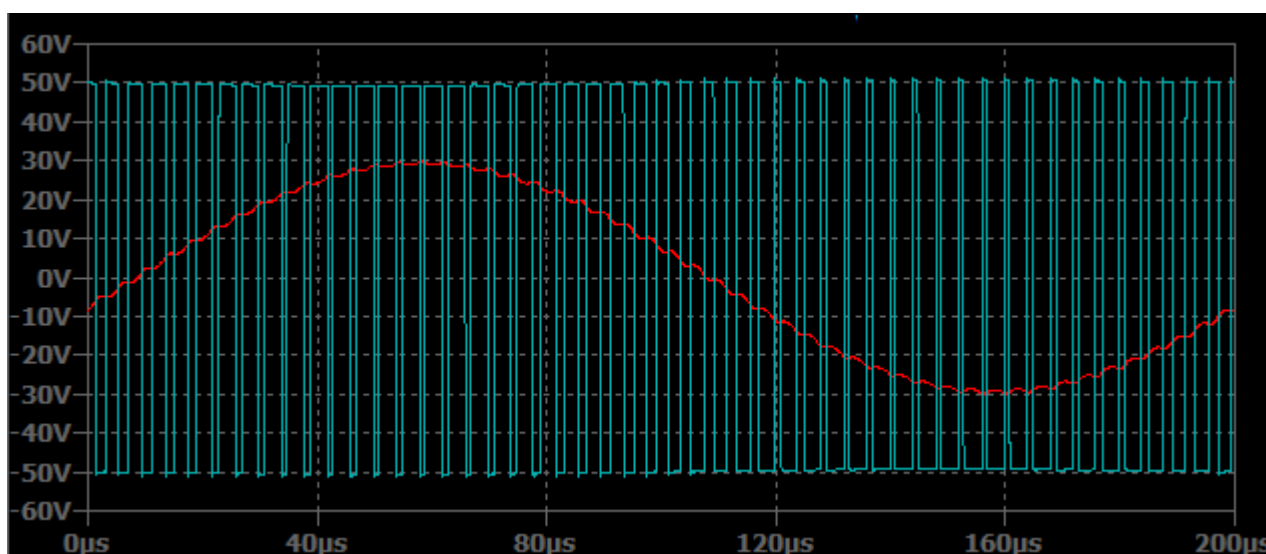
SIMULACE DISKRÉTNÍHO ZESILOVAČE

V této příloze jsou uvedeny některé výsledky simulace diskrétního zesilovače pro obě topologie v programu LTSpice IV a také zjednodušené obvodové schéma použité pro simulaci.

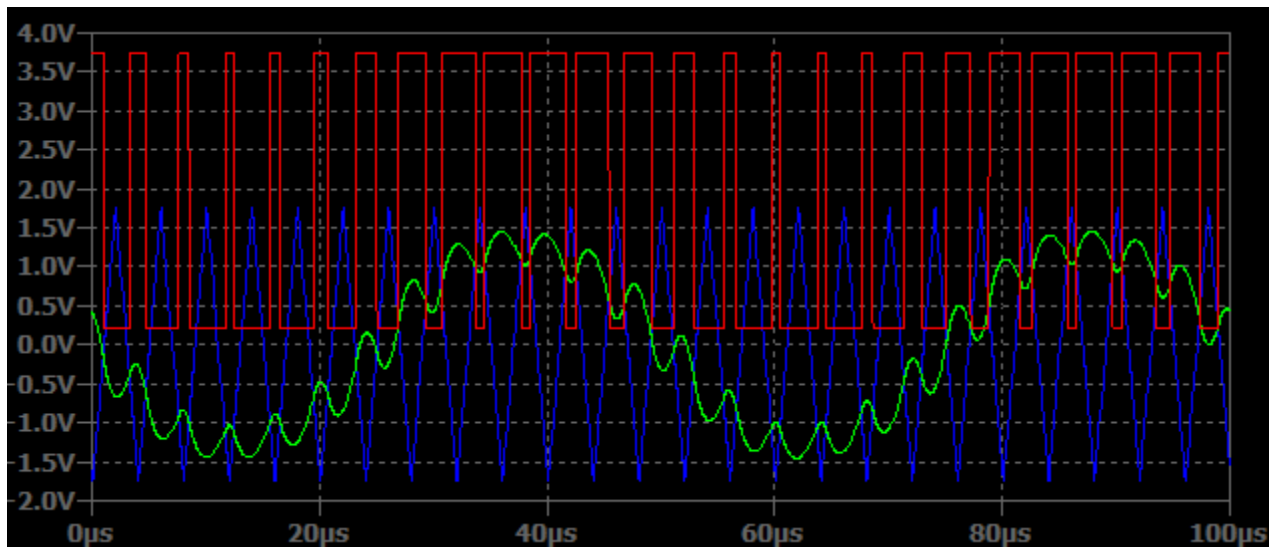
C.1 Simulované časové průběhy



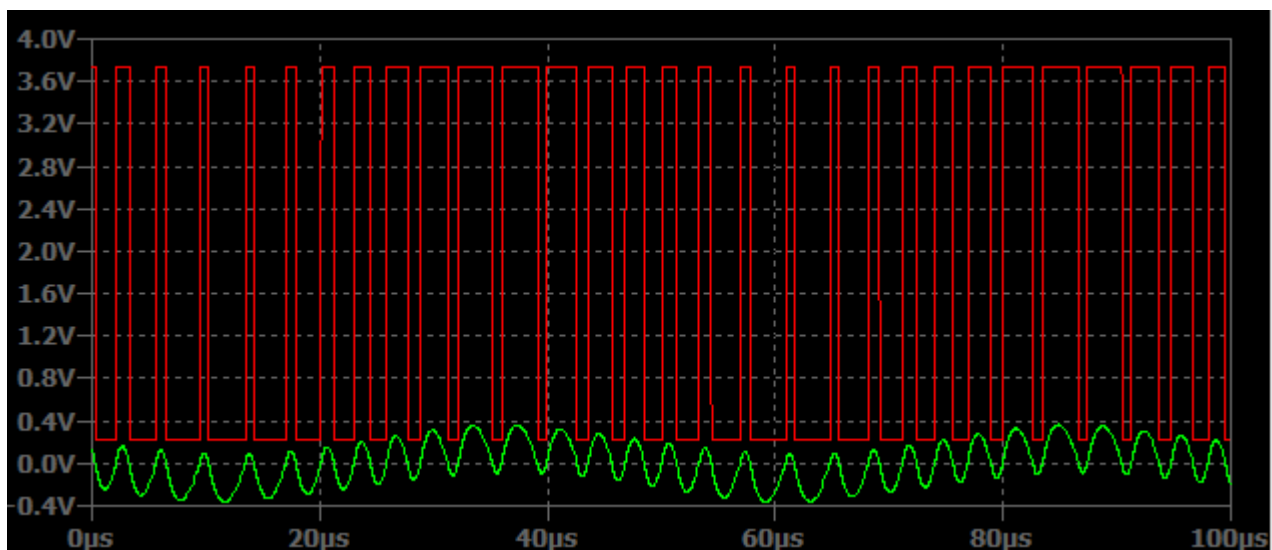
Obrázek C.1: Samo-oscilující topologie, simulovaný průběh výstupního napětí (červeně) a napětí před výstupním filtrem (modře) pro vstupní signál o frekvenci $f = 5 \text{ kHz}$ a efektivní hodnotě $U_{vst} = 0,55 \text{ V}$, $U_{nap} = 50 \text{ V}$



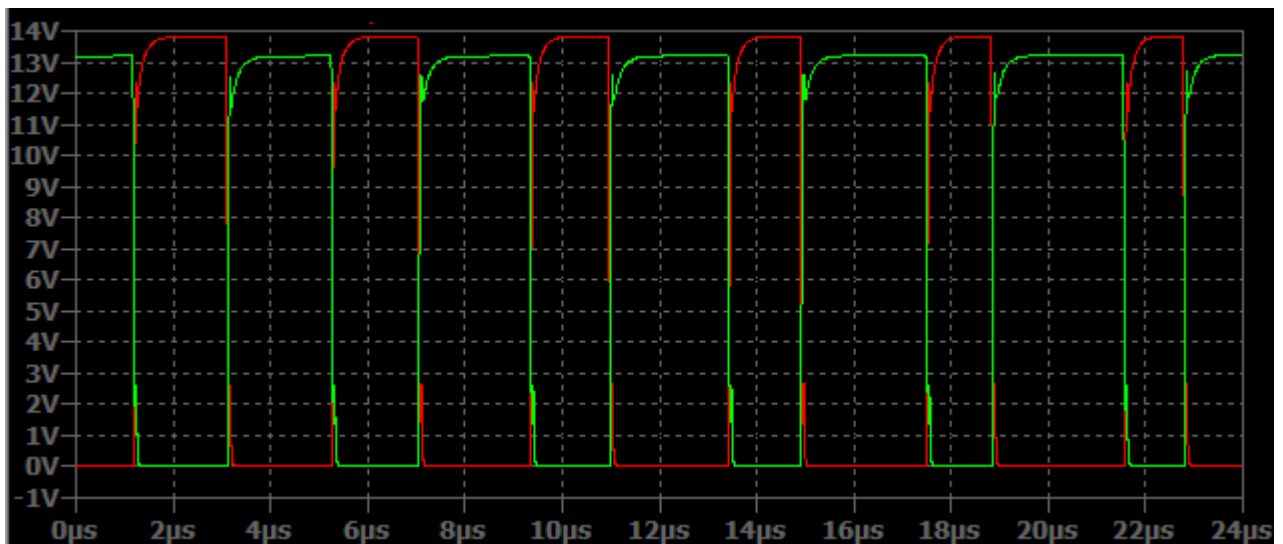
Obrázek C.2: PWM topologie, simulovaný průběh výstupního napětí (červeně) a napětí před výstupním filtrem (modře) pro vstupní signál o frekvenci $f = 5 \text{ kHz}$ a efektivní hodnotě $U_{vst} = 0,55 \text{ V}$, $U_{nap} = 50$



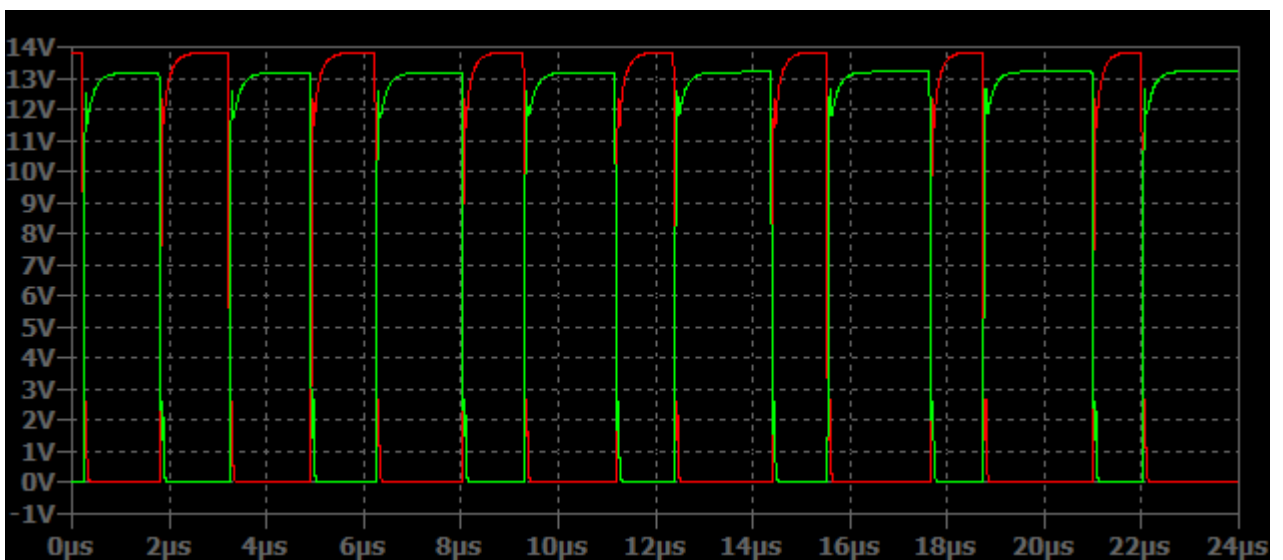
Obrázek C. 3: PWM topologie, simulovaný průběh napětí na neinverujícím vstupu komparátoru (zeleně), invertujícím vstupu komparátoru – trojúhelníkový signál (modře) a neinverujícím výstupu komparátoru (červeně) pro vstupní signál o frekvenci $f = 20 \text{ kHz}$ a efektivní hodnotě $U_{vst} = 0,55 \text{ V}$, $U_{nap} = 50 \text{ V}$



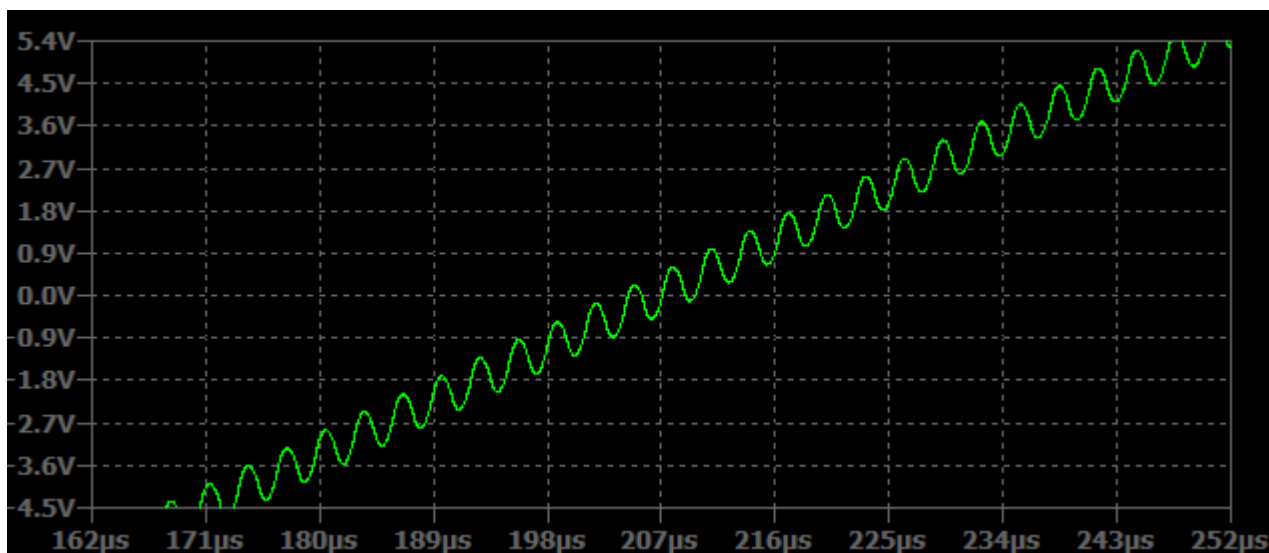
Obrázek C.4: Samo-oscilující topologie, simulovaný průběh napětí na neinverujícím vstupu komparátoru (zeleně) a neinverujícím výstupu komparátoru (červeně), invertující vstup komparátoru je uzemněn, pro vstupní signál o frekvenci $f = 20 \text{ kHz}$ a efektivní hodnotě $U_{vst} = 0,55 \text{ V}$, $U_{nap} = 50 \text{ V}$



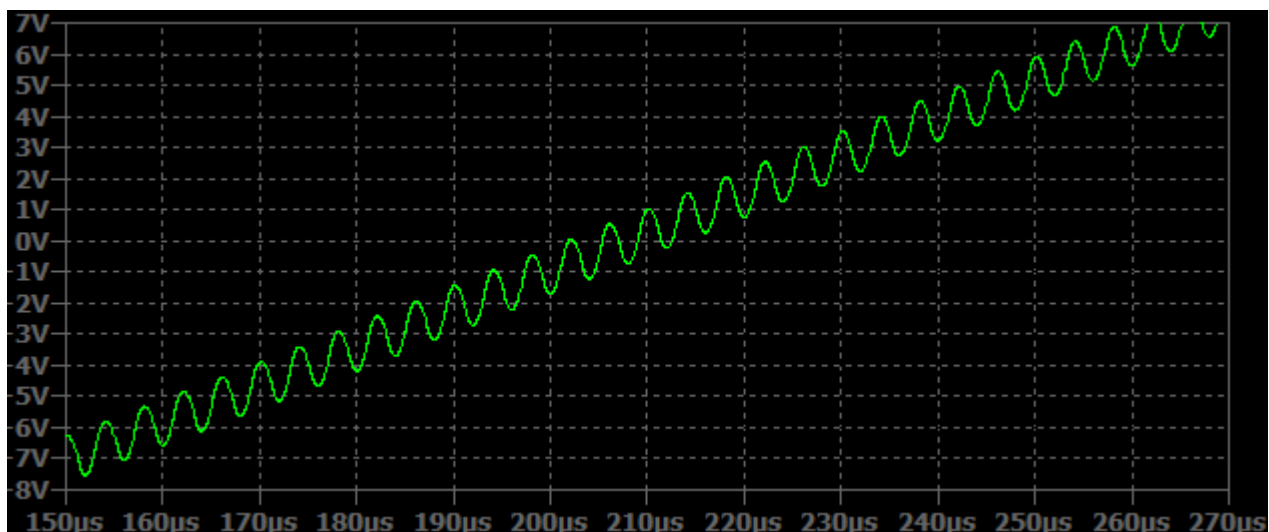
Obrázek C5: Topologie PWM, simulovaný průběh napětí výstupu spodního budiče (červeně) a horního budiče vůči jeho „plovoucí zemi“ (zeleně), pro vstupní signál o frekvenci $f = 5 \text{ kHz}$ a efektivní hodnotě $U_{vst} = 0,55 \text{ V}$, $U_{nap} = 50 \text{ V}$



Obrázek C.6: Samo-oscilující topologie, simulovaný průběh napětí výstupu spodního budiče (červeně) a horního budiče „plovoucí zemi“ (zeleně), pro vstupní signál o frekvenci $f = 5 \text{ kHz}$ a efektivní hodnotě $U_{vst} = 0,55 \text{ V}$, $U_{nap} = 50 \text{ V}$

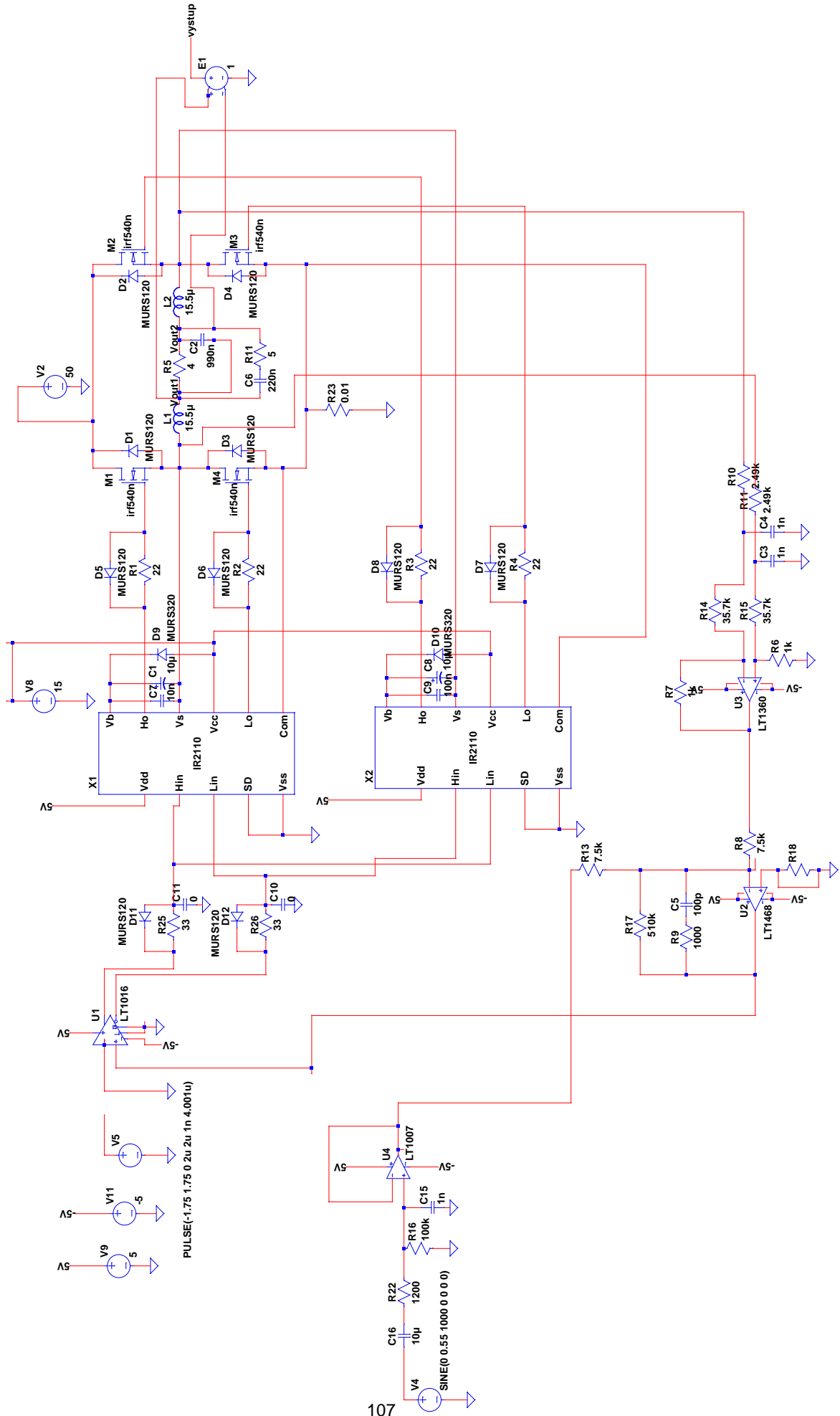


Obrázek C.7: Samo-oscilující topologie, detail výstupního signálu pro vstupní signál o frekvenci $f = 1 \text{ kHz}$ a efektivní hodnotě $U_{vst} = 0,55 \text{ V}$, $U_{nap} = 50 \text{ V}$



Obrázek C.8: PWM topologie, detail výstupního signálu pro vstupní signál o frekvenci $f = 1 \text{ kHz}$ a efektivní hodnotě $U_{vst} = 0,55 \text{ V}$, $U_{nap} = 50 \text{ V}$

C.2 Obvodové schéma použité pro simulaci



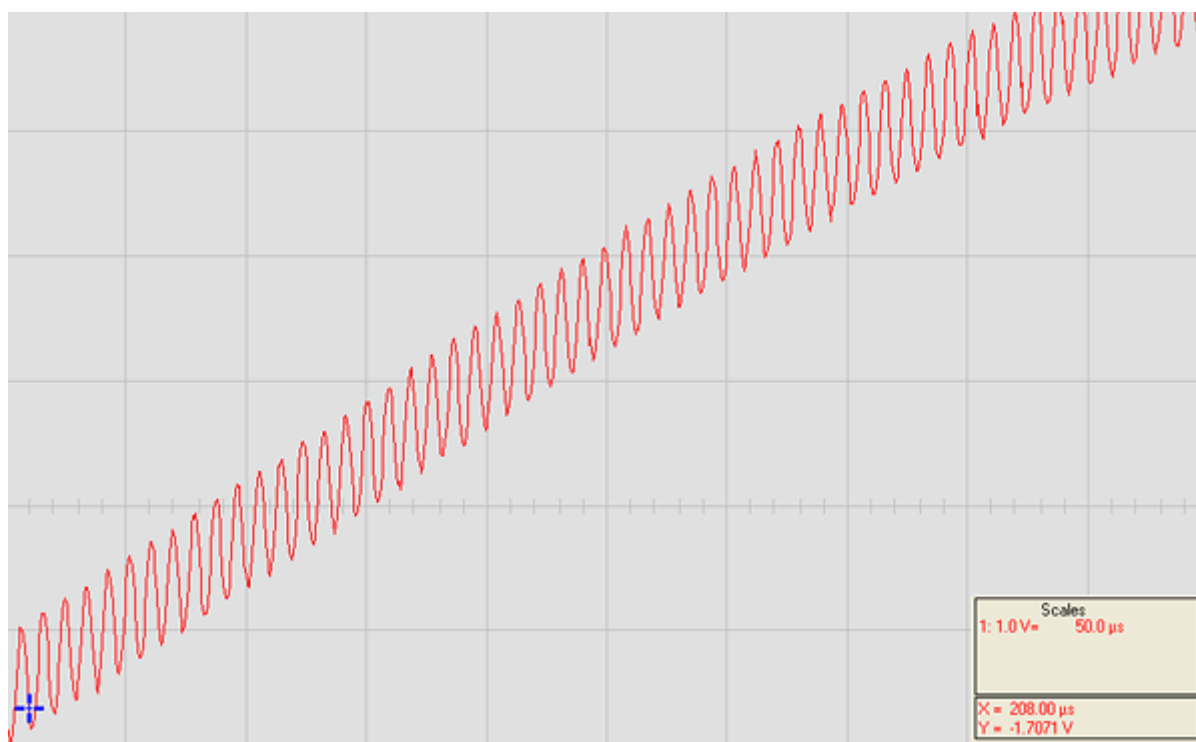
PŘÍLOHA D

MĚŘENÍ

Obsahem této přílohy jsou výsledky měření realizovaných zesilovačů, které nebyly uvedeny v kapitole 5 zabývající se měřením zesilovačů.

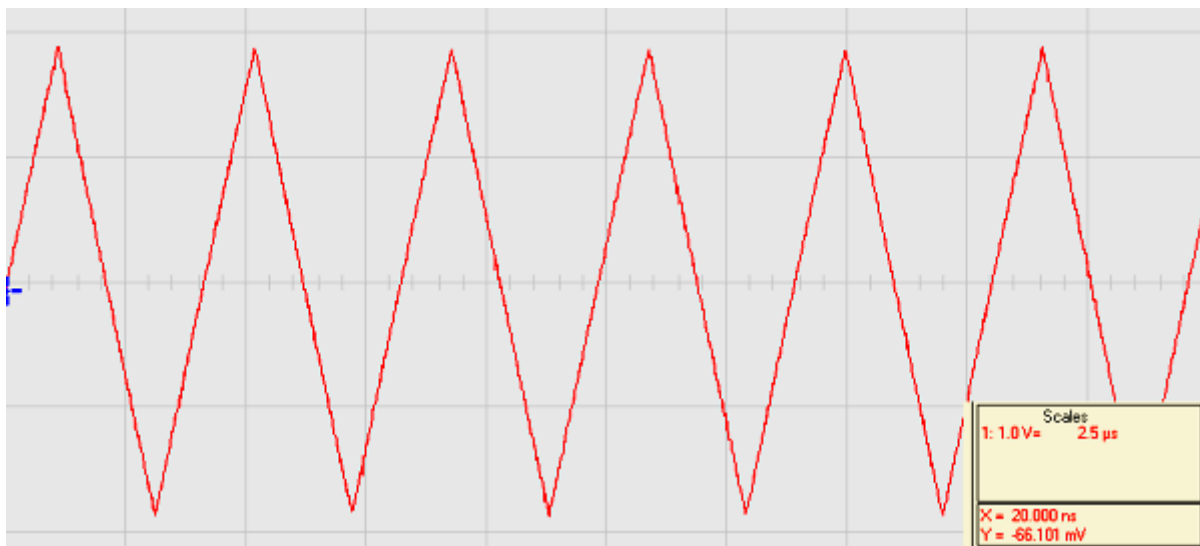
D.1 Časové průběhy

Zde jsou uvedeny ostatní časové průběhy zobrazené pomocí osciloskopu Metex OX 7102-C, které nebyly obsahem kapitoly 5.10.



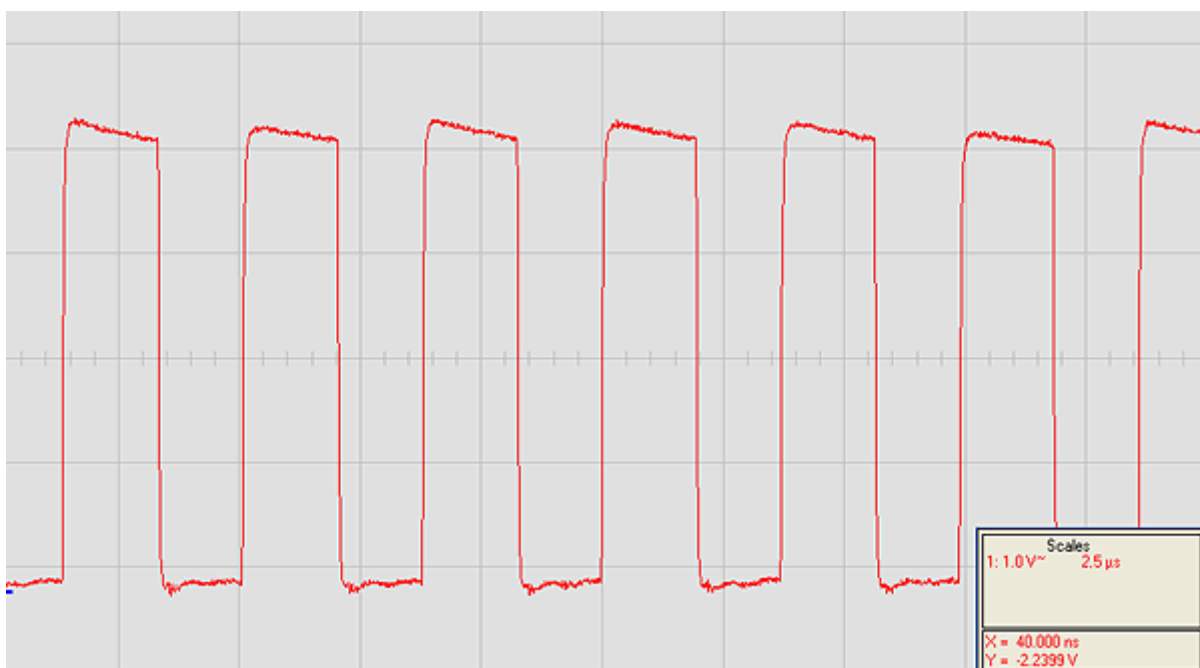
Obrázek D.1: Diskrétní zesilovač – Samo-oscilující topologie, detail nedokonale vyfiltrovaných vysokofrekvenčních složek o spínacím kmitočtu na výstupním signálu, $U_{vst} = 0,1$ V, $f = 1$ kHz, $R_z = 4 \Omega$, $U_{nap} = 50$ V

Spínací frekvence (frekvence oscilací) samo-oscilujícího zesilovače bez přítomnosti vstupního signálu byla měřením určena přibližně na $f_{osc} = 300$ kHz. Rozdíl oproti spočtené frekvenci oscilací v kapitole 3.8.4 $f_{osc} = 335$ kHz je pravděpodobně způsoben rozdílnými časovými zpožděními použitých součástek a neideálními frekvenčními charakteristikami použitých operačních zesilovačů, tyto parametry nelze určit při výpočtu přesně. Frekvenci lze doladit způsobem uvedeným v kapitole 3.8.4, avšak pro tento krok nebyl důvod, neboť samo-oscilující zesilovač vykazuje i tak výborné vlastnosti.

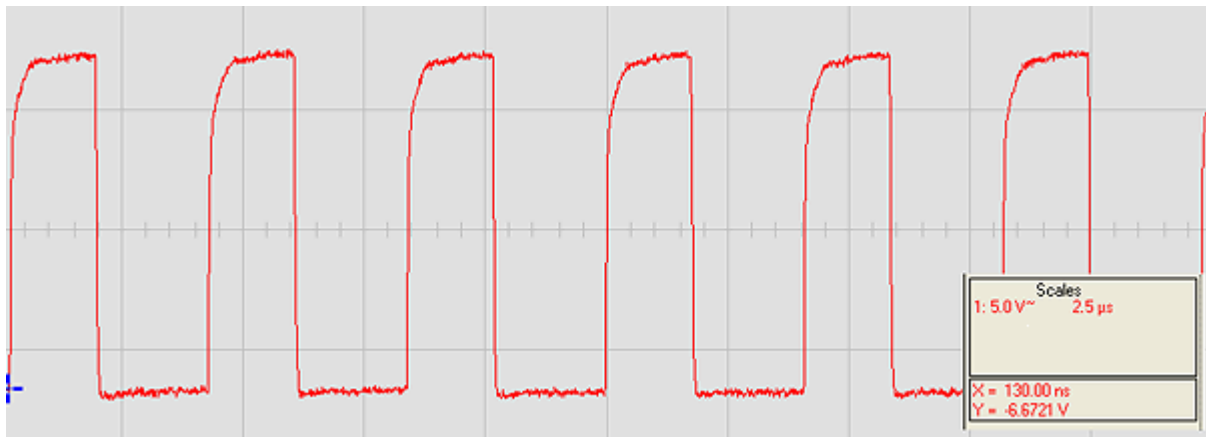


Obrázek D.2: Diskrétní zesilovač – PWM topologie, trojúhelníkový signál na výstupu generátoru.

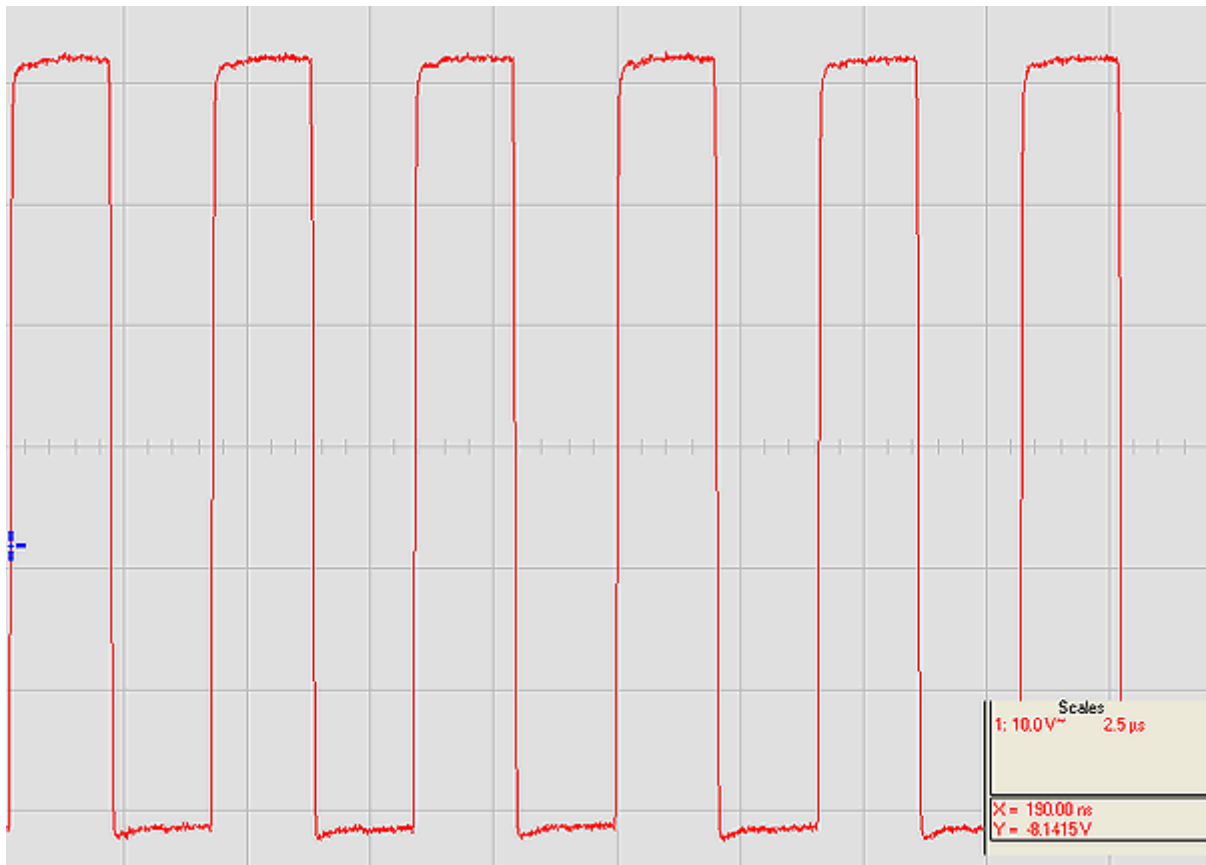
Časový průběh generátoru trojúhelníkového signálu na obrázku D.2 se prakticky shoduje s teoretickými výpočty. Frekvence tohoto signálu činí přibližně 245 kHz, amplituda zhruba 1,8 V.



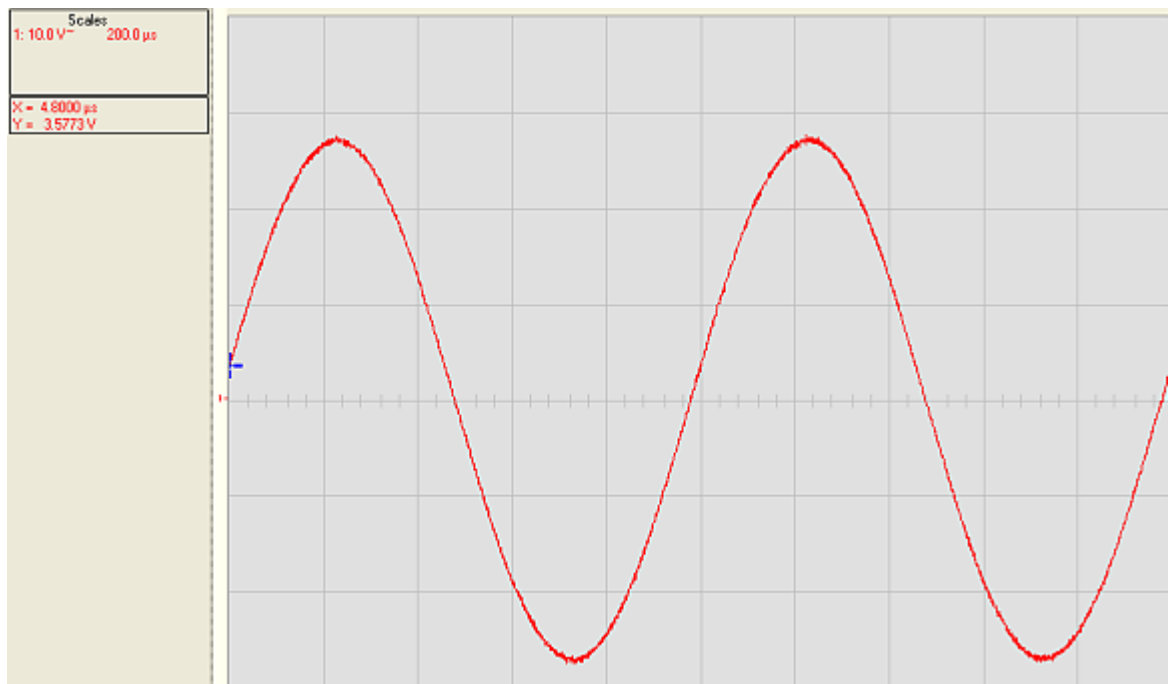
Obrázek D.3: Diskrétní zesilovač – Samo-oscilující topologie, výstupní signál komparátoru,
 $U_{vst} = 0,1 \text{ V}$, $f = 1 \text{ kHz}$, $R_z = 4 \text{ } \Omega$, $U_{nap} = 50 \text{ V}$



Obrázek D.4: Diskrétní zesilovač – PWM topologie, napětí na výstupu spodního budiče,
 $U_{vst} = 0,1 \text{ V}$, $f = 1 \text{ kHz}$, $R_z = 4 \ \Omega$, $U_{nap} = 50 \text{ V}$



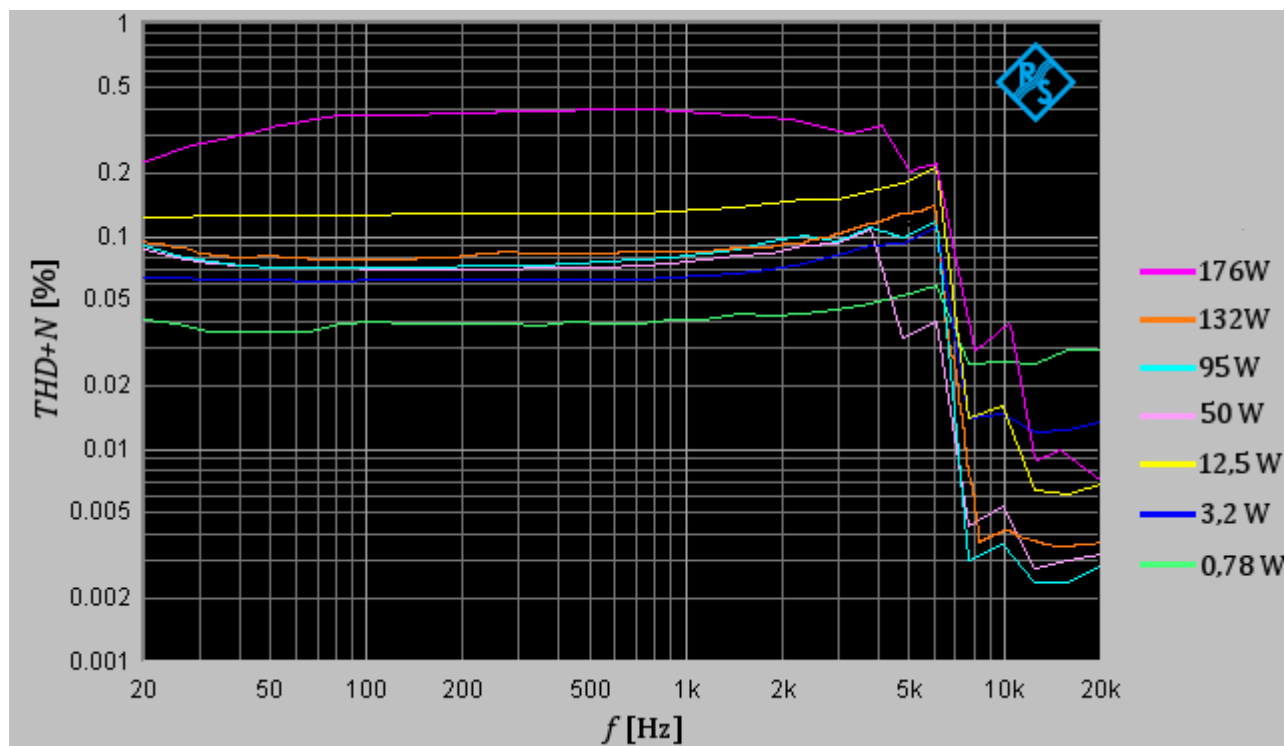
Obrázek D.5: Diskrétní zesilovač – PWM topologie, napětí na výstupu horního budiče vůči zemi –
 je zde patrný plavoucí potenciál „země“ horního budiče, který se pohybuje mezi 0 V a napětím napájení výkonového stupně. Maximální úroveň napětí výstupního napětí horního budiče tak dosahuje součtu napětí napájení budiče a výkonového stupně - přibližně 65 V vůči zemní svorce.
 $U_{vst} = 0,1 \text{ V}$, $f = 1 \text{ kHz}$, $R_z = 4 \ \Omega$, $U_{nap} = 50 \text{ V}$.



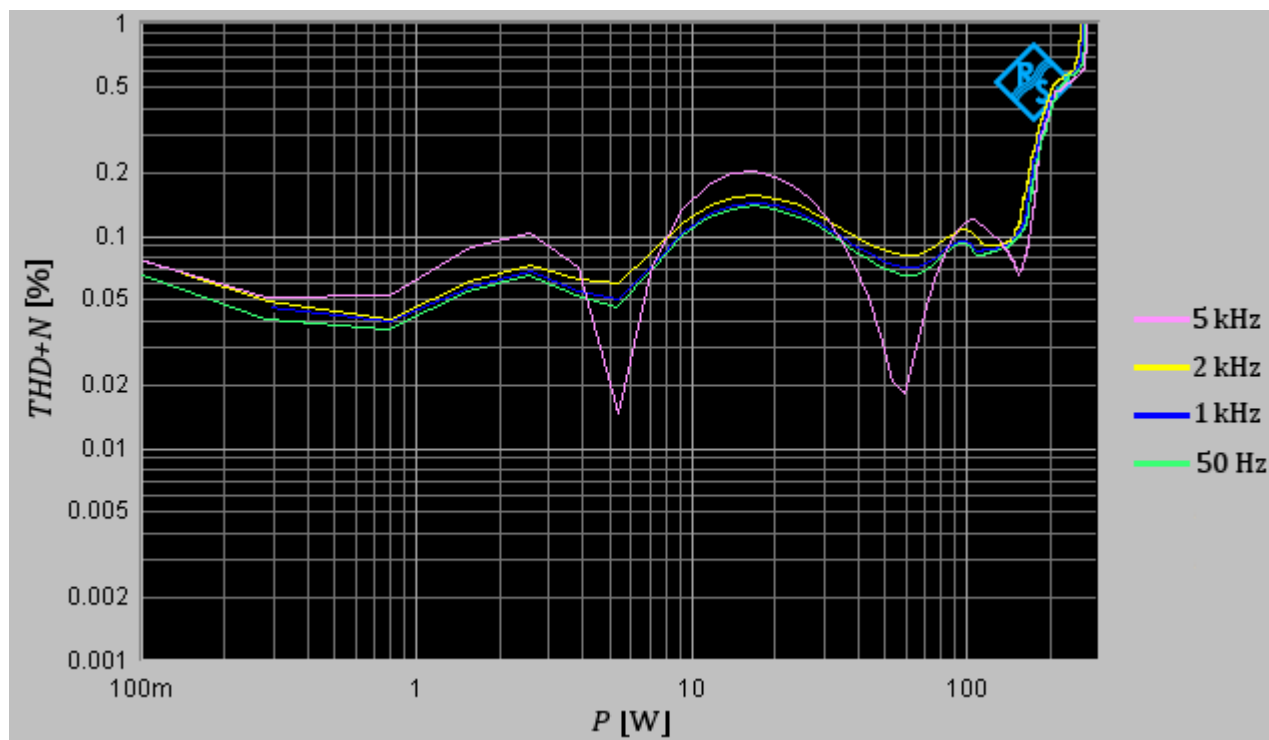
Obrázek D.6: Integrovaný zesilovač (pravý kanál), výstupní napětí, $U_{vst} = 0,55 \text{ V}$, $f = 1 \text{ kHz}$, $R_z = 4 \Omega$, $U_{nap} = 50 \text{ V}$

D.2 THD+N pravého kanálu integrovaného zesilovače

V kapitole práce 5.2 byly uvedeny výsledky měření parametru $THD+N$ pouze pro levý kanál z důvodu prakticky shodných výsledků pro kanál pravý. Výsledky měření pravého kanálu jsou tedy uvedeny zde. Podmínky měření byly shodné s podmínkami uvedenými v kapitole 5.1.



Obrázek D.7: Integrovaný zesilovač (pravý kanál), závislost $THD+N$ na frekvenci, parametrem je výstupní výkon zesilovače, $R_z = 4 \Omega$, $U_{nap} = 50 \text{ V}$, $BW = 20 \text{ Hz} - 22,5 \text{ kHz}$



Obrázek D.8: Integrovaný zesilovač (pravý kanál), závislost $THD+N$ na výstupním výkonu, parametrem je frekvence vstupního signálu., $R_z = 4 \Omega$, $U_{nap} = 50 \text{ V}$, $BW = 20 \text{ Hz} - 22,5 \text{ kHz}$

D.3 SNR pravého kanálu integrovaného zesilovače

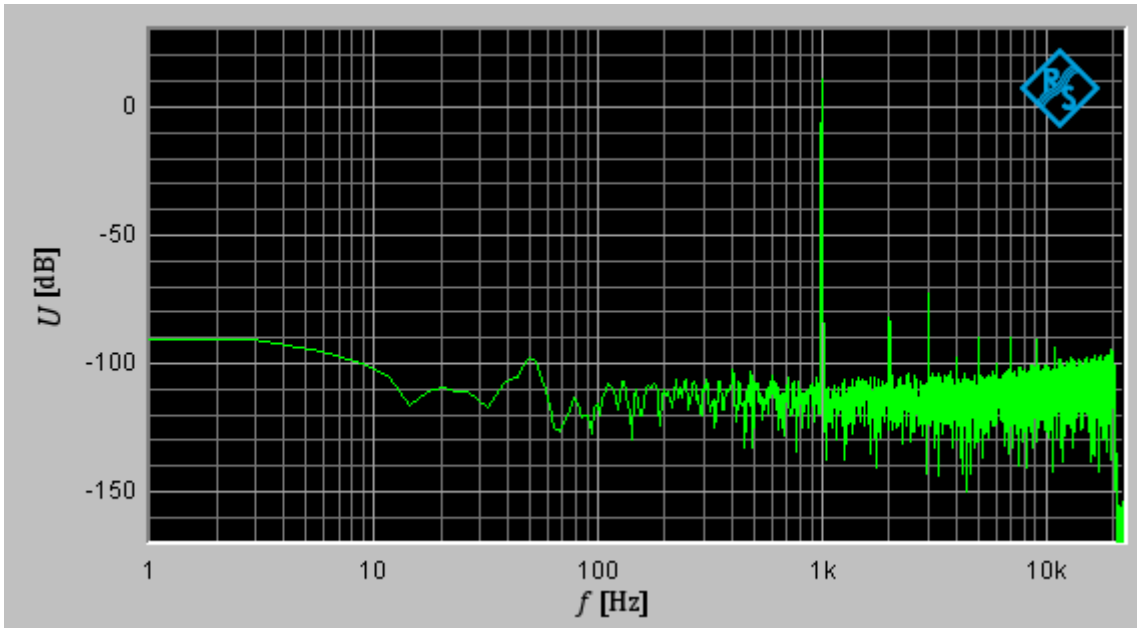
V kapitole práce 5.5 byly uvedeny výsledky měření parametru *SNR* pouze pro levý kanál z důvodu prakticky shodných výsledků pro kanál pravý. Výsledky měření pravého kanálu jsou tedy uvedeny zde. Podmínky měření byly shodné s podmínkami popsány v kapitole 5.1 a 5.5.

Integrovaný zesilovač - pravý kanál		
$P_{výst}$ [W]	<i>SNR</i> [dB]	<i>SNR</i> [dB] A-Weighting
3,1	80,515	83,327
12,5	86,735	89,211
28,2	90,21	92,628
50,1	92,592	95,058
95	95,21	97,694
154	97,45	99,85
200	97,654	100,54
226	98,38	101,15
253	99,05	102,25

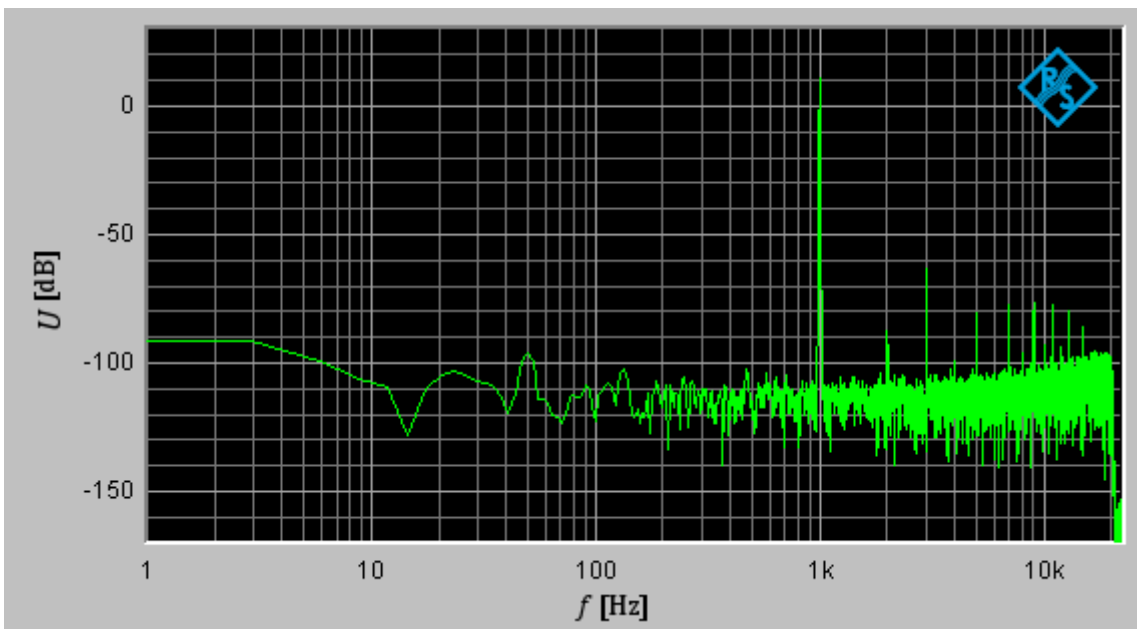
Tabulka D.1: Integrovaný zesilovač (pravý kanál), výsledky měření parametru *SNR*

D.2 Spektrum výstupního signálu - FFT

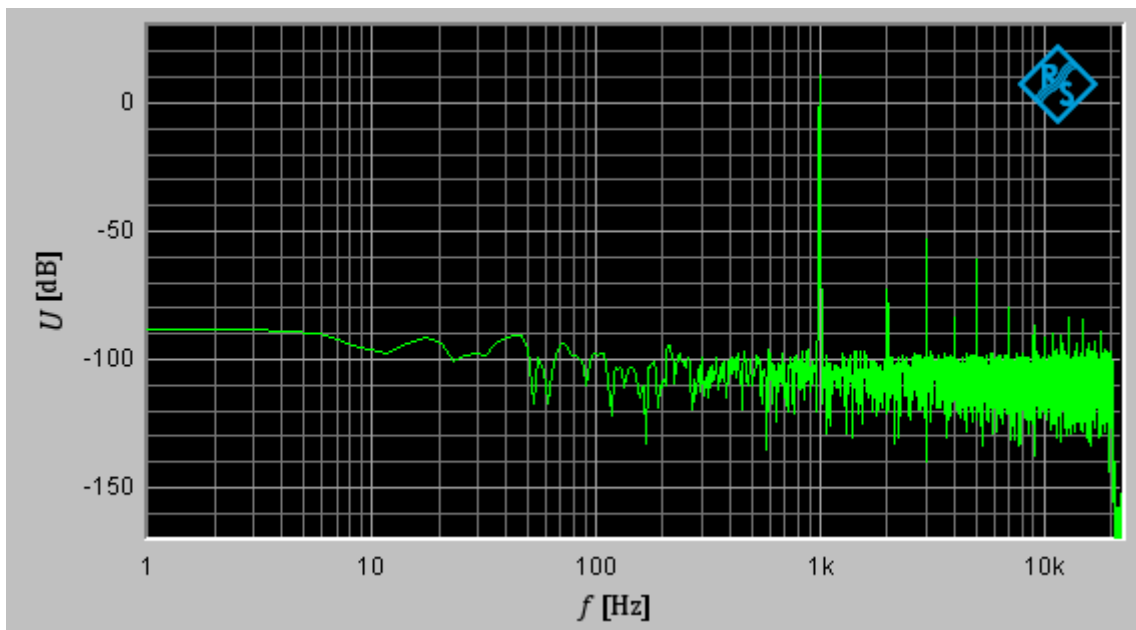
Zde jsou uvedeny vybraná frekvenční spektra výstupního signálu. Podmínky měření jsou popsány v kapitole 5.1 a 5.9. Uvedeny jsou vždy spektra pro obě topologie v případě diskrétního zesilovače a pro oba kanály v případě integrovaného zesilovače. Zobrazeny jsou spektra pro tři různé úrovně vstupního signálu o efektivní hodnotě 0,1 V, 0,3 V a 0,55 V odpovídající výstupním výkonům zhruba 3,3 W, 30 W a 100 W pro případ diskrétního zesilovače a výkonům 3,2 W, 28 W a 95 W u integrovaného zesilovače.



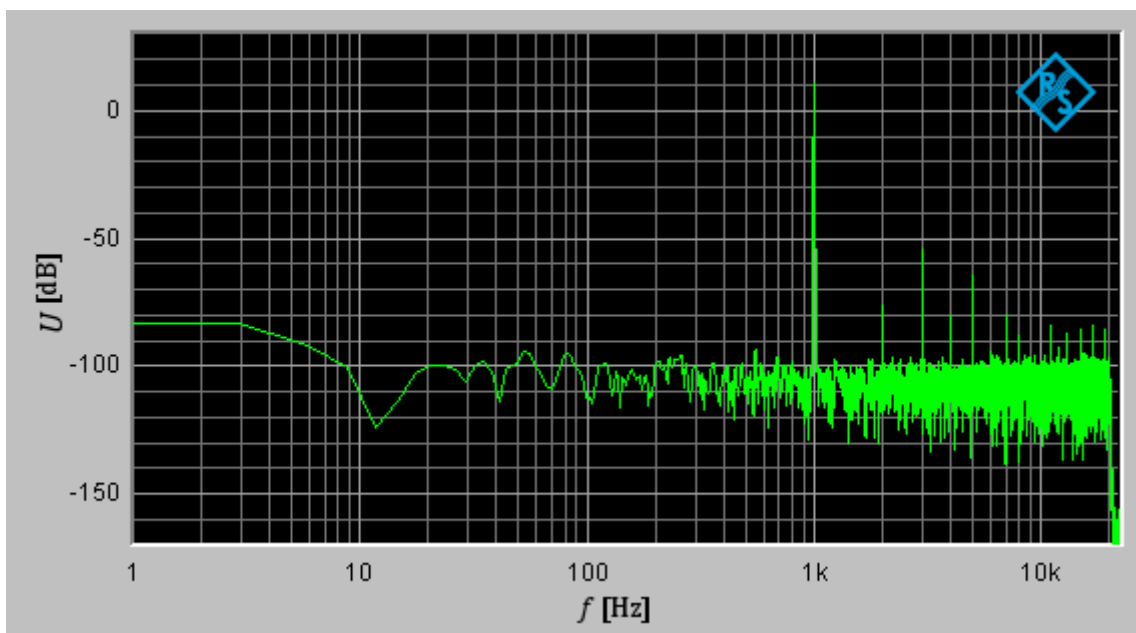
Obrázek D.9: Diskrétní zesilovač – Samo-oscilující topologie, $P_{out} = 3,3$ W, $U_{vst} = 0,1$ V, $f = 1$ kHz, $R_z = 4 \Omega$, $U_{nap} = 50$ V, BW = 20 Hz - 22 kHz



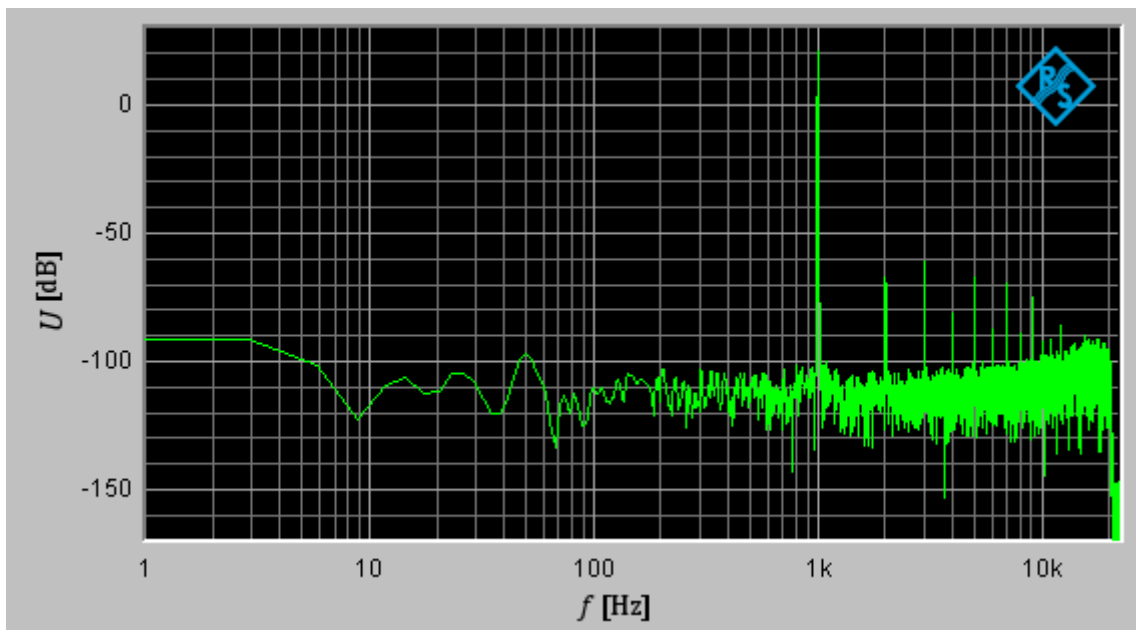
Obrázek D.10: Diskrétní zesilovač – PWM topologie, $P_{out} = 3,3$ W, $U_{vst} = 0,1$ V, $f = 1$ kHz, $R_z = 4 \Omega$, $U_{nap} = 50$ V, BW = 20 Hz - 22 kHz



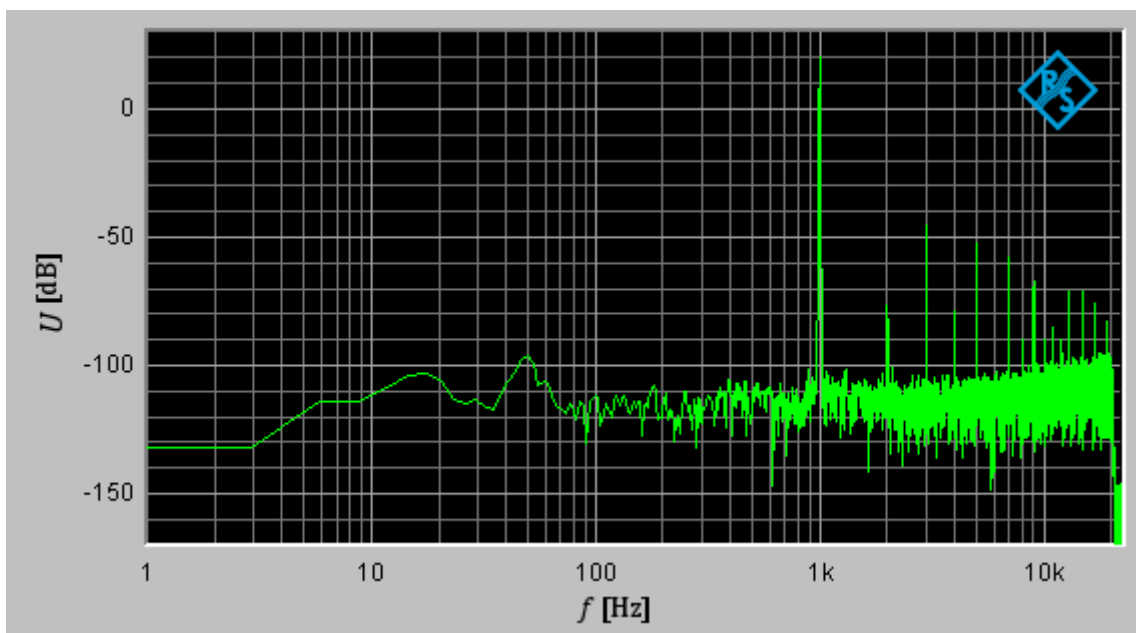
**Obrázek D.11: Integrovaný zesilovač (levý kanál), $P_{out} = 3,2 \text{ W}$, $U_{vst} = 0,1 \text{ V}$, $f = 1 \text{ kHz}$,
 $R_z = 4 \Omega$, $U_{nap} = 50 \text{ V}$, $BW = 20 \text{ Hz} - 22 \text{ kHz}$**



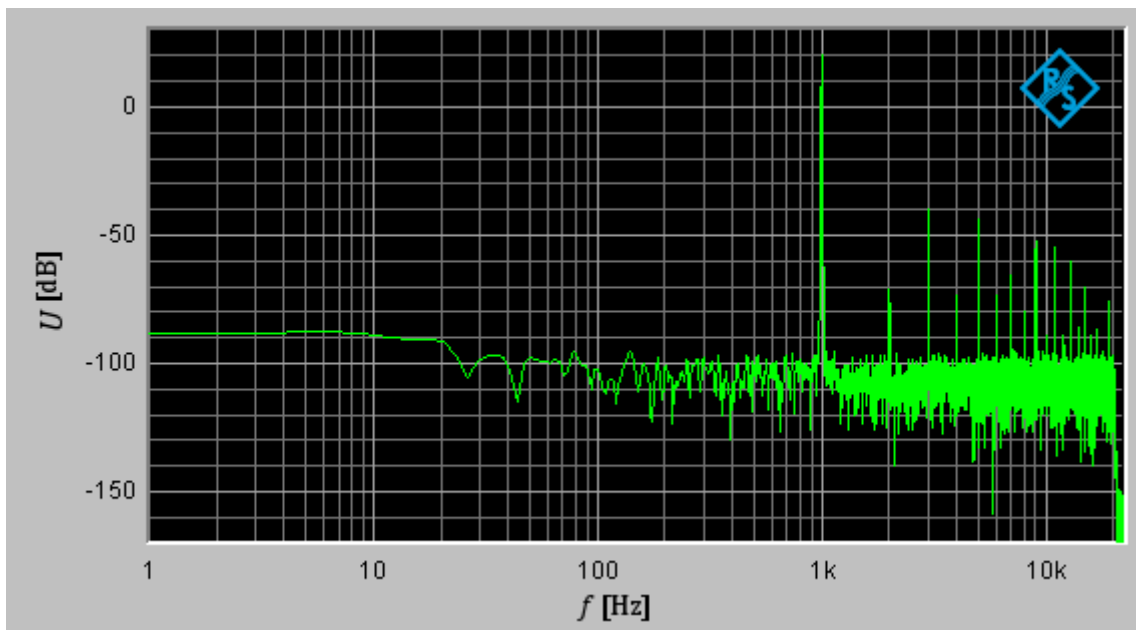
**Obrázek D.12: Integrovaný zesilovač (pravý kanál), $P_{out} = 3,2 \text{ W}$, $U_{vst} = 0,1 \text{ V}$, $f = 1 \text{ kHz}$,
 $R_z = 4 \Omega$, $U_{nap} = 50 \text{ V}$, $BW = 20 \text{ Hz} - 22 \text{ kHz}$**



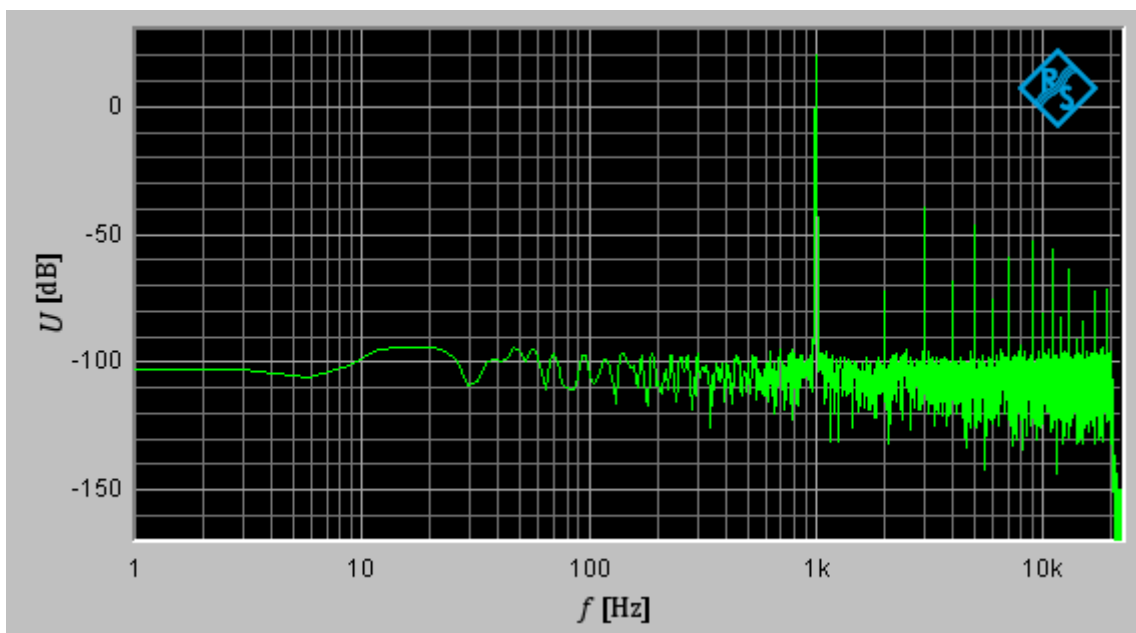
Obrázek D.13: Diskrétní zesilovač – Samo-oscilující topologie, $P_{out} = 30 \text{ W}$, $U_{vst} = 0,3 \text{ V}$, $f = 1 \text{ kHz}$, $R_z = 4 \Omega$, $U_{nap} = 50 \text{ V}$, $BW = 20 \text{ Hz} - 22 \text{ kHz}$



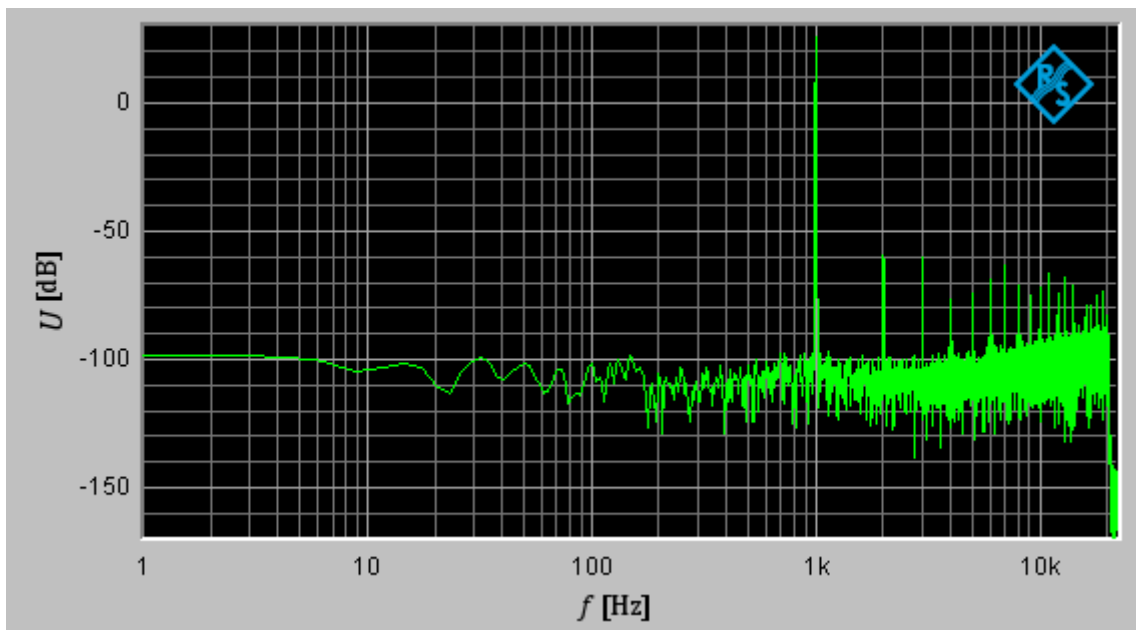
Obrázek D.14: Diskrétní zesilovač – PWM topologie, $P_{out} = 30 \text{ W}$, $U_{vst} = 0,3 \text{ V}$, $f = 1 \text{ kHz}$, $R_z = 4 \Omega$, $U_{nap} = 50 \text{ V}$, $BW = 20 \text{ Hz} - 22 \text{ kHz}$



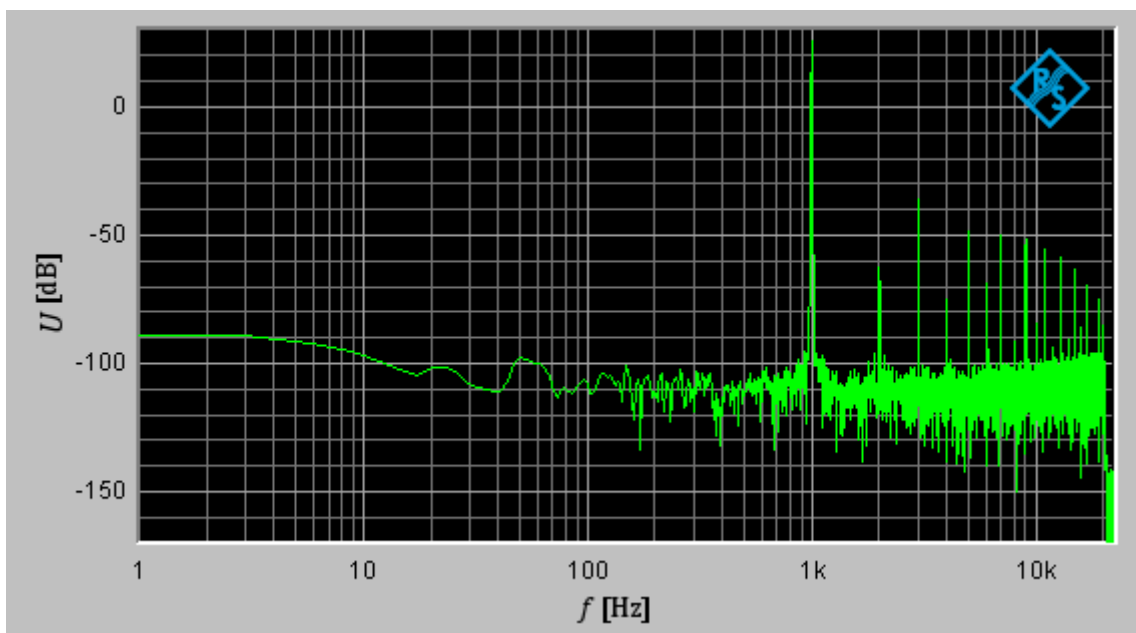
**Obrázek D.15: Integrovaný zesilovač (levý kanál), $P_{out} = 28 \text{ W}$, $U_{vst} = 0,3 \text{ V}$, $f = 1 \text{ kHz}$,
 $R_z = 4 \Omega$, $U_{nap} = 50 \text{ V}$, $BW = 20 \text{ Hz} - 22 \text{ kHz}$**



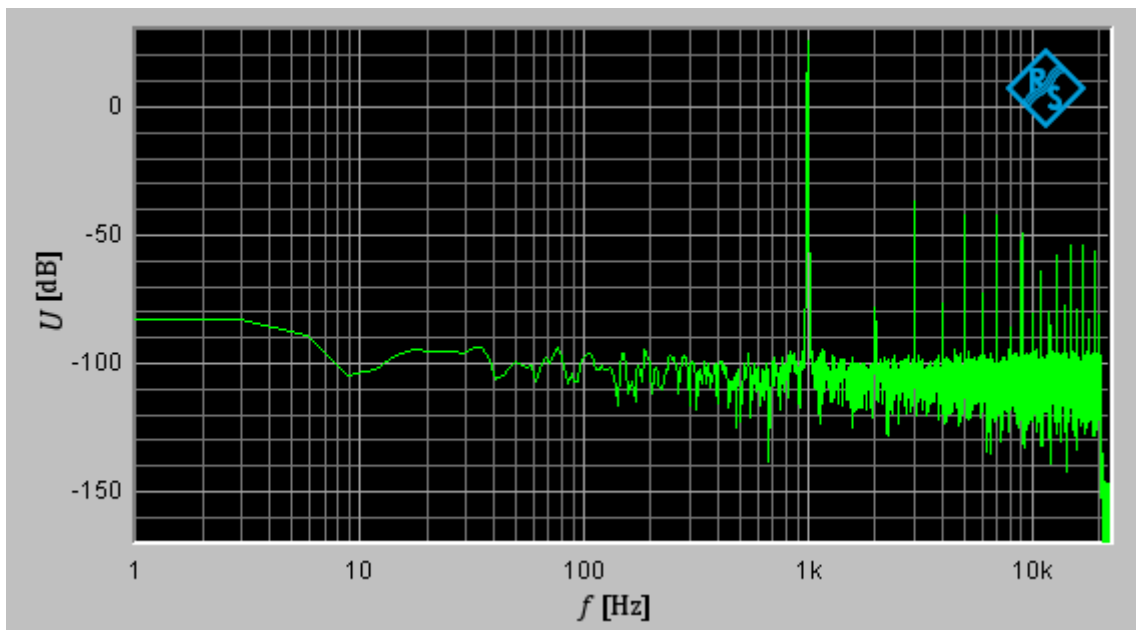
**Obrázek D.16: Integrovaný zesilovač (pravý kanál), $P_{out} = 28 \text{ W}$, $U_{vst} = 0,3 \text{ V}$, $f = 1 \text{ kHz}$,
 $R_z = 4 \Omega$, $U_{nap} = 50 \text{ V}$, $BW = 20 \text{ Hz} - 22 \text{ kHz}$**



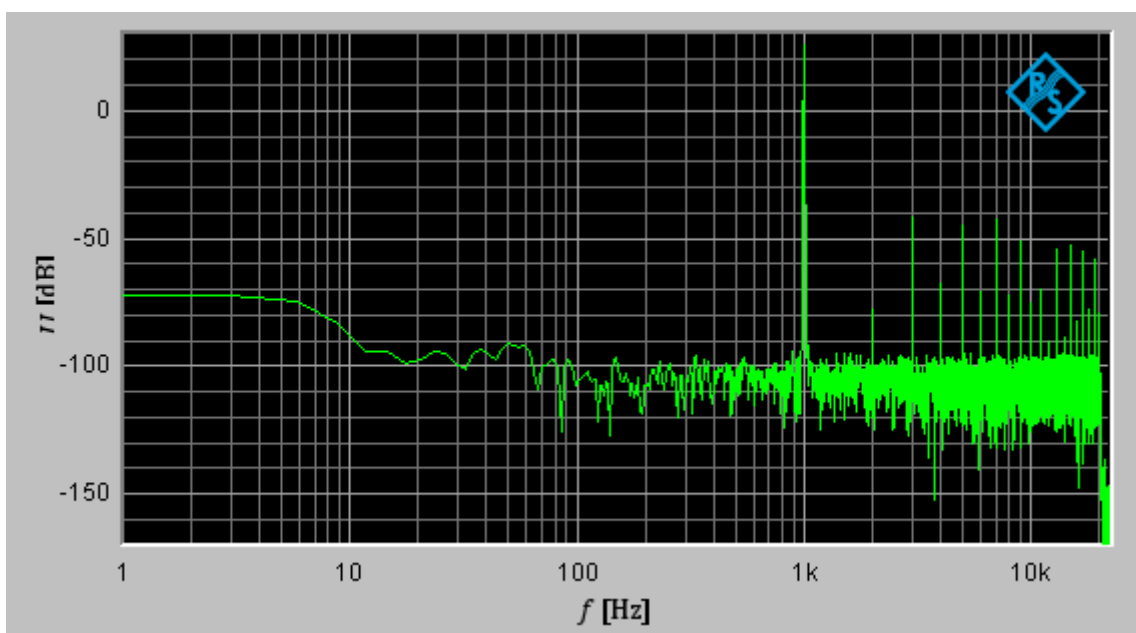
Obrázek D.17: Diskrétní zesilovač – Samo-oscilující topologie, $P_{out} = 100\text{ W}$, $U_{vst} = 0,55\text{ V}$, $f = 1\text{ kHz}$, $R_z = 4\ \Omega$, $U_{nap} = 50\text{ V}$, $BW = 20\text{ Hz} - 22\text{ kHz}$



Obrázek D.18: Diskrétní zesilovač – PWM topologie, $P_{out} = 100\text{ W}$, $U_{vst} = 0,55\text{ V}$, $f = 1\text{ kHz}$, $R_z = 4\ \Omega$, $U_{nap} = 50\text{ V}$, $BW = 20\text{ Hz} - 22\text{ kHz}$



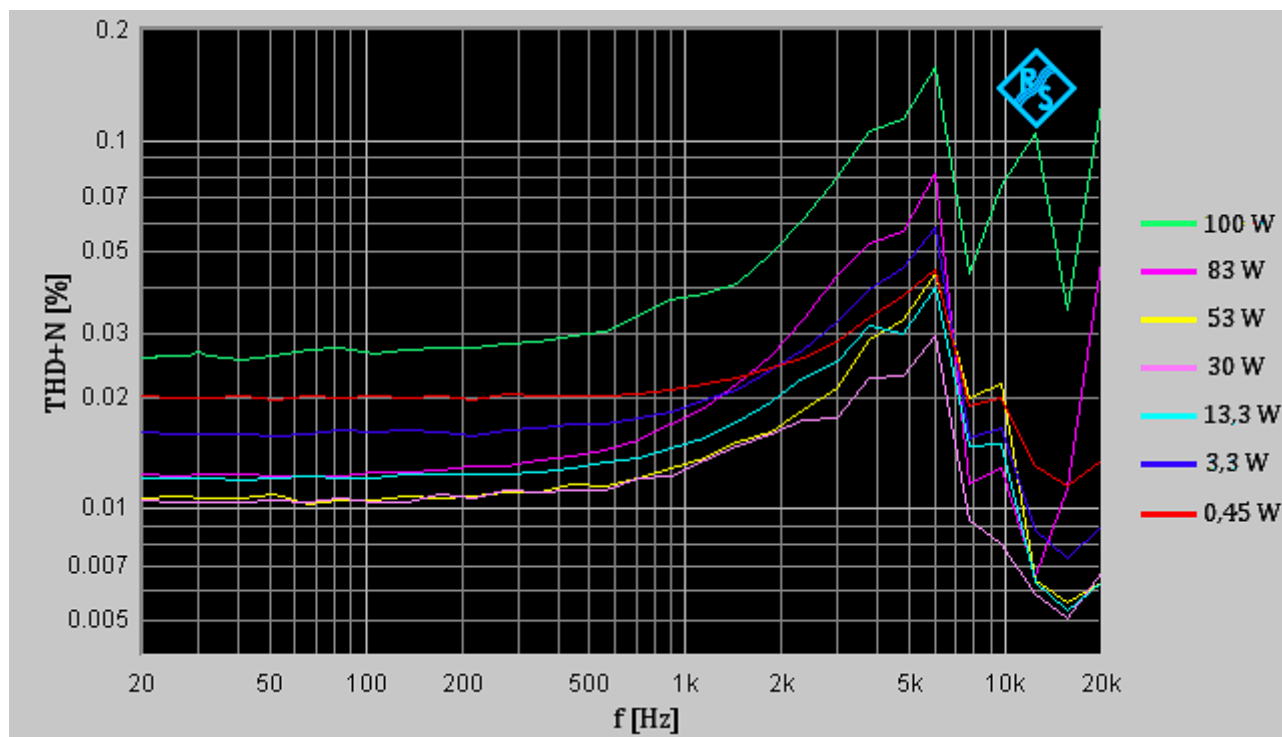
**Obrázek D.18: Integrovaný zesilovač (levý kanál), $P_{out} = 95 \text{ W}$, $U_{vst} = 0,55 \text{ V}$, $f = 1 \text{ kHz}$,
 $R_z = 4 \Omega$, $U_{nap} = 50 \text{ V}$, $BW = 20 \text{ Hz} - 22 \text{ kHz}$**



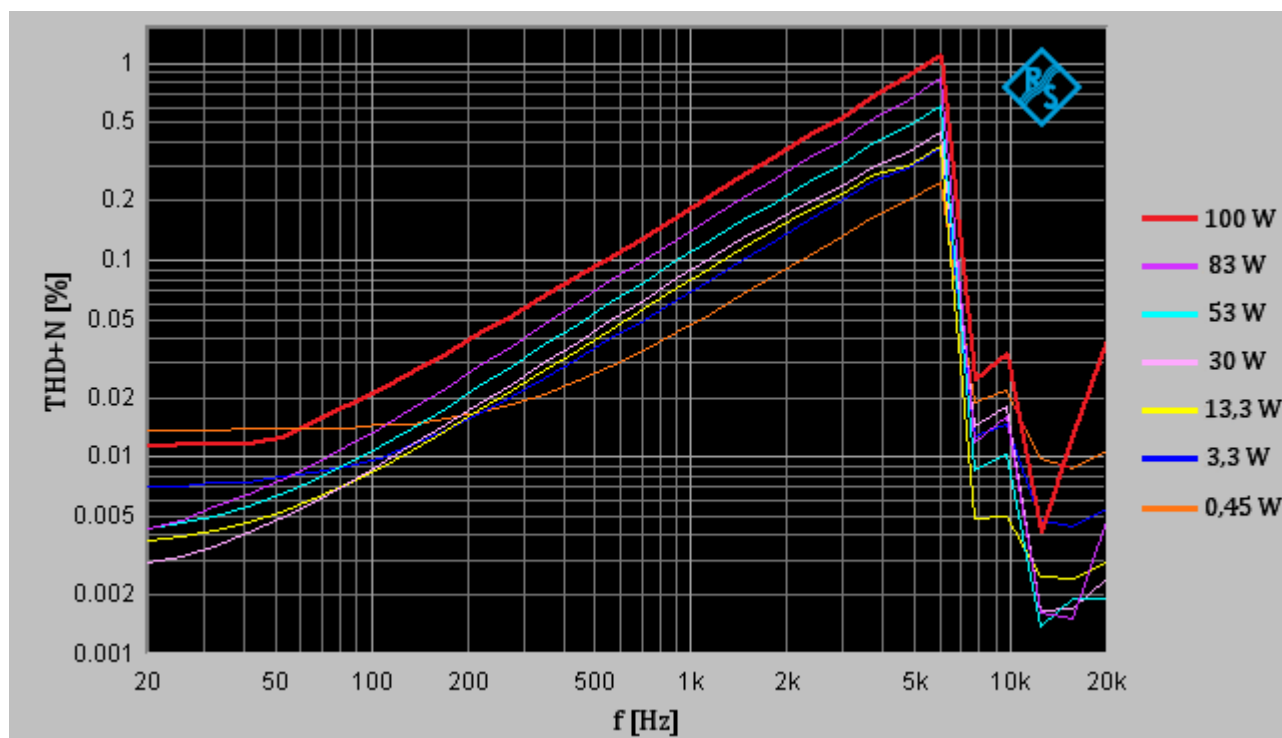
**Obrázek D.19: Integrovaný zesilovač (pravý kanál), $P_{out} = 95 \text{ W}$, $U_{vst} = 0,55 \text{ V}$, $f = 1 \text{ kHz}$,
 $R_z = 4 \Omega$, $U_{nap} = 50 \text{ V}$, $BW = 20 \text{ Hz} - 22 \text{ kHz}$**

D.4 THD+N diskrétního zesilovače při $U_{nap} = 32$ V

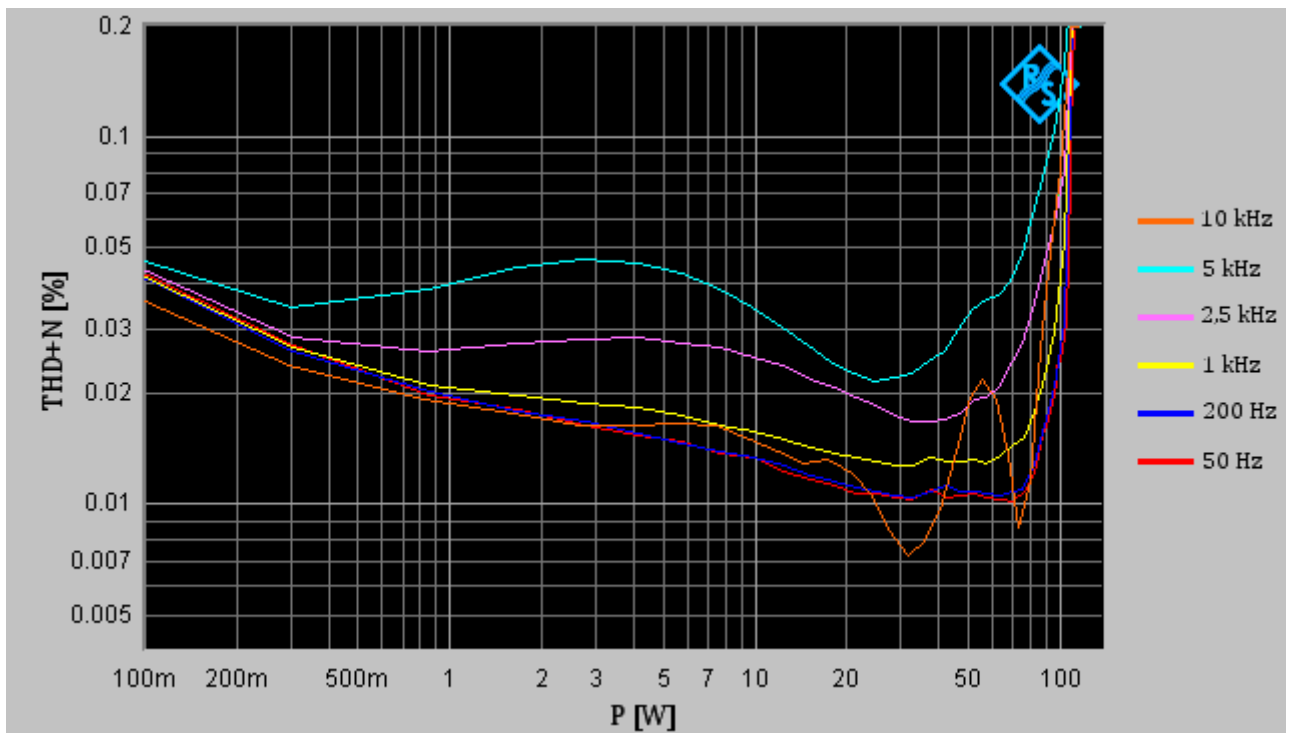
V kapitole práce 5.2 byly uvedeny výsledky měření parametru $THD+N$ pouze při výkonovém napájení zesilovačů $U_{nap} = 50$ V. Parametr $THD+N$ byl u diskrétního zesilovače navíc měřen při $U_{nap} = 32$ V. Výsledky měření jsou uvedeny zde. Ostatní podmínky jsou popsány v kapitole 5.1 a 5.2.



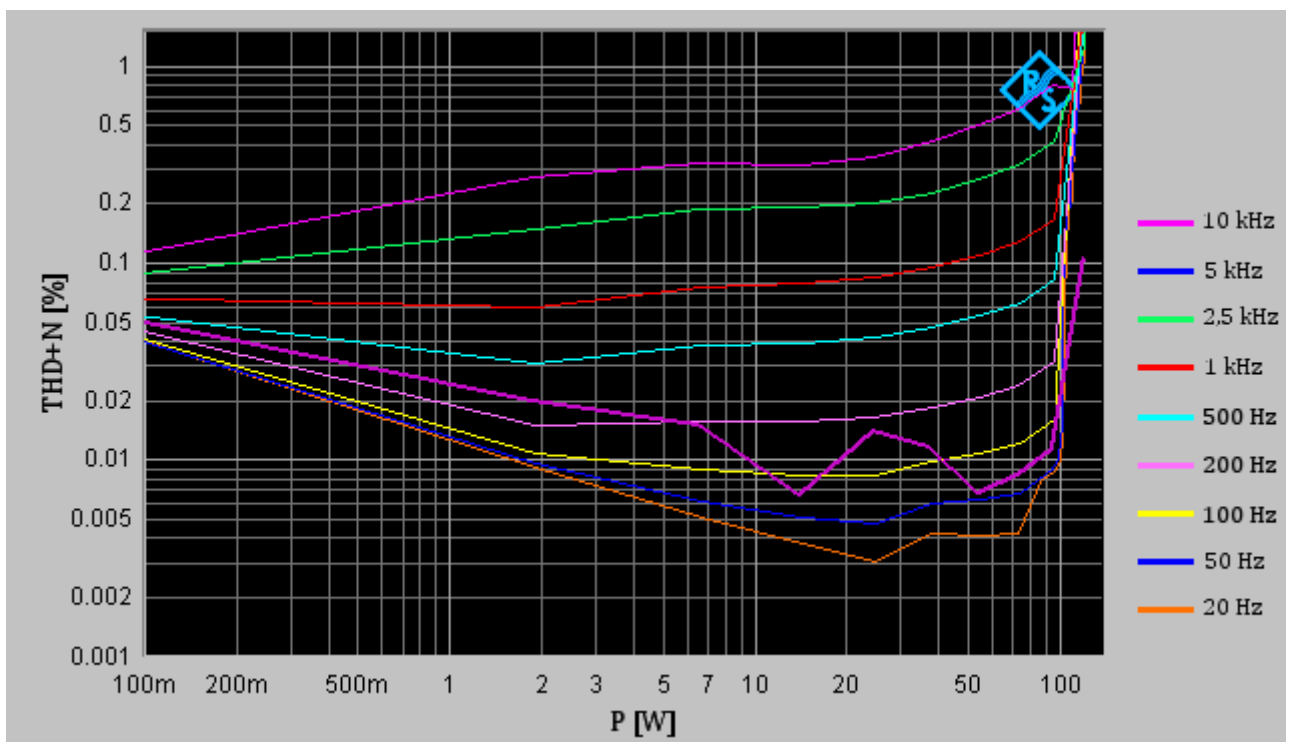
Obrázek D.20: Diskrétní zesilovač – Samo-oscilující topologie, závislost $THD+N$ na frekvenci, parametrem je výstupní výkon zesilovače. $R_z = 4 \Omega$, $U_{nap} = 32$ V, $BW = 20$ Hz - 22,5 kHz



Obrázek D.21: Diskrétní zesilovač – PWM topologie, závislost $THD+N$ na frekvenci, parametrem je výstupní výkon zesilovače. $R_z = 4 \Omega$, $U_{nap} = 32$ V, $BW = 20$ Hz - 22,5 kHz



Obrázek D.22: Diskrétní zesilovač - samo-oscilující topologie, závislost $THD+N$ na výstupním výkonu, parametrem je frekvence vstupního signálu. $R_z = 4 \Omega, U_{nap} = 32 \text{ V}, BW = 20 \text{ Hz} - 22,5 \text{ kHz}$



Obrázek D.23: Diskrétní zesilovač - PWM topologie, závislost $THD+N$ na výstupním výkonu, parametrem je frekvence vstupního signálu. $R_z = 4 \Omega, U_{nap} = 32 \text{ V}, BW = 20 \text{ Hz} - 22,5 \text{ kHz}$

D.5 SNR diskrétního zesilovače při $U_{nap} = 32$ V

V kapitole práce 5.5 byly uvedeny výsledky měření parametru SNR pouze při výkonovém napájení zesilovačů $U_{nap} = 50$ V. Parametr SNR byl u diskrétního zesilovače navíc měřen při $U_{nap} = 32$ V. Výsledky měření jsou uvedeny zde. Ostatní podmínky jsou popsány v kapitole 5.1 a 5.5.

$P_{výst}$ [W]	Samo-oscilující		PWM	
	SNR [dB]	SNR [dB] A-Weighting	SNR [dB]	SNR [dB] A-Weighting
0,1	84,321	88,392	83,328	87,853
0,2	90,328	94,433	89,543	93,779
0,3	93,784	98,008	92,983	97,378
0,4	96,432	100,431	95,647	99,934
0,5	98,44	102,491	97,354	101,895
0,55	99,915	103,102	98,217	102,394
0,6	99,93	103,882	98,844	103,439

Tabulka D.2: Diskrétní zesilovač, výsledky měření parametru SNR pro $U_{nap} = 32$ V

D.6 Fotografie měřícího příslušenství



Obrázek D.23: Výkonová odporová zátěž použitá při měření. Velikost zátěže $R_z = 4 \Omega$ je dosažena sériovým spojením čtyř jedno-ohmových rezistorů o maximálním ztrátovém výkonu 100 W. Zátěž je doplněna pasivním chladičem.