

## I. IDENTIFIKAČNÍ ÚDAJE

<b>Název práce:</b>	<b>FPGA demonstrátor soft mikroprocesoru</b>
<b>Jméno autora:</b>	<b>Adam Patera</b>
<b>Typ práce:</b>	bakalářská
<b>Fakulta/ústav:</b>	Fakulta elektrotechnická (FEL)
<b>Katedra/ústav:</b>	Katedra mikroelektroniky
<b>Oponent práce:</b>	Ing. Tomáš Teplý
<b>Pracoviště oponenta práce:</b>	Katedra mikroelektroniky, FEL ČVUT v Praze

## II. HODNOCENÍ JEDNOTLIVÝCH KRITÉRIÍ

<b>Zadání</b>	<b>průměrně náročné</b>
<i>Hodnocení náročnosti zadání závěrečné práce.</i>	
Zadání dávalo studentovi určitou volnost při volbě složitosti vlastního mikroprocesoru/mikropočítače. Student ne zvolil nejjednodušší variantu v podobě implementace několika málo instrukcí postačujících pro realizaci jednoduchého mikroprocesoru, ale zvolil náročnější řešení.	

<b>Splnění zadání</b>	<b>splněno</b>
<i>Posuďte, zda předložená závěrečná práce splňuje zadání. V komentáři případně uveďte body zadání, které nebyly zcela splněny, nebo zda je práce oproti zadání rozšířena. Nebylo-li zadání zcela splněno, pokuste se posoudit závažnost, dopady a případně i příčiny jednotlivých nedostatků.</i>	
Student splnil všechny body zadání.	

<b>Zvolený postup řešení</b>	<b>správný</b>
<i>Posuďte, zda student zvolil správný postup nebo metody řešení.</i>	
Student při návrhu postupoval systematicky a zvolená cesta vedla k úspěšné realizaci a ověření funkčnosti návrhu.	

<b>Odborná úroveň</b>	<b>A - výborně</b>
<i>Posuďte úroveň odbornosti závěrečné práce, využití znalostí získaných studiem a z odborné literatury, využití podkladů a dat získaných z praxe.</i>	
Student využil znalosti získané studiem doplněné o znalosti získané z odborné literatury týkající se převážně návrhu aplikací pro FPGA v jazyku VHDL.	

<b>Formální a jazyková úroveň, rozsah práce</b>	<b>B - velmi dobře</b>
<i>Posuďte správnost používání formálních zápisů obsažených v práci. Posuďte typografickou a jazykovou stránku.</i>	
K bakalářské práci bych měl několik výhrad týkajících se menšího množství překlepů a pravopisných chyb (např. shoda podmětu s přísudkem, dlouhé i ve slově řídicí, apod.), popisu tabulek, které se umísťují nad tabulky, horší kvality některých obrázků a celkově horšího vizuálního dojmu způsobeného kombinací příliš úzkých nebo naopak příliš širokých okrajů, především na lichých stranách textu. Dále se zde vyskytují nepřesnosti v názvosloví jako overflow pro označení podtečení zásobníku, paměť LIFO jako Last In, Last Out, apod. Počet stran práce je nadprůměrný, k čemuž přispívá i umístění detailního popisu všech instrukcí přímo v hlavní části práce. Tuto část bych umístil spíše do příloh, stejně jako ukázkový program, detailní popis registrů a některé rozsáhlejší tabulky.	

<b>Výběr zdrojů, korektnost citací</b>	<b>B - velmi dobře</b>
<i>Vyjádřete se k aktivitě studenta při získávání a využívání studijních materiálů k řešení závěrečné práce. Charakterizujte výběr pramenů. Posuďte, zda student využil všechny relevantní zdroje. Ověřte, zda jsou všechny převzaté prvky řádně odlišeny od vlastních výsledků a úvah, zda nedošlo k porušení citační etiky a zda jsou bibliografické citace úplné a v souladu s citačními zvyklostmi a normami.</i>	
Většina uvedené literatury byla využita k získání znalostí potřebných pro tvorbu programu v jazyku VHDL pro FPGA Xilinx Spartan-3. V práci mi chybí zejména rozsáhlejší teoretický úvod týkající se návrhu soft mikroprocesorů na FPGA, rozbor již	

realizovaných projektů a z toho vyplývající směr návrhu vlastního řešení opírající se o závěry z těchto projektů. V práci se tak vyskytuje pouze minimum citací a žádný převzatý obrázek, či tabulka.

## Další komentáře a hodnocení

*Vyjádřete se k úrovni dosažených hlavních výsledků závěrečné práce, např. k úrovni teoretických výsledků, nebo k úrovni a funkčnosti technického nebo programového vytvořeného řešení, publikačním výstupům, experimentální zručnosti apod.*

Student tvrdí, že práce nabízí úvod do jazyka VHDL, nicméně ukázky kódu umístěné v textu práce neobsahují slovní komentář, tudíž k jejich pochopení je potřeba znalost základů jazyka VHDL. Zde bych buď volil přidání komentářů k jednotlivým řádkům kódu, nebo bych do práce začlenil shrnutí základů jazyka VHDL nezbytných pro pochopení těchto příkladů.

## III. CELKOVÉ HODNOCENÍ, OTÁZKY K OBHAJOBĚ, NÁVRH KLASIFIKACE

*Shrňte aspekty závěrečné práce, které nejvíce ovlivnily Vaše celkové hodnocení. Uveďte případné otázky, které by měl student zodpovědět při obhajobě závěrečné práce před komisí.*

Práci spatřuji jako povedenou a přínosnou jednak pro studium návrhu v jazyku VHDL, ale zejména pro studium mikročítačové techniky, kdy tato práce pomůže přiblížit vnitřní uspořádání a fungování jednotlivých částí mikročítače.

K práci mám 4 otázky:

- 1) Z účelu práce není úplně zřejmé, zda bude použita pro výukové účely. Pokud ano, pak bych se v kapitole 2 držel standardně používaných architektur mikročítačů. Jaké základní architektury znáte a kterou z nich jste realizoval ve své práci?
- 2) V kapitole 2.4.1 zmiňujete, že ignorujete přetečení a podtečení zásobníku návratových adres. Znamená to, že se hodnota ukazatele na zásobník např. v případě přetečení změní na nulu nebo v něm zůstane hodnota 15? Myslíte si, že je to vhodnější řešení, než vyvolat reset programu nebo alespoň vygenerovat chybový signál CA?
- 3) Testoval jste, zda je příjem dat přes UART bez využití zásobníku pro přijatá data a bez systému přerušení reálně použitelný?
- 4) Jaké reálné využití bude Vaše práce mít? Budete v ní pokračovat? Pokud ano, jakým směrem se bude návrh ubírat?

I přes výše zmíněné připomínky je zřejmé, že student věnoval práci velké množství času a podařilo se mu vytvořit z mého pohledu velmi zdařilý komplexní mikročítač, který může sloužit jako studijní materiál a na výsledky této práce lze navázat a dále ji rozvíjet.

Předloženou závěrečnou práci hodnotím klasifikačním stupněm **A - výborně**.

Datum: 9.6.2015

Podpis: