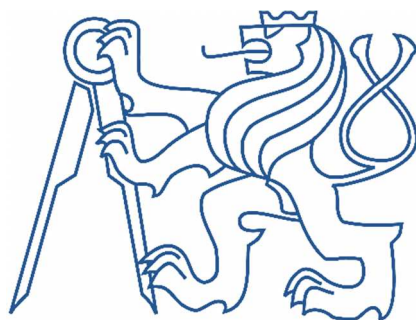


ČESKÉ VYSOKÉ UČENÍ TECHNICKÉ V PRAZE

Fakulta elektrotechnická

Katedra mikroelektroniky



Precizní analogové rozhraní

pro zpracování zvuku

Diplomová práce

Autor:

Pavel Krásenský

Praha, 2015

Vedoucí práce:

Ing. Vít Záhlava, CSc.

ZADÁNÍ DIPLOMOVÉ PRÁCE

Student: **Bc. Pavel Krásenský**

Studijní program: Komunikace, multimédia a elektronika
Obor: Elektronika

Název tématu: **Precizní analogové rozhraní pro zpracování zvuku**

Pokyny pro vypracování:

1. Seznamte se s problematikou DA převodníků s vysokým rozlišením, vyhodnoťte metody převodů a vyberte nejvhodnější metodu.
2. Na základu získaných poznatků navrhnete a zkonstruujete analogové rozhraní s vysokým rozlišením, určené zejména pro použití v nahrávacích studiích a domácí poslech ve vysoké kvalitě. Připojení k PC a dalším digitálním zařízením realizujete pomocí USB, případně dalších formátů, používaných ve studiové praxi (např. AES3).
3. Proveďte ověření funkce a veškerá měření, potřebná pro zhodnocení vlastností analogového rozhraní. Kriticky zhodnoťte Vámi zvolené řešení.

Seznam odborné literatury:

1. OTT, Henry W.: Electromagnetic compatibility engineering: scientist and engineer's guide. Vyd. 1. Hoboken: Wiley, c2009, xxv, 843 s. ISBN 978-0-470-18930-6.
2. SMITH, W.: Digital signal processing: scientist and engineer's guide. Vyd. 1. California: California Technical Publishing, 1997, 626 s. ISBN 09-660-1763-3.
3. Záhlava, V.: Návrh a konstrukce desek plošných spojů, BEN, Praha 2011

Vedoucí: Ing. Vít Záhlava, CSc.

Platnost zadání: 28. 2. 2016



Prof. Ing. Miroslav Husák, CSc.
vedoucí katedry



prof. Ing. Pavel Ripka, CSc.
děkan

V Praze dne 9. 9. 2014

Prohlášení

Prohlašuji, že jsem předloženou práci vypracoval samostatně a že jsem uvedl veškeré použité informační zdroje v souladu s Metodickým pokynem o dodržování etických principů při přípravě vysokoškolských závěrečných prací.

V Praze dne 10. 5. 2015

podpis

Poděkování

Na tomto místě bych chtěl poděkovat vedoucímu práce Ing. Vítu Záhlavovi CSc. za cenné rady, které mi pomohly, doc. Dr. Ing. Jiřímu Hospodkovi za poskytnutí technického zázemí a podporu, Ing. Tomáši Vítkovi za frézování panelu přístroje a přítelkyni, rodičům a kamarádům za podporu a motivaci.

Také děkuji firmě Retry, s.r.o. za poskytnutí dvouleté studentské licence na návrhový systém Altium Designer a firmám Texas Instruments a Analog Devices za poskytnuté vzorky součástek.

Anotace

Cílem této diplomové práce bylo navázat na semestrální projekt na téma vývoje vysoce kvalitního analogového rozhraní k PC a pokusit se dále vylepšit parametry původně realizovaného prototypu.

Práce se zaměřuje na návrh osmikanálového D/A převodníku s extrémně vysokým odstupem rušivých signálů, tedy zkreslení a šumu. Převodník je koncipován primárně jako součást elektroakustického řetězce, tato práce si však neklade za cíl zjišťovat, zda jsou dosažené hodnoty ještě smysluplné pro vylepšení smyslového požitku z poslechu hudby nebo rozpoznatelné v rámci rozlišení lidského ucha.

Zkreslení až o čtyři řády vyšší, než u realizovaného převodníku, vzniká elektrodynamických reproduktorech a šum o jeden až dva řády vyšší je nevyhnutelně generován koncovým zesilovačem, byť by se v obou případech jednalo o kvalitní komponenty. Cílem návrhu tedy bylo spíše prozkoumat technické, fyzikální a osobní limity spojené s návrhem digitálně-analogového rozhraní.

Summary

The main objective of this thesis was to expand my latter semestral project on high-performance digital to analog interface and further improve overall results of the earlier prototype.

The thesis focus mainly on design of eight-channel D/A converter with extremely low distortion and noise. The device is intended mainly for use as a part of electro-acoustic chain, however this thesis does not investigate if the results achieved are meaningful for enjoyment of listening to the music or even distinguishable by the human ear.

As far as four orders of magnitude greater distortion is generated by electrodynamic transducers and one or two orders of magnitude greater noise is inevitably generated by power amplifier, even in case of high-quality components. The purpose of the design was rather to explore technical, physical and personal limits connected with design of such a device.

Klíčová slova

D/A převodník, vzorkovací frekvence, celkové harmonické zkreslení, poměr signál/šum, rušení, tepelný šum

Index terms

D/A converter, sampling rate, total harmonic distortion, signal-to-noise ratio, interference, thermal noise

Obsah

1 Úvod	2
2 Teoretický rozbor	3
2.1 Teorie D/A převodu.....	3
2.1.1 Základní parametry D/A převodníků.....	3
2.1.2 Chyby D/A převodníků	4
2.1.3 D/A převodníky se Σ - Δ modulátorem.....	4
2.2 Sběrnice I ² S.....	5
2.3 USB	6
2.4 FFT	10
2.5 Stanovení technických požadavků realizovaného zařízení	10
2.5.1 Počet kanálů.....	10
2.5.2 Harmonické kreslení.....	12
2.5.3 Dynamický rozsah.....	12
2.6 Popis vybraného D/A čipu ES9018S	13
2.7 I-U převod.....	16
3 Návrh hardware	17
3.1 Modulární koncepce	17
3.2 Modul D/A převodníku.....	18
3.2.1 Prototyp modulu D/A převodníku.....	19
3.2.2 Finální verze modulu D/A převodníku.....	31
3.3 Modul napájecího zdroje	38
3.4 USB modul.....	39
3.5 Modul galvanického oddělení	39
3.6 Modul s mikrokontrolérem	40
4 Návrh software.....	42
4.1 Popis zdrojového kódu.....	42
4.2 Popis registrů D/A převodníku ES9018S.....	45
5 Mechanická konstrukce.....	46
6 Shrnutí.....	47
Seznam ilustrací.....	48
Seznam tabulek	49
Seznam použitých zkratk.....	50
Seznam použité literatury	51
Příloha	53

1 Úvod

V posledních desetiletích nenastaly na poli kvality reprodukce hudby výrazné změny, zcela se však změnil způsob, jakým hudbu přehráváme, a jak k ní přistupujeme.

Nejčastějším fyzickým hudebním nosičem sice nadále zůstává CD, následované analogovou gramodeskou a pokročilými (ale okrajovými) digitálními formáty jako SACD a DVD-Audio, případně Blu-Ray, fyzická média jako taková jsou však na naprostém ústupu vlivem rozšíření digitálně distribuované hudby. Její přehrávání je možné z lokálně uloženého souboru, pomocí streamování z vlastního zařízení (po Internetu, LAN nebo WiFi) nebo specializované služby. Těch existuje hned několik, mají velmi rozsáhlou databázi hudby (kterou poskytují někdy i ve vyšší kvalitě než CD nosiče) a jejich předplatné je velmi levné nebo jsou zcela zdarma a vydělávají zobrazováním reklamy.

Mnohem častěji (téměř vždy) je dnes tedy na začátku či uprostřed řetězce pro reprodukci hudby počítač, ať již stolní, nebo v podobě mobilního telefonu, tabletu, embedded řešení ve specializovaném přístroji či HTPC, tedy počítače dedikovaného k dekódování a přehrávání multimédií.

Vzorkovací frekvence a bitová hloubka datových souborů s hudbou je pak odvozena z výše jmenovaných fyzických nosičů: od 44,1kHz/16bit (CD kvalita) do 192kHz/24bit (DVD-Audio, SACD). Ve studiové praxi bývá pro editování dat většinou používán formát 96kHz/24bit.

Vliv těchto vzorkovacích frekvencí na subjektivní kvalitu poslechu je velmi diskutabilní [1], avšak existence těchto formátů a jejich stoupající četnost výskytu opodstatňuje potřebu hardware, který je schopen tyto formáty přehrát.

Většina uživatelů bez vyšších nároků na kvalitu reprodukce používá integrované D/A převodníky zmíněných zařízení, neboť jejich parametry nejsou zpravidla při použití běžných zesilovačů a reproduktorů (či reprosoustav), navrhovaných s důrazem na co nejnižší výrobní náklady a jednoduchost masové produkce, limitujícím faktorem.

Pokud má však posluchač nároky vyšší a přizpůsobí jim analogovou část řetězce, D/A převodník se stane velmi brzy nedostatečným a je nutné jej realizovat externě jako samostatný přístroj či alespoň počítačovou kartu.

Samotné čipy audio D/A převodníků mají obvykle digitální vstup realizovaný poměrně zastaralou sběrnici I²S, která však není vyvedena na základních deskách počítačů. Někdy je možné přímé propojení počítače s čipem pomocí standardu S/PDIF, který však s sebou nese omezení na pouhé dva kanály (v komprimované podobě i více, ta však není podporována D/A čipy).

2 Teoretický rozbor

V této kapitole bych rád osvětlil teoretické základy, na kterých stojí praktická realizace, popsal používané standardy (sběrnice, zapojení) a nastínil myšlenkový postup předcházející praktickému návrhu zařízení popisovaného v této práci.

2.1 Teorie D/A převodu

D/A převodníkem můžeme nazvat takový obvod, jehož cílem je převést číslicovou (vzorkovanou a kvantovanou) hodnotu reprezentující signál na jí odpovídající analogovou veličinu.

Analogový signál je teoreticky možné digitalizovat a opět převést na analogový bez ztráty informace. Digitální reprezentaci signálu můžeme rovněž beze ztráty uchovávat, kopírovat a přehrávat.

2.1.1 Základní parametry D/A převodníků

Rozlišení

Digitální vstup převodníku je zpravidla binárně váhované slovo, reprezentující analogový signál určený k rekonstrukci. Šířka tohoto slova se nazývá rozlišení. Typicky se pohybuje mezi 6 a 24 bity. Výstupní hodnota odpovídající každému bitu je polovinou hodnoty odpovídající sousedícímu, významnějšímu bitu. Větší počet bitů zpravidla znamená vyšší dynamický rozsah.

Efektivní počet bitů

Efektivní počet bitů (ENOB) udává skutečný, nikoli teoretický dynamický rozsah daného převodníku. Je dán rozsahem, ve kterém je výstup převodníku monotónní neboli ve kterém se hodnota výstupu zvyšuje se zvyšováním hodnoty vstupního slova a naopak.

Rychlost

Rychlost je zjednodušený název pro maximální vzorkovací frekvenci, kterou je daný převodník schopen zpracovat a převést na analogový signál. Dle vzorkovacího teorému může být nejvyšší bezchybně rekonstruovaná frekvence rovna nanejvýš jedné polovině vzorkovací frekvence. [2]

2.1.2 Chyby D/A převodníků

Velikost **harmonického zkreslení (THD)** je závislá na amplitudě výstupního signálu D/A převodníku. Je definovaná jako poměr velikosti rušivých harmonických složek (násobků 1. harmonické) k velikosti užitečného signálu.

Diferenciální nelinearita udává, jak moc se liší skutečná hodnota analogového výstupu pro dvě sousedící kódové hodnoty od ideální hodnoty 1 LSB. Pokud je DNL menší než 1 LSB, je zaručeno, že je jeho výstup monotónní, ačkoli není monotonicita na DNL přímo závislá.

Integrální nelinearita převodníku udává celkovou odchylku od ideální (lineární) charakteristiky. Projevuje se především vznikem harmonického a intermodulačního zkreslení.

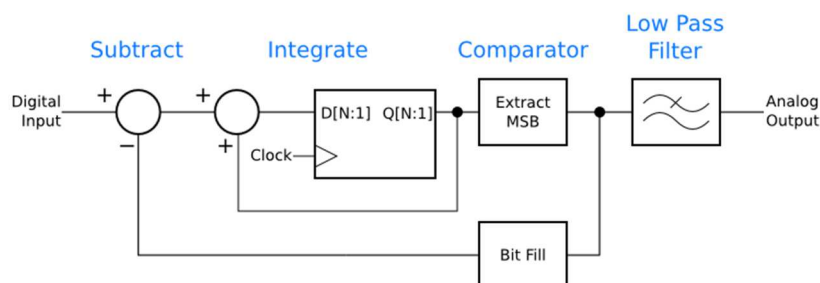
Šum je rušivý signál existující na výstupu každého reálného D/A převodníku bez ohledu na přítomnost užitečného signálu. Je daný zejména tepelným šumem pasivních prvků převodníku a má negativní vliv na ENOB.

2.1.3 D/A převodníky se Σ - Δ modulátorem

Σ - Δ modulátor je obvod, který převádí vstupní vzorky na souvislý datový tok s frekvencí f . Poměr této frekvence vůči vzorkovací frekvenci původního signálu f_s se nazývá poměr převzorkování. Průměrná hodnota výstupního signálu v čase se pak přesně rovná odpovídající hodnotě vstupního vzorku.

Hlavní výhodou Σ - Δ modulace je vlastnost nazývaná *noise shaping*, tedy tvarování spektra kvantizačního šumu a přesun jeho energie od nízkých frekvencí k vyšším. Se stoupajícím poměrem převzorkování a stoupajícím řádem modulátoru se tato vlastnost projevuje více a dynamický rozsah modulátoru se zvyšuje. Také se ale zvyšuje riziko nestability modulátoru, pouze modulátor prvního řádu je stabilní za všech okolností.

S poměrem převzorkování se zvyšuje i Nyquistova frekvence, což zjednodušuje návrh výstupního filtru. Nároky na analogové obvody Σ - Δ D/A převodníku jsou všeobecně mnohem nižší než u převodníků bez oversamplingu.



Ilustrace 2.1.3.1: Σ - Δ modulátor prvního řádu [3]

2.2 Sběrnice I²S

Sběrnice I²S (Inter-IC Sound) je sériová sběrnice, skládající se ze třech a více vodičů. První z nich je bitový hodinový signál (bit clock, BCLK/BCK nebo system clock, SCLK/SCK). Tento signál je přítomný kontinuálně a jeho frekvence je daná vzorkovací frekvencí přehrávaného záznamu, bitovou hloubkou a faktem, že datový vodič sběrnice multiplexuje dva kanály. Frekvence signálu BCLK je tedy dána vzorcem:

$$f_{BCLK} = 2 f_s n \quad (2.2.1)$$

Kde f_s je vzorkovací frekvence a n je bitová hloubka (množství bitů každého vzorku). Například pro nejrozšířenější záznam v CD kvalitě se vzorkovací frekvencí 44,1kHz je tedy frekvence BCLK dána takto:

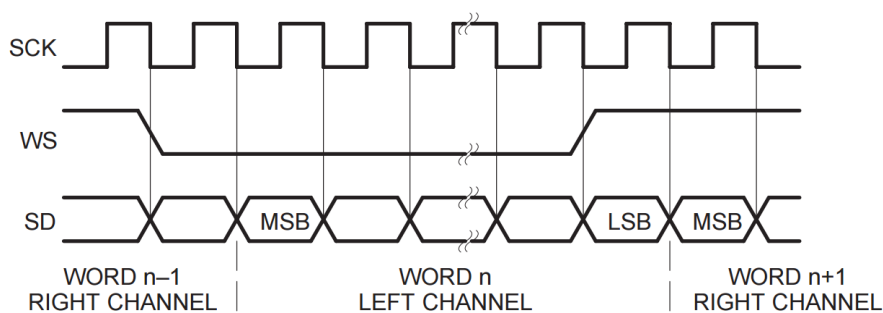
$$f_{BCLK} = 2 \cdot 44100 \text{ Hz} \cdot 16 = 1,4112 \text{ MHz} \quad (2.2.2)$$

Druhým signálem nutným k funkci sběrnice je word clock (WCLK, LRCK, WS), což je signál, který určuje, zda se po datovém vodiči právě přenáší data levého či pravého kanálu. Logická 0 na tomto vodiči značí levý kanál, logická 1 pravý. Frekvence signálu WCLK je tudíž stejná jako vzorkovací frekvence.

$$f_{WCLK} = f_s \quad (2.2.3)$$

Posledním signálem je samotný datový vodič, značený SD.

Všechny signály mají střídu 50%. Dle specifikací firmy Philips, která I²S uvedla na trh, může tato sběrnice pracovat ve třech režimech, které se liší tím, kde je generován bitový hodinový signál BCLK.



Ilustrace 2.2.1: Průběh signálů na I²S sběrnici [4]

Na rozdíl od sběrnice I²S nemá poměrně rozšířené rozhraní S/PDIF samostatný vodič pro datový a hodinový signál, ale přijímací zařízení vždy rekonstruuje původní hodinový signál z jediného společného vodiče. Dochází tím k vzniku fázových chyb signálu (jitteru), který se pak projeví vznikem nežádoucích složek výstupního signálu D/A převodníku řízeném takovýmto signálem. Ještě o něco horší než u S/PDIF vedeného metalickým koaxiálním vedením je situace

u tohoto standardu přenášeného přes optický kabel. Optoelektrické přijímače a vysílače totiž zanesou do signálu ještě svůj vlastní nemalý jitter. Řešením je použití obvodu pro asynchronní převzorkování (ASRC). To však vyžaduje velmi sofistikované řešení, jehož vývoj by svou komplexností sám o sobě bohatě naplnil rámec diplomové práce. Vzhledem k výše zmiňovaným skutečnostem a faktu, že formát S/PDIF je pouze dvoukanálový, jej pro účel přenosu vysoce kvalitního vícekanálového signálu můžeme zavrhnout.

Přímé připojení D/A čipu k počítači tedy de facto není možné. Je nutné nejdříve využít některý z existujících a pokud možno co nejrozšířenějších standardů, abychom data vyvedli z počítače, a teprve poté je převést na I²S. V současnosti připadají v úvahu rozhraní USB, HDMI, WiFi a Ethernet.

Ethernet se vyznačuje rozšířeností, nízkou cenou komponent a vysokou datovou propustností (běžně 1Gbit/s). Problémem je, že nejčastěji používaný protokol TCP nezaručuje pořadí, ve kterém data dorazí, a čas, kdy dorazí. Switche a další síťové prvky jsou optimalizované pro co nejvyšší průměrné datové toky a nezaručují, že některý blok dat nedorazí k cíli se zpožděním v desítkách milisekund.

Pro přenos audio dat s nízkou po Ethernetu existuje několik specializovaných řešení, u kterých je nutné vlastnit specializovaný hardware na přijímací straně. Nejrozšířenějším z nich je Dante společnosti Audinate. Na straně zdrojového PC se nainstaluje virtuální zvuková karta, na straně přijímače je pak vestavný modul.

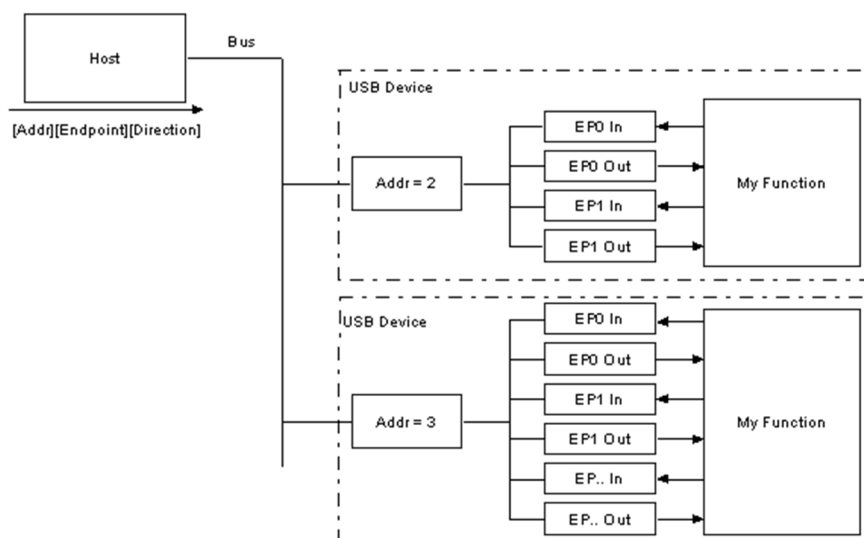
Nejvíce výhod jsem však spatřoval ve standardu USB a rozhodl jsem se pro něj z důvodu relativní jednoduchosti implementace, podpory v některých operačních systémech, rozšířenosti i v přenosných zařízeních a dostačujícího datového toku.

2.3 USB

Fyzická vrstva rozhraní USB se skládá ze čtyřech vodičů - jednoho diferenčního datového páru a dvou napájecích vodičů 5V a 0V.

USB ve verzi 1.1 podporovalo rychlosti přenosu Low Speed (1.5Mbit/s) a Full Speed (12Mbit/s), verze 2.0 přidala rychlost High Speed (480Mbit/s). Nejnovější standardy USB 3.0 a 3.1 dovolují přenosové rychlosti 5Gb/s a 10Gb/s, nejsou však zatím dostatečně rozšířené a pro účely přenosu audiosignálu nejsou tyto rychlosti opodstatněné.

Přenos dat je realizován pomocí koncových uzlů, které se v definici USB nazývají *endpointy*. Každý z nich má definovaný směr *in* nebo *out*, a to vzhledem k hostiteli. Hostitelem je nejčastěji počítač. Každý přenos je vždy adresován konkrétnímu zařízení a konkrétnímu *endpointu*.



Ilustrace 2.3.1: Diagram funkce USB [5]

Všechny přenosy po USB se odehrávají po jednotlivých rámcích. Každý rámeček má 125 μ s pro rychlost High Speed (nebo 1ms pro Full Speed) a je označen zprávou SOF (start of frame).

USB dovoluje čtyři režimy přenosů: Control, Bulk, Interrupt, Isochronous.

Režim Bulk je zaměřen na spolehlivé přenesení dat mezi hostitelem a cílovým zařízením. Všechny přenosy v tomto režimu nesou kontrolní součet CRC, který indikuje, zda nastala při přenosu chyba. Příjemce kontrolní součet analyzuje a dle výsledku buď odešle protistraně paket potvrzující přijetí, nebo je přenos vyhodnocen jako chybný a proběhne znovu. Přenosy v režimu Bulk nejsou hostitelem hodnoceny jako náročné na přesné časování, jsou proto časově zařazovány před a za přenosy v jiných, časově kritických režimech.

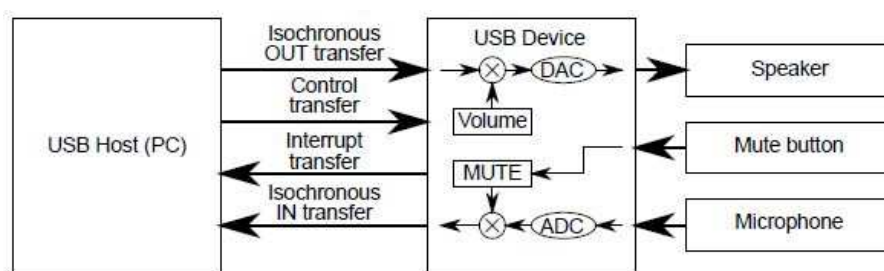
Režim Interrupt se používá k pravidelnému dotazování zařízení na nastalé události, např. zmáčknutí tlačítka na zařízení. Je jednosměrný a je u něj garantována latence přenosu. Je také chráněn kontrolním součtem CRC a při chybě se přenos opakuje.

Režim Control se podobá režimu Bulk, jeho přenosy také neprobíhají v reálném čase. Je používán hlavně k přenosům nad rámeček běžného toku dat, například k dotazům na stav endpointů, schopnosti zařízení apod.

Režim Isochronous umožňuje přenos dat mezi hostitelem a zařízením v reálném čase. Jakmile je nastaven isochronní endpoint, hostitel mu vyhradí určité množství přenosové kapacity a pak pravidelně provádí přenos datových rámců. Protože je datovému přenosu předem vyhrazena přesně daná kapacita spojení a tudíž i čas pro jednotlivé datové rámce, není možné žádat po protistraně opětovné odeslání dat na základě chybného kontrolního součtu CRC.

Pro účely přenosu audio/video dat v reálném čase nejvíce vyhovuje režim isochronní, jelikož dovoluje vyhradit přenosovou kapacitu spojení a garantovat jeho latenci.

USB dále rozlišuje několik předdefinovaných tříd zařízení, z nichž nejčastěji se setkáváme s třídou HID (Human Interface Device), do které spadají klávesnice a myši. Další z nich je dedikovaná zařízení pro zpracování zvuku a existuje ve specifikacích Audio Class 1.0 a Audio Class 2.0. Tato označení nemají nic společného s verzemi USB 1.1 a 2.0, avšak abychom naplno využili přenosové schopnosti USB Audio Class 2.0, je nutné přenos realizovat po USB 2.0 High-Speed. Tyto standardy užívají současně přenosy v režimech „isochronous“, „control“ a „interrupt“. Všechna audio data jsou přenášena v režimu „isochronous“, přenos informací o hodinových signálech je prováděn přenosy „interrupt“ a režim „control“ je užíván k přenosu doplňkových informací a příkazů, například změny hlasitosti.



Ilustrace 2.3.2: Příklad aplikace standardu USB Audio Device 2.0 [6]

Isochronní přenos se dále dělí na tři kategorie v závislosti na realizaci zpětné vazby od koncového zařízení - synchronní, adaptivní a asynchronní. Cílem těchto řešení je, aby případný buffer v koncovém zařízení nepřetekl nebo nepodtekl a zároveň byla zachována malá latence. Jelikož přenos zvukových dat probíhá v reálném čase spolu s nahráváním nebo přehráváním A/D nebo D/A převodníku, vyžadujeme, aby tyto byly v časové synchronicitě. Kdyby tomu tak nebylo, docházelo by po určité době k přetečení nebo podtečení bufferu v koncovém zařízení (pokud by například byla data dodávána do koncového endpointu rychleji než by je s ním spojený D/A převodník přehrával, za chvíli by se data v koncovém zařízení nahromadila a došlo by k přetečení). Zároveň ale víme, že parametry oscilátorů na straně hostitele, které řídí USB, nejsou vyhovující pro časování mezi digitální a analogovou doménou z hlediska fázového šumu.

U synchronního způsobu je, jak už název napovídá, koncové zařízení zcela v synchronicitě s časovými rámci USB. Hostitel definuje délku časových rámců a koncové zařízení se mu musí přizpůsobit a odvodit z něj i hodinový signál pro D/A nebo A/D převod.

Adaptivní způsob přenosu na rozdíl od synchronního nechává koncové zařízení, aby upravilo frekvenci přenosu dat pomocí PLL a udrželo jej tak v synchronicitě.

Konečně asynchronní způsob využívá interní oscilátor koncového zařízení nebo zcela externí oscilátor, se kterým je synchronizován přenos datových rámců po USB. Koncové zařízení kontroluje stav svého bufferu a v případě, že jej potřebuje naplnit, vyšle zpětnou vazbu k hostiteli, který následkem toho vyšle další data. Nevýhodou asynchronních zařízení je, že není možné přes USB sběrnici synchronizovat více zařízení tohoto typu.

Zjevně technicky nejvhodnějším řešením z hlediska stability hodinového signálu a fázového šumu je právě přenos asynchronní.

Datové nároky přenosu mezi hostitelem a Audio Class zařízením jsou dány počtem přenášených kanálů, vzorkovací frekvencí a bitovou hloubkou vzorků. Pro přenos stereo záznamu v CD kvalitě potřebujeme datový tok:

$$2 \cdot 44100 \text{ Hz} \cdot 16 = 1378 \text{ Kbit/s} = 172,3 \text{ KB/s} \quad (2.3.1)$$

Pro duplexní přenos osmi kanálů se vzorkovací frekvencí 192kHz a bitovou hloubkou 32 je pak třeba datový tok následně vyšší:

$$2 \cdot 8 \cdot 192000 \text{ Hz} \cdot 32 = 96 \text{ Mbit/s} = 12 \text{ MB/s} \quad (2.3.2)$$

Datová kapacita standardu USB Audio je dána množstvím bajtů v jednom přeneseném paketu, množstvím paketů v jednom časovém rámci a množstvím přenesených rámců za sekundu. Každý paket isochronního přenosu může nést až 1023 bajtů pro rychlost USB Full-Speed a 1024 bajtů pro High-Speed. Pro USB Full-Speed může být přeneseno nanejvýš 1000 rámců za sekundu (během každého z nich se přeneše pouze jeden paket), pro USB High-Speed až 8000 (během každého je možné přenést až tři pakety). Tomu odpovídá nejvyšší přenosová rychlost isochronního přenosu pro USB1.1 Full-Speed:

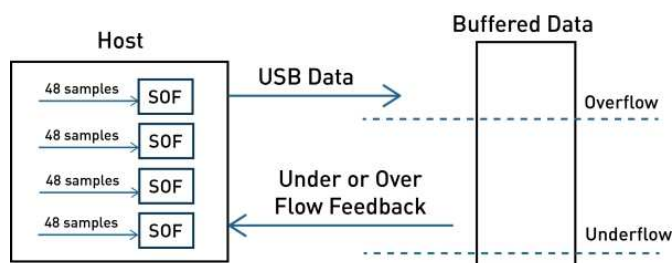
$$1024 \cdot 1000 = 8 \text{ Mbit/s} = 0,99 \text{ MB/s} \quad (2.3.3)$$

Zatímco přenosovou rychlost isochronního USB2.0 můžeme spočítat jako:

$$1024 \cdot 8000 \cdot 3 = 192 \text{ Mbit/s} = 24 \text{ MB/s} \quad (2.3.4)$$

Zjišťujeme tedy, že USB 2.0 má pro účely isochronního přenosu větší množství zvukových dat dostačující přenosovou kapacitu, zatímco USB 1.1 nikoli.

Přenos přes USB má také, kromě latence způsobené ovladači na straně počítače, svou vlastní intrinsickou latenci. Ta je dána časovým rozestupem přenosu jednotlivých rámců. U staršího standardu USB Full Speed mají časová okna přenosu jednotlivých rámců velikost 1ms. Vzhledem k tomu, že přenos může nastat v tomto okně kdykoli, musí být v koncovém zařízení přítomen buffer o dvojnásobné velikosti, tedy 2ms. Této hodnotě také odpovídá výsledná intrinsická latence. U USB High-Speed jsou jednotlivá okna vzdálena 125μs a můžeme tedy očekávat latenci 250μs. [6]



Ilustrace 2.3.3: Princip zpětné vazby asynchronního režimu USB [7]

2.4 FFT

FFT (Fast Fourier Transform, rychlá Fourierova transformace) je nesmírně užitečným nástrojem při analýze signálů. Jako FFT se označuje každý algoritmus, který je schopen zrychleně počítat DFT (diskrétní Fourierovu transformaci). Nejpoužívanějším z nich je Cooley-Tukey algoritmus.

Tato transformace převádí konečný počet diskrétních čísel (obvykle rovnoměrně časově vzdálených kvantovaných vzorků signálu) na koeficienty, označující komplexní sinusoidy, seřazené podle frekvence, které odpovídají vstupním vzorkům. Zjednodušeně se dá říct, že FFT převádí signál v časové (nebo např. prostorové) doméně do frekvenční domény. [8]

2.5 Stanovení technických požadavků realizovaného zařízení

Před samotným návrhem zařízení byl proveden důkladný průzkum technických možností, komerčně nabízených integrovaných obvodů a v neposlední řadě průzkum D/A převodníků prodávaných buď ve formě kompletního zařízení, a nebo modulu, tedy desky plošných spojů určené k zástavbě do zařízení vlastního.

Z tohoto průzkumu byly odvozeny technické parametry požadované po D/A převodníku navrhovaném v této práci.

2.5.1 Počet kanálů

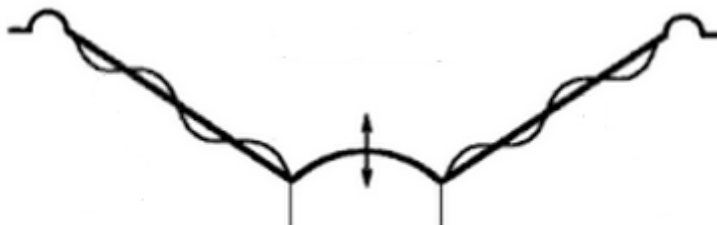
Doposud neexistuje elektroakustický měnič, který by byl schopen uspokojivě reprodukovat celé slyšitelné pásmo bez značných kvalitativních kompromisů. Důvod je jednoduchý - miliony let biologické evoluce vedly k tomu, že náš akustický senzor - ucho - bylo podobně jako u ostatních savců vyformováno do podoby velmi sofistikovaného a dokonalého orgánu, jehož princip funkce (a následného zpracování signálů) jsme zatím nebyli s to ani zcela pochopit, natož napodobit. Stejně tak nejsme schopni sestrojít elektroakustický měnič, který by dokázal pokrýt celý rozsah našeho sluchu.

Jeho frekvenční rozsah jsou totiž tři řády (zhruba 20Hz až 20kHz) a dynamický rozsah v závislosti na frekvenci až 120dB, přičemž horních 10dB je rozumné nevyužívat, jinak riskujeme trvalé poškození sluchu.

Nejčastěji používané elektroakustické měniče jsou reproduktory s kónickou membránou a elektrodynamickým pohonným ústrojím. Principem jejich funkce je pístový pohyb cívky a na ní mechanicky fixované membrány v magnetickém poli. Tento pohyb způsobí změny tlaku, které následně vyvolají vznik akustického vlnění. Čím nižší má být reprodukováná frekvence, tím větším objemem vzduchu je nutné pohybovat pro vznik stejného akustického tlaku. Objem

ovlivněného vzduchu je závislý na velikosti membrány, nicméně s ní také stoupá hmotnost kmitacího ústrojí reproduktoru, což znemožňuje její pohyb na vysokých frekvencích.

Vlivem konečné pevnosti membrány totiž dojde k tomu, že se přestane pohybovat pístově, tedy s konstantní fází po celé ploše, ale vzniknou prstence s odlišnou fází neboli je vybudena rezonance membrány jako takové.



Ilustrace 2.5.1.1: Rezonance membrány - vznik radiální stojaté vlny (breakup) [9]

Tato frekvenční oblast se u reproduktoru nazývá *breakup* a vzniklý děj je velmi obtížné modelovat. Čím pevnější bude membrána reproduktoru, tím vyšší bude frekvence, na které k *breakupu* dojde (což je žádoucí), avšak vzniklá rezonance bude zároveň pevným (a tedy tvrdým) materiálem méně tlumena, takže bude mít vyšší amplitudu (což je nežádoucí). [10]

Naším cílem tedy je buď kompromisně použít materiál s horší pevností, avšak lépe tlumící rezonance (např. papír), nebo použít materiál pevnější (např. hliník) a důkladně se oblasti *breakupu* vyhnout omezením pracovního pásma reproduktoru.

Tento problém je kompromisně řešitelný výběrem reproduktoru s materiálem membrány s konečnou pevností a omezením pracovního pásma reproduktoru tak, aby *breakup* ležel co nejdále od něj a byl tedy méně vybuděn, nebo nekompromisně použitím materiálu tvrdého a pevného a velmi ostrou filtrací ještě před *breakupem*.

S pasivní výhybkou však nelze dosáhnout velkých strmostí a realizace se zpravidla omezují na třetí až čtvrtý řád. Výsledkem pak je, že *breakup* více či méně vybuděn je.

Jedinou možností, jak se problému zcela vyhnout, je řešení reprosoustav jako aktivních, kdy má každý reproduktor svůj vlastní zesilovač a samotná filtrace a rozdělení signálu do pásem pro jednotlivé měniče je provedena dříve. Tímto způsobem lze dosáhnout takových strmostí, jaké by s pasivní výhybkou za zesilovačem byly buď nemožné, nebo realizačně velmi drahé.

Tato filtrace může být řešena buď v analogové doméně, tedy mezi D/A převodníkem a zesilovačem, nebo v digitální doméně ještě před samotným D/A převodem.

Výhodou prvního řešení je, že stačí D/A převodník pouze se dvěma kanály (pro reprodukci stereo signálu). Dále je možné filtrovat a reprodukovat i analogové signály bez nutnosti jejich předchozí digitalizace. Obvykle jsou tyto výhybky řešeny ARC obvody s operačními zesilovači.

Mezi jejich nevýhody pak patří obtížná přeladitelnost a nevyhnutelné zkreslení signálu (operačními zesilovači) a přidaný šum (termický šum rezistorů, šum operačních zesilovačů).

Druhá možnost, tedy výhybka v digitální doméně, zjednodušuje analogovou část řetězce. Je flexibilnější, umožňuje okamžité přeladění a úpravu parametrů.

Nevýhodou tohoto řešení je pak nutnost vyššího počtu kanálů D/A převodníku a výkonových zesilovačů.

Z důvodu flexibility a větší možnosti experimentování jsem se rozhodl budoucí elektroakustický řetězec realizovat s výhybkou v digitální doméně a z toho vzešel požadavek na D/A převodník, který má 6-8 pásem (pro třípásmové až čtyřpásmové stereo reprosoustavy). [11]

2.5.2 Harmonické kreslení

Nejvíce zkreslujícím prvkem v elektroakustickém řetězci jsou elektrodynamické reproduktory nebo elektroakustické měniče obecně. Z podstaty se jedná o zařízení převádějící signál mezi třemi doménami – z elektrické na magnetickou a z magnetické na mechanickou. Zajistit linearitu ve všech třech doménách je mnohem náročnější úkol než sestavit např. dostatečně lineární zesilovač elektrických signálů. Návrh D/A převodníku jsem však pojal jako výzvu a rozhodl jsem se jej navrhnout pro nejnižší možné zkreslení.

2.5.3 Dynamický rozsah

Podobně jako u zkreslení, i u dynamického rozsahu jsme většinou omezeni jinými prvky řetězce než je kvalitní D/A převodník. Z elektronického hlediska nás zde nejvíce omezuje výkonový koncový stupeň. Pokud se ale bude jednat o obvodově kvalitní řešení, jeho šum z elektroakustických měničů slyšitelný nebude.

Naprostu největší a bohužel neodstranitelné omezení představují nahrávky, jež jsou postiženy fenoménem nazývaným *Loudness War*. Jedná se o záměrné zvyšování střední hlasitosti nahrávek za účelem zaujmout posluchače, protože známým psychoakustickým jevem je, že hlasitější hudba bývá hodnocena jako lépe znějící. Toho vydavatelé dosahují kompresí dynamiky, tedy zesílením nejslabších pasáží. Některá alba z posledních let využívají dokonce pouze horních 5-6dB dynamického rozsahu. Výsledná hudba zní ploše, nepřírozně a po delším poslechu unavujícím dojmem. Obecné povědomí o tomto problému je však malé a s ním i poptávka posluchačů - zákazníků po změně.

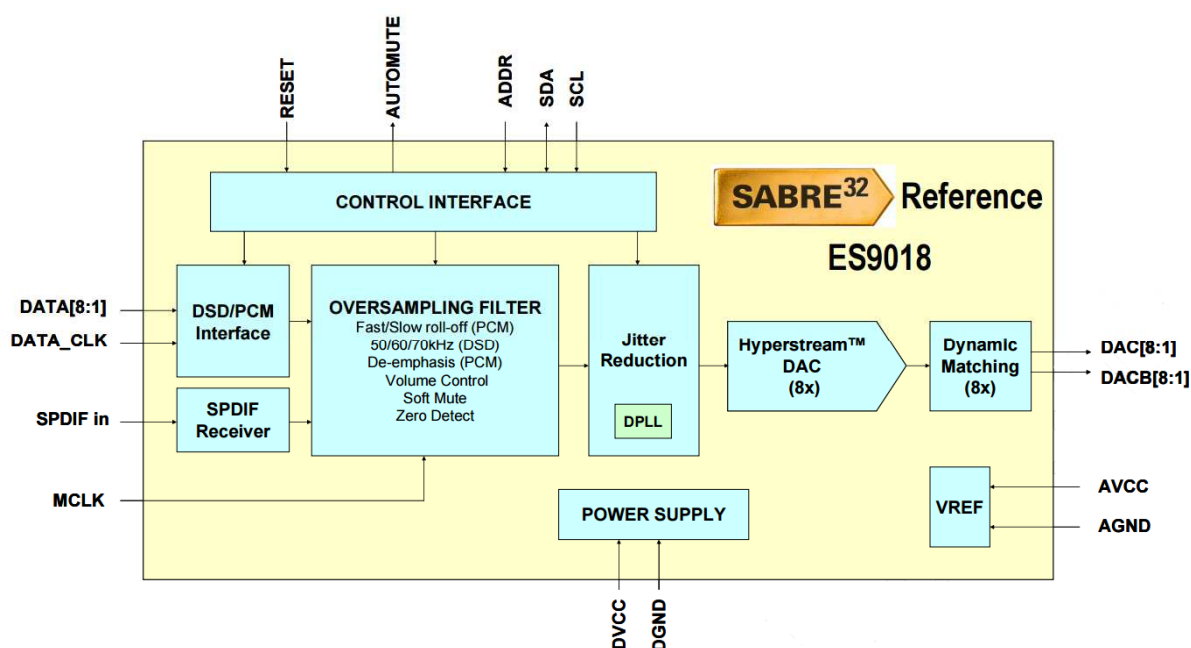
Dynamická komprese má v reprodukci hudby v některých případech své místo, měla by však být vždy provedena až na straně přehrávače, tedy např. autorádia, kde je vhodné zesílit slabší pasáže, aby byly slyšet i přes hluk vozidla.

Fenomén *Loudness War* se bohužel už dávno netýká pouze obsahově nekvalitní, průmyslově vyráběné popové hudby, ale podlehlý mu i ostatní hudební žánry, jediným zpravidla nepostiženým žánrem je klasická hudba.

2.6 Popis vybraného D/A čipu ES9018S

Na základě výše zmíněných požadavků byl vybrán D/A převodník ES9018S firmy ESS Technology.

Jedná se o čip osmikanálového D/A převodníku se vstupy ve formátech I²S, S/PDIF a DSD.



Ilustrace 2.6.1: Blokové schéma D/A převodníku ES9018S [12]

Hodinový signál z digitálního vstupu převodníku je převzorkován a následně zpracován obvodem ASRC (Asynchronous Reclocker), který za pomoci digitálního fázového závěsu dopočítává jeho průměrnou frekvenci, čímž dochází ke snížení vlivu jitteru. Výrobce zveřejnil vlastní měření, podle kterého je jitter potlačen až do velikosti 2ns. Šířka pásma DPLL je nastavitelná v D/A čipu softwarově a je otázkou kompromisu - pokud zvolíme moc malou, může docházet k výpadkům, pokud naopak moc velkou, jitter nebude optimálně potlačen.

Digitální signál je poté přiveden do Σ - Δ modulátoru pátého řádu s bitovou hloubkou šesti bitů. Hloubka modulace pro nejvyšší úroveň převodníku je 90%. Výstupní signál z modulátoru je pak převeden na analogový. [13]

Převodník je schopen zpracovat vstupní signály s 32 bitovou hloubkou, což by odpovídalo teoretickému dynamickému rozsahu:

$$SNR = 6.02N + 1.76dB = 6.02 \cdot 32 + 1.76dB = 194.4dB \quad (2.6.1)$$

Tomu se však v praxi není možné ani přiblížit už jen vlivem termického šumu rezistorů a tato funkcionalita převodníku je proto spíše užitečná z hlediska digitálního zpracování signálu, kde obvykle používáme 32bit procesor a data takto můžeme posílat do převodníku v nezměněné podobě. [14]

Převodník ES9018 umožňuje nastavení amplitudy výstupního signálu jednotlivých kanálů po 0,5 dB se zaokrouhlováním na 32 bitů i v případě, že přijaté datové vzorky měly hloubku jen 16 nebo 24 bitů. To vede ke vzniku menších zaokrouhlovacích chyb a je tedy velmi vhodné regulovat hlasitost až na straně převodníku, nikoli na straně zařízení, které vzorky odesílá.

Napájecí napětí

D/A převodník ES9018 vyžaduje ke své funkci tato napájecí napětí:

- **VDD: 1,2V ± 5%, 37mA** pro napájení digitálního jádra převodníku. Na zvlnění tohoto napájení nejsou kladeny velké nároky.
- **DVCC_T, DVCC_B: 3,3V ± 5%, 7mA** - tato napětí slouží pro napájení digitálních vstupních a výstupních obvodů. Obě sekce mohou být spojeny a napájeny z jednoho zdroje. Ani zde nejsou velké nároky na šum.
- **AVCC_L, AVCC_R: 3,3V ± 5%, 25mA** - jedná se o referenční napětí levé (kanály 1,3,5,7) a pravé (kanály 2, 4, 6, 8) části převodníku. Na jeho zvlnění (šum, výkyvy) jsou přímo závislé výstupní obvody, není zde žádná dodatečná stabilizace. Tato dvě napětí mohou být taktéž spojena.
- **VDD_L, VDD_R: 1,2V** - ačkoli datasheet obvodu uvádí, že se jedná o napájení dílčí analogové části čipu, pravděpodobně jde spíš o napájení převodníků úrovně. Výrobce zřejmě označil tyto piny za „analogové“ z toho důvodu, že je kvůli nedostatku pinů pouzdra musel připojit na jeho levou a pravou stranu, která je vyhrazena analogovým signálům a napájením. Neudává se zde tolerance napětí ani napájecí proud těchto pinů

Oscilátor

Čip vyžaduje připojení krystalového rezonátoru nebo modulu oscilátoru s frekvencí $f > 192x f_s$, kde f_s je nejvyšší uvažovaná vzorkovací frekvence vstupního signálu. Pokud tedy uvažujeme zpracování signálů s $f_s = 192\text{kHz}$, odpovídá tomu nejnižší možná frekvence oscilátoru:

$$f = 192 \cdot 192\text{kHz} = 36864\text{kHz} \quad (2.6.2)$$

Indikační výstupy

D/A čip indikuje svůj stav pomocí dvou výstupů, které je možné připojit k mikrokontroléru, nebo LED diodám. Jedná se o následující piny:

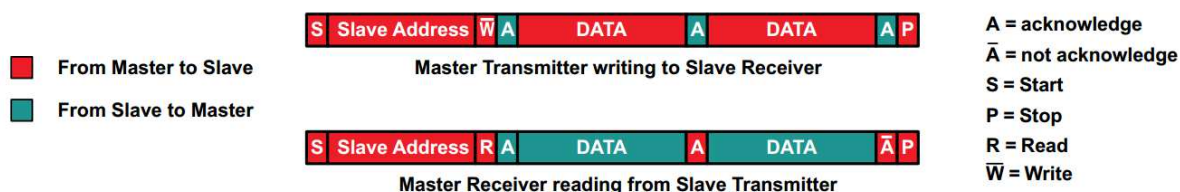
- Lock - tento výstup je aktivován (přejde do log. 1), pokud se digitální PLL v převodníku „zamkne“ na signál na digitálních vstupech. Jedná se tedy o indikaci toho, že jsou výstupy převodníku aktivní a přehrává signál.
- Automute - tento pin indikuje přechod převodníku do režimu automute - vypnutí výstupů po určité době nepřítomnosti vstupního signálu.

Komunikační rozhraní I²C

Ke konfiguračním a stavovým registrům převodníku se přistupuje přes standardní sběrnici I²C (Inter-IC). Ta má dva signály - SDA (Serial Data) a SCL (Serial Clock). Všechna zařízení připojená na sběrnici mají vstupy/výstupy s otevřeným kolektorem. V klidovém stavu jsou oba signály sběrnice v log. 1 a do log. 0 jsou uvedeny výhradně v době komunikace.

D/A čip komunikuje výhradně v režimu Slave - reaguje až poté, co Master vyšle příkaz, sestávající ze start bitu, 7 bitů dlouhé adresy, která určuje slave zařízení vyzývané ke komunikaci a read/write bitu, který určuje, zda se bude ze slave zařízení číst či do něj zapisovat. Poté master sběrnici uvolní.

Poté Slave odpoví potvrzovacím bitem ACK (Acknowledge), na což Master reaguje domluveným zápisem dat nebo adresy registru, ze kterého se má číst.

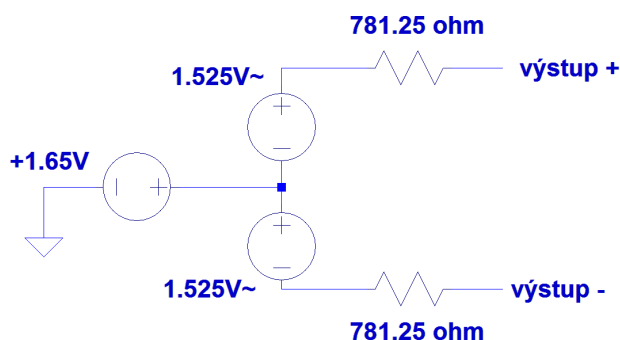


Ilustrace 2.6.2: Ukázka přenosu po sběrnici I²C [15]

Ostatní piny

- ADDR - jedná se o konfigurační pin nastavující I²C adresu čipu. Je-li v log. 0, adresa je 0x90, je-li v 1, adresa je 0x92
- Reset - je možné jej připojit na zemní potenciál, resetovat čip během provozu není nutné

Převodník má 8 diferenciálních výstupů, jejichž funkci pomocí náhradního schématu můžeme ilustrovat takto:



Ilustrace 2.6.3: Ekvivalentní obvod diferenciálního výstupu převodníku ES9018S

Zdroj stejnosměrného napětí 1,65V představuje polovinu nominálního referenčního napětí (3,3V) a střídavé zdroje s amplitudou 1,525V pak představují napětí generovaná na pozitivním a negativním pinu daného výstupu. [16]

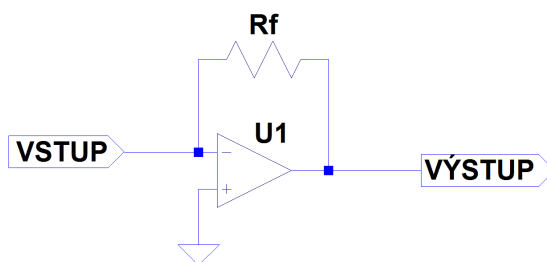
Výstupy je možné využívat v režimu napěťovém (do vysoké impedance) nebo proudovém (do nízké nebo virtuálně nulové impedance). Při napěťovém režimu však vlivem nelinearit v čipu vzniká značné zkreslení, které degraduje reálné vlastnosti D/A čipu. Pro nejnižší možné zkreslení je nutné provozovat výstupy do impedance nulové za použití odpovídajícího aktivního obvodu.

2.7 I-U převod

Převést proud na napětí lze pomocí pasivních součástek (rezistor) nebo aktivních (tranzistorový obvod, operační zesilovač). S pasivní variantou není možné naplno využít parametrů D/A převodníku, protože bude vlivem odporu vždy pracovat do nenulové impedance s následkem zvýšení zkreslení, dále bude vygenerované napětí velmi malé a jeho zesilováním zesilujeme i termický šum rezistoru.

Návrh diskrétního tranzistorového obvodu by byl možný, avšak pro dosažení linearity na úrovni D/A převodníku ES9018S by se jednalo o značně složitý obvod. Jeho komplexita by se pak odrazila i na zabrané ploše na DPS.

Nejjednodušší a zároveň nejkvalitnější řešení nabízejí operační zesilovače. Typické zapojení převodníku I-U vypadá jako invertující zesilovač bez vstupního rezistoru, tedy pouze se zpětnovazebním rezistorem.



Ilustrace 2.7.1: Schéma zapojení I-U převodníku s OZ

Výstupní napětí je dáno vzorcem:

$$U_0 = -I \cdot R_F \quad (2.7.1)$$

Napětí na vstupním uzlu (invertujícím vstupu) je rovné napětí na neinvertujícím vstupu, tedy v případě uvedeného schématu nulové.

3 Návrh hardware

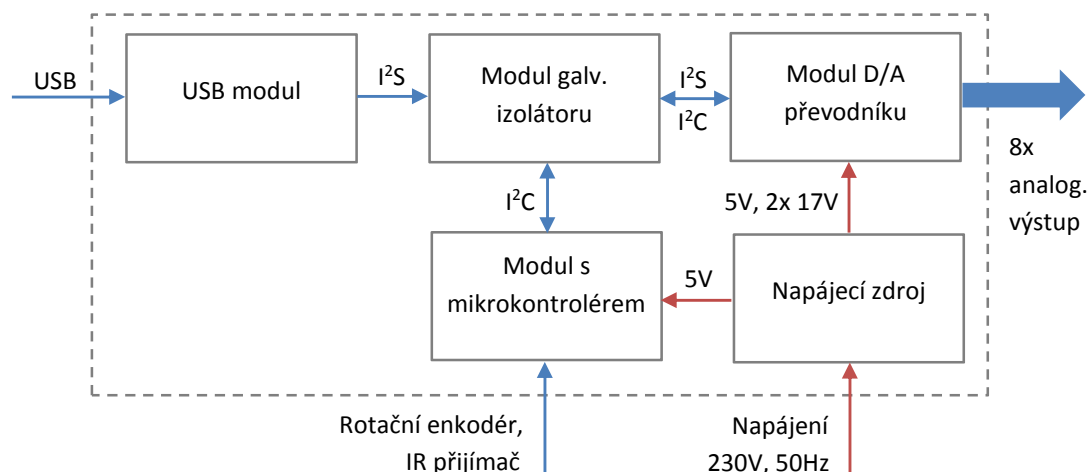
3.1 Modulární koncepce

Přístroj jsem se rozhodl koncipovat jako modulární, s jednotlivými moduly pro:

- D/A převodník
- Napájecí zdroj
- USB rozhraní
- Řídicí modul s mikroprocesorem
- Modul galvanického oddělení

Výhodou modulární koncepce je snadná výměna jednotlivých funkčních bloků a jednodušší odhalování chyb. Protože komplexita jednotlivých modulů a požadavky na hustotu integrace se často liší (např. napájecí zdroj oproti modulu s mikroprocesorem), můžeme využít pro jednodušší moduly DPS s menším počtem vrstev, čímž docílíme nižších výrobních nákladů.

Další výhodou je možnost většího prostorového oddělení elektromagneticky rušivých částí obvodu a částí citlivých na toto rušení. Mezi nevýhody tohoto řešení patří nutnost většího množství kabeláže a riziko vzniku interferencí. Složitější se stává také mechanická konstrukce.



Ilustrace 3.1.1: Blokové schéma navrženého přístroje

3.2 Modul D/A převodníku

Hlavní částí zařízení a zároveň této práce je osmikanálový modul D/A převodníku.

Návrh obvodů se smíšenými signály (mixed-signal circuits) je nesmírně náročný z hlediska eliminace interferencí mezi analogovou a digitální částí na plošném spoji. Na velmi malé ploše jsou soustředěny jak rychlé digitální signály s hranami o délce pouhých desítek nanosekund, tedy datové vstupy D/A čipu, tak citlivé výstupní analogové uzly, které pracují se signály v řádech mikrovoltů nebo nanoampér.

Použitý D/A převodník ES9018 má osm analogových proudových výstupů. Každý z nich je schopen dodat 3,903mA p-p. Převodník sice pracuje s velikostí vzorku 32 bitů, reálně dosažitelný efektivní počet bitů (ENOB) se však pohybuje mezi 20 a 21. Dvacátý bit má na výstupu převodníku velikost:

$$\frac{3.903mA}{2^{20}} = 3.72nA \quad (3.2.1)$$

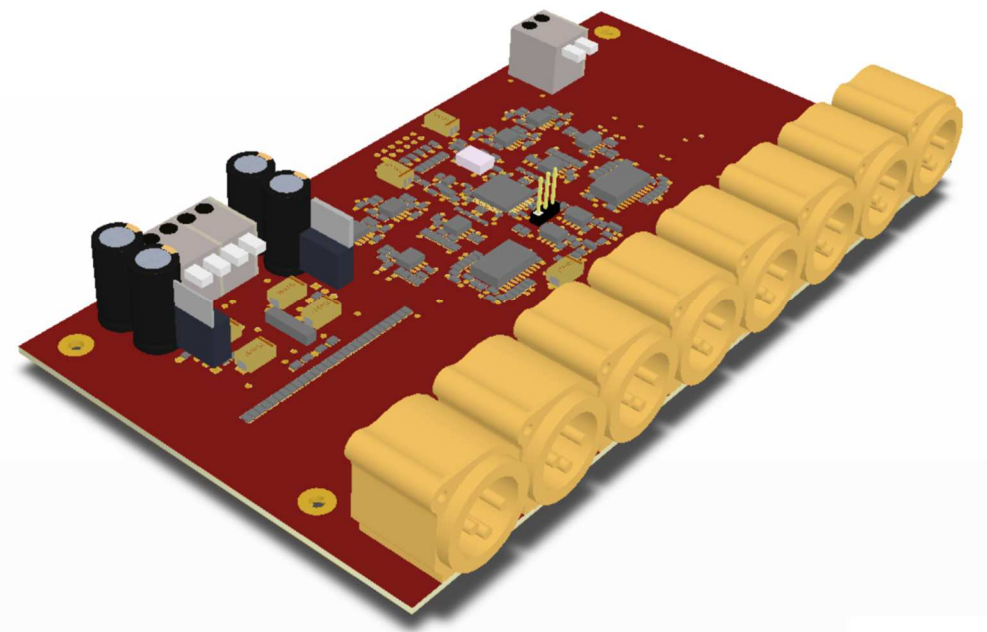
Pokud převedeme tento proud na napětí o velikosti 1,6V, představuje dvacátý bit napětí velikosti:

$$\frac{1.5V}{2^{20}} = 1.43\mu V \quad (3.2.2)$$

Klíčovými parametry pro minimalizaci kontaminace těchto klíčových signálů rušením jsou plocha smyčky, velikost protékajícího proudu a frekvence, a to jak u rušených, tak u rušivých obvodů.

3.2.1 Prototyp modulu D/A převodníku

K otestování D/A čipu a operačních zesilovačů pro I-U převodník jsem nejdříve navrhnul dvouvrstvou desku plošných spojů. Katalogové údaje OZ nejsou většinou dostatečně vypovídající pro kvalifikovaný výběr správného obvodu - jednak se měřicí podmínky u různých výrobců liší, jednak je zde někdy patrná tendence skrývat slabé stránky obvodů mezi řádky, občas také informace nejsou kompletní.



Ilustrace 3.2.1.1: Prototypová deska D/A modulu (vizualizace)

Cílem bylo také zjistit, zda je z hlediska EMI vůbec možné bez degradace parametrů na dvouvrstvé desce takový obvod realizovat. Svépomocná výroba plošného spoje s mezerami a spoji o šířce 200 μ m a několika stovkami prokovů byla velkou výzvou, zabrala však neúměrné množství času a pro příště jsem se rozhodl nechat si podobné DPS vyrobít u některé ze specializovaných firem.

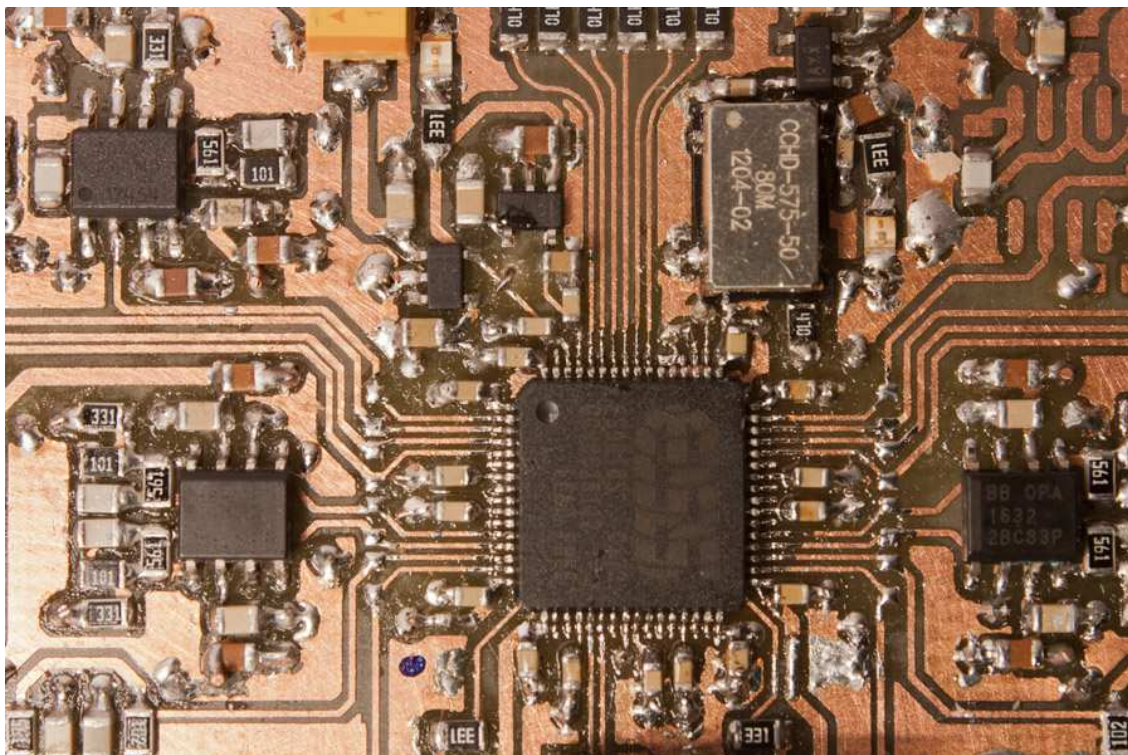
Ke všem měřením v této kapitole byl použit audio analyzátor Rohde&Schwarz na katedře teorie obvodů Fakulty elektrotechnické ČVUT.

V jednom přístroji kombinuje dvoukanálový audio analyzátor s možností vložení rejekčního filtru pro zvýšení dynamického rozsahu, dva analogové generátory signálu s nízkým zkreslením a digitální generátor signálu se sběrníci I²S.

Právě pomocí něj byly generovány testovací signály a analogovým analyzátozem byla měřena a zaznamenána odezva na jednotlivých výstupech.

Modul D/A převodníku byl během měření napájen ze zdroje Hameg HMP4040. Audio analyzátor byl nastaven na frekvenční rozsah 400Hz – 20kHz a velikost FFT 131072 vzorků a režim vysoké přesnosti (Precision Mode).

Frekvenční rozsah 400Hz – 20kHz byl zvolen z toho důvodu, aby do měření nebyly zahrnuty násobky 50Hz, které by výsledky znehodnotily. Při měření plošných spojů, které nejsou zabudované v stíněné přístrojové skříni, se jim bohužel není možné jinak vyhnout.



Ilustrace 3.1.1.2: Detail osazené desky prototypového D/A modulu

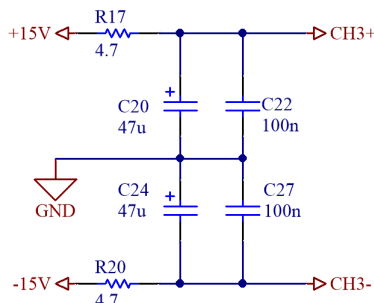
Napájení

Celé zapojení vyžaduje několik napájecích napětí s různými nároky na odběr i zvlnění.

Pro operační zesilovače bylo zvoleno napájení +15V/-15V. Ačkoli amplituda jejich výstupního napětí nepřesáhne 2,2V, obecně se dá říci, že OZ pracují lineárněji při vyšším napájecím napětí. Nevýhodou je ovšem zvýšení množství produkovaného tepla.

Jako napájecí zdroje pro operační zesilovače byla pro jednoduchost použita dvojice známých a dnes již archaických monolitických stabilizátorů 7815/7915. Poskytují proud 1A, ochranu proti zkratu na výstupu a přehřátí a nevyžadují (krom doporučených blokových kondenzátorů) žádné okolní součástky.

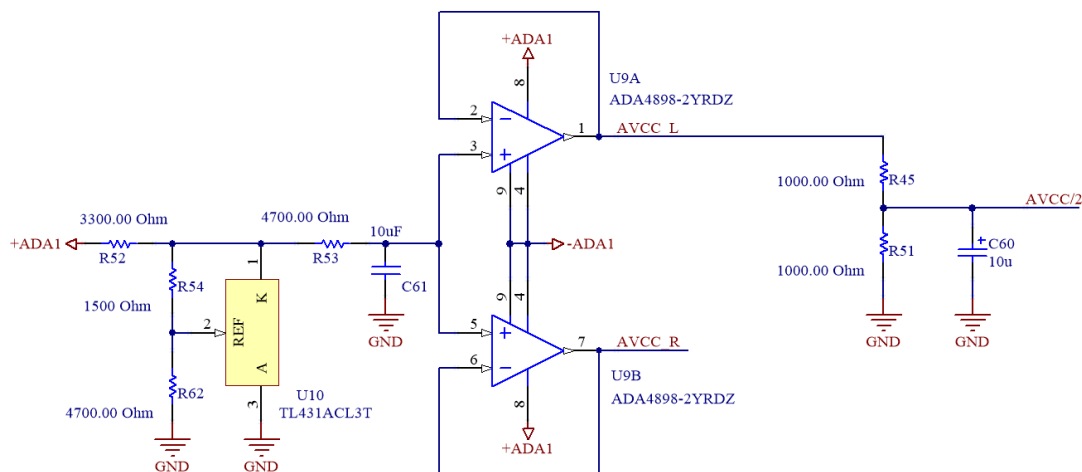
Svémi parametry rozhodně nevykukají, mají velký výstupní šum ($10\mu\text{V}$ na jeden volt výstupního napětí, tedy $150\mu\text{V}$ pro verzi 7815) a nepříliš dobré potlačení zvlnění na vstupu. Proto za ně byl zařazen pasivní RC filtr vlastní pro každý operační zesilovač.



Ilustrace 3.2.1.3: Schéma napájecího filtru operačních zesilovačů

Tento filtr má zlomovou frekvenci kolem 700Hz , filtruje tedy hlavně vysokofrekvenční složky vstupního zvlnění, které by vlivem poklesu PSRR OZ napájených z tohoto filtru mohly proniknout na výstup. Na frekvenci 1MHz je útlum filtru 63dB , pokles napětí při odběru 15mA (typický klidový proud použitých OZ) je tolerovatelných 700mV a tepelná ztráta je 10mW v každé větvi.

Referenční napětí D/A převodníku je ještě podstatně citlivější na zvlnění než napájecí napětí OZ, jelikož PSRR převodníku vůči tomuto napětí je nulové. Na jeho zvlnění je kriticky závislý výstupní signál všech osmi kanálů. Jako napěťová reference byl využit známý obvod TL431, napájený z kladné větve výše popsaného filtru. Jeho napětí je rezistorovým děličem nastaveno na $3,3\text{V}$ a prochází přes vlastní RC článek. Následuje operační zesilovač, zapojený jako napěťový sledovač, který slouží ke zvýšení proudové zatížitelnosti, na jeho výstupu je tantalový kondenzátor s velkou kapacitou.



Ilustrace 3.2.1.4: Schéma zapojení zdroje referenčního napětí D/A převodníku

Použit byl dvojitý operační zesilovač, přičemž jeho první část napájí levou polovinu D/A převodníku a druhá pravou. Celkový proudový odběr se může blížit až 35mA , čímž na

operačním zesilovači celkové vznikne tepelná ztráta (se započítáním napěťového úbytku na rezistoru v napájecím filtru):

$$P_{OZ} = (15V - ((35mA + 8mA) * 47ohm) - 3,3V) \cdot 35mA = 340mW \quad (3.2.1.1)$$

Pro lepší odvod tepla bylo zvoleno pouzdro s tepelnou ploškou (thermal pad).

Odporový dělič $R45$ a $R51$ vytváří polovinu referenčního napětí pro operační zesilovače.

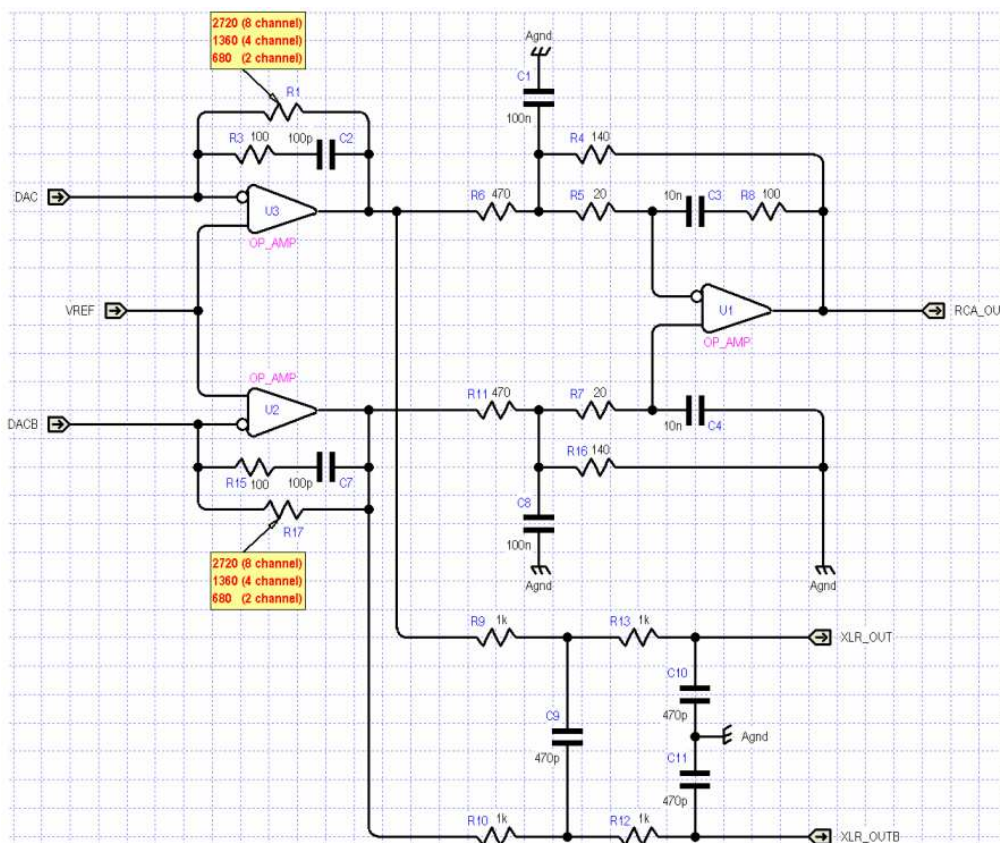
Digitální napájení D/A převodníku $DVCC_T$ a $DVCC_B$ zajišťuje stabilizátor TPS79933, druhým stabilizátorem TPS79912 je vytvořeno napájecí napětí výpočetního jádra převodníku VDD .

Jako hodinový oscilátor byl použit modul firmy Crystek s označením CCHD-575 o frekvenci 80MHz.

I-U převod

Na prototypové DPS byly testovány operační zesilovače AD797, ADA4898-2, TPA6120 a OPA1632.

Operační zesilovač **AD797** je doporučován samotným výrobcem, a to v následujícím zapojení:



Ilustrace 3.2.1.4: Výrobcem doporučené zapojení I-U sekce k D/A převodníku ES9018S

Na body označené *DAC* a *DACB* jsou připojeny diferenciální proudové výstupy převodníku. Jedná se o invertující vstupy operačních zesilovačů, které představují virtuálně nulovou impedanci, D/A převodník tedy pracuje v proudovém režimu a OZ *U2* a *U3* jsou zapojeny jako převodníky proud-napětí.

Proudový offset $\frac{1}{2}$ referenčního napětí je kompenzován přivedením napětí $V_{REF}/2$ na spojené neinvertující vstupy operačních zesilovačů. Tím je zabráněno tomu, aby se výstupy celého obvodu (označené ve schématu *XLR_OUT* a *XLR_OUTB*) stejnosměrně posunuly. To by sice nemělo na signál přímý vliv, jedná se o diferenciální výstupy a tatáž změna na obou z nich se neprojeví v diferenciální-užitečné složce signálu, nicméně operační zesilovače nejlépe pracují (s nejmenším harmonickým zkreslením), pokud se jejich výstupní signál pohybuje symetricky kolem středu napájecích zdrojů, tedy zpravidla nuly.

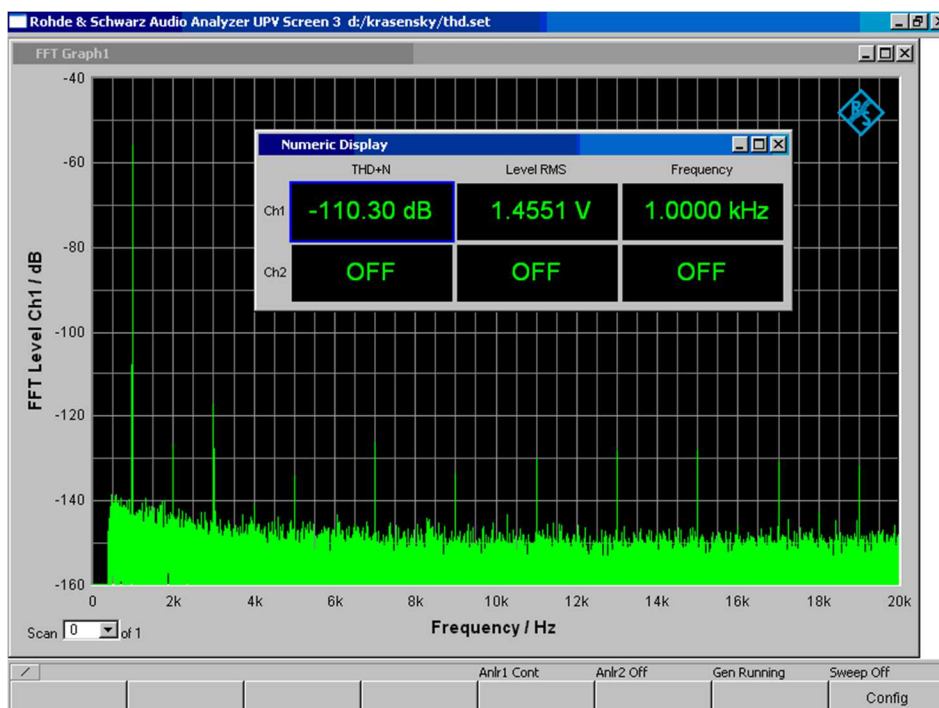
Zpětnovazební síť OZ zahrnuje rezistory *R1* a *R17*, které nastavují převodní poměr obvodu, a dále kondenzátory *C2* a *C7*, které tvoří s uvedenými rezistory filtr (dolní propust) s mezní frekvencí asi 570kHz.

Na výstupu operačních zesilovačů *U2* a *U3* jsou jednotlivé polarities diferenciálního signálu. Vzhledem k jejich invertujícímu zapojení je při přivedení kladné půlvlny proudu na vstup *U3* na jeho výstupu záporná půlvlna napětí a naopak.

Mezi výstupy OZ a výstupy obvodu je přítomen pasivní RC filtr sestávající z dvou stupňů. První stupeň je diferenční a slouží k útlumu rozdílové vysokofrekvenční složky, tedy rušení vycházejícího ze samotného D/A převodníku. Druhý stupeň filtruje souhlasnou (common mode) složku rušení, tedy tu, která do obvodu vstoupila z vnějšku.

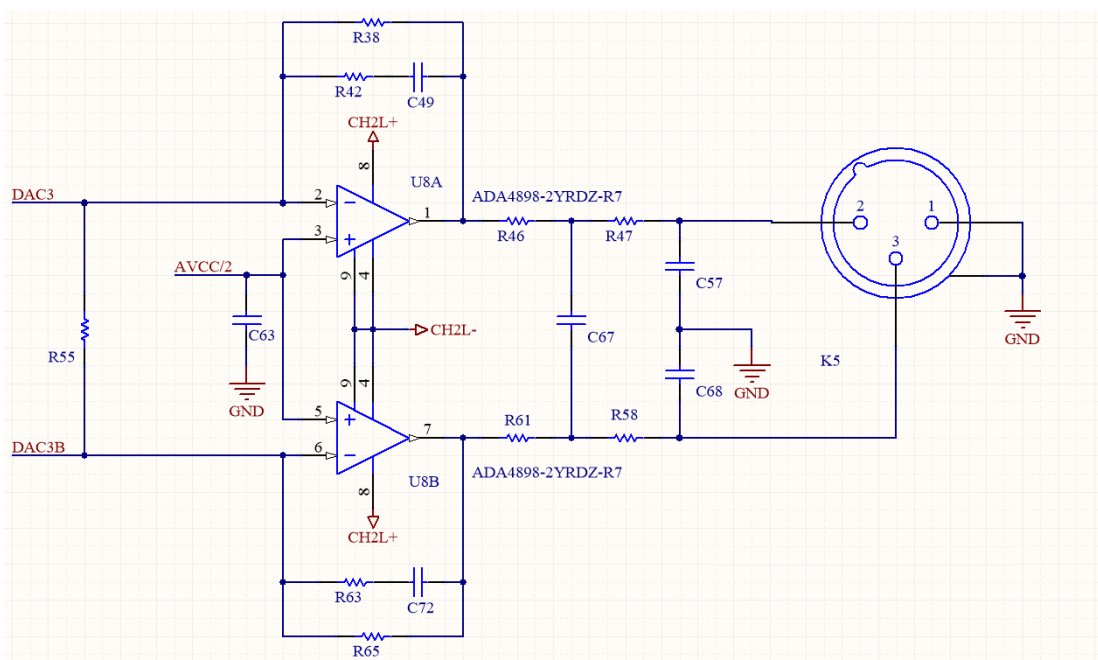
Doporučení výrobce k použití OZ AD797 je pochopitelné – jedná se o operační zesilovač, který má dobré dynamické parametry (doba ustálení 800ns po 10V skoku), dostatečnou šířku pásma (8MHz při $G = 10$), velmi nízké harmonické zkreslení (-120dBc na 20kHz), ale nikoli na úkor stejnosměrných parametrů a vstupního šumového napětí. To činí úctyhodných 0,9nV/√Hz na 1kHz a vstupní napěťový offset je 80μV. Nevýhodou tohoto OZ je především vysoká cena (v době psaní této práce kolem 10 USD/kus), celkově by tedy 16 kusů pro všech 8 kanálů D/A převodníku stálo při současném kurzu asi 4000,-Kč.

Toto zapojení bylo s mírnými úpravami implementováno na uvedené DPS.

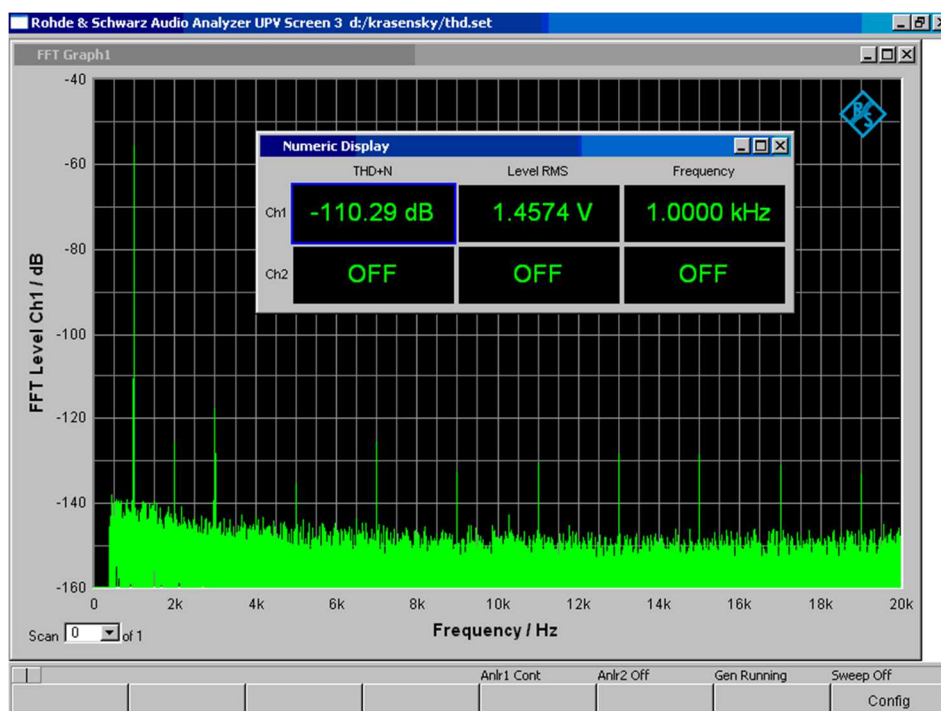


Ilustrace 3.2.1.5: Naměřené THD+N na výstupu I-U převodníku s AD797

Druhý navržený I-U konvertor je obvodově téměř totožný, avšak s využitím dvojitého OZ **ADA4898-2**. Tento operační zesilovač má podobné vstupní šumové napětí a šířku pásma jako AD797. Zkreslení v oblasti slyšitelných kmitočtů není uvedeno.



Ilustrace 3.2.1.6: Schéma zapojení I-U převodníku s OZ ADA4898-2



Ilustrace 3.2.1.7: Naměřené THD+N na výstupu I-U převodníku s ADA4898-2

Pro další realizovanou variantou I-U konvertoru jsem použil plně diferenciální operační zesilovač **OPA1632**. Jedná se o velmi zajímavý integrovaný obvod a rád bych jej zde popsal detailněji.

Častou praxí firmy Texas Instruments je prodej jednoho integrovaného obvodu pod více názvy v různých pouzdrech. Týká se to i OPA1632, který je ve skutečnosti pouze přejmenovaným a zlevněným obvodem z high-speed řady, a to THS4130.

Jak již bylo řečeno, jedná se o zesilovač plně diferenciální, což znamená, že má diferenciální nejen vstupy, ale i výstupy, tedy dva samostatné koncové stupně, z nichž každý bere signál z jiné části vstupního diferenciálního páru. Můžeme na něj nahlížet jako na dva samostatné invertující zesilovače.

Tato konfigurace má oproti standardním OZ několik podstatných výhod. Z principu potlačuje všechny souhlasné (common-mode) složky rušení, tedy ty, které přicházejí po obou vstupech, vyhodnocena je v ideálním případě pouze rozdílová složka. Týká se to však i zvlnění napájecího zdroje, vůči kterému vykazuje vyšší potlačení (PSRR).

Pokud jsou obě poloviny plně diferenciálního zesilovače (a související součástky) zcela totožné, dochází k vyrušení sudých harmonických složek zkreslení. Přenosové funkce invertujícího a neinvertujícího výstupu totiž můžeme zapsat jako:

$$V_{OUT+} = k_1 \cdot V_{IN} + k_2 \cdot V_{IN}^2 + k_3 \cdot V_{IN}^3 + \dots \quad (3.2.1.1)$$

$$V_{OUT-} = k_1 \cdot (-V_{IN}) + k_2 \cdot (-V_{IN})^2 + k_3 \cdot (-V_{IN})^3 + \dots \quad (3.2.1.2)$$

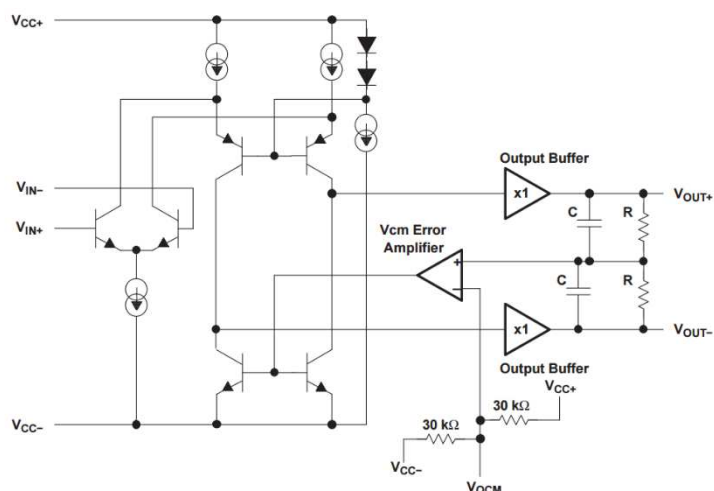
kde k_1, k_2, k_3 jsou konstanty. Odečtením těchto řad získáme rozdílové výstupní napětí:

$$V_{OUT\ DIF} = 2k_1 \cdot V_{IN} + 2k_3 \cdot V_{IN}^3 + \dots \quad (3.2.1.3)$$

Vidíme tedy, že členy se sudými mocninami se zcela vykrátí, zatímco členy s lichými mocninami včetně užitečného signálu jsou dvojnásobné. V praxi ale vlivem nelinearity zesilovačů, rezistorů, parazitních kapacit atd. dojde nikoli k absolutnímu, ale pouze konečnému potlačení sudých harmonických složek signálu.

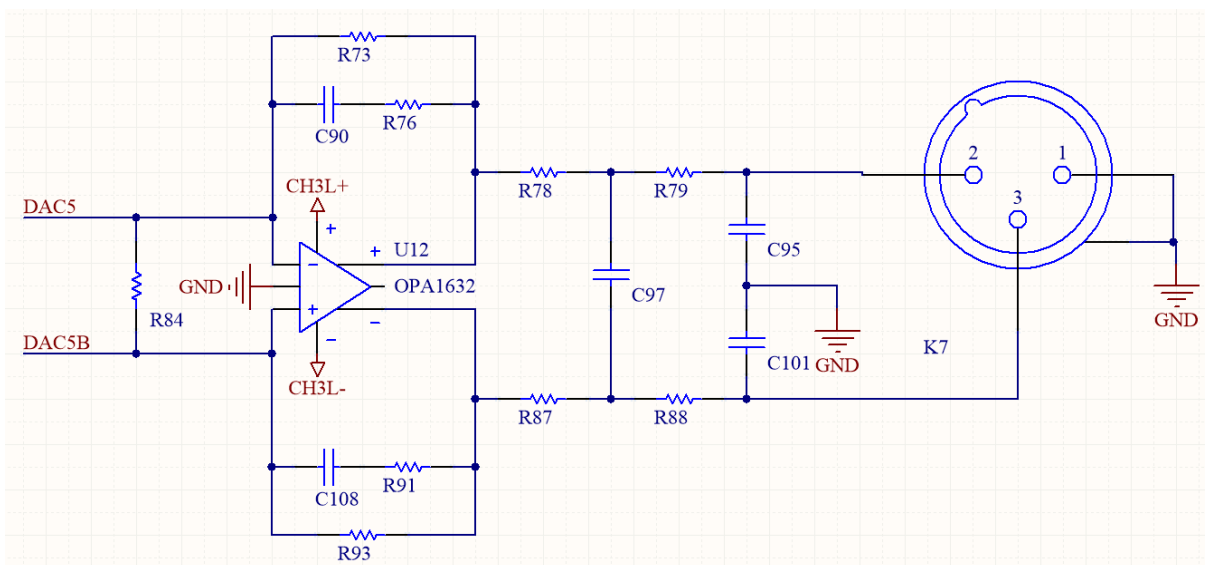
Dvojnásobným zvětšením užitečného signálu také získáme dvojnásobný dynamický rozsah (při stejném napájecím napětí), což dále vede ke snížení vlivu šumu a rušení. [17]

Zjednodušené vnitřní zapojení operačního zesilovače OPA1632 vypadá takto:



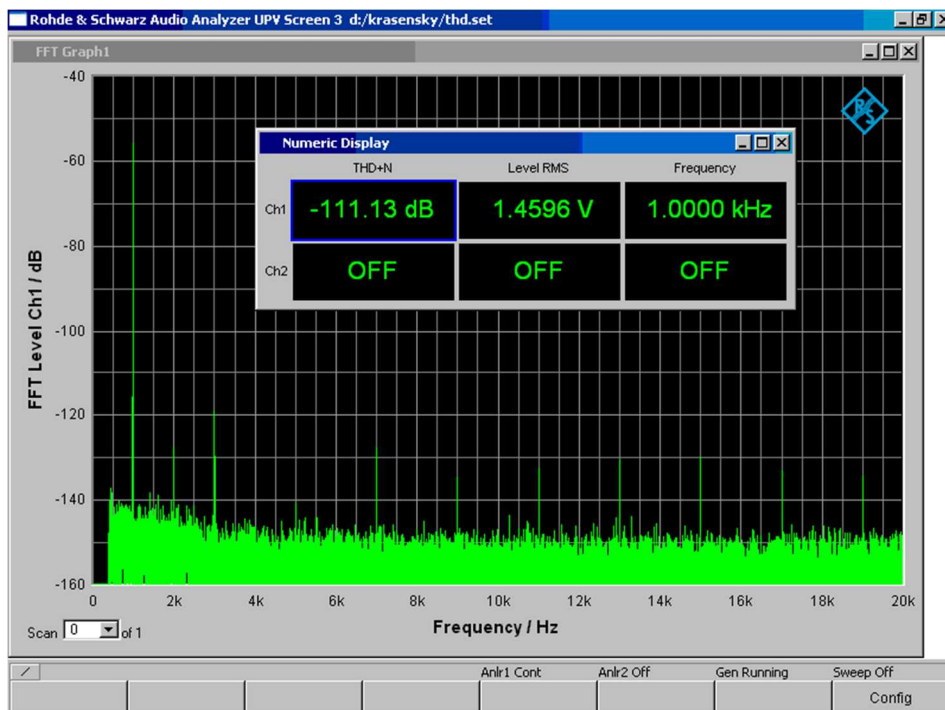
Ilustrace 3.2.1.8: Zjednodušené vnitřní zapojení obvodu OPA1632 (THS4130) [18]

Pin V_{OCM} , který je specifickým plně diferenciálním OZ, nastavuje stejnosměrný posuv výstupního signálu (souhlasnou stejnosměrnou složku). Není-li na tento pin připojen žádný signál, je na něm napětí rovné jedné polovině součtu obou větví napájecího napětí. Ve svém zapojení jsem využil tento pin připojením na zem k vynulování výstupního offsetu.



Ilustrace 3.2.1.9: Schéma zapojení I-U převodníku s OZ OPA1632

Parametrově jde také o velmi dobrý OZ. Šířka pásma při $G=10$ je 18MHz (pro napětí $100\text{mV}_{\text{RMS}}$), šumové vstupní napětí na frekvenci 1kHz je asi $1,7\text{nV}/\text{VHz}$ a celkové harmonické zkreslení s integrovaným šumem (THD+N) je díky diferenciálnímu režimu pouhých -126dBc pro 1VRMS a 1kHz.

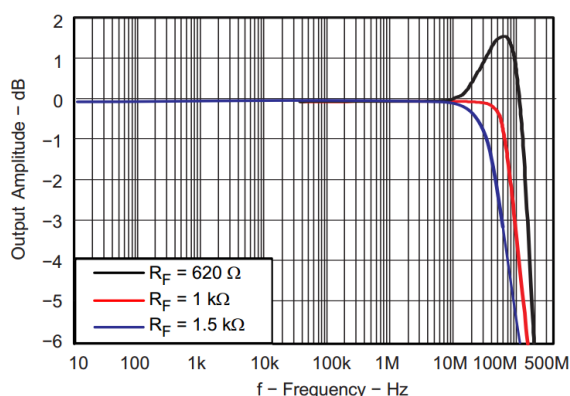


Ilustrace 3.2.1.10: Naměřené THD+N na výstupu I-U převodníku OPA1632

Posledním OZ vyzkoušeným na této desce byl operační zesilovač s proudovou zpětnou vazbou (CFA) a označením **TPA6120**. Stejně jako v předchozím případě se i zde jedná o přejmenovaný obvod z řady určené původně ke zcela jinému použití, zde konkrétně buzení ADSL linek.

Pro zesilovače s proudovou zpětnou vazbou je typické, že invertující a neinvertující vstupy si nejsou rovnocenné, ale invertující vstup má malou impedanci. Zpětnovazební rezistor ovlivňuje šířku pásma operačního zesilovače a do zpětné vazby nesmí být připojen kondenzátor (který by představoval na kritických frekvencích téměř zkrat), jinak by došlo k rozkmitání.

Šířka pásma TPA6120 je 100MHz při $R_F = 1k$, napěťový šum je 1,7nV/√Hz, avšak proudový šum invertujícího vstupu je 16pA/√Hz. To znamená, že pokud je OZ buzen ze zdroje o impedanci větší než asi 106 ohmů, začne proudový šum dominovat, s větší impedancí bude samozřejmě přímo úměrně narůstat.

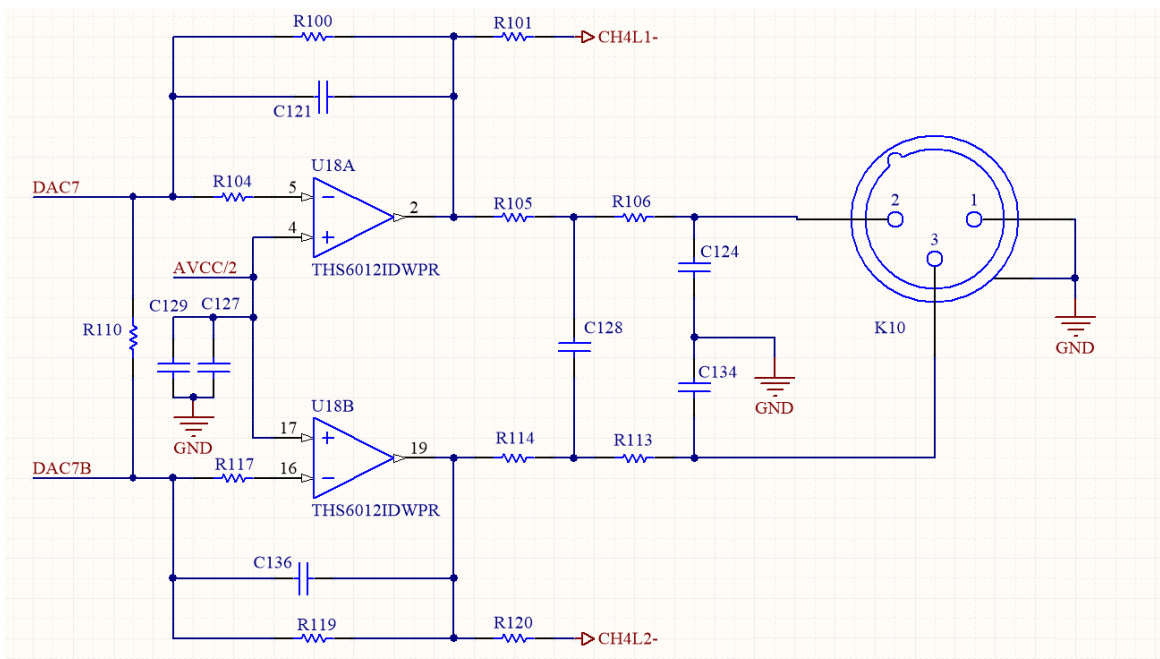


$$V_{CC} = \pm 5V \quad \text{Gain} = 1V/V \quad R_L = 25\Omega$$

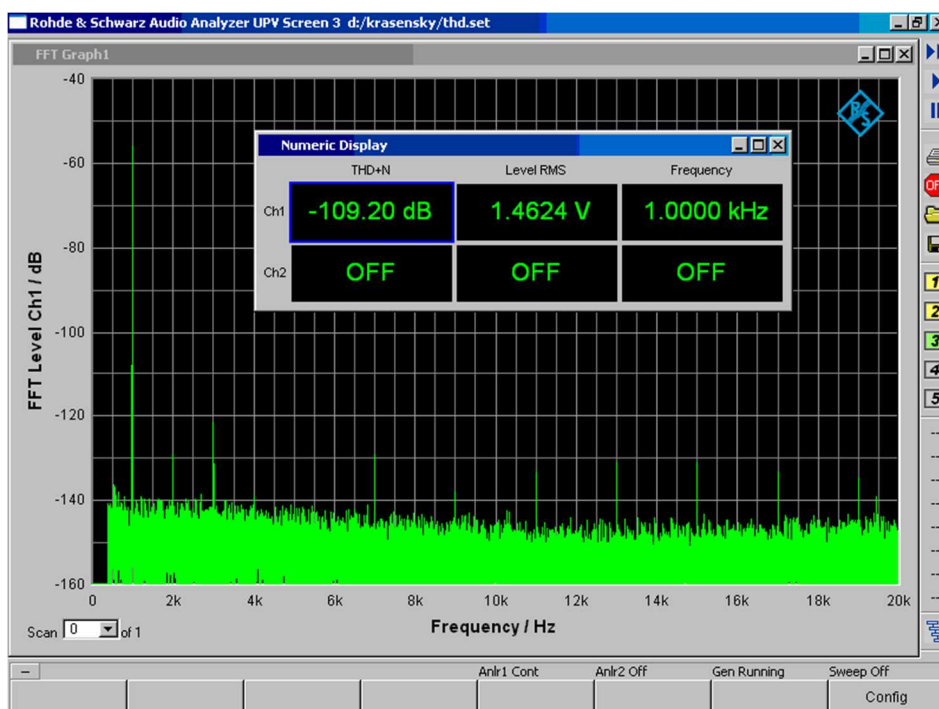
$$V_{IN} = 200mV$$

Ilustrace 3.2.1.11: Vliv hodnoty zpětnovazebního rezistoru na přenosovou charakteristiku (a stabilitu) CFA [19]

Protože cílem I-U konvertoru na výstupu D/A převodníku je také odfiltrovat reziduální vysokofrekvenční složky, které neodstraní filtr převodníku, rozhodl jsem se pokusit realizovat dolní propust dle [20] s použitím sériového rezistoru v invertujícím vstupu. Tím zůstal zachován efekt filtrace, ale i stabilita, jelikož impedance, kterou „vidí“ invertující vstup, zůstala rovna 1kΩ. Cenou za toto řešení je zavedení termického šumu rezistoru a také šumu vyvolaného na tomto rezistoru vstupním proudovým šumem invertujícího vstupu. Ten je zpravidla vyšší právě u CFA, u VFA zesilovačů je obvykle dominantní šum napěťový. Řešením by bylo i použití feritového čipu, který má na frekvencích kolem 100 MHz odpor v řádu stovek či tisíců ohmů, toto řešení však vyzkoušeno nebylo.



Ilustrace 3.2.1.12: Schéma zapojení I-U převodníku s OZ TPA6120

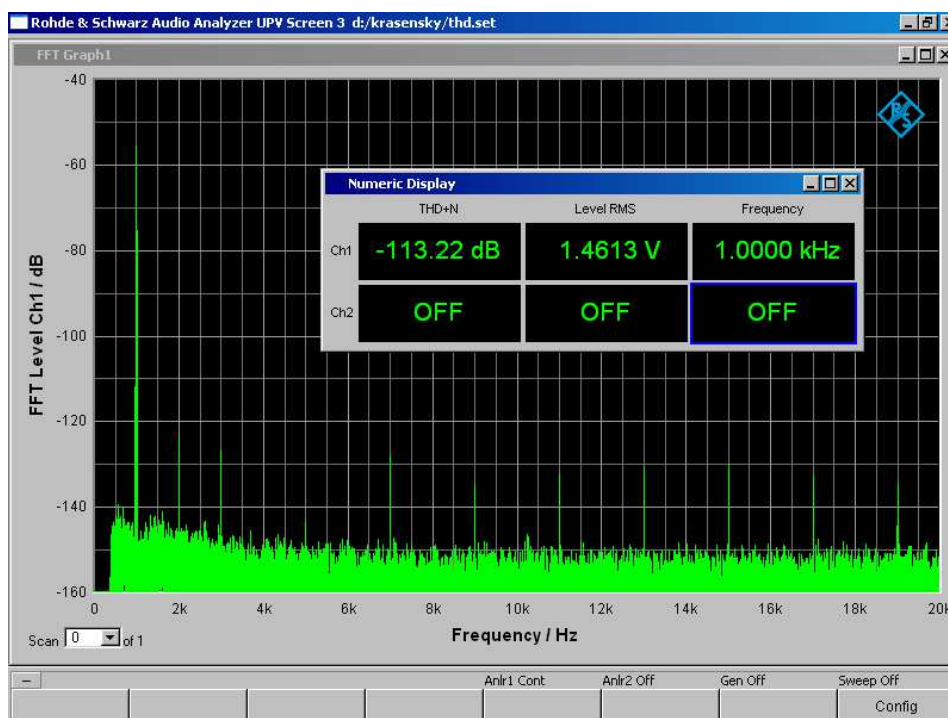


Ilustrace 3.2.1.13: Naměřené THD+N na výstupu I-U převodníku s TPA6120

Z měření jednotlivých OZ v roli I-U převodníku vyplývá, že nejnižší harmonické zkreslení (THD) za stejných podmínek sice poskytoval TPA6120, avšak zřejmě vlivem svého vysokého proudového vstupního šumu měl i nejvyšší výstupní šum a nejvyšší THD+N.

U všech měření se však vyskytovalo zkreslení signálu se zastoupením vysokých lichých harmonických a neklesající obálkou. Tento problém se zhoršoval, když bylo aktivních (tedy s připojeným digitálním vstupem) více kanálů D/A převodníku. Tehdy vzrostl odběr z napájení digitální části, problém tedy pravděpodobně spočíval v interferencích návratových proudů digitální a analogové části převodníku, které na DPS s pouhými dvěma vrstvami není možné dostatečně kvalitně oddělit. Ukázalo se tedy, že pro tyto aplikace je nejméně čtyřvrstvý plošný spoj nezbytností.

Na radu vedoucího práce jsem po prvních měřeních přivedl referenční napětí převodníku na všech 8 odpovídajících pinů, nikoli pouze na dva jako v původním návrhu. To vedlo ke značnému snížení 2. a 3. harmonické a poklesu celkového THD+N asi o 2dB. Vysvětlení lze hledat v tom, že piny pouzdra integrovaného obvodu jsou se samotným čipem spojeny velmi tenkými zlatými drátky, které mají nezanedbatelný odpor. Jeho vliv v sérii s referenčním napětím s odběrem v desítkách mA působil zřejmě úbytek, který se projevil právě zvýšením zkreslení. Provedená úprava však neměla vliv na vysoké násobky lichých harmonických.

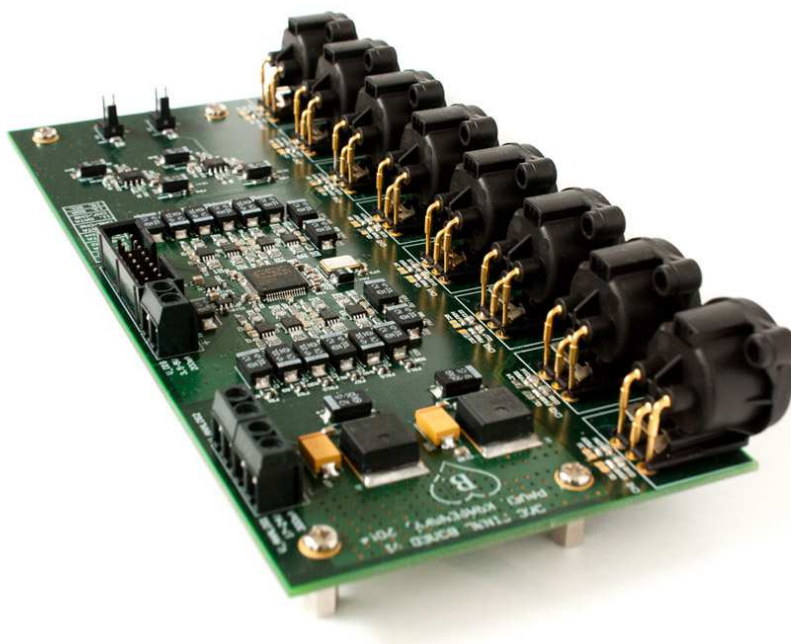


Ilustrace 3.2.1.14: Nejlepší naměřený výsledek: I-U sekce s OPA1632 po popisované úpravě

3.2.2 Finální verze modulu D/A převodníku

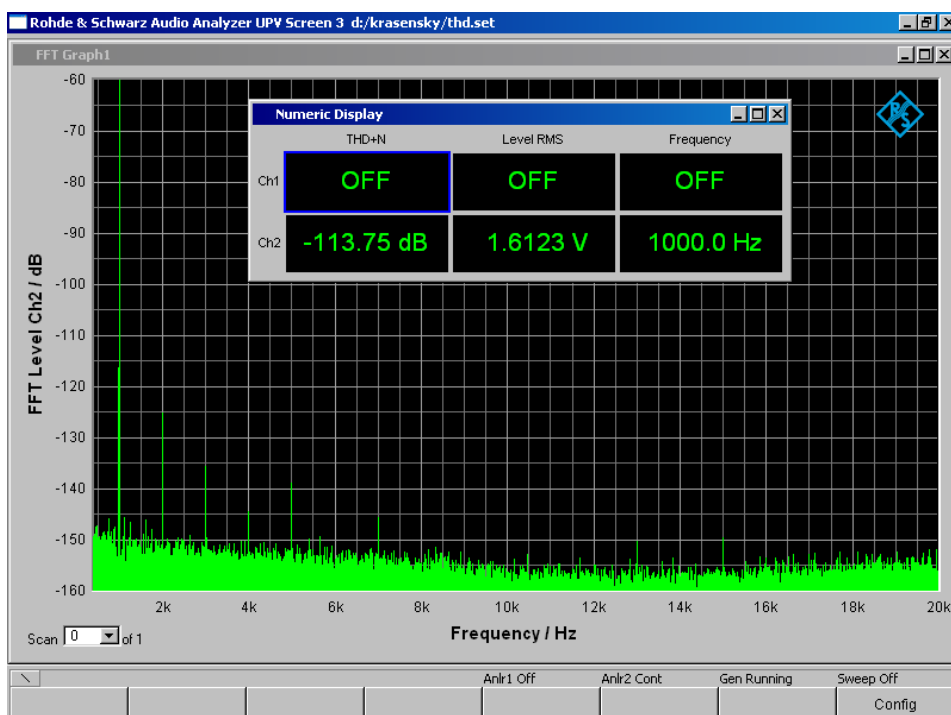
Druhou verzi desky převodníku jsem si nechal vyrobit u firmy Pragoboard. Deska má čtyři vrstvy, izolační mezery a nejtenčí spoje mají šířku 150 μ m. Byla vyrobena v rámci jednorázové služby Pool Servis. Ta má jasně stanovená pravidla výroby - materiál FR4 tloušťky 1,5mm se základní mědí 18 μ m, nejmenší vrtání 0,3mm a horní potisk. Návrh nesmí obsahovat slepé ani pohřbené vrtání. [21]

Horní (TOP) a spodní (BOTTOM) vrstvy slouží jako signálové, zatímco dvě vnitřní vrstvy slouží jako zemní plocha (IN2) a rozvod napájení (IN3).

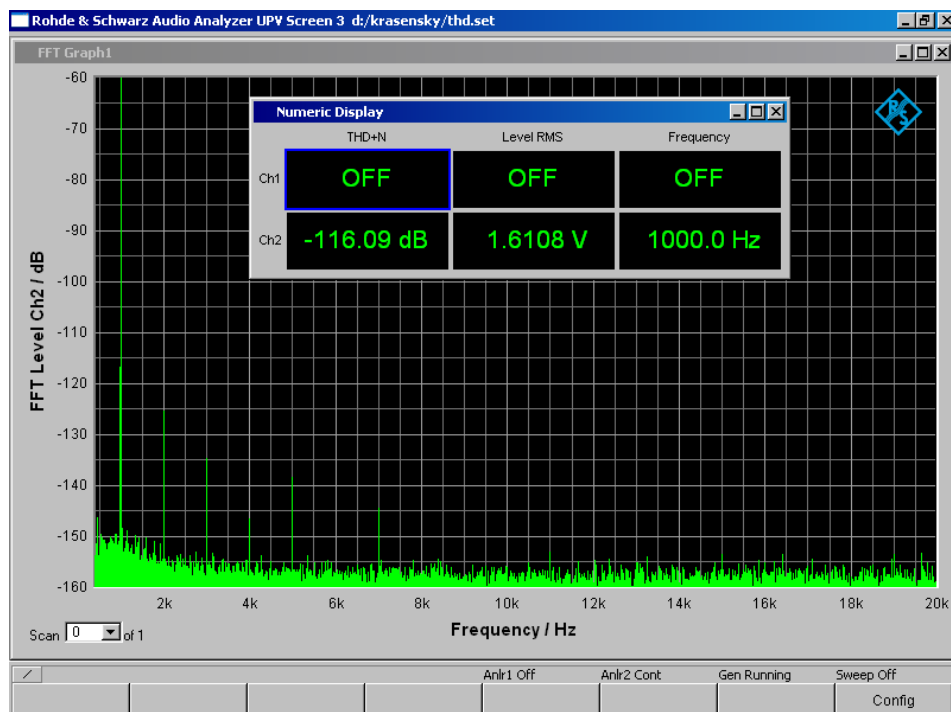


Ilustrace 3.2.2.1: Finální verze desky plošných spojů modulu D/A převodníku

Z obvodového hlediska je zapojení podobné jako u první verze plošného spoje a je zde osm I-U převodníků s OZ OPA1632. Všechny kanály byly opět podrobně změřeny audio analyzátozem Rohde&Schwarz UPV, a to zejména jejich harmonické zkreslení, šum a THD+N. Měření probíhalo ve stejných podmínkách jako u předchozí prototypové desky.



Ilustrace 3.2.2.2: THD+N kanálu 1 při plné amplitudě

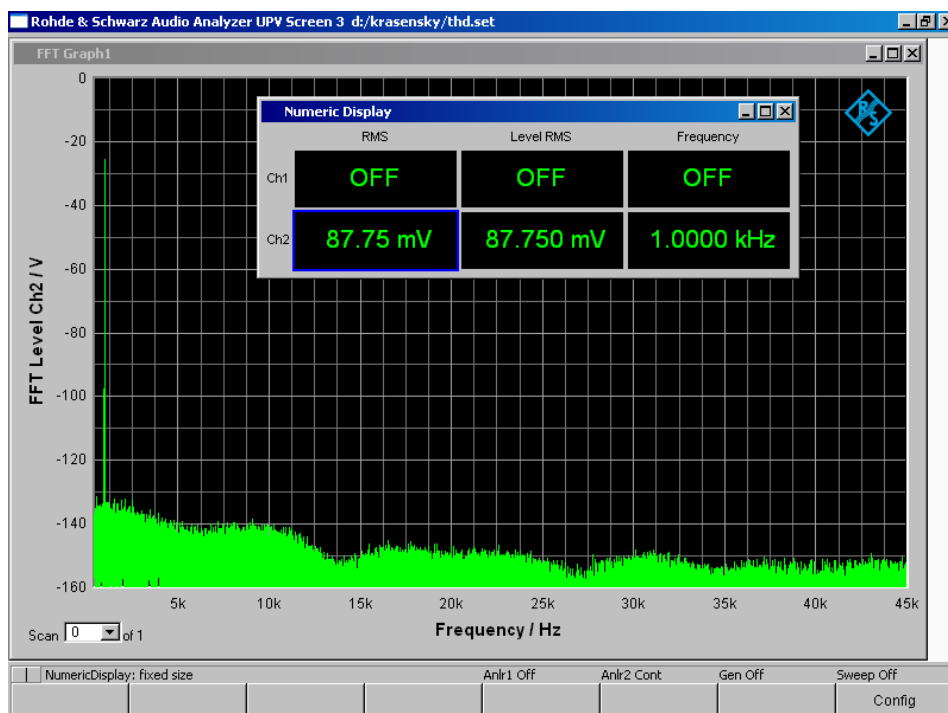


Ilustrace 3.2.2.3: THD+N kanálu 2 při plné amplitudě

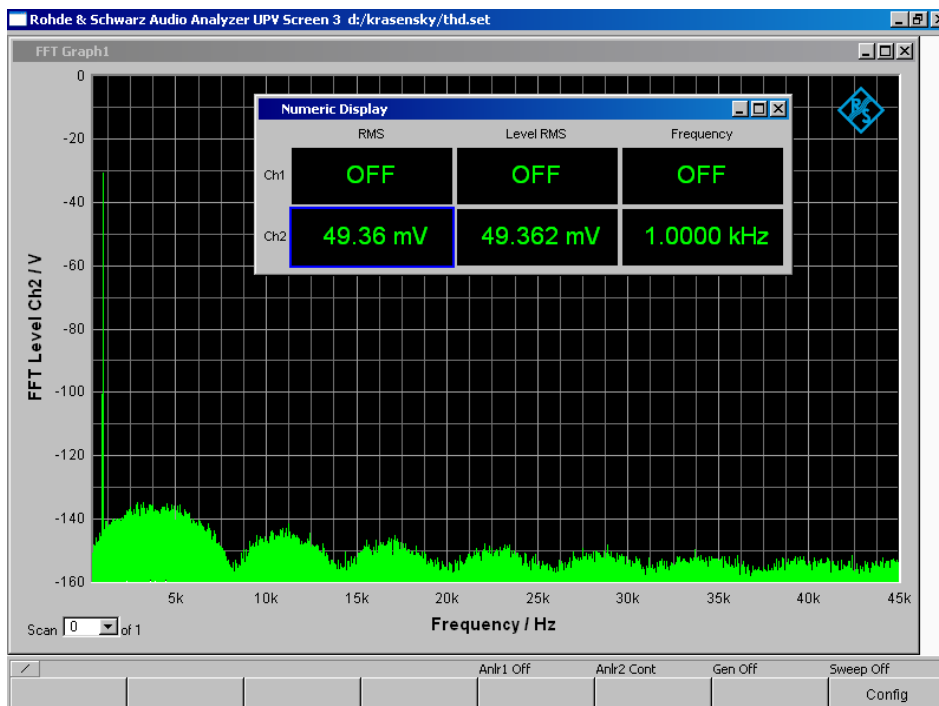
Na grafech 3.2.2.2 a 3.2.2.3 můžeme vidět, že se THD+N (tedy odstup všech integrovaných rušivých složek od základní frekvence) jednotlivých kanálů liší, a to v rozsahu -113,7dB (kanál 1) až po -116dB (kanál 2). THD+N ostatních kanálů leží v tomto intervalu.

Zároveň však bylo změřeno, že šum všech kanálů bez přítomnosti výstupního signálu je téměř totožný, a to asi $1,6\mu\text{V}_{\text{RMS}}$. Celkové harmonické zkreslení THD (odstup integrované amplitudy všech násobků základní frekvence) se také neliší a je rovno asi -124dB při plné výstupní amplitudě (asi 1,61V) a frekvenci 1kHz. Je tedy zřejmé, že velikost tohoto šumu je závislá na amplitudě výstupního signálu. Zjevně nepochází z analogových součástek na desce, ale ze samotného D/A převodníku a souvisí s činností jeho modulátoru.

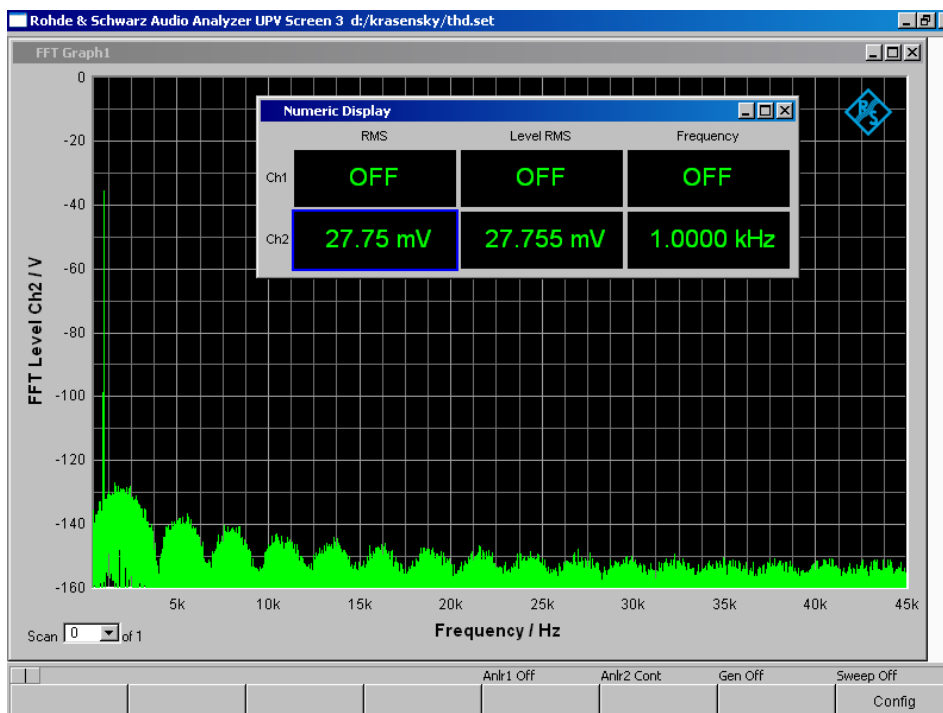
Na tento jev jsem se zaměřil v další sérii měření a zdokumentoval jsem jeho závislost na velikosti amplitudy (obrázky 3.2.2.4 až 3.2.2.7).



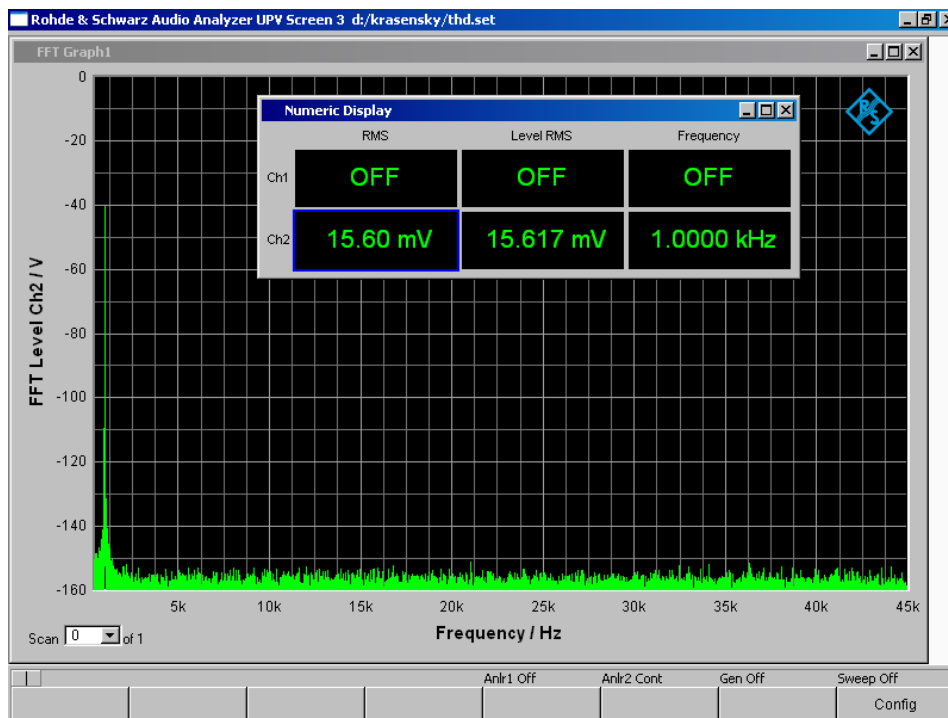
Ilustrace 3.2.2.4: Spektrum kanálu 1 při výstupní amplitudě -25dBFS



Ilustrace 3.2.2.5: Spektrum kanálu 1 při výstupní amplitudě -30dBFS



Ilustrace 3.2.2.6: Spektrum kanálu 1 při výstupní amplitudě -35dBFS

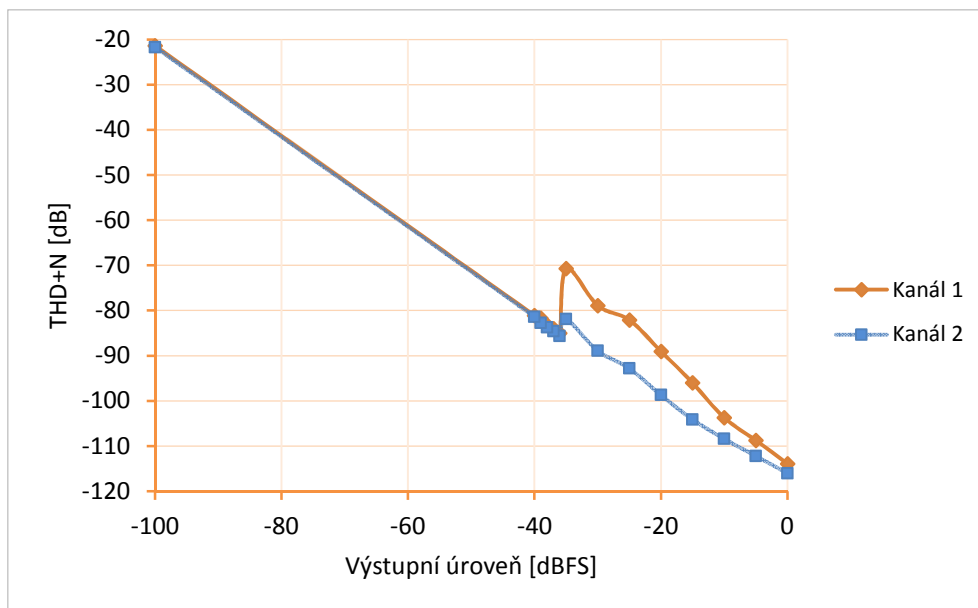


Ilustrace 3.2.2.7: Spektrum kanálu 1 při výstupní amplitudě -40dBFS

Do následující tabulky jsou vyneseny naměřené hodnoty THD+N, ze kterých byla spočítána absolutní hodnota velikosti rušivých složek v μV .

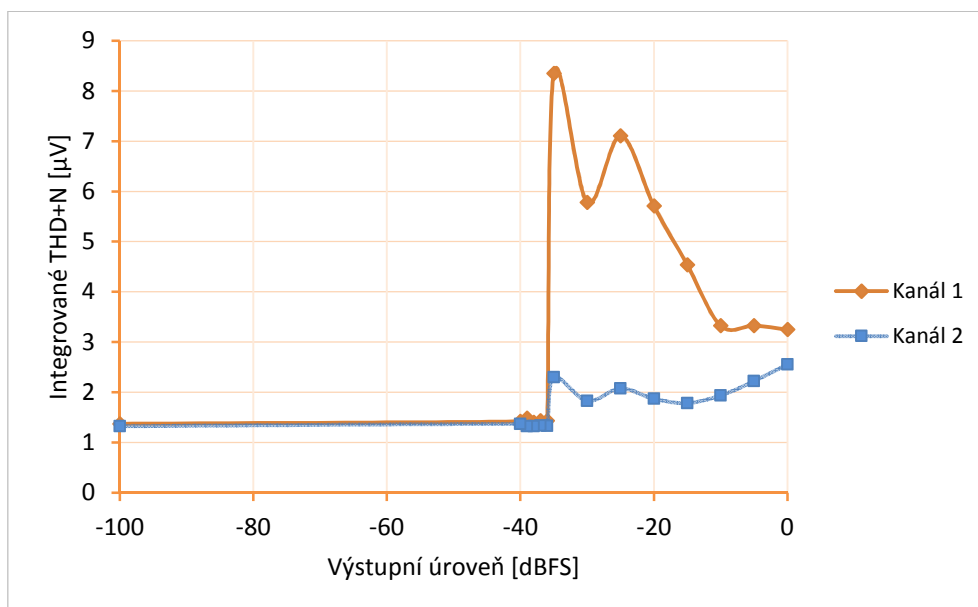
Amplituda výstupního signálu [dBFS]	Amplituda výstupního signálu [mV]	THD+N, kanál 1 [dBc]	THD+N, kanál 2 [dBc]	THD+N, kanál 1 [μV]	THD+N, kanál 2 [μV]
0	1610	-113,9	-116	3,25	2,55
-5	905,4	-108,7	-112,2	3,33	2,22
-10	509,1	-103,7	-108,4	3,33	1,94
-15	286,3	-96	-104,1	4,54	1,78
-20	161,0	-89	-98,7	5,71	1,87
-25	90,5	-82,1	-92,8	7,11	2,07
-30	50,9	-78,9	-88,9	5,78	1,83
-35	28,6	-70,7	-81,9	8,35	2,30
-36	25,5	-85	-85,7	1,43	1,33
-37	22,7	-84	-84,6	1,43	1,34
-38	20,3	-83,2	-83,7	1,40	1,32
-39	18,1	-81,7	-82,7	1,49	1,32
-40	16,1	-81,1	-81,4	1,42	1,37
-100	0,016	-21,4	-21,7	1,37	1,32

Tabulka 3.2.2.1: Naměřené hodnoty THD+N v závislosti na amplitudě užitečného signálu



Ilustrace 3.2.2.8: Závislost poměru THD+N k užitečnému signálu na jeho amplitudě

Jev byl podrobně změřen pro dva kanály, na nichž se projevuje nejméně a nejvíce. Z grafu 3.2.2.8 je zřejmé, že při zvyšování amplitudy (od -100dBFS) THD+N lineárně roste, jak bychom očekávali - zvyšuje se amplituda užitečného signálu, zatímco šum zůstává stejný. Na úrovni kolem -36dBFS však šum prudce roste. THD+N klesá a poté se postupně vrací na svou hodnotu, ovšem nikoli pouze vlivem dalšího zvyšování amplitudy užitečného signálu, ale i poklesem původní zvýšené hodnoty šumu. Absolutní velikost rušivých složek je vynesena v následujícím grafu:



Ilustrace 3.2.2.9: Závislost absolutní hodnoty THD+N na amplitudě užitečného signálu

Pro vysvětlení tohoto jevu se musíme podrobněji podívat na princip funkce Δ - Σ D/A převodníku. Po průchodu modulátorem je digitální signál teprve převeden na analogový pomocí fyzických prvků tvořících na čipu zdroje proudu s různou velikostí. Tento proces je velmi citlivý na hodnoty prvků na čipu, avšak výrobní procesy mají vždy své tolerance, které by vlastnosti převodníku degradovaly. Proto se využívá algoritmu DEM, který jednotlivé prvky (bity) v určité posloupnosti střídá, aby nedocházelo při určitých výstupních stavech ke vzniku namodulovaného šumu (korelovaného s užitečným signálem) v úzkých špičkách s velkou amplitudou. Cílem algoritmů DEM je zabránit vzniku modulovaných šumových špiček ve slyšitelném spektru a pokud možno přesunout jejich energii nad slyšitelné spektrum a frekvenčně je rozprostřít.

Aby algoritmus DEM plně zachoval vlastnost noise-shapingu použitého Σ - Δ modulátoru, měl by být dle [22] alespoň stejného řádu jako modulátor samotný, což však zřejmě žádný z výrobců Σ - Δ D/A čipů nedělá, protože by to bylo realizačně neúměrně složité. Činnost DEM je tudíž více či méně kompromisní.

Výstup Σ - Δ modulátoru je šestibitový, je zde tedy následující počet možných úrovní:

$$n = 2^6 = 64 \quad (3.2.2.1)$$

Nejnižší bit představuje následující výstupní úroveň v poměru k plné výstupní úrovni:

$$A = 20 \cdot \log_{10} \left(\frac{1}{2^6} \right) \cong -36.1 \text{ dB} \quad (3.2.2.2)$$

Pod touto úrovní stačí pouze nejméně významový bit převodníku (LSB), nad ní se začínají používat i ostatní bity. Právě tento přechod zřejmě není dost dobře ošetřen a algoritmus DEM není schopen zakrýt vzniklou chybu. Na jednotlivých kanálech se problém pravděpodobně projevuje s různou mírou z důvodu výrobních rozdílných odchylek od ideální (navržené) hodnoty proudu, kterou daný prvek generuje.

Z grafu 3.2.2.9 a tabulky 3.2.2.1 vidíme, že amplituda integrovaného THD+N dosáhne až 8 μV v nejvíce problematickém kanálu a okamžiku. Proč se pak amplituda tohoto nežádoucího signálu při dalším zvyšování amplitudy užitečného signálu snižuje, když bychom čekali, že zůstane konstantní, nebo se bude dále zvyšovat, se mi osvětlit nepodařilo.

Z uvedených měření vyplývá, že D/A čip ES9018S není tak bezchybný, jak jej výrobce popisuje a také trpí podobnými neduhy jako Σ - Δ převodníky jiných výrobců (modulace šumového pozadí). Přes všechny popsané nedostatky je to stále pravděpodobně nejlepší D/A převodník na trhu.

Dle měření a kritického hodnocení je největší slabinou navržené desky D/A převodníku zdroj referenčního napětí s referencí TL431. Její poměrně velký šum (255 nV/VHz na 100Hz, 230 nV/VHz na 1kHz) je sice filtrován RC článkem, avšak na nízkých frekvencích stále zůstává významným, projevuje se v klidovém integrovaném šumu 1,6 μV zřejmě nezanedbatelnou měrou a snižuje tak dynamický rozsah převodníku a efektivní počet bitů. I tak je dynamický rozsah 121 dB hodnocen jako velmi dobrý. [23]

3.3 Modul napájecího zdroje

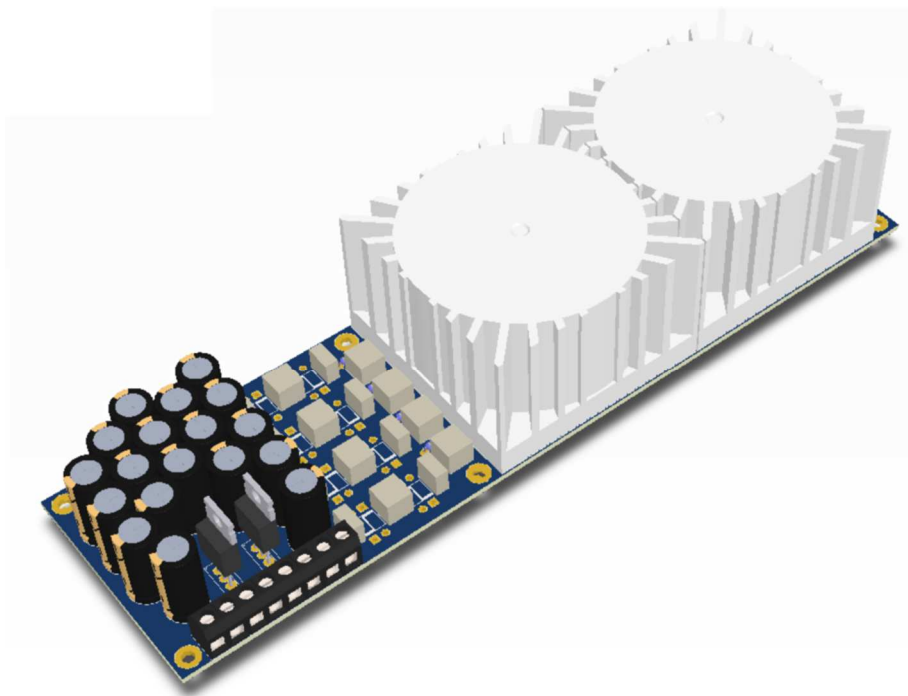
K napájení všech ostatních modulů slouží modul napájecího zdroje. Kvůli možnosti vzájemného elektromagnetického rušení a nízkému odběru celého zařízení byl zdroj řešen jako lineární, nikoli spínaný.

Napětí z elektrické sítě 230V/50Hz je přivedeno na šroubovací terminály a z nich na primár dvou malých toroidních transformátorů značky Talema. Jsou zapájeny přímo v DPS, každý z nich má výkon 15VA a dvě oddělená totožná sekundární vinutí.

První transformátor se sekundárním napětím 2x7V je dedikován napájení digitální části převodníku a modulu s mikrokontrolérem. Každé z jeho výstupních napětí je usměrněno a následně stabilizováno monolitickým stabilizátorem 7805, poté je přivedeno na výstupní šroubovací terminály.

Druhý transformátor s napětím 2x15V je vyhrazen pouze analogovým obvodům modulu D/A převodníku, a to kvůli eliminaci možného přenosu rušení. Jeho výstupní napětí jsou opět nezávisle usměrněna, pak vyhlazena baterií kondenzátorů s celkovou kapacitou 3,3mF v kladné i záporné větvi a přivedena na výstupní terminály.

U obou usměrňovačů jsou paralelně k diodám připojeny kondenzátory pro snížení amplitudy rozpínacích špiček diod, tedy snížení velikosti rušení produkovaného usměrňovačem.



Ilustrace 3.3.1: Modul napájecího zdroje (vizualizace)

3.4 USB modul

Pro připojení k PC jsem zvolil hotové řešení, a to modul USB Streamer firmy MiniDSP. Je založen na vývojovém kitu z portfolia výrobce mikrokontrolérů, firmy XMOS.

Modul využívá standardu USB 2.0 Audio Device, který má podporu v operačních systémech Linux, OS X a Android a není nutné instalovat ovladače. Firma Microsoft bohužel na tlak uživatelů zatím nereagovala a současné verze Windows podporují pouze zastaralý standard USB 1.0 Audio Device s nedostatečným datovým tokem. V případě připojení modulu USBStreamer a všech dalších zařízení se standardem USB 2.0 Audio Device je tedy třeba instalovat ovladače, které bohužel nejsou jednotné, ale specifické pro každý přístroj.

Modul se chová jako zvuková karta a je schopen přehrávat a nahrávat s vzorkovací frekvencí až 192kHz a bitovou hloubkou 24bit. Má 10 digitálních vstupů a výstupů tvořených sběrnici I²S, je tedy možné k němu přímo připojit D/A čip. Není to však zcela rozumné z toho důvodu, že výstup modulu není galvanicky oddělen od USB připojeného počítače, které je velmi silně zarušeno a toto rušení by pravděpodobně ovlivnilo i parametry D/A převodníku. Modul je napájený pouze ze sběrnice USB.



Ilustrace 3.4.1: Modul USBStreamer [24]

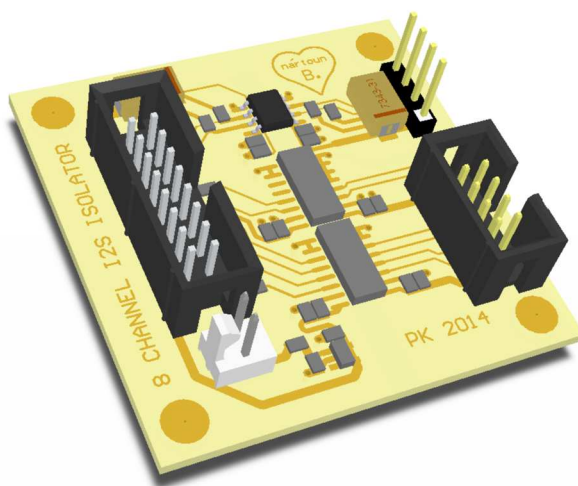
3.5 Modul galvanického oddělení

Jelikož v době návrhu neexistoval integrovaný obvod, schopný galvanicky oddělit signály USB2.0, bylo nutné oddělení provést až na straně sběrnice I²S. To je jednodušší i z toho důvodu, že je jednosměrná.

Jako nejvhodnější byl vybrán izolátor IL715 výrobce NVE. Tento obvod využívá principu obří magnetorezistence a dosahuje kapacity izolační bariéry 4pF (na frekvenci 1MHz). Do digitálního signálu obvod vnáší jitter 100ps, což je akceptovatelné. Obsahuje však pouze čtyři kanály v jednom pouzdře, proto bylo nutné použít izolátory dva pro zahrnutí všech signálů této sběrnice (MCLK, BCLK, WCLK, DATA1, DATA2, DATA3, DATA4). [25]

Ke konfiguračním a stavovým registrům použitého D/A převodníku se přistupuje přes sběrnici I²C. I ji jsem považoval za vhodné galvanicky izolovat a k tomuto účelu jsem použil izolátor ISO1541 firmy Texas Instruments.

Všechny tři obvody jsou umístěny na společné desce plošných spojů, ke které jsou z obou stran přivedeny jak signály, tak napájení.



Ilustrace 3.5.1: Modul galvanického izolátoru (vizualizace)

3.6 Modul s mikrokontrolérem

D/A převodník není pro jeho funkci sice nutné konfigurovat, pokud však na něm chceme ovládat např. úroveň výstupního signálu (hlasitost), bez přístupu k jeho registrům se neobejdeme.

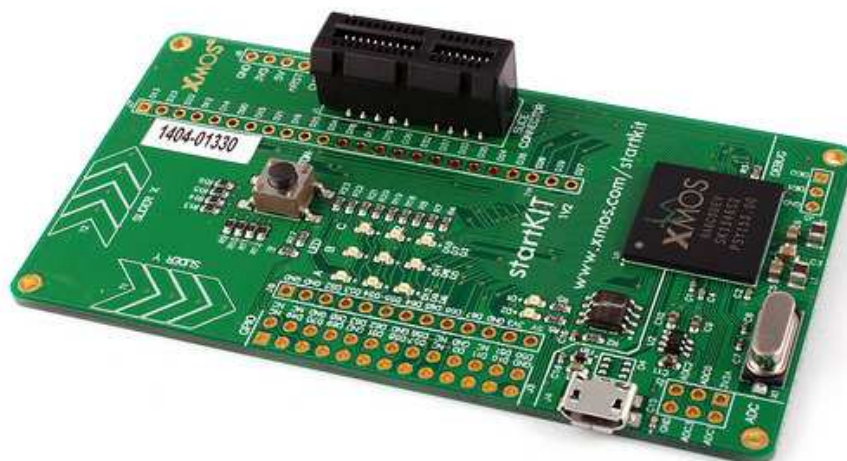
Mým cílem bylo mít možnost ovládat výstupní úroveň signálu jednak přímo na přístroji, jednak dálkovým ovládáním v infračerveném světelném spektru.

Pro tuto aplikaci jsem vybral velmi levný vývojový kit StartKit firmy XMOS, a to pro jeho aktuální dostupnost a nízkou cenu (15 USD).

Jedná se o kit s výkonným 32bit procesorem se dvěma fyzickými jádry. Jedno jádro je však vyhrazeno USB debuggeru, pouze druhé je uživatelsky programovatelné. Dělí se na osm logických jader, která sdílejí celkový výpočetní výkon 500 MIPS. Celková velikost RAM je 64kB.

Kromě paralelního zpracování dat je specifikem velmi rychlá odezva na vnější události na portech, a to v řádu nanosekund.

Ačkoli je výkon tohoto mikrokontroléru pro mou aplikaci přehnaný a vytvořený software využívá pouze jedno jádro a zlomek dostupného výkonu, má smysl, jelikož v budoucnu plánuji rozšíření o displej a další periferie, které jsou výpočetně náročnější.



Ilustrace 3.6.1: Modul XAMOS StartKit [26]

Modul má 256kB flash paměti, celkem 66 univerzálních I/O, tlačítko, 11 LED, dva kapacitní dotykové snímače a rozšiřující slot.

Pro ovládání hlasitosti na přístroji byl použit letitý optický rotační enkodér neznámého původu, který byl právě k dispozici. Byl připevněn na provizorní desku plošných spojů, přišroubovanou k čelnímu panelu přístroje. Na té je i další elektronika - obvod 74HCT14 s šesticí schmittových invertorů ke zpracování signálu z rotačního enkodéru a IR přijímač TSOP4838. Tato deska je připojena k samotnému StartKit-u.

Jako dálkové ovládání jsem zvolil elegantní hliníkové DO od firmy Apple, které se esteticky hodí k čelnímu panelu přístroje. Využívá standardní protokol navržený firmou NEC.

I²C signál je z modulu veden do desky galvanického oddělení a pak dále k D/A převodníku. [27]

4 Návrh software

Mikrokontroléry XMOS lze považovat za uživatelsky velmi přívětivé, avšak je potřeba si zvyknout na několik odlišností, kterými se jejich programování liší od běžných mikrokontrolerů jednojádrových, alespoň pokud chceme plně využívat jejich potenciálu.

Je možné je programovat v jazycích C, C++, XC a v assembleru. Nejjednodušší je použití jazyka XC (což je výrobcova vlastní modifikace C s extenzemi pro práci s více jádry). V názvosloví tohoto jazyka se nazývá hardwarové jádro výrazem *Tile* a logické jádro výrazem *Core*.

Výrobce nabízí vlastní programovací prostředí *xTime Composer*, které je postaveno na známém prostředí *Eclipse*.

Jednotlivá jádra mikrokontroléru mezi sebou asynchronně komunikují buď pomocí kanálů (channels), nebo interface. Kanály jsou v programu buď vytvářeny dočasně a slouží k jednorázovým transakcím (**chan**, **chanend**), nebo jsou vytvořeny trvale za účelem rychlejšího přenosu dat (**streaming chan**, **streaming chanend**). Počet těchto kanálů je však striktněji omezen. Interface je obousměrný a více flexibilní způsob komunikace.

Při programování není nutné se zabývat hardwarovými přerušeními, ale definují se zde *události*, na které mikrokontrolér čeká, a to pomocí výroku **select**. V jednom takovém výroku může být libovolné množství události (**case**). Typickými událostmi mohou být změna úrovně na vstupním portu, dosažená hodnota časovače nebo příchod dat z jiné úlohy. Jakmile se program dostane k výroku **select**, mikrokontrolér čeká, až některá z definovaných událostí nastane.

Mikrokontroléry XMOS nemají (s výjimkou A/D převodníku) hardwarové periferie, jedinou periferií jsou porty. Softwarové bloky pro jednotlivé sběrnice lze stáhnout z webu výrobce.

Popsaná architektura přináší i jistá omezení. Jedním z nich je to, že ke každému portu může přistupovat po jeho definici v programu pouze jedno logické jádro, kterému byl přiřazen. Druhou nevýhodou, kterou jsem vnímal jako nejvíce citelnou je to, že jednotlivé porty mikrokontroléru (o šířce 1, 4, 8 a 32 bitů) nelze jednoduše používat po jednotlivých bitech. Např. části 32-bitového portu lze sice používat jako 8-bitové nebo 4-bitové, nikoli však jako 1-bitové.

4.1 Popis zdrojového kódu

Na následujících řádcích je nastíněn princip funkce napsaného programu. Ten prozatím realizuje pouze obsluhu optického rotačního enkodéru, přijímače dálkového ovládání a I²C sběrnice, po které se ovládá D/A převodník. Mým cílem bylo napsat program tak, aby využíval pouze jedno logické jádro mikrokontroléru, avšak byl dostatečně flexibilní pro budoucí

rozšíření o obsluhu displeje a další možnosti. Z důvodu obsáhlosti je zdrojový kód uveden pouze rámcově.

V hlavičce souboru jsou připojeny soubory definic a poté jsou definovány kódy jednotlivých příkazů použitého dálkového ovládání, rychlost I²C sběrnice a adresa D/A převodníku pro čtení a zápis. Pak jsou inicializovány jednotlivé porty, ve všech případech jednobitové. Port označený jako `infra` je připojen na výstup přijímače dálkového ovládání, porty `a` a `b` jsou jednotlivé výstupy z rotačního enkodéru (v programu nakonec používám pouze `b`) a porty označené `sda` a `scl` představují stejnojmenné vodiče I²C sběrnice [28].

```
# include <platform.h>
# include <stdio.h>
# include <timer.h>
# include <xccompat.h>

// definice kodu dalkoveho ovladani apple:
# define adr_apple 0xee
# define nahoru 0xa
# define dolu 0xc
# define doleva 0x9
# define doprava 0x6
# define prostredni 0x5c
# define menu 0x3
# define play_pause 0x5f

// definice I2C:
# define perioda 20 // us
# define dac_adr_write 0x90
# define dac_adr_read 0x91

// inicializace portu:
in port infra = XS1_PORT_1E;
in port a = XS1_PORT_1F;
in port b = XS1_PORT_1H;
port sda = XS1_PORT_1I;
port scl = XS1_PORT_1O;
```

Ve funkci `main` se pouze definuje používaný komunikační interface a poté se jednotlivým úlohám přiřadí logická jádra, na kterých mají běžet, pomocí výrazu `par`. Využil jsem možnosti kombinování více „pseudoparalelních“ procesů na jednom logickém jádře (v programu nesou označení `[[combinable]]`), protože je tak velmi snadné tyto procesy později přesunout na jiná jádra. Hlavní proces ovládání slouží k obsluze ovládacích prvků zařízení, proces `i2c_write` pak pouze vysílá na I²C sběrnici. Bylo by samozřejmě možné jej volat jako klasickou funkci z procesu ovládání tak, jak jsme zvyklí z konvenčních mikrokontrolérů, pak by ale vždy musely běžet na stejném logickém jádře. Takto vypadá v programu funkce `main`, kde jsou oba procesy nadefinovány a je jim určeno, že mají běžet na nultém logickém jádře:

```
int main(){
    interface my_interface i;
    par{
        on tile[0].core[0]: ovladani(i);
        on tile[0].core[0]: i2c_write(i);
    }
    return 0;
}
```

Dále je třeba samostatně nadefinovat interface pro komunikaci. Vidíme, že se při každé transakci budou posílat tři proměnné datového typu `int`. Interface pak vypadá takto:

```
interface my_interface{
void reg_write(int device_adr, int reg_adr, int data);
//int reg_read(char device_adr, char reg_adr, char data);//cteni po I2C neni realizovano
};
```

Konečně se dostáváme k hlavnímu procesu, který obsluhuje ovládací prvky přístroje.

```
[[combinable]]
void ovladani(client interface my_interface i){

    // nastaveni portu
    set_port_inv(a);
    set_port_inv(b);
    set_port_pull_none(a);
    set_port_pull_none(b);

    // definice promennych:
    unsigned char stav_a, stav_a_predchozi, stav_b, stav_b_predchozi;
    unsigned char utlum = 100; // -128 az 127 v R0-R7
    int cas_zacatek, cas1, cas2, adresa, prikaz;
    unsigned int ir_data, ir_data_r;
    timer t;

    delay_milliseconds(400); // dame naskok D/A prevodniku

    // inicializace registru D/A prevodniku
    for(int l=0;l<8;l++){ // nastaveni implicitni hlasitosti
        i.reg_write(dac_adr_write,l,utlum);
    }
    i.reg_write(dac_adr_write,13,0xFF); // preverceni polarity CH1A-CH8A
    i.reg_write(dac_adr_write,25,0b00000001); // nastaveni DPLL
    i.reg_write(dac_adr_write,11,0b10010001); // nastaveni DPLL

    // nacteni aktualniho stavu rotacniho enkoderu
    // krome vykotlanych kmenu stromu se nartouni radi schovavaji i ve zdrojovem kodu
    a :=> stav_a_predchozi;
    b :=> stav_b_predchozi;

    while(1) {
        select {
            case infra when pinseq(1) :=> void: // infraprijimac
                .....
                ..... // zde se zpracovava prijaty signal infraprijimace
                .....
                break;

            case b when pinsneq(stav_b_predchozi) :=> stav_b: // enkoder
                .....
                ..... // zde se zpracovavaji signaly rotacniho enkoderu
                .....
                break;
        }
    }
}
```

Druhý proces má za úkol pouze zápis do registrů D/A převodníku po sběrnici I²C v případě, že mu hlavní proces přes interface pošle data k zápisu:

```
// funkce pro zapis do registru pres I2C
[[combinable]]
void i2c_write(server interface my_interface i){

    // nastaveni pullupu pinu I2C
    set_port_pull_none(sda);
    set_port_pull_none(scl);
```

```

while(1){
  select {
    case i.reg_write(int device_adr, int reg_adr, int data):
      .....
      ..... // zde se vykonava samotny zapis do registru prevodniku
      .....
  }
}

```

4.2 Popis registrů D/A převodníku ES9018S

Převodník má celkem 76 osmibitových registrů, z nichž některé jsou určeny pouze pro čtení. K nastavení výstupní úrovně jednotlivých kanálů slouží registry 0-7. Výstupní úroveň daného kanálu je dána vzorcem:

$$A_{dB} = \frac{-(\text{hodnota registru})}{2}$$

Implicitní hodnota proměnné utlum v mém kódu ústí v počáteční amplitudu -50dB po zapnutí přístroje. Adresy ostatních registrů převodníku jsou následující:

Adresa registru	Popis
0	Volume of DAC0
1	Volume of DAC1
2	Volume of DAC2
3	Volume of DAC3
4	Volume of DAC4
5	Volume of DAC5
6	Volume of DAC6
7	Volume of DAC7
8	Automute_lev
9	Automute_time
10	Mode Control 1
11	Mode Control 2
12	Mode Control 3
13	DAC Polarity
14	DAC3/4/7/8 Source IIR BW
15	Mode Control 4
16	Automute Loopback
17	Mode Control 5
18	SPDIF Source
19	DACB Polarity
20-23	Master trim
24	Phase Shift
25	DPLL Mode Control
26	Reserved
27	Status
28-31	DPLL_NUM
37	FIR Filter Mode
38-41	Stage 1 FIR Coefficients
42-45	Stage 2 FIR Coefficients
48-75	SPDIF Channel Status Data

Tabulka 4.2.1: Mapa registrů převodníku ES9018S [16]

5 Mechanická konstrukce

Přístroj byl vestavěn do boxu firmy Modu s označením 1SL01280B. Je určený do 19'' racku a má standardizovanou výšku 1U, tedy 40 mm. Šířka je 435 mm a hloubka 284 mm.

Do zadního panelu jsem nechal vyfrézovat otvory pro XLR konektory a USB konektor typu B. Dále se zde nachází napájecí konektor 230V.

Do předního panelu byly vyvrtány otvory pro rotační enkodér, přijímač dálkového ovládání a sluchátkový výstup. Z jeho zadní strany je pak připevněn plošný spoj, který tyto součástky nese.

Modul napájecího zdroje a modul galvanického izolátoru jsou přišroubovány samostatně na spodní kryt přístroje pomocí distančních sloupků.



Ilustrace 5.1: Zadní panel s D/A modulem během montáže přístroje

6 Shrnutí

V rámci této diplomové práce bylo navrženo digitálně-analogové rozhraní s USB vstupem a osmi analogovými výstupy. Je určeno primárně jako součást elektroakustického reprodukčního řetězce, avšak může být velmi užitečné i jako generátor velmi čistého sinusového signálu pro měřicí účely.

Použit byl komerčně dostupný USB modul zprostředkávající komunikaci s PC, hlavní část zařízení, tedy modul D/A převodníku, je ale produktem vlastního vývoje trvajícím více než rok. Dále byl navržen a vyroben modul napájecího zdroje a modul galvanického izolátoru a napsán ovládací software pro mikrokontrolér. Celé zařízení bylo vestavěno do přístrojové skříně a otestováno ve studiovém provozu.

Parametry realizovaného zařízení jsou na úrovni nejlepších přístrojů dostupných na trhu: odstup zkreslení od užitečného signálu (THD) je roven více než 124dB, odstup zkreslení s integrovaným šumem (THD+N) 113-116dB a dynamický rozsah je asi 121dB. V této práci byly navrženy postupy, kterými by bylo možné tyto parametry ještě zlepšit a také byla popsána omezení použitého D/A čipu, resp. všech integrovaných Σ - Δ D/A převodníků.

Seznam ilustrací

Ilustrace 2.1.3.1: Σ - Δ modulátor prvního řádu.....	4
Ilustrace 2.2.1: Průběh signálů na I ² S sběrnici.....	5
Ilustrace 2.3.1: Diagram funkce USB.....	7
Ilustrace 2.3.2: Příklad aplikace standardu USB Audio Device 2.0.....	8
Ilustrace 2.3.3: Princip zpětné vazby asynchronního režimu USB.....	9
Ilustrace 2.5.1.1: Rezonance membrány - vznik radiální stojaté vlny (breakup).....	11
Ilustrace 2.6.1: Blokové schéma D/A převodníku ES9018S.....	13
Ilustrace 2.6.2: Ukázka přenosu po sběrnici I ² C.....	15
Ilustrace 2.6.3: Ekvivalentní obvod diferenciálního výstupu převodníku ES9018S.....	16
Ilustrace 2.7.1: Schéma zapojení I-U převodníku s OZ.....	17
Ilustrace 3.1.1: Blokové schéma navrženého přístroje.....	18
Ilustrace 3.2.1.1: Prototypová deska D/A modulu (vizualizace).....	19
Ilustrace 3.2.1.2: Detail osazené desky prototypového D/A modulu.....	20
Ilustrace 3.2.1.3: Schéma napájecího filtru operačních zesilovačů.....	21
Ilustrace 3.2.1.4: Schéma zapojení zdroje referenčního napětí D/A převodníku.....	21
Ilustrace 3.2.1.4: Výrobce doporučené zapojení I-U sekce k D/A převodníku ES9018S.....	23
Ilustrace 3.2.1.5: Naměřené THD+N na výstupu I-U převodníku s AD797.....	24
Ilustrace 3.2.1.6: Schéma zapojení I-U převodníku s OZ ADA4898-2.....	25
Ilustrace 3.2.1.7: Naměřené THD+N na výstupu I-U převodníku s ADA4898-2.....	25
Ilustrace 3.2.1.8: Zjednodušené vnitřní zapojení obvodu OPA1632 (THS4130).....	27
Ilustrace 3.2.1.9: Schéma zapojení I-U převodníku s OZ OPA1632.....	27
Ilustrace 3.2.1.10: Naměřené THD+N na výstupu I-U převodníku OPA1632.....	28
Ilustrace 3.2.1.11: Vliv hodnoty zpětnovazebního rezistoru na přenosovou charakteristiku (a stabilitu) CFA [19].....	29
Ilustrace 3.2.1.12: Schéma zapojení I-U převodníku s OZ TPA6120.....	29
Ilustrace 3.2.1.13: Naměřené THD+N na výstupu I-U převodníku s TPA6120.....	30
Ilustrace 3.2.1.14: Nejlepší naměřený výsledek: I-U sekce s OPA1632 po popisované úpravě.....	31
Ilustrace 3.2.2.1: Finální verze desky plošných spojů modulu D/A převodníku.....	31
Ilustrace 3.2.2.1: Finální verze desky plošných spojů modulu D/A převodníku.....	32
Ilustrace 3.2.2.2: THD+N kanálu 1 při plné amplitudě.....	32
Ilustrace 3.2.2.3: THD+N kanálu 2 při plné amplitudě.....	33
Ilustrace 3.2.2.4: Spektrum kanálu 1 při výstupní amplitudě -25dBFS.....	34
Ilustrace 3.2.2.5: Spektrum kanálu 1 při výstupní amplitudě -30dBFS.....	34
Ilustrace 3.2.2.6: Spektrum kanálu 1 při výstupní amplitudě -35dBFS.....	35
Ilustrace 3.2.2.7: Spektrum kanálu 1 při výstupní amplitudě -40dBFS.....	36
Ilustrace 3.2.2.8: Závislost poměru THD+N k užitečnému signálu na jeho amplitudě.....	36
Ilustrace 3.2.2.9: Závislost absolutní hodnoty THD+N na amplitudě užitečného signálu.....	37
Ilustrace 3.3.1: Modul napájecího zdroje (vizualizace).....	39
Ilustrace 3.4.1: Modul USBStreamer.....	40
Ilustrace 3.5.1: Modul galvanického izolátoru (vizualizace).....	41
Ilustrace 3.6.1: Modul XMOS StartKit.....	42
Ilustrace 5.1: Ilustrace 5.1: Zadní panel s D/A modulem během montáže přístroje.....	46

Seznam tabulek

Tabulka 3.2.2.1: Naměřené hodnoty THD+N v závislosti na amplitudě užitečného signálu..... 35

Tabulka 4.2.1: Mapa registrů převodníku ES9018S..... 45

Seznam použitých zkratk

CD - Compact Disc

SACD - Super Audio Compact Disc

DVD - Digital Versatile Disc

HTPC - Home Theater Personal Computer

ASRC - Asynchronous Reclocking Circuit

PA - Public Address

Hi-Fi - High Fidelity

HTPC - Home Theater Personal Computer

D/A - Digital/Analog

DAC - Digital to Analog Converter

EMC - Electromagnetic Compatibility

EMI - Electromagnetic Interference

OZ - Operační zesilovač

THD - Total Harmonic Distortion

PLL - Phase-Locked Loop

DPLL - Digital Phase-Locked Loop

PSRR - Power Supply Rejection Ratio

CFA - Current Feedback Amplifier

VFA - Voltage Feedback Amplifier

IR - Infrared

DEM - Dynamic Element Matching

LSB - Least Significant Bit

MSB - Most Significant Bit

ENOB - Effective Number of Bits

Seznam použité literatury

- [1] MONTGOMERY, Christopher. *24/192 Music Downloads ..and why they make no sense* [online]. [cit. 2015-05-10]. Dostupné z: <http://xiph.org/~xiphmont/demo/neil-young.html>
- [2] TRIER, Stephen. *How Delta Sigma Works, part 1: Introducing the Delta Sigma Modulator* [online]. [cit. 2015-05-10]. Dostupné z: <http://skywired.net/blog/2011/05/introducing-the-delta-sigma-modulator/>
- [3] *Data conversion handbook*. 2005. Amsterdam: Elsevier, 953 s. ISBN 07-506-7841-0. Dostupné také z: http://www.analog.com/library/analogDialogue/archives/39-06/data_conversion_handbook.html
- [4] *I2S bus specification* [online]. [cit. 2015-05-10]. Dostupné z: <https://www.sparkfun.com/datasheets/BreakoutBoards/I2SBUS.pdf>
- [5] PEACOCK, Craig. *USB in a Nutshell* [online]. [cit. 2015-05-10]. Dostupné z: <http://www.beyondlogic.org/usbnutshell/>
- [6] MULLER, Henk. *Fundamentals of USB Audio* [online]. [cit. 2015-05-10]. Dostupné z: <http://www.edn.com/design/consumer/4376143/Fundamentals-of-USB-Audio>
- [7] PACHUCA, Pedro. *USB audio simplified* [online]. [cit. 2015-05-10]. Dostupné z: <http://www.edn.com/design/consumer/4403381/USB-audio-simplified>
- [8] *The Fundamentals of FFT-Based Signal Analysis and Measurement in LabVIEW and LabWindows/CVI* [online]. [cit. 2015-05-10]. Dostupné z: <http://www.ni.com/white-paper/4278/en/>
- [9] *Cone Breakup* [obrázek]. [cit. 2015-05-10]. Dostupné z: <http://greenmountainaudio.com/time-and-phase-coherence/>
- [10] LARSEN, Peter. *Geometrical Stiffness of Loudspeaker Cones* [online]. [cit. 2015-05-10]. Dostupné z: http://resources.prismsound.com/tm/LOUDSOFT_Cones_stiffness_ALMA_2003.pdf
- [11] Audio crossover. *Wikipedia: the free encyclopedia* [online]. San Francisco (CA): Wikimedia Foundation [cit. 2015-05-10]. Dostupné z: http://en.wikipedia.org/wiki/Audio_crossover
- [12] *ES9018 Reference 32-bit Audio DAC Product Brief* [online]. [cit. 2015-05-10]. Dostupné z: <http://www.esstech.com/PDF/ES9018S%20PB%20v1.7%20140916.pdf>
- [13] MALLINSON, Martin a Dustin FORMAN. *Technical Details of the Sabre Audio DAC* [online]. [cit. 2015-05-10]. Dostupné z: <http://www.esstech.com/PDF/sabrewp.pdf>
- [14] KESTNER, Walt. *Taking the Mystery out of the Infamous Formula, "SNR = 6.02N + 1.76dB," and Why You Should Care* [online]. [cit. 2015-05-10]. Dostupné z: <http://www.analog.com/media/en/training-seminars/tutorials/MT-001.pdf>
- [15] *ISO1540, ISO1541 Low-Power Bidirectional I2C Isolators* [online]. [cit. 2015-05-10]. Dostupné z: <http://www.ti.com/lit/ds/symlink/iso1541.pdf>

- [16] *ES9012 / ES9018 Reference 32-bit Audio DAC Datasheet* [online]. [cit. 2015-05-10]. Dostupné z: <https://myl8test.files.wordpress.com/2013/05/download-es9018-datasheet-here.pdf>
- [17] *Fully-Differential Amplifiers* [online]. [cit. 2015-05-10]. Dostupné z: <http://www.ti.com/lit/an/sloa054d/sloa054d.pdf>
- [18] *THS4130, THS4131 HIGH-SPEED, LOW-NOISE, FULLY-DIFFERENTIAL I/O AMPLIFIERS* [online]. [cit. 2015-05-10]. Dostupné z: <http://www.ti.com.cn/cn/lit/ds/slos318h/slos318h.pdf>
- [19] *TPA6120A2 High Fidelity Headphone Amplifier* [online]. [cit. 2015-05-10]. Dostupné z: <http://www.ti.com/lit/ds/symlink/tpa6120a2.pdf>
- [20] STEPHENS, Randy. *Active filters using current-feedback amplifiers*. Dostupné z: <http://www.ti.com/lit/an/slyt081/slyt081.pdf>
- [21] *POOL servis - princip výroby* [online]. [cit. 2015-05-10]. Dostupné z: http://www.pragoboard.cz/pool_servis
- [22] LAVZIN, Alexander, Mucahit KOZAK a Eby G. FRIEDMAN. 2008. A higher-order mismatch-shaping method for multi-bit Sigma-Delta Modulators. *2008 IEEE International SOC Conference* [online]. [cit. 2015-05-10]. DOI: 10.1109/socc.2008.4641525. Dostupné z: http://www.ece.rochester.edu/users/friedman/papers/SoC_08_SDM.pdf
- [23] *TL431/TL432 ADJUSTABLE PRECISION SHUNT REGULATOR* [online]. [cit. 2015-05-10]. Dostupné z: http://www.diodes.com/datasheets/TL431_432.pdf
- [24] *USBStreamer* [online]. [cit. 2015-05-10]. Dostupné z: <http://www.minidsp.com/products/usb-audio-interface/usbstreamer>
- [25] *IL715/IL716/IL717 Datasheet* [online]. [cit. 2015-05-10]. Dostupné z: <http://www.nve.com/Downloads/il71x.pdf>
- [26] *XMOS StartKit* [obrázek]. Dostupné z: https://c2.staticflickr.com/4/3908/15011639360_d7b79138bf.jpg
- [27] XMOS. *StartKIT Hardware Manual* [online]. [cit. 2015-05-10]. Dostupné z: <https://www.xmos.com/download/private/startKIT-Hardware-Manual%281.3%29.pdf?acton=1>
- [28] NEC Infrared Transmission Protocol. *Altium Documentation* [online]. [cit. 2015-05-10]. Dostupné z: <http://techdocs.altium.com/display/FPGA/NEC+Infrared+Transmission+Protocol>
- [29] SMITH, W. 1997. *Digital signal processing: scientist and engineer's guide*. Vyd. 1. California: California Technical Publishing, 626 s. ISBN 09-660-1763-3.

Příloha

Obsah přiloženého CD-ROM: text diplomové práce ve formátu PDF.