

České vysoké učení technické v Praze
Fakulta elektrotechnická

Katedra mikroelektroniky
Studijní program: Komunikace, multimédia a elektronika
Obor: Aplikovaná elektronika



Digitální generátor tvarových funkcí
Digital generator of waveforms

BAKALÁŘSKÁ PRÁCE

Vypracoval: Michal Bureš
Vedoucí práce: doc. Dr. Ing. Jiří Hospodka
Rok: 2015

ZADÁNÍ BAKALÁŘSKÉ PRÁCE

Student: **BUREŠ Michal**

Studijní program: Komunikace, multimédia a elektronika
Obor: Aplikovaná elektronika

Název tématu: **Digitální generátor tvarových funkcí**

Pokyny pro vypracování:

1. Seznamte se s problematikou generátorů funkcí.
2. Navrhněte generátor funkcí řízený mikroprocesorem. Generátor by měl umožňovat generovat základní i volitelné průběhy do kmitočtu 1 MHz, s maximálním špičkovým výstupním napětím 10 V a vnitřní impedancí 50 Ohm. Ovládání bude realizováno pomocí mikroprocesoru s uživatelským rozhraním tlačítka/display. Navržené zařízení podle možností realizujte na funkčním vzorku.
3. Provedte ověřovací měření a dosažené výsledky vyhodnoťte.

Seznam odborné literatury:

- [1] VEDRAL, Josef a Jan FISCHER. Elektronické obvody pro měřicí techniku. Vyd. 2. Praha: Vydavatelství ČVUT, 2004. 340 s. ISBN 80-01-02966-2.
- [2] SKALICKÝ, Petr. Číslicové systémy v radiotechnice. Vyd. 1. Praha: Vydavatelství ČVUT, 2004. 201 s. ISBN 80-01-02854-2.
- [3] ZÁHLAVA, Vít. Návrh a konstrukce desek plošných spojů: principy a pravidla praktického návrhu. Vyd. 1. Praha: BEN, 2010. 123 s. ISBN 978-80-7300-266-4.
- [4] <http://www.analog.com/en/rfif-components/direct-digital-synthesis-dds/products/index.html>
- [5] DAVÍDEK, Vratislav, Miloš LAIPERT a Miroslav VLČEK. Analogové a číslicové filtry. Vyd. 2. Praha: Vydavatelství ČVUT, 2004. 345 s. ISBN 80-01-03026-1.

Vedoucí: **Doc.Dr.Ing. Jiří Hospodka**

Platnost zadání: 31. 8. 2015

Prof. Ing. Miroslav Husák, CSc.
vedoucí katedry



Prof. Ing. Pavel Ripka, CSc.
děkan

V Praze dne 11. 2. 2014

Prohlášení

Prohlašuji, že jsem svou bakalářskou práci vypracoval samostatně a použil jsem pouze podklady (literaturu, projekty, SW atd.) uvedené v příloženém seznamu. Dále prohlašuji, že nemám námitek proti půjčování nebo zveřejňování mé bakalářské práce nebo její části se souhlasem katedry.

V Praze dne 18. 5. 2015

.....

Michal Bureš

Poděkování

Děkuji panu doc. Dr. Ing. Jiřímu Hospodkovi, který mi vyšel časově vstříc a zpřístupnil mi laboratoře v závislosti na mé potřebě. Na mé dotazy mi vždy odpověděl a pomohl mi, když bylo potřeba.

Abstrakt:

Práce pojednává o návrhu generátoru tvarových kmitů řízeného mikrokontrolerem. Zařízení umožňuje generovat 3 harmonické průběhy. A to sinusový průběh, obdélníkový a pilový. Lze regulovat výsledné napětí, frekvenci a offset. Výstupní napětí lze regulovat do 10 V_{p-p}. Výstup je zakončený BNC konektorem.

Informace a aktuálním stavu generátoru jsou indikovány na LCD displeji, který je připojen k mikrokontroleru PIC18F45K22, který zároveň řídí generátor funkcí AD 9833 prostřednictvím SPI sběrnice. Nastavení požadované frekvence se volí prostřednictvím maticové klávesnice.

Klíčová slova: AD9833, PIC18F45K22, SPI

Abstract:

Work deals with the design of the generator waveform controlled by a microcontroller. The device enables to generate 3 harmonic progressions. This sinusoidal, rectangular and the saw. It can regulate the resulting voltage, frequency and offset. The output voltage can be regulated to 10 V_{p-p}. The output is terminated with a BNC connector.

Information and current status of the generator are indicated on the LCD, which is connected to the microcontroller PIC18F45K22, which also controls the function generator AD 9833 via SPI bus. Setting the desired frequency is selected via the keypad matrix.

Keywords: AD9833, PIC18F45K22, SPI

Obsah

Obsah

Úvod.....	1
1 Problematika generátorů funkcí.....	2
1.1 Metoda DDS.....	2
1.2 Dostupné generátory	4
1.3 Dostupné mikrokontrolery	5
2 Použitý generátor AD 9833	7
2.1 Blokové schéma generátoru	8
2.2 Popis pinů obvodu.....	9
2.3 Způsob komunikace s mikrokontrolerem.....	10
2.4 Sériový přenos.....	10
2.5 Zápis do frekvenčního registru.....	11
2.6 Zápis do fázového registru	11
2.7 Volba výsledného tvaru funkce.....	12
2.8 Popis slova Control	13
3 Návrh generátoru funkcí řízený mikrokontrolerem	14
3.1 Návrh napájecí části	15
3.2 Návrh řídicí části	16
3.3 Návrh filtru s generátorem	18
4 Programová část.....	22
4.1 Inicializace mikrokontroleru	22
4.2 Funkce NastavFunkci()	24
4.3 Inicializace mikrokontroleru	25
4.4 Funkce ZvolteFunkci().....	25
4.5 Funkce Prenasobeni().....	26
4.6 Výpis zadané hodnoty na displej.....	26
4.6.1 Odesli()	27
4.6.2 VypisCisel()	27
4.7 Vývojový diagram kódu.....	28
5 Naměřené výstupní parametry	29

5.1	Sinusové průběhy	29
5.2	Obdélníkové průběhy	30
5.3	Pilové průběhy	32
5.4	Výstupní filtr	33
5.4.1	Simulace filtru.....	33
5.4.2	Naměřené hodnoty filtru.....	34
6	Závěr	36
7	Seznam použité literatury a zdrojů informací.....	37
8	Přílohy.....	40
8.1	Terminologický slovník	40
8.2	Seznam tabulek	41
8.3	Seznam rovnic.....	41
8.4	Seznam obrázků	42
8.5	Schéma zapojení.....	44
8.6	Návrhy desek plošných spojů.....	47
8.7	Osazovací plány	50
8.8	Partlists.....	53
8.9	Obsah CD	55

Úvod

Každý elektrotechnik potřebuje k výkonu svého povolání využívat multimetr, osciloskop a v signálových soustavách docení také generátor funkcí pro jejich diagnostiku a řízení. Cílem této bakalářské práce je seznámit se s principy a způsoby realizace tvarových generátorů. Jeden takový generátor navrhnout, zrealizovat a navržené výstupní parametry ověřit v laboratoři. Tento Digitální generátor tvarových funkcí pro laboratorní použití má uživateli dát možnost zvolit ze tří harmonických průběhů. Jedná se o sinusový, obdélníkový a trojúhelníkový signál s možností ladění kmitočtu do výše 1 GHz. Výstupní napětí má být měnitelné a splňovat maximální podmínku $10 V_{p-p}$. Vnitřní impedance generátoru je určena na 50Ω . Samotné ovládání, např. volba funkce, kmitočtu, potvrzení zadaných hodnot, připojení aktivního výstupu na BNC konektor, volba opakování zadání, tak to vše má být realizováno prostřednictvím klávesnice. Informace o aktuálním stavu generátoru a odezva na uživatele bude znázorněna na LCD displeji.

V první části se zabývám problematikou funkčních generátorů a to zejména digitálních. Ty spadají do kategorie přímé digitální syntézy, která se v anglických textech vyskytuje pod zkratkou DDS - Direct Digital Synthesis. Tento způsob realizace je v dnešní době nejhodněji využívaný svojí kvalitou parametrů a jednoduchostí pro realizaci

V hlavní části popisují zvolený návrh a jednotlivé dílčí části návrhu podrobněji popisují. Věnují se zvláště hardwarové část (dále bude v textu uváděna zkratka HW) a části softwarové (dále bude v textu uváděna zkratka SW). V HW část se skládá ze tří desek plošných spojů. První je napájecí deska, která zajišťuje veškerá pracovní napětí jednotlivým obvodům zařízení. Druhý plošný spoj je řídicí deska, která obsahuje mikrokontroler, který obsluhuje komunikaci a nastavení generátoru a zajišťuje komunikaci uživatele s generátorem prostřednictvím připojené maticové klávesnice o rozměrech 4x4 a informuje uživatele o stavu na LCD displeji. Jsou zde připojeny dva potenciometry pro regulaci výstupního napětí a offsetu. Vlastní výstup lze fyzicky připojit na BNC výstup prostřednictvím relé, které také ovládá uživatel klávesnicí prostřednictvím mikrokontroleru. Třetí plošný spoj obsahuje aktivní filtr, který je připojen na generátor funkcí. Na této desce nacházejí dvě relé, která zajišťují připojení a odpojení výstupu a při obdélníkovém průběhu přivádí výstup z generátoru přímo na výstup.

Samostatnou kapitolu tvoří SW část, která je podrobněji popsána jako celek, tak jednotlivé části, pokud o nich není psáno jinde.

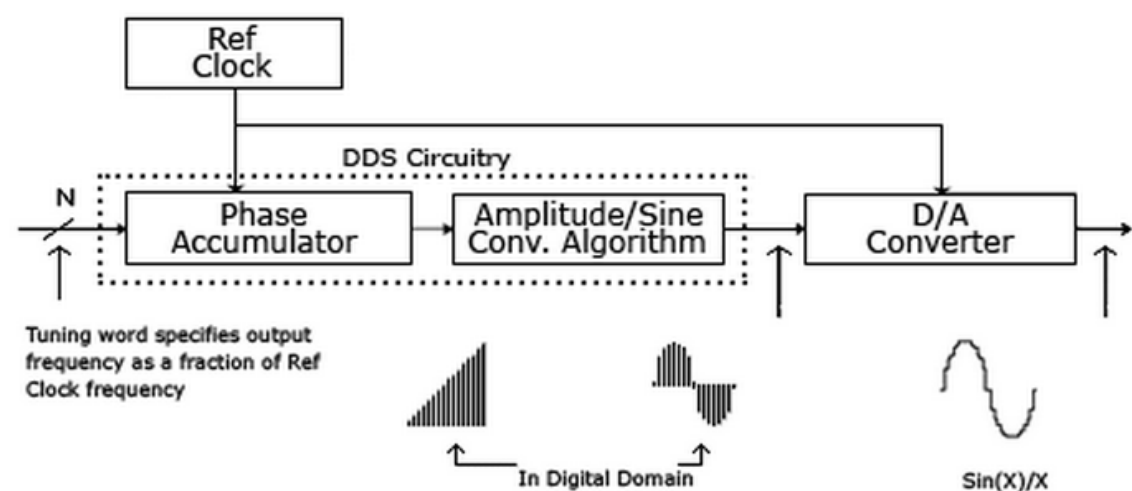
Na závěr se věnuji zhodnocení naměřených výstupních parametrů jak dílčích částí, tak i zařízení, jako takovému.

1 Problematika generátorů funkcí

Generátory funkcí, jsou známi několik desetiletí. Umožňují generovat základní průběhy, potřebné v elektrotechnice. Prvními způsoby tvorby signálů byli kombinace pasivních prvků s tranzistory a prvními integrovanými obvody, mezi které patřily operační zesilovače. Tyto metody jsou dnes překonány číslicovou metodou, která nabízí košatější možnosti realizace signálu prostřednictvím jednoho integrovaného obvodu. Takový obvod je schopen zastoupit několik jednotlivých analogových obvodů pro generování pouze jednoho tvaru signálu. Tato metoda je nazývána DDS - Direct Digital Synthesis. Její předností je stabilita, přesnost a maximální dosažitelné kmitočty. Jednoduchým ovládním lze regulovat výstupní kmitočet ve zlomcích 1 Hz při nízkém zkreslení. Hlavním zástupcem na trhu je firma Analog Devices, která se touto přímou číslicovou syntézou dlouhodobě zabývá. Využití je například v oborech, využívajících laserové metody, radiové obory, v oborech měření, v automobilovém průmyslu a komunikační systémy.

1.1 Metoda DDS

Metoda využívá fázového akumulátoru, který přistupuje do paměti typu ROM, ve které jsou uloženy digitální vzorky funkce sinus. Tuto číslicovou hodnotu následně převádí DAC převodník, který jednotlivé vzorky převádí na analogový signál funkce. Tento signál je dále potřeba vyhladit od schodovitého průběhu, který tento převodník generuje. Tuto skutečnost je třeba ošetřit výstupním filtrem typu dolní propust.



Obr. 1.1 Blokové schéma generování signálu [4]

Ve fázovém akumulátoru jsou uloženy informace o požadovaném kmitočtu a fázovém posunu celé periody výstupního signálu. Během taktu externího zdroje hodinových impulzů se adresa vzorku v paměti ROM navyšuje o jedničku. K vynulování (přetečení) dochází při dosažení hodnoty 2^{28} (28 bitový fázový akumulátor).

Maximální teoretická výstupní frekvence je polovina externího hodinového signálu.

$$f_{out\ max} = \frac{25\ 000\ 000}{2} = 12\ 500\ 000\ Hz \quad (1.1)$$

Laditelnost slova dostaneme podílem kmitočtu externího zdroje hodinového signálu ku 2^{28} (28 bitový fázový akumulátor).

$$\Delta f = \frac{25\ 000\ 000}{2^{28}} = 0,093\ Hz \quad (1.2)$$

1.2 Dostupné generátory

Přední zástupce výroby DDS generátorů funkcí Analog Devices nabízí širokou škálu integrovaných obvodů nebo také Texas Instruments. Já se zaměřil na obvody Analog Devices, protože mé kladné dosavadní zkušenosti jsou právě s touto firmou. Jejich maximální výstupní kmitočet se pohybuje v rozmezí MHz až po GHz. Pracovní napětí je čistě na uživateli, které ve svých obvodech využívá. Napájení takových obvodů je možné volit od 2,3 V do 5,5 V. Takto nízká napětí nepřesahují výkon 1 W, protože proudový odběr se pohybuje v řádech miliampérů.

Kladené požadavky:

Výstupní kmitočet:	alespoň 1 GHz
Laditelnost:	alespoň 1 Hz
Způsob komunikace:	SPI
Dostupnost SAMPL vzorku:	ANO
MSOP pouzdro:	ANO
Nejmenší počet pinů pouzdra:	ANO

Výrobce nabízí 36 různých generátorů [5]. Maximální teoreticky dosažitelný kmitočet je 1,75 GHz. Způsoby připojení jsou paralelní či přes sběrnici SPI. Výkonové kategorie se pohybují od 11 mW po 4,2 W. Počet pinů pouzder je v rozmezí 10 až 100 pinů. Při výběru ze souhrnné tabulky vyráběných DDS generátorů všechny stanovené požadavky splňuje generátor **AD 9833**.

Výstupní kmitočet je teoreticky možné realizovat do 12,5 MHz. Laditelnost slova je 0,1 Hz. Připojení je realizováno sběrnici SPI. Disponuje také pouzdem MSOP s 10 piny. Splňuje tím podmínku nejmenšího dostupného počtu pinů pouzdra a tím zjednodušuje budoucí návrh DPS. Výkonová spotřeba se pohybuje kolem 27,5 mW a výstupní proud je 3 mA.

Kromě generování sinusového, obdélníkového či pilového průběhu v širokém spektru kmitočtů, stojí také za zmínku AD9830, AD9831, AD9832, AD9857, AD9858. Lze jimi generovat signály frekvenčně a fázově modulované. Dají se požit i pro klíčování fázovým posunem.

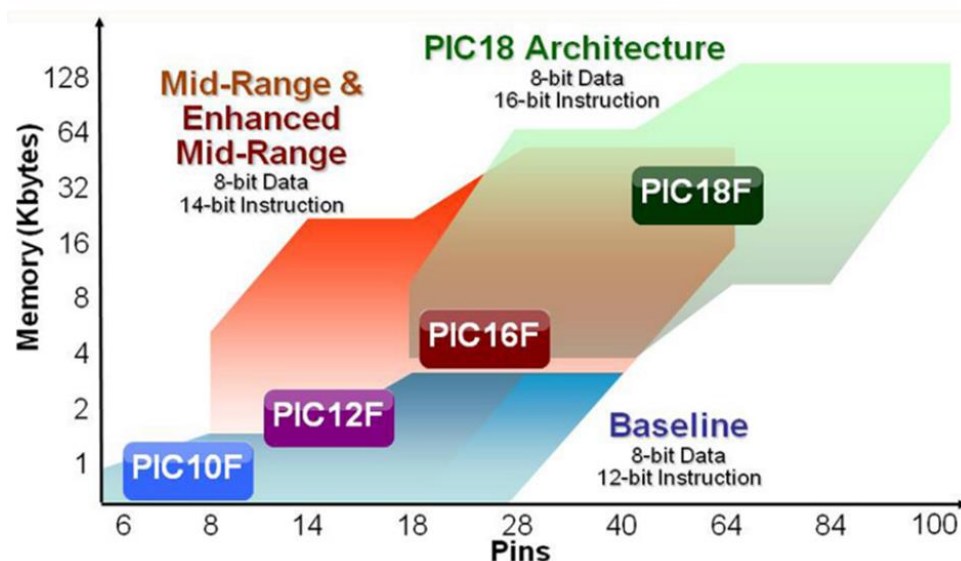
1.3 Dostupné mikrokontrolery

Na trhu se nejčastěji vyskytují tři zástupci výrobců mikrokontrolerů. Jedná se o Intel, který vyrábí nejčastěji mikrokontrolery řady 8051. Konkurentem na trhu je firma Microchip, který zastupují mikrokontrolery PIC. Posledním silným zástupcem trhu je firma Atmel s mikrokontrolery řad AVR.

Díky předchozím zkušenostem s produkty firmy Microchip, se můj výběr orientoval na jejich produkty. Nabízí se široká škála 8 bitový chipů z řad PIC 10, PIC 12 PIC 16 a PIC 18. Orientace se zaměřila na poslední skupinu, která má optimalizovanou architekturu pro C kompilátory.

Požadavky, které mikrokontroler musí splňovat:

Dostatečný počet výstupních pinů:	Více, jak 20 I/O
Rychlost CPU:	Více, jak 10 MHz
Programová paměť:	Více, jak 20 kB
Periférie:	SPI
Paměť RAM:	3,7 kB
Typ pouzdra:	TQFP



Obr. 1.2: Počet I/O pinů a paměťový prostor jednotlivých řad rodiny PIC [14]

Tyto požadavky splňuje PIC18F46K22:

Dostatečný počet výstupních pinů:	36 I/O
Rychlost CPU:	Až 64 MHz
Programová paměť:	Až 64 kB
Periférie:	2x SPI
Paměť RAM:	3,896 kB
Typ pouzdra:	TQFP
Předchozí zkušenosti:	ANO

	Baseline Architecture	Mid-Range Architecture	Enhanced Mid-Range Architecture	PIC18 Architecture
Pin Count	6-40	8-54	8-54	18-100
Interrupts	No	Single interrupt capability	Single interrupt capability with hardware context save	Multiple interrupt capability with hardware context save
Performance	5 MIPS	5 MIPS	8 MIPS	Up to 16 MIPS
Instructions	33, 12-bit	35, 14-bit	49, 14-bit	83, 16-bit
Program Memory	Up to 3 KB	Up to 14 KB	Up to 28 KB	Up to 128 KB
Data Memory	Up to 138 Bytes	Up to 388 Bytes	Up to 1.5 KB	Up to 4 KB
Hardware Stack	2 level	8 level	16 level	32 level
Features	<ul style="list-style-type: none"> ■ Comparator ■ 8-bit ADC ■ Data Memory ■ Internal Oscillator 	In addition to Baseline: <ul style="list-style-type: none"> ■ SPI/IC™ ■ UART ■ PWMs ■ LCD ■ 10-bit ADC ■ Op Amp 	In addition to Mid-Range: <ul style="list-style-type: none"> ■ Multiple Communication Peripherals ■ Linear Programming Space ■ PWMs with Independent Time Base 	In addition to Enhanced Mid-Range: <ul style="list-style-type: none"> ■ 8x8 Hardware Multiplier ■ CAN ■ CTMU ■ USB ■ Ethernet ■ 12-bit ADC
Highlights	Lowest cost in the smallest form factor	Optimal cost to performance ratio	Cost effective with more performance and memory	High performance, optimized for C programming, advanced peripherals
Total Number of Devices	16	58	29	183
Families	PIC10, PIC12, PIC18	PIC12, PIC18	PIC12FXXX, PIC18F1XX	PIC18

Obr. 1.3: Porovnání 8 bitových architektur řad PIC

[14]

2 Použitý generátor AD 9833

Tento programovatelný generátor disponuje 28 bitovými frekvenčními registry. Maximální kmitočet taktovacího obvodu, který lze připojit, je 25 MHz. Při tomto kmitočtu je minimální možný krok ladění frekvence je 0,1 Hz. Při použití vnějšího zdroje taktovacího kmitočtu 1 MHz lze dosáhnout kroku ladění 0,004 Hz.

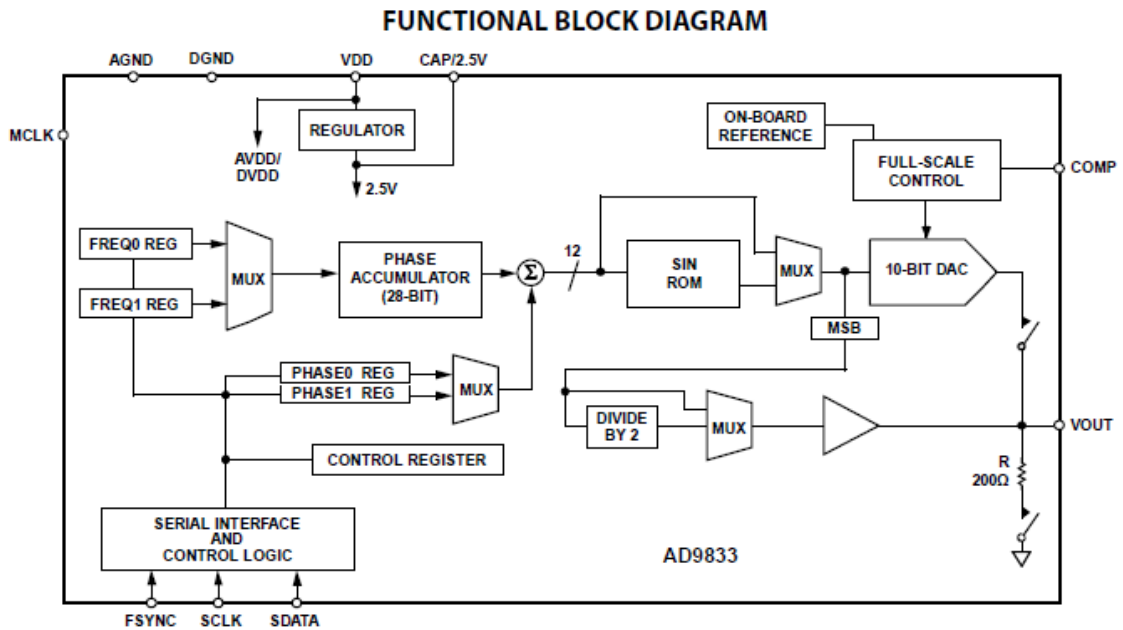
Zapisování instrukcí probíhá po sběrnici SPI, kterou lze dosáhnout přenosové rychlosti až 40 MHz při použití kompatibilního mikrokontroleru. Pracovní napájení se pohybuje v rozmezí 2,3 V po 5,5 V. Obvod disponuje funkcí SLEEP. Ta umožňuje snížit výkonovou spotřebu v okamžiku, kdy nejsou určité periférie obvodu potřeba využívat. Vypínat lze i DAC převodník v případě, pokud je z generátoru odebírán hodinový signál, jako zdroj přesného kmitočtu. Výstupní napětí se pohybuje v rozmezí 380 až 650 mV. Výkonová spotřeba nepřesáhne 20 mW.

Obvod pracuje sám, bez potřeby připojení další vnějších součástek, krom zdroje hodinového kmitočtu. Od daného kmitočtu se odvíjí jeho vlastní kmitočtové vlastnosti a schopnost přesnosti laditelnosti.



Obr. 2.1: Generátor AD 9833 [29]

2.1 Blokové schéma generátoru



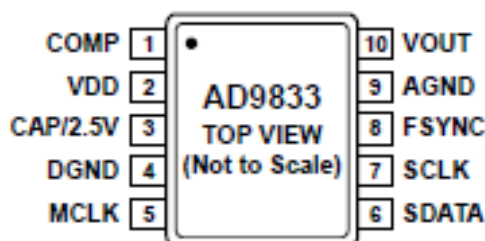
Obr. 2.2: Funkční blokový diagram [10]

Na obrázku, který popisuje funkční zapojení, je vidět jednotlivé bloky a jejich vzájemnou operační návaznost.

FREQ0 REG	28 bitový frekvenční registr
FREQ1 REG	28 bitový frekvenční registr
FSYNC	prvek SPI komunikace
SCLK	prvek SPI komunikace
SDATA	prvek SPI komunikace
CONTROL REGISTR	16 bitový Control registr
SIN ROM	paměť se vzorky průběhu Sinus
FHASE0 REG	12 bitový fázový registr
FHASE1 REG	12 bitový fázový registr
DIVIDE BY 2	dělička 2
10 – bit DAC	Digital to Analog převodník

2.2 Popis pinů obvodu

Jedná se o pouzdro MSOP s deseti vývody. V zapojení jsou využity všechny piny. Pokud se použije napájení menší jak 2,7 V, lze použít 9 pinů. V návrhu je nutné oddělit zem pro analogovou a digitální část, proto má pouzdro separátní vývody pro tyto země. Také je nutné dodržet galvanické oddělení těchto zemí v napájecí části a konečné propojení realizovat až pod pouzdem obvodu generátoru. Podrobnější informace jsou uvedeny v manuálu obvodu od výrobce. Velikost samotného pouzdra je 3 x 3 mm. Celkový rozměr i s piny je 3 x 4,9 mm.



Obr. 2.3: Horní pohled na pouzdro [10]

Číslo pinu	Název pinu	Popis funkce
1	COMP	Blokování napájení DAC převodníku.
2	VDD	Kladné digitální napájení obvodu.
3	CAP/2,5V	Pin pro vnější připojení blokovacího kondenzátoru k referenčnímu napětí 2,7 V. Při menším napájení jak 2,7 V je napájecí napájení připojeno přímo.
4	DGND	Zem digitálního napájení.
5	MCLK	Vstup pro vnější taktovací signál.
6	SDATA	Vstup pro sériová řídicí slova.
7	SCLK	Vstup pro SPI hodinový signál.
8	FSYNC	Vstup pro indikaci zápisu řídicího slova.
9	AGND	Zem analogového napájení.
10	VOUT	Výstupní pin jak pro sinusový, obdélníkový a pilový signál. Zátěžový rezistor není potřeba. Generátor disponuje vnitřním zátěžovým rezistorem 200 Ω.

Obr. 2.4: Popis jednotlivých pinů

2.3 Způsob komunikace s mikrokontrolerem

2.4 Sériový přenos

Komunikace probíhá tři vodičově přes SPI. Obvod má tyto piny popsány jako SDATA, SCLK, FSYNC. Mikrokontroler má tyto piny v manuálu popsány SDO, SDI, CLK. Vazbu mezi jednotlivými piny popisuje tabulka níže.

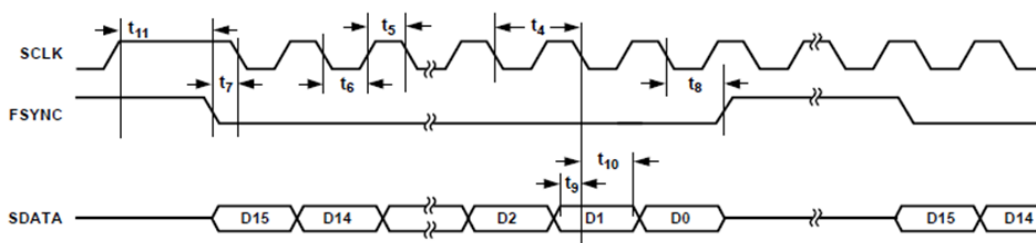
Piny generátoru		Piny mikrokontroleru
SDATA	<->	SDO
SCLK	<->	CLK
FSYNC	<->	SDI

Tab. 2.1: Vazby mezi piny

SDATA slouží jako vstup pro sérová data

SCLK slouží jako vstup pro synchronizační hodinový signál

FSYNC slouží k indikaci začátku a konce přenosu 16 bitového slova



Obr. 2.5: Časování SPI komunikace [10]

Přenos dat začíná při změně signálu FSYNC z vysoké úrovně do nízké. Takto setrvává během sériového přenosu veškerých data a až následně se vrátí do vysoké úrovně. V tomto intervalu probíhá odeslání 16 bitového slova Control na vodiči SDATA. Toto slovo definuje, do kterého FREG a PHASE registru se bude zapisovat. Aby se tak mohlo stát, je nutné nastavit RESET bit do vysoké úrovně, aby se registry vynulovaly.

Následuje odeslání 32 bitového slova, které obsahuje 28 bitové slovo požadovanou hodnotou kmitočtu. Zápis je rozdělen do dvou 16 bitových bloků. Přenos jednotlivých bloků je ohraničen již popsanou změnou signálu FSYNC.

Dalším krokem je odeslání 16 bitového slova, které obsahuje 12 bitů s požadovaným fázovým posunem. I tento přenos je ohraničen již popsanou změnou signálu FSYNC.

Na závěr se odešle 16 bitové slovo s požadovaným tvarem signálu pro výstup. I tento přenos je ohraničen již popsanou změnou signálu FSYNC.

Jednotlivé bity jsou během komunikace zapsány do registrů při sestupné hraně hodinového signálu.

2.5 Zápis do frekvenčního registru

Následující tabulka znázorňuje, že volba a zápis do jednotlivých frekvenčních registrů je realizována kombinací 16 a 15 bitu v 16 bitovém slově, kterými se určuje, zda se bude probíhat zápis do **FREQ0** či **FREQ1**. Pro zápis všech 28 bitů do zvoleného registru je nutné odeslat dva 16 bitové bloky. Jako první 16 bitový blok se zapisuje 14 nižších bitů (LSB), pak následuje 14 vyšších bitů (MSB) binární podoby požadovaného kmitočtu. Tabulka pod textem znázorňuje tento zápis.

D15	D14	D13	D0
0	1	MSB 14 FREQ0 REG bits	LSB
1	0	MSB 14 FREQ1 REG bits	LSB

Obr. 2.6: Způsob zápisu do frekvenčních registrů [10]

2.6 Zápis do fázového registru

Zde probíhá zápis obdobným způsobem. Výběr mezi registry se volí 16, 15 a 14 bitem. Na stavu 13 bitu nezáleží. Rozdílná je délka slova fáze, které se musí do generátoru zapsat. Fázový registr tvoří 12 bitů. Následující tabulka situaci znázorňuje.

D15	D14	D13	D12	D11	D0
1	1	0	X	MSB 12 PHASE0 bits	LSB
1	1	1	X	MSB 12 PHASE1 bits	LSB

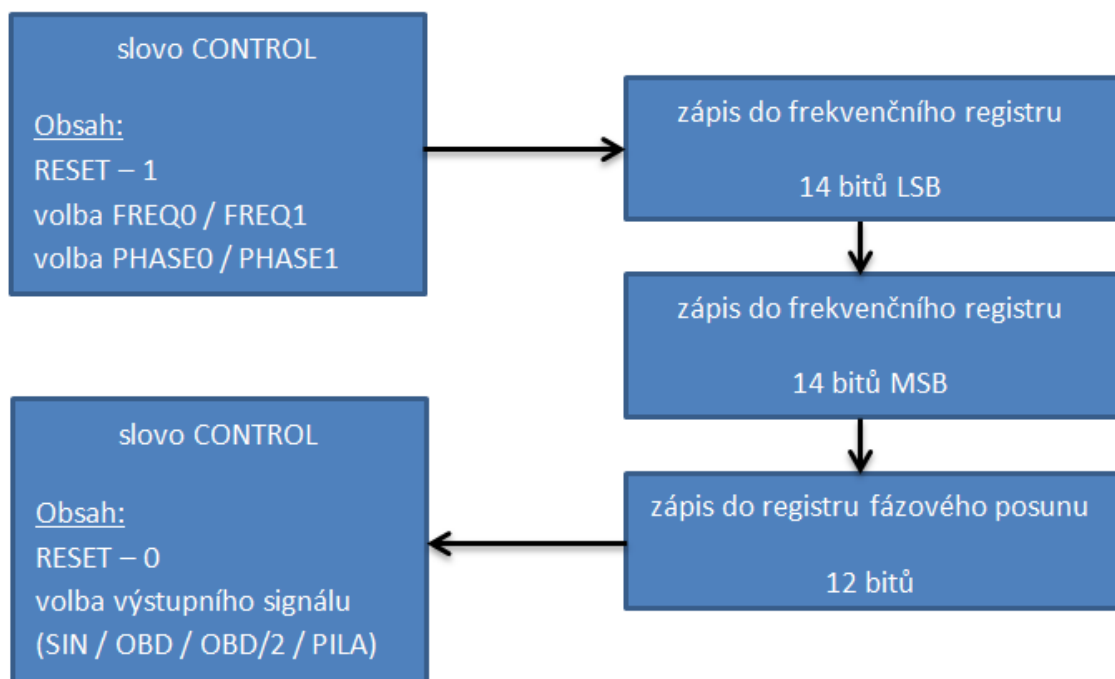
Obr. 2.7: Způsob zápisu do fázového registru [10]

2.7 Volba výsledného tvaru funkce

Výběr požadovaného průběhu se volí kombinací bitů 6, 4 a 2 v 16 bitovém slově Control. Volba signálu se v kódu provádí jako poslední. Zde je nutné nastavit RESET bit do nízké úrovně. Následující tabulka popisuje kombinace bitů pro funkce Sinus, Pila, Obdélník dělen 2 a nedělený kmitočet Obdélníku. Stavy popsány X^1 definují, že na stavu tohoto bitu nezáleží. Situace Reserved popisuje zakázaný stav.

OPBITEN Bit	Mode Bit	DIV2 Bit	VOUT Pin
0	0	X^1	Sinusoid
0	1	X^1	Triangle
1	0	0	DAC data MSB/2
1	0	1	DAC data MSB
1	1	X^1	Reserved

Obr. 2.8: Kombinace bitů pro zvolení průběhu[10]



Obr. 2.9: Blokové schéma zápisu do generátoru

2.8 Popis slova Control

Následující obrázek popisuje rozložení jednotlivých bitů v řídicím slově Control. Toto slovo se zapisuje do generátoru jako první. Bity 16 a 15 musejí být nastaveny do nízké úrovně, aby byl generátor informován o začínající sekvenci zápisů.

DB15	DB14	DB13	DB12	DB11	DB10	DB9	DB8	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
0	0	B28	HLB	FSELECT	PSELECT	0	RESET	SLEEP1	SLEEP12	OPBITEN	0	DIV2	0	MODE	0

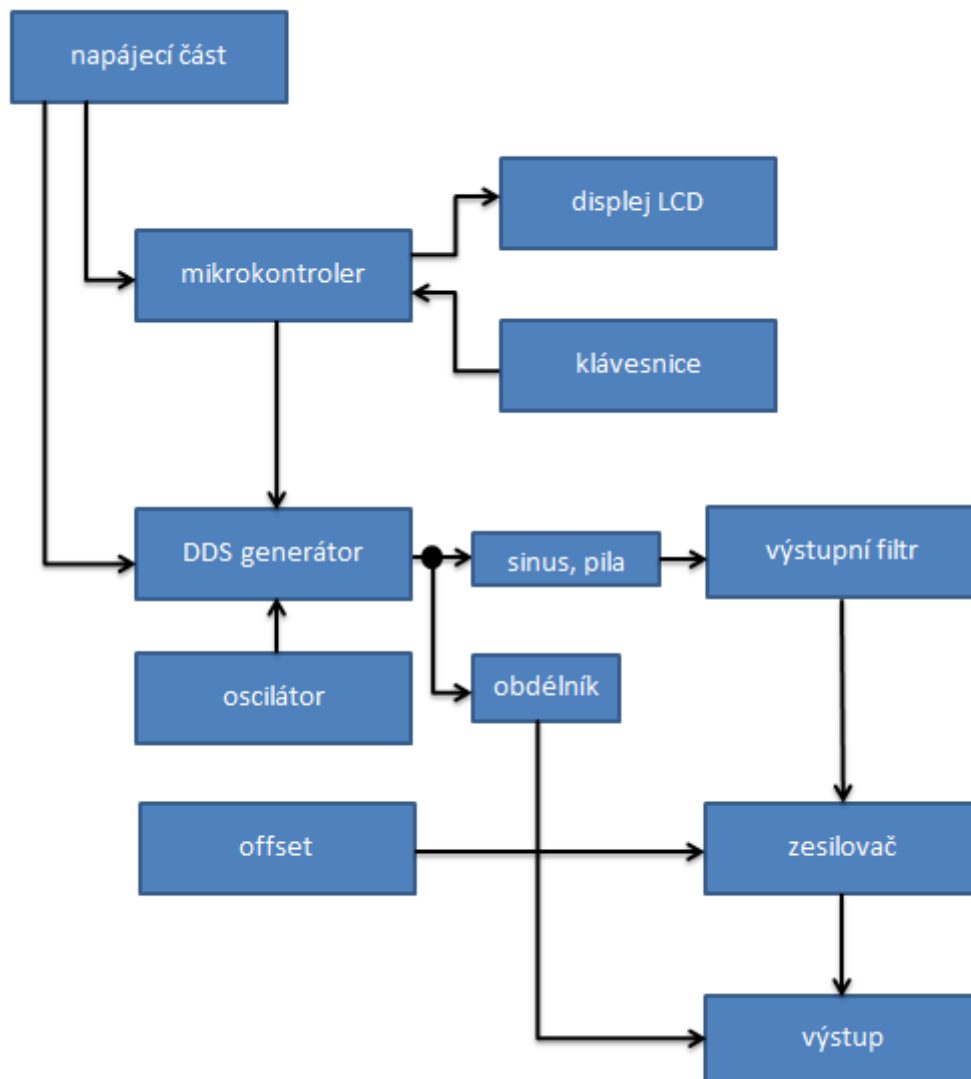
Obr. 2.10: Rozmístění jednotlivých významů bit ve slově Control [10]

D13	B28	Při nízké úrovni se přenáší pouze polovina slova o frekvenci, pokud je druhá polovina slova prázdná. Přináší to časovou úsporu při přenosu. Při vysoké úrovni se přenáší 28 bitové slovo ve dvou krocích. Nejprve LSB a následně MSB.
D12	HLB	Tento bit koresponduje s bitem B28. Při nízké úrovni se přenesou LSB. Při vysoké úrovni se přenesou MSB.
D11	FSELECT	Při nízké úrovni je využíván registr FREQ0 Při vysoké úrovni je využíván registr FREQ1
D10	PSELECT	Při nízké úrovni je využíván registr PHASE0 Při vysoké úrovni je využíván registr PHASE1
D9	Rezervován	Tento bit musí být nastaven v nízké úrovni.
D8	Reset	Při vysoké úrovni nuluje vnitřní registry.
D7	SLEEP1	Při vysoké úrovni vypíná vnitřní hodinový signál.
D6	SLEEP12	Při vysoké úrovni vypíná DAC převodník.
D5	OPBITEN	Při vysoké úrovni je DAC převodník odpojen a na výstup je přiveden hodinový signál, který vychází z MSB nebo za požití děličky dvěma - MSB/2. Jinak je DAC převodník připojen přímo na výstup a lze zvolit signál Sinus či Pila.
D4	Rezervován	Tento bit musí být nastaven v nízké úrovni.
D3	DIV2	Při vysoké úrovni je aktivní dělička 2.
D2	Rezervován	Tento bit musí být nastaven v nízké úrovni.
D1	MODE	Při nízké úrovni generuje ADC převodník sinusový signál. Při vysoké úrovni generuje ADC převodník pilový signál.
D0	Rezervován	Tento bit musí být nastaven v nízké úrovni.

Obr. 2.11: Významy jednotlivých bitů [10]

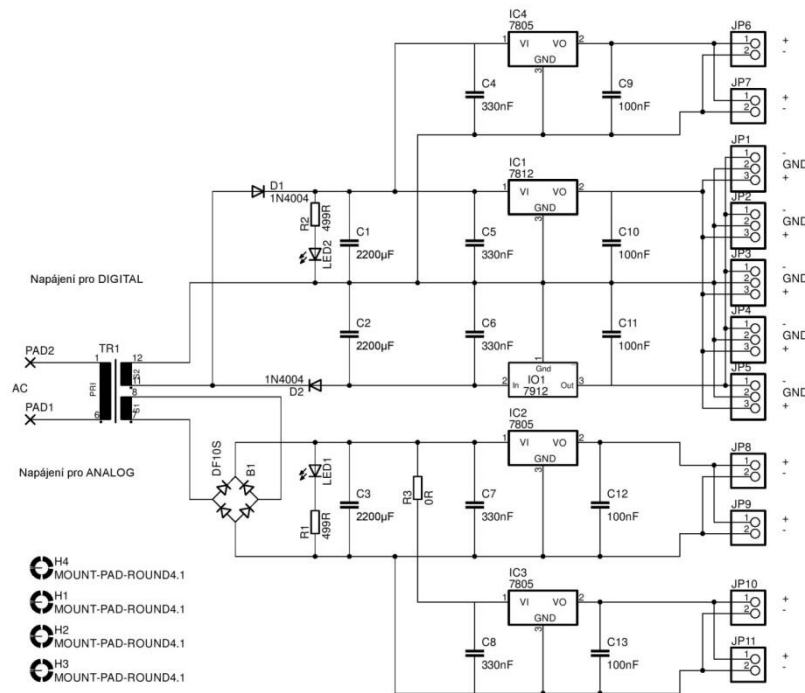
3 Návrh generátoru funkcí řízený mikrokontrolerem

Návrh se skládá z DDS generátoru funkcí AD 9833, který svými parametry splňuje zadání práce. Komunikaci a řízení generátoru zajišťuje mikrokontroler PIC18F46K22 od firmy Microchip, který jsme využívali při výuce programování mikrokontrolerů. Tento mikrokontroler také obsluhuje komunikaci uživatele s generátorem funkcí prostřednictvím maticové klávesnice, kterou si uživatel volí požadovaný kmitočet a funkci. Na výběr jsou funkce sinus, obdélník s TTL parametry a trojúhelník. Zároveň jsou k dispozici dva potenciometry pro regulaci výstupního zesílení a nastavení offsetu. O napájení celého zařízení se stará jeden transformátor s dvěma výstupními vinutím transformátoru. Jedno zajišťuje napájení analogových prvků obvodu, druhé je určené pro digitální prvky.



Obr. 3.1: Blokové schéma generátoru

3.1 Návrh napájecí části



Obr. 3.2: Schéma zapojení napájecí části

Jádrem zapojení je transformátor se dvěma galvanicky oddělenými sekundárními vinutími. Každé z nich dodává 12 V až 417 mA. Celkový zdánlivý výkon transformátoru je 10 VA.

Analogová část je napájena ze symetrického napájení zapojeného jako zdvojovač napětí pro operační zesilovače s umělou nulou. Jednotlivé větve zdvojovače jsou jednosměrně usměrněny ve správné polaritě. Vyhlazení takto získaných napětí je zajištěno elektrolytickými kondenzátory s kapacitou 2 200 µF.

Na kladnou větev navazuje kladný stabilizátor napětí na 5 V. Toto napájení je přivedeno na pin napájení analogové části generátoru AD 9833.

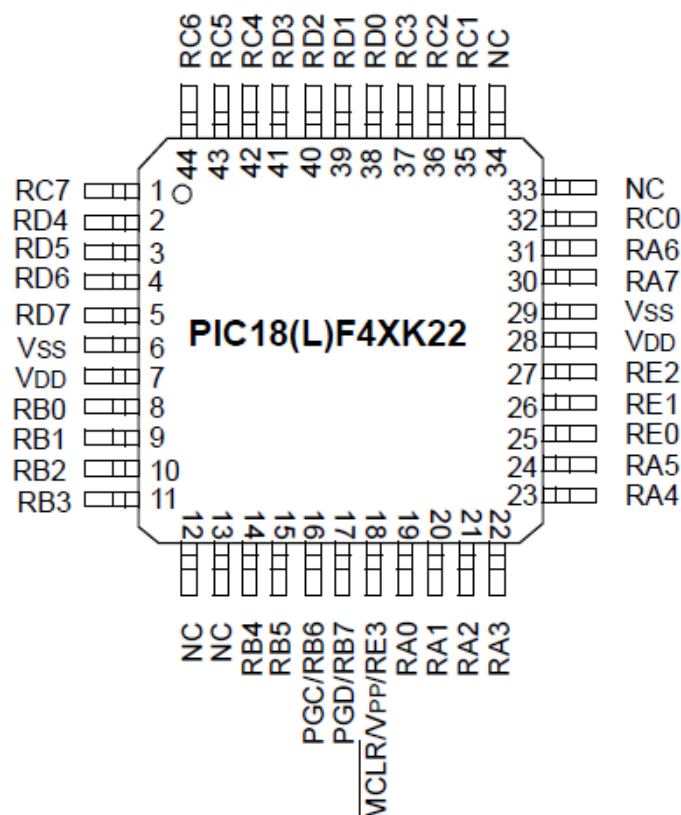
Digitální část usměrňuje Graetzův můstek. Vyhlazení výstupního napětí je řešeno stejným způsobem, jako v analogové části. Na takto usměrněné napětí jsou připojeny dva samostatné kladné stabilizátory napětí na 5 V. První je určen pro napájení mikrokontroleru a spínacích relé. Každé relé má zapojení s ochranou diodou proti napěťovým špičkám, aby ochránilo ovládací transistor typu MOSFET. Druhý regulátor je určený pro napájení digitální části generátoru AD 9833.

Jednotlivá sekundární napětí jsou za usměrňovací částí vybaveny indukčními led diodami, pro indikaci stavu napájení. Zároveň je každý spotřebič v obvodu opatřen blokovacími kondenzátory

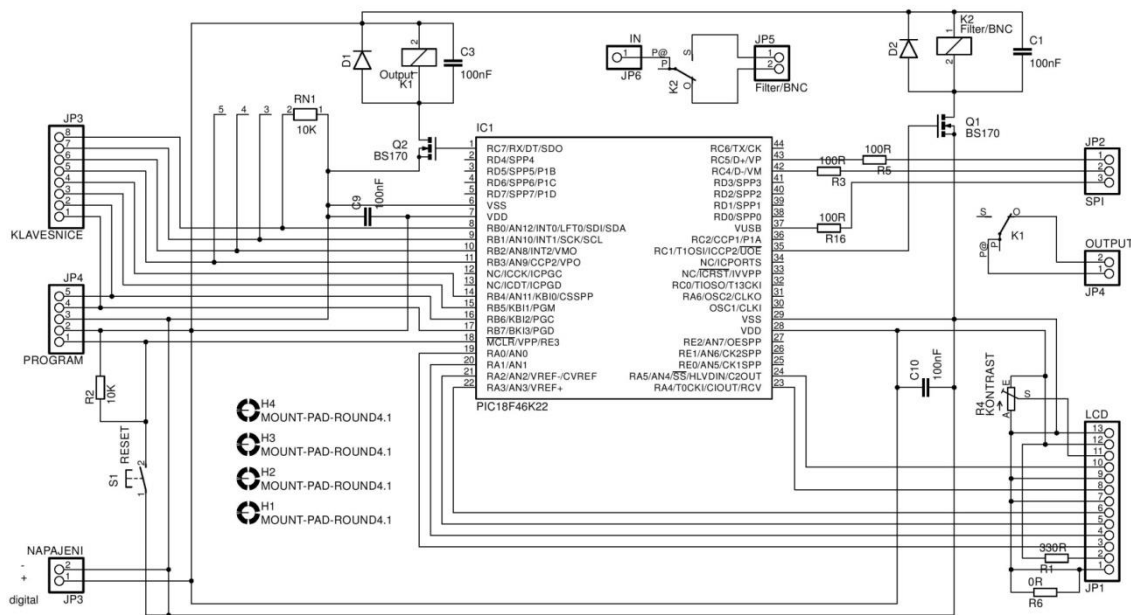
3.2 Návrh řídicí části

Srdcem zapojení je mikrokontroler PIC18F46K22 který dostatečně hardwarově pokrývá nároky na potřebný počet I/O pinů. Výpočetní rychlost CPU je 16 MIPS. Lze zvolit ze 4 variant interních oscilátorů a tím se vyhnout potřeby vnějšího oscilátoru. Jedná se o kmitočty 2, 4, 8 a 16 MHz. Maximálního kmitočtu 64 MHz lze dosáhnout zapnutím interní násobičky 4x. Programová flash paměť má velikost 64 KB. Obsahuje dvě hardwarové sběrnice SPI, kterou je nutné použít po komunikaci s generátorem funkcí. Pracovní napětí se pohybuje v rozmezí 1,8 V po 5,5 V. Ve sleep modu je proudový odběr typicky 100 nA. V zapojení je využito pouzdro TQFP 44 - pinů, které aktivně využívá 40 pinů. V mém zapojení je využito 24 pinů.

SPI	3 piny
Displej	6 pinů
Klávesnice	8 pinů
Napájení	4 piny
Relé	2 piny
Programátor	1 pin a 4 sdílí



Obr. 3.3: Pin diagram TQFF - 44 pin [24]

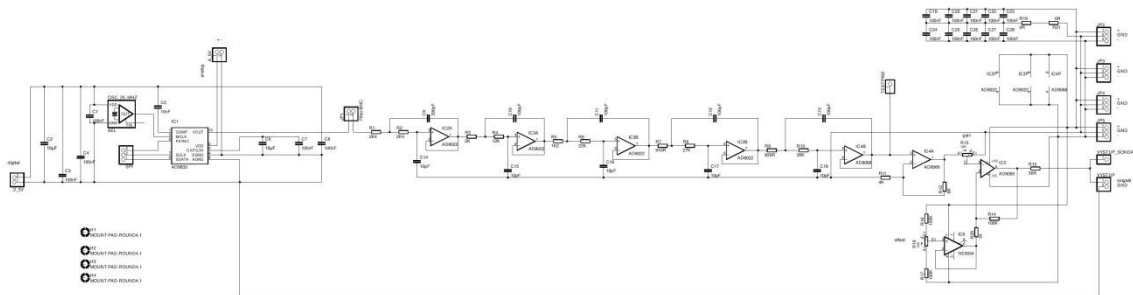


Obr. 3.4: Schéma zapojení řídicí části

Na schéma zapojení je patrné, že tato řídicí DPS je velice jednoduchá, obsahuje vlastní mikrokontroler zde využívané I/O piny, které pracují v režimu output, jsou přivedeny na patice jednotlivých periférií. Důvodem je jednoduchá instalace, manipulování a oživování při výrobě celého generátoru. Na desce se nacházejí dva tranzistoru MOSFET, které jsou spínány logickou jedničkou na pinech, na které jsou připojené. Dále jsou zde dva rezistory. R 330 Ω upravuje napájecí napětí displeje. Nulový rezistor je v tomto zapojení použit pro přemostění vodivé cesty na jednostranné DPS. Trimrem 10 k Ω se reguluje jas použitého displeje. Obě dvě relé jsou napájena z větve 5 V digitální části. Důvodem je snaha vyhnout se šíření nežádoucím zákmitům při spínání.

3.3 Návrh filtru s generátorem

DPS je koncipována tak, že je zde samostatně oddělena Analogová část od té Digitální. Země obou částí se spojují pod obvodem AD 9833. Analogovou část tvoří jak generátor samotný, tak výstupní filtr. Filtr (AD 8022, AD 8066) typu dolní propust pracuje čistě s analogovým signálem a je napojen na výstupní pin generátoru. Na jeho výstup je připojen první stupeň operačního zesilovače (AD8066), zapojený jako neinvertující zesilovač. Poté následuje druhý stupeň neinvertujícího zesilovače (AD8065), který je opatřen sledovačem napětí za použití operačního zesilovače NE 5534.



Obr. 3.5: Schéma zapojení filtru s generátorem

Hodnoty součástek filtru a výběr operačních zesilovačů byl realizován za použití webového nástroje od firmy Analog Devices.

Zesílení zesilovačů bylo stanoveno na $A_{\text{celkové}} = 16$.

$$A_{\text{celkové}} = \frac{U_{\text{output}}}{U_{\text{out}}} = \frac{10}{650} = 16 \quad (1.3)$$

První stupeň má zesílení $A_1 = 3$.

$$A_1 = \frac{R_{12}}{R_{11}} + 1 = \frac{8k}{4k} + 1 = 3 \quad (1.4)$$

Druhý stupeň má zesílení $A_2 = 6$.

$$A_2 = \frac{R_{14}}{R_{20}} + 1 = \frac{5k}{1k} + 1 = 6 \quad (1.5)$$

Výsledné zesílení je kvůli příjemnější volbě součástek určeno na $A_{\text{celkové}} = 18$ pro celkové zesílení $U_{\text{out}} = 10 \text{ V}_{\text{p-p}}$.

V případě offsetové složky je určen offset:

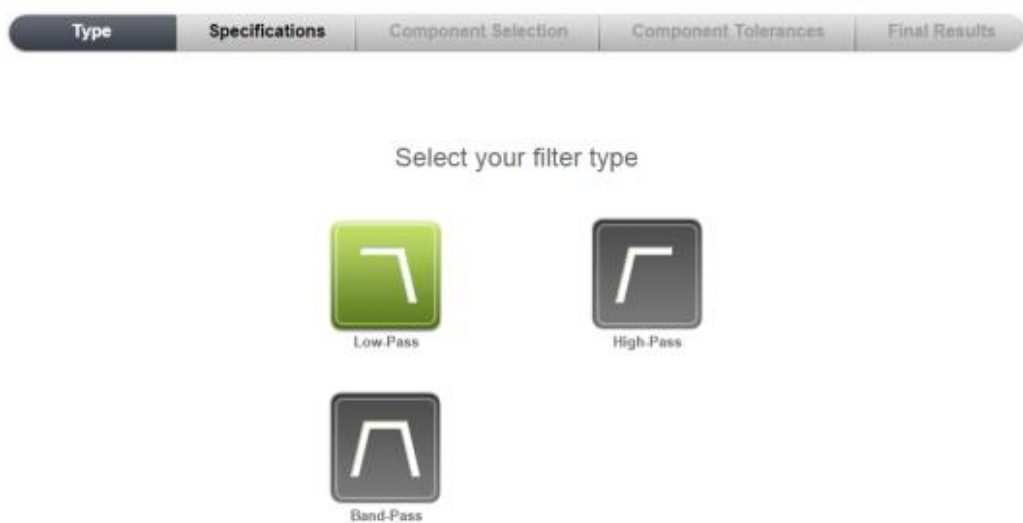
Hodnota rezistoru R16 je totožná s rezistorem R17 = 7 000 Ω.

$$\begin{aligned} U_{offset} &= \frac{\frac{R18}{2}}{R16 + \frac{R18}{2}} * \pm 12V = & (1.6) \\ &= \frac{\frac{10\,000}{2}}{7\,000 + \frac{10\,000}{2}} * \pm 12 = \pm 5V \end{aligned}$$

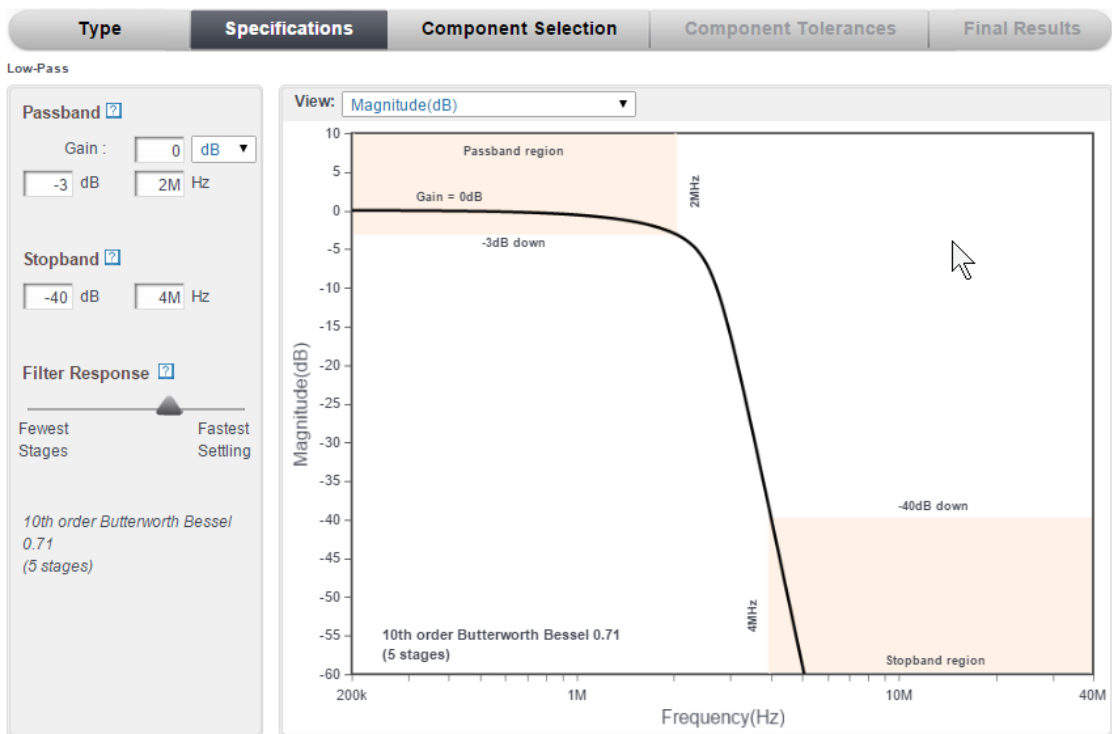
Odchylka použitého oscilátoru 25 MHz se odvíjí od jeho přesnosti, kterou výrobce udává 100pp [21].

$$\begin{aligned} \Delta f_{oscilátoru} &= \frac{f * ppm}{10^6} = \frac{25\,000\,000 * 100}{10^6} = & (1.7) \\ &= \pm 2\,500\, Hz \end{aligned}$$

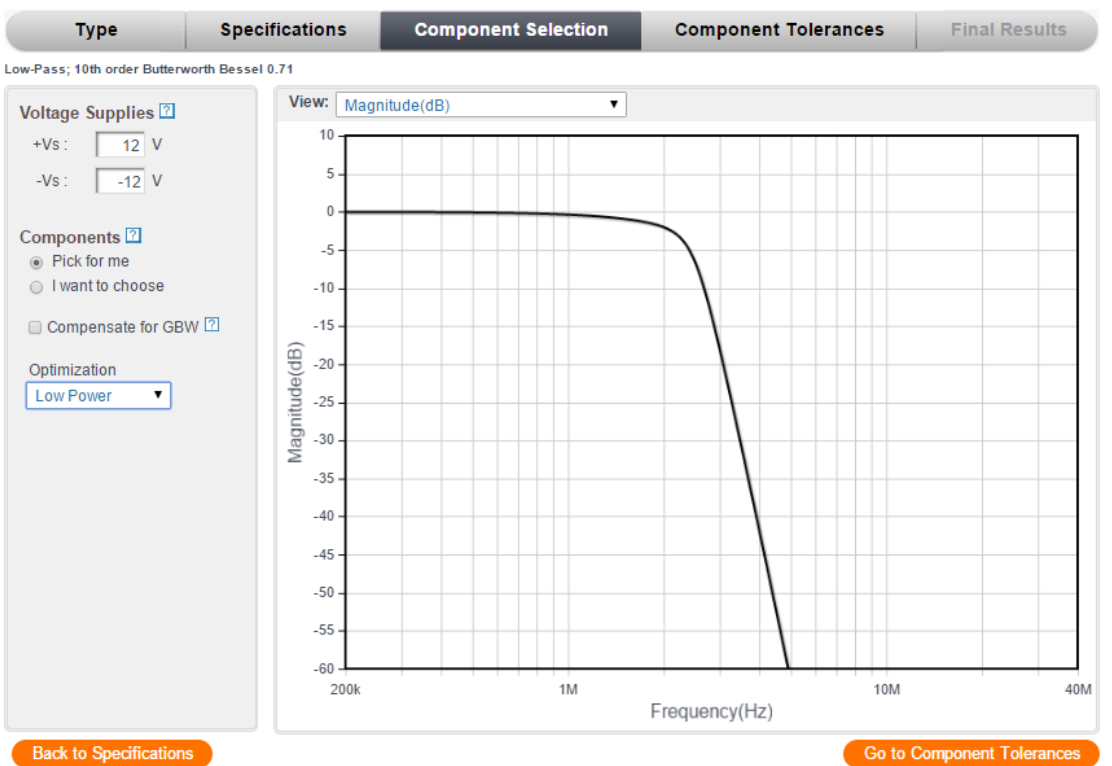
Pro ilustraci uvádím náhled do návrhového nástroje výrobce:



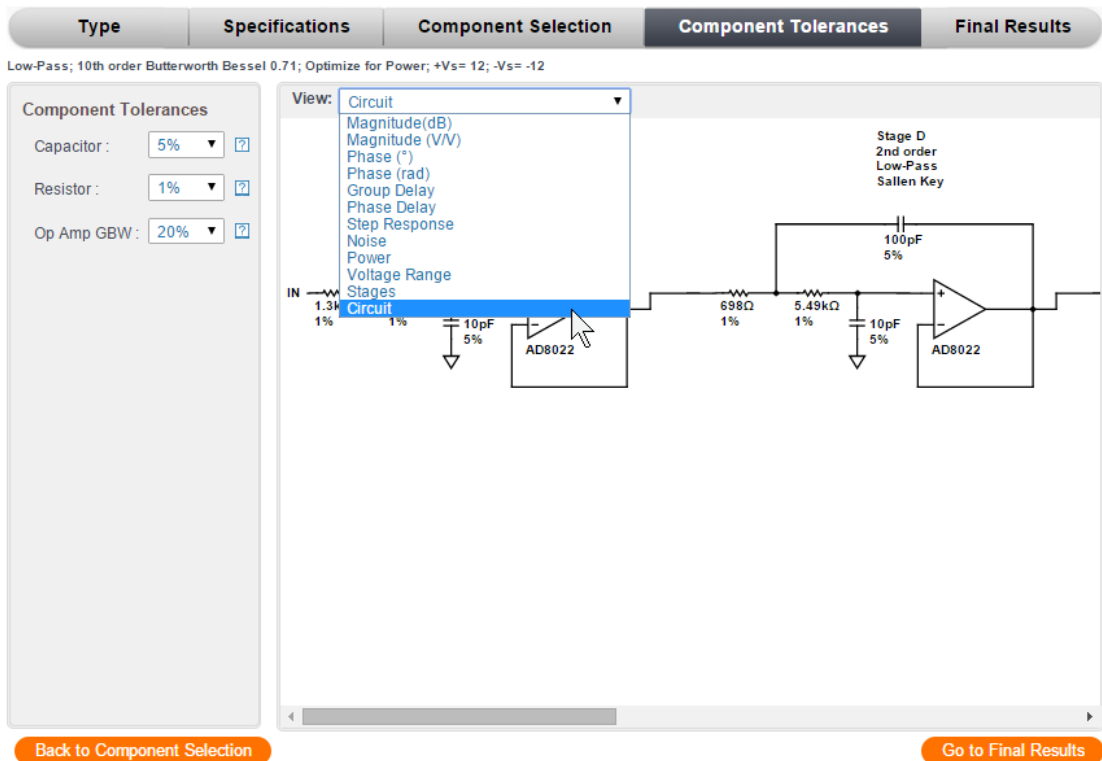
Obr. 3.6: Úvodní strana [1]



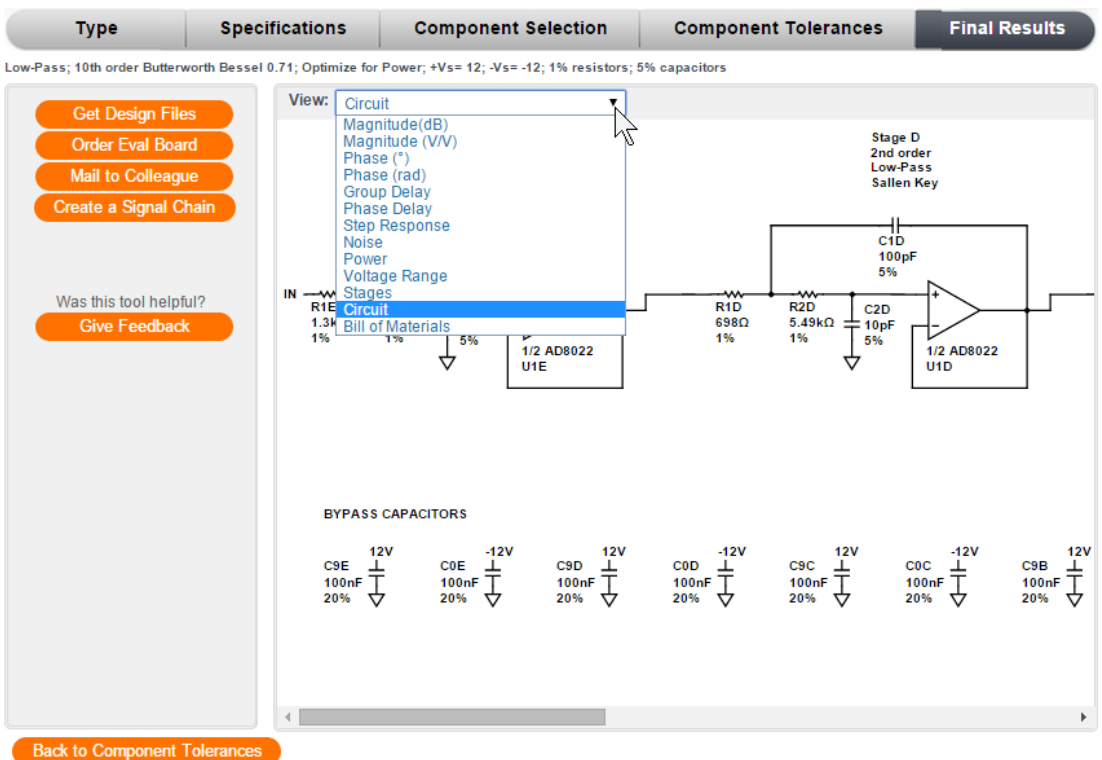
Obr. 3.8: Zvolení parametrů filtru [1]



Obr. 3.7: Ruční volba vlastností použitých op. zesilovačů [1]



Obr. 3.10: Volba tolerance počítaných komponent [1]



Obr. 3.9: Sumář výsledků, a jejich zobrazení [1]

4 Programová část

Obslužný program je jádrem celého zařízení. Má za úkol realizovat chod celého zařízení. Vlastní program je nahrán do mikrokontroleru PIC18F46K22 prostřednictvím programátoru PICkit 3 In-Circuit Debugger od firmy Microchip k tomu určený. Je psán v jazyce ANSI C ve vývojovém prostředí mikroC PRO pro PIC [17] od téže firmy. Součástí tohoto prostředí je Debugger pro odladění programu. Jsou zde obsaženy jak hardwarové, tak i softvérové knihovny, které jsou ve vlastním kódu použity. Využité knihovny jsou například obsluha tlačítek maticové klávesnice, obsluha LCD displeje a SPI komunikace, která je posléze přesněji nastavena, než je knihovna defaultní podoba této knihovny.

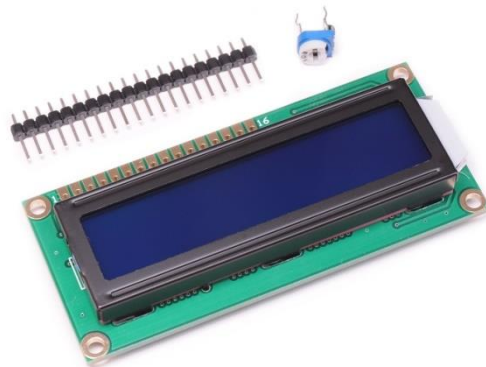
Program se dělí do několika částí. Jsou to inicializace DDS obvodu, obsluha zadání uživatele, převodu zadaných hodnot uživatelem do 32 bitového slova, které se dělí na MSB a LSB 16 bitových slov, která určují kmitočet a fázový posun. Nejdůležitější část je komunikace pomocí 3 vodičové sériové sběrnice SPI.

4.1 Inicializace mikrokontroleru

Po přivedení napájecího napětí se nastaví interní zdroj hodinového signálu 8 MHz a zapnutí násobičky 4x, od kterého se odvíjí jak rychlost zpracování instrukcí, tak i přenosová rychlost sběrnice SPI, která disponuje maximální přenosovou rychlostí až 40 MHz. V tomto případě je přenosová rychlost nastavena na 8 MHz. Vzorkování dat probíhá v polovině hodinového signálu. Přenos dat začíná při sestupné hraně hodinového signálu. Jmenovaný mikrokontroler má 2 hardwarové SPI moduly, zde je využívám modul SPI1 na pinech C3 – SCK (hodinový signál), C4 – SDI (vstupní sériová data), pracovní pojmenován EN. C5 - SDO (výstupní sériová data). SPI režim pracuje v Master modu, tudíž funkce SDI je nevyužita. V programu je tento pin řízen ručně, jelikož při přechodu z vysoké úrovně je modulu DDS indikován začínající přenos 16 bitového slova. Přenos je ukončen návratem do vysoké úrovně.

Pin C7 slouží k ovládání výstupního relé, které zajišťuje fyzické odpojení či připojení výstupního signálu přes relé č. 1 na BNC konektor, který se nachází na čelním panelu. Pokud se jedná o signál sinus či pila, je přiveden přes výstupní filtr. Při volbě obdélníkového signálu je filtr přemostěn prostřednictvím relé č. 2 na výstup. Ovládání tohoto relé je zajištěno změnami stavů pinu C1.

Funkce portu A je nastavena jako výstup pracující v digitálním režimu. Na tento port je připojen displej, který je následně inicializován integrovanou knihovnou. Tato knihovna přináší jednoduchou možnost vypisování dat na displej a jinak s ním pracovat. Jedná se o alfanumerický LCD displej 2x16 znaků z ASCII tabulky s řadičem HD44780.



Obr. 4.1: Použitý displej [15]

Stejným mechanismem je na portu B nastaven digitální režim pro komunikaci s maticovou klávesnicí 4x4. Čtyři z osmi bitů klávesnice jsou připojeny přes PULL-DOWN rezistory a jsou v trvalé nízké úrovni. Prostřednictvím přepínače switch v nekonečné smyčce vrací stisknutou hodnotu na klávesnici ve tvaru znaku char z ASCII tabulky pro přímý výpis na displej.



Obr. 4.3: Použitá klávesnice [16]

16	12	8	4
15	11	7	3
14	10	6	2
13	9	5	1

Obr. 4.2: Číselná hodnota jednotlivých kláves

Klávesa	funkce
*	RESET volby
#	ULOŽENÍ zadaných hodnot
A	funkce Sinus
B	funkce Obdélník
C	funkce Pila
D	připojení/odpojení výstupu BNC

Tab. 4.1: Funkce symbolů a znaků klávesnice

Poslední částí inicializace je nastavení generátoru AD 9833 defaultní funkcí sinus o kmitočtu 1 kHz. Tyto parametry jsou naplněny do definovaných proměnných pro kmitočty a funkci. Jedná se o proměnné pulka1MSB, pulka1, pulka2MSB, pulka2 pro kmitočty a proměnná slovofunkce pro funkci.

```

unsigned long pulka1MSB =0x69; // proměnná s default hodnotou MSB slova
reqReg0 dolních 16 bitů
unsigned long pulka1 =0x69F1; // proměnná s default hodnotou LSB slova
FreqReg0
unsigned long pulka2MSB =0x40; // proměnná s default hodnotou MSB slova
FreqReg0 horních 16 bitů
unsigned long pulka2 =0x4000; // proměnná s default hodnotou MSB slova
FreqReg0
unsigned long slovofunkce=0x00; // Defaultně je zvolen Sinus o f= 1 000 Hz

```

4.2 Funkce NastavFunkci()

```

NastavFunkci() { // odeslání Kmitočtu a Funkce

TRISC.B4 =0; // pin C4 nastaven jako výstup
EN=0; // inicializace zápisu 16ti bitů
SPI1_Write(0x21); // odeslání slova Control MSB
SPI1_Write(0x00); // odeslání slova Control LSB
EN=1; // ukončení zápisu
EN=0; // inicializace zápisu 16ti bitů
SPI1_Write(pulka1MSB); // odeslání MSB slova FreqReg0 - dolních 16 bitů
SPI1_Write(pulka1); // odeslání LSB slova FreqReg0
EN=1; // ukončení zápisu
EN=0; // inicializace zápisu 16ti bitů
SPI1_Write(pulka2MSB); // odeslání MSB slova FreqReg0 - horních 16 bitů
SPI1_Write(pulka2); // odeslání LSB slova FreqReg0
EN=1; // ukončení zápisu
EN=0; // inicializace zápisu 16ti bitů
SPI1_Write(0xC0); // fázový posun 0°
SPI1_Write(0x00); // fázový posun 0°
EN=1; // ukončení zápisu
EN=0; // inicializace zápisu 16ti bitů
SPI1_Write(0x20); // unreset generátoru
SPI1_Write(slovofunkce); // odeslání požadované funkce
EN=1; // ukončení zápisu
}

```

4.3 Inicializace mikrokontroleru

```
OSCCON =0b11100110; // interní oscilátor 8 MHz
OSCCON2=0b10000000; // systémový kmitočet přichází z násobičky 4x
OSCTUNE=0b11000000; // zapnutí násobičky 4x
TRISA =0b00000000; // nastavení funkce pinů jako výstup pro Displej
ANSELA=0b00000000; // digitální funkce pinů Displeje
ANSELB=0b00000000; // digitální funkce pinů KLÁVESNICE
ANSELC=0b00000000; // digitální funkce pinů SPI a ovládání relé
SPI1_Init(); // inicializace modulu SPI1 - MASTER MODE
// (knihovna SPIx_Init [20])
SSP1STAT=0b01000000; // vzorkování dat v polovině hodin
// přenos začíná při změně z aktivního stavu do klidového
SSP1CON1=0b00110000; // povolení sériového portu SPI1 - SDO, SDI, SCK
// nastavení hodin v klidovou na log. 1
Keypad_Init(); // inicializace klávesnice (knihovna Keypad4x4 [18])
Lcd_Init(); // inicializace LCD (knihovna LCD [19])
Lcd_Cmd(_LCD_CURSOR_OFF); // mazání obsahu displeje (knihovna LCD)
TRISC.B7=0; // nastavení odpojeného výstupu BNC
TRISC.B1=0; // připojení filtru na výstup
```

4.4 Funkce ZvolteFunkci()

Tato funkce zajišťuje obsluhu jednotlivých tlačítek cyklem do, který běží ve smyčce do okamžiku stisku tlačítka. Poté přechází do přepínače switch, kde vyberou jednotlivé příkazy, určené stisknutému tlačítku. Tento příklad ilustruje rozsáhlejší podobu kódu pro obsluhu tlačítek v případě zadávání číselných hodnot, volby **RESTART** (znak *), volby **připojení/odpojení** výstupu (klávesa D) a volba **ULOŽIT** (znak #). Celá podoba kódu je přiložena na CD.

```
ZvolteFunkci(){ // obsluha Volby na klávesnici - Funkce

do {
kp = 0; // reset proměnné
do // start cyklu
kp = Keypad_Key_Click(); // uložení stisknuté hodnoty (funkce knihovny Keypad4x4)
while (!kp); // smyčka se opustí, jakmile nastane změna

switch (kp) { // přepínač pro volbu funkce

case 2:
Lcd_Out(1, 1, " Pila ");
slovoFunkce=0x02;x=1; // naplnění proměnné - pila
TRISC.B1=0; // připojení filtru před výstup
```



```

        break; // klávesa C
case 3:
    Lcd_Out(1, 1, " Obdelnik ");
    slovofunkce=0x28;x=1; // naplnění proměnné - obdélník
    TRISC.B1=1; // přemostění filtru - obdélník je na výstupu
    break; // klávesa B
case 4:
    Lcd_Out(1, 1, " Sinus ");
    slovofunkce=0x00;x=1; // naplnění proměnné - Sinus
    TRISC.B1=0; // připojení filtru před výstup
    break; // klávesa A
}

} while (x==0); // do změny proměnné x – konec smyčky
}

```

4.5 Funkce Prenasobeni()

Tato funkce zajišťuje transformaci požadované frekvence v desítkové soustavě na jednotlivá 16 bitová slova o kmitočtu do šestnáctkové soustavy. Tento tvar je srozumitelný generátoru a splňuje podmínky tvaru slova FreqRe0.

```

Prenasobeni(){ // naplnění proměnných o požadované Frekvenci
                // funkce pro naplnění 32 bitového slova pro
                FreqReg0 registr
Prenasobeno=cislo * 10.73741824; // převod zadané frekvence pro generátor
pulka1=Prenasobeno&0x3FFF; // nulování 15tého a 16tého bitu
pulka1=pulka1+0x4000; // zapsání log. 1 na 15tý bit (1 až 8 bit)
pulka1MSB=pulka1>>8; // zápis horních 8mi bitů (9 až 16 bit)
pulka2=Prenasobeno>>14; // 14ti bitový posun do prava - dolních 8 bitů
pulka2=pulka2+0x4000; // zapsání log. 1 na 31ní bit (17 až 24 bit)
pulka2MSB=pulka2>>8; // zarovnání horních 8 bitů (32 až 25 bit)
}

```

4.6 Výpis zadané hodnoty na displej

Výpis probíhá v návaznosti na stisk číselné hodnoty. Kód ošetřuje, že první číslice je nenulová. Číslo je vypisováno s mezerami mezi třetím a čtvrtým řádem, ale také mezi šestým a sedmým řádem. Jedná se o tvar: **1 000 000** Hz. Maximum je ošetřeno sedmým stiskem čísla. V tomto případě se automaticky vypíše a zvolí kmitočet 1MHz. Do té doby se plní proměnná **cislo** ve tvaru *integer*, kdežto vypisované číslo na displej se ukládá do pole **hodnota[]** ve tvaru *char*. Níže jsou uvedeny funkce, které tyto situace řeší. Funkci **Odesli()** obsahuje každá číselná klávesa v přepínači switch. Jejím úkolem

je plnit pole znaků **hodnota[]** na první řád čísla a proměnnou **cislo**, určenou pro výpočet šestnáctkového tvaru slova FreqRe0. Plnění vyšších řádů ošetřuje funkce **VypisCisel()**.

4.6.1 Odesli()

```
Odesli() { // ukládání stisknuté hodnoty

if ((kp>47)&&(kp<58)) {
    i++; // inkrementace počtu stisků
    if(i<7){ hodnota[8]=kp; } // ukládání číslice do proměnné

if(i==1) { cislo=(hodnota[8]-48); } // ukládání čísla do integeru
else { cislo=cislo*10+(hodnota[8]-48);} // ukládání čísla do integeru
    }
}
```

4.6.2 VypisCisel()

```
VypisCisel() { // výpis aktuální hodnoty na displej

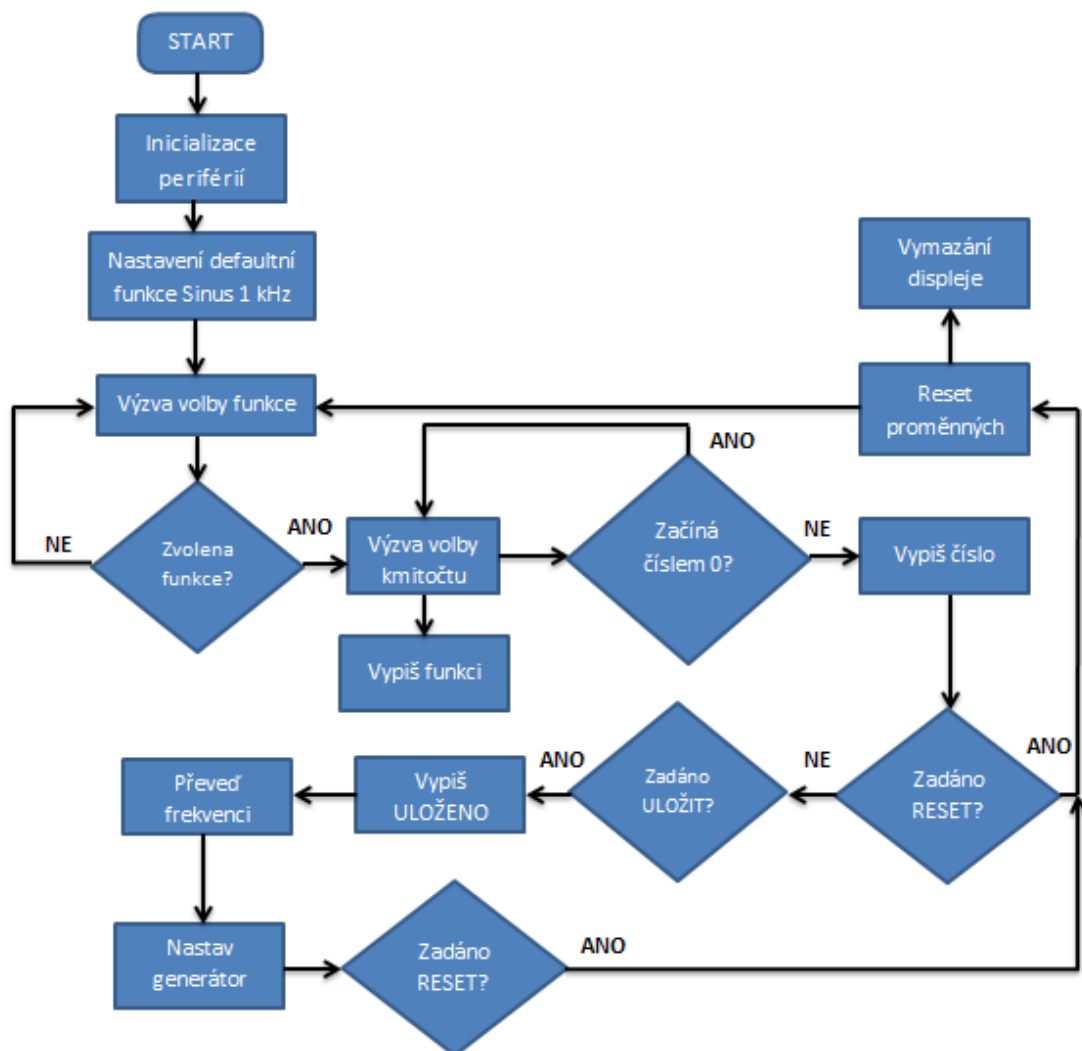
    Lcd_Out(2, 1, " "); // mazání řádku hodnoty

if (i!=0){ // výpis pro první 3 řády
    for (x = 1; x < 3; x++) {
        hodnota[x+5] = hodnota[x+6]; } }

if (i!=0 && i>2){ // mezera mezi 3. a 4. řádem
    for (x = 1; x < 2; x++) {
        hodnota[x+3] = hodnota[x+5]; } }

if (i!=0 && i>3){ // výpis 4tého až 6tého řádu
    for (x = 1; x < 3; x++) {
        hodnota[x+1] = hodnota[x+2]; } }
}
```

4.7 Vývojový diagram kódu

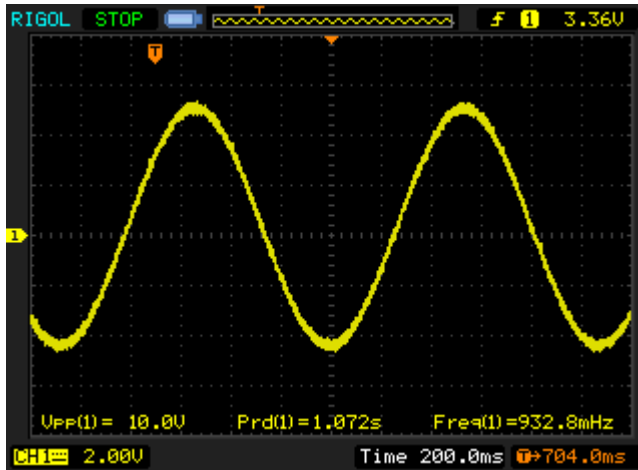


Obr. 4.4: Vývojový diagram programu

Program je uložen na příloženém CD, kde je každý řádek opatřen komentáři.

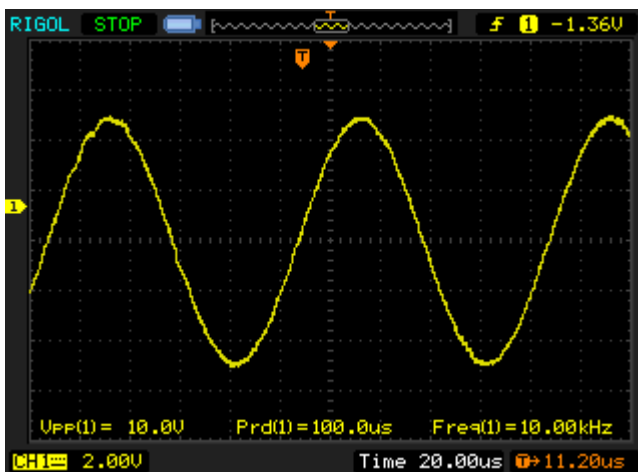
5 Naměřené výstupní parametry

5.1 Sinusové průběhy



Obr. 5.1: Sinus 1 Hz

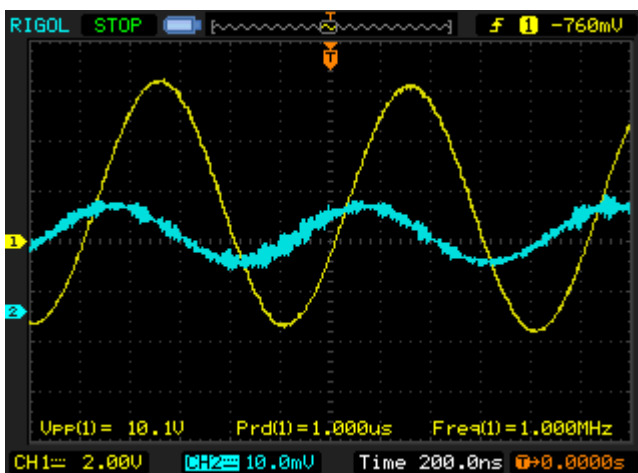
Záznam z osciloskopu znázorňuje funkci na výstupu filtru při nastavení 1 Hz s výstupním napětím 10 V_{p-p}. Je zde patrná odchylka od zadaného kmitočtu. Ta je způsobena metodou přepočtu požadované frekvence na šestnáctkový tvar čísla. Zde se projeví nepřesnost převodu na tvar hexa. Při převodu dojde ke ztrátě hodnoty za desetinnou čárkou. Při zpětném převodu dostáváme



Obr. 5.2: Sinus 10 kHz

naměřenou hodnotu 931,3 mHz.

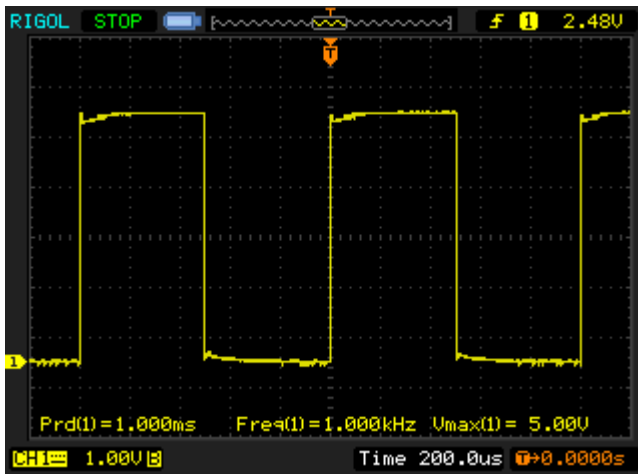
Tato odchylka se projeví při každé požadované frekvenci. Lze ji eliminovat při volbě nejbližší převodní celočíselné konstanty.



Obr. 5.3: Sinus 1 MHz

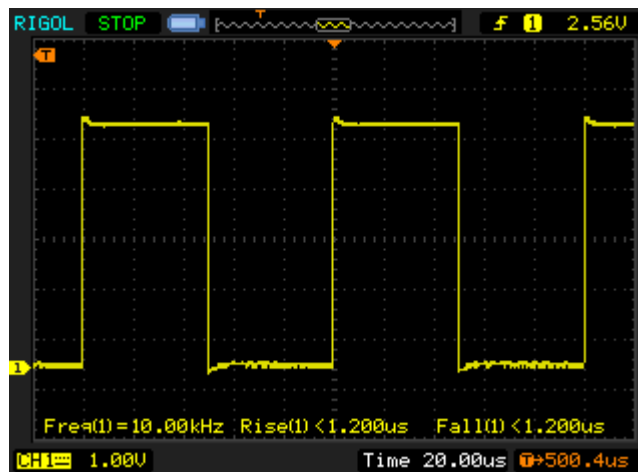
Na tomto záznamu je navíc zobrazen vstupní signál do filtru.

5.2 Obdélníkové průběhy



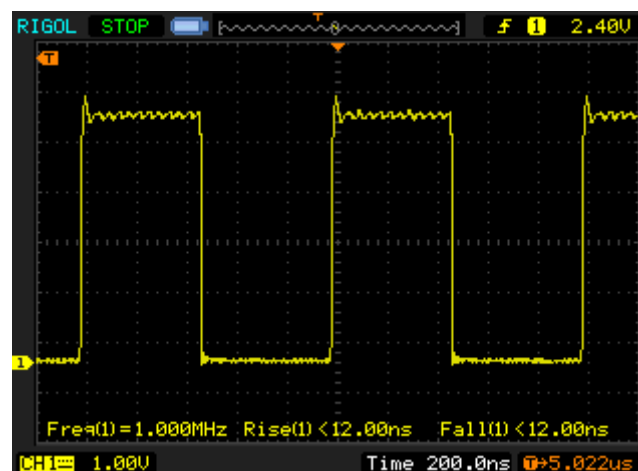
Obr. 5.4: Obdélník 1 kHz

U obdélníkových průběhů, které nabývají TTL hladin 5V, je patrný vliv přechodový jevů.



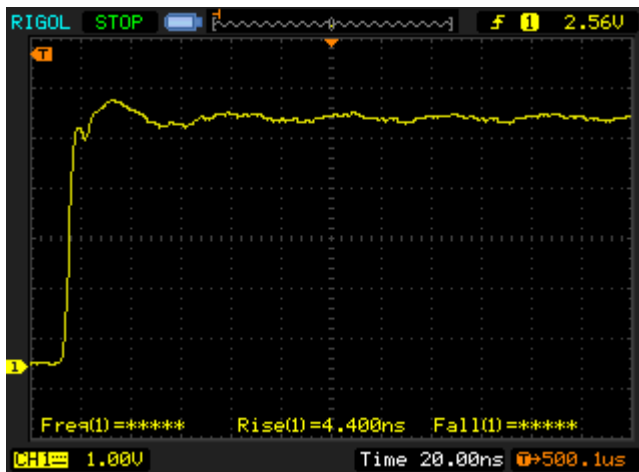
Obr. 5.5: Obdélník 10 kHz

Obdélníkový signál je na výstup přiveden přímo. Neprochází filtrem, zesilovačem ani offsetem.



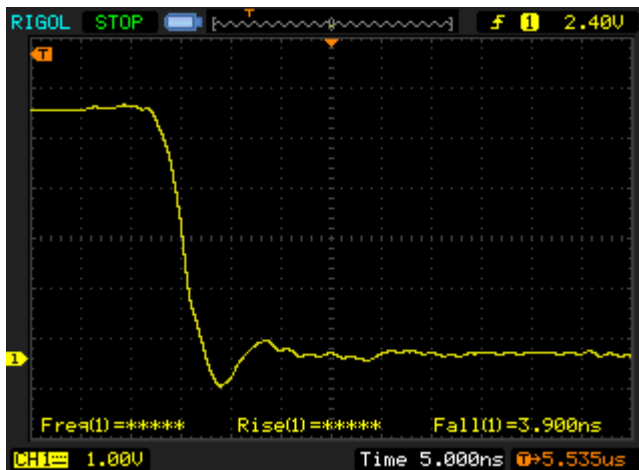
Obr. 5.6: Obdélník 1 MHz

V celém rozsahu kmitočtů má průběh shodné parametry.



Obr. 5.7: Náběžná hrana obdélníku

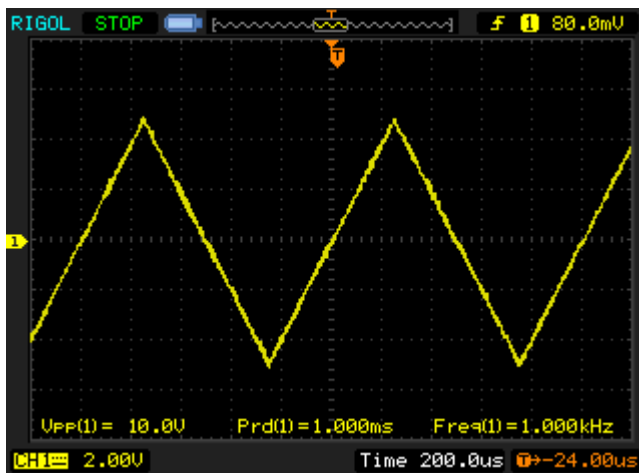
Trvání náběžné hrany je v celém rozsahu stejné. Nabývá časových hodnot 4,4 ns.



Obr. 5.8: Sestupná hrana obdélníku

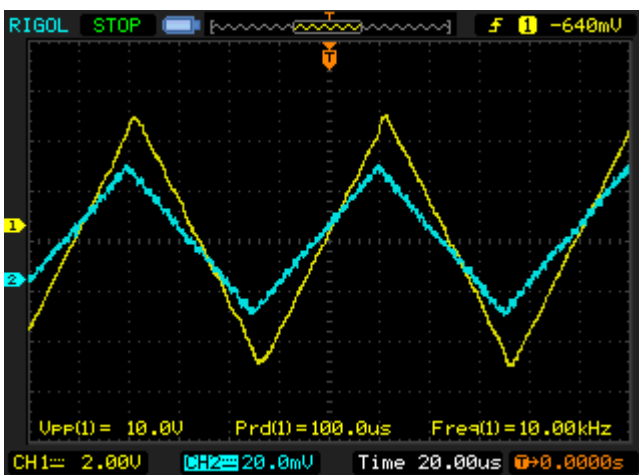
Trvání sestupné hrany je v celém rozsahu stejné. Nabývá časových hodnot 3,9 ns

5.3 Pilové průběhy



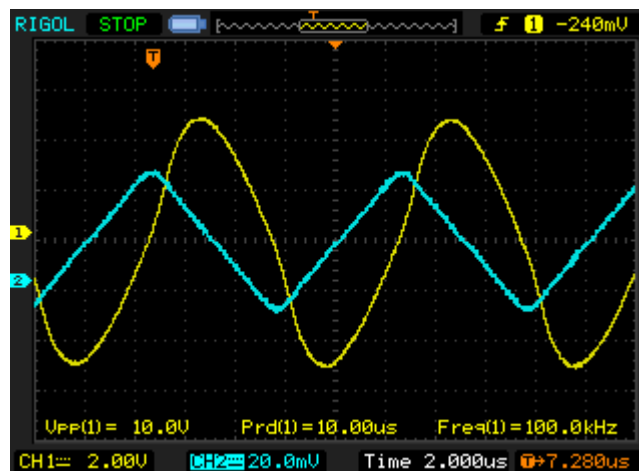
Obr. 5.9: Pila 1 kHz

Pilový průběh při 1 kHz také splňuje výstupní parametry na výstupu z filtru.



Obr. 5.10: Pila 10 kHz

Zde je průběh na výstupu doplněn vstupním signálem. Na 10 kHz se začíná projevovat omezení filtru vyšších harmonických složek. To má za následek zaoblení vrcholů trojúhelníku signálu.

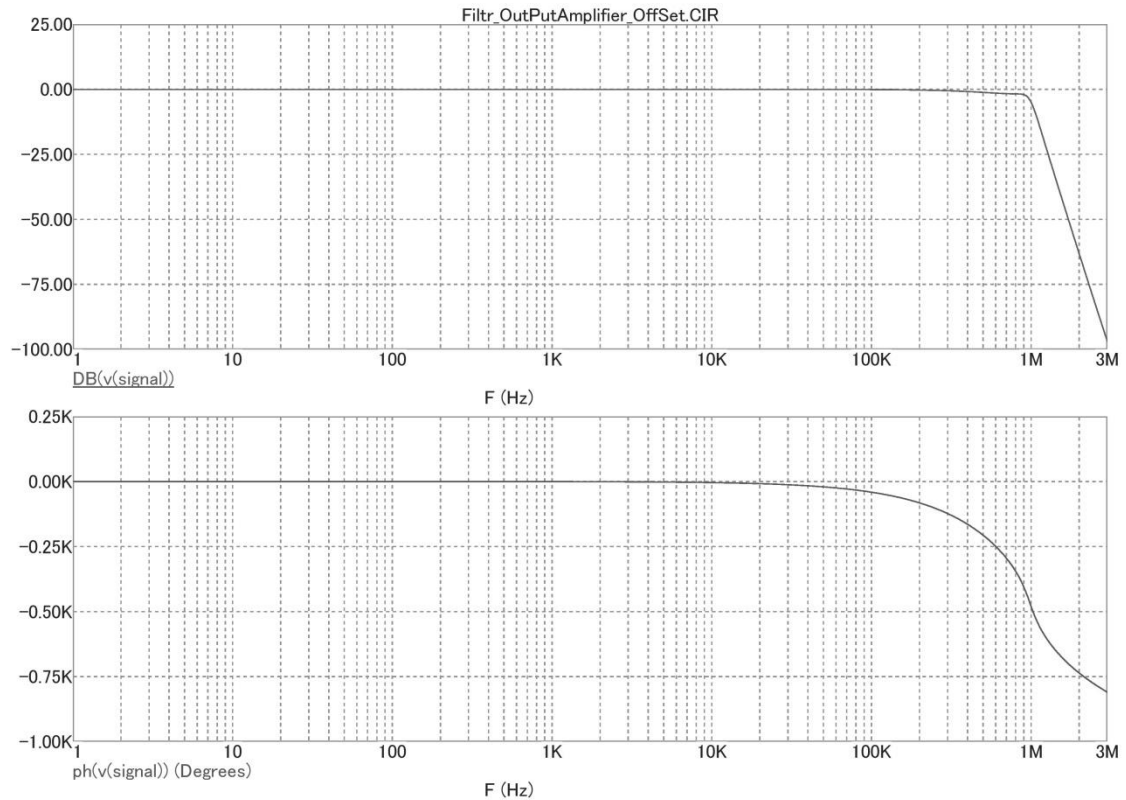


Obr. 5.11: Pila 100 kHz

Tento záznam znázorňuje zaoblení vrcholů trojúhelníku signálu na vstupu a vliv výstupního filtru, který potlačil většinu vyšších harmonických složek. Na výstupu dostáváme sinusový průběh.

5.4 Výstupní filtr

5.4.1 Simulace filtru



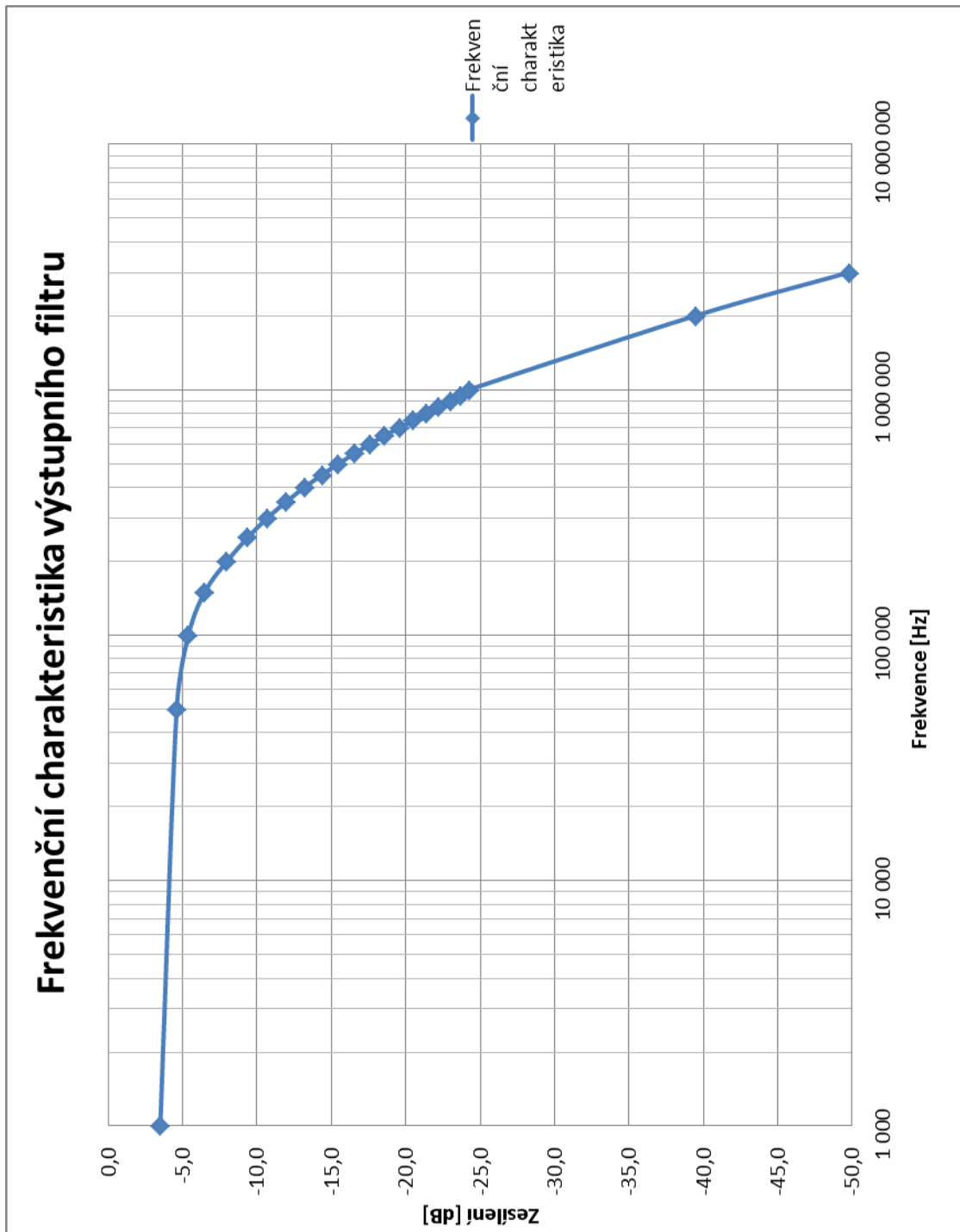
Obr. 5.12: Frekvenční a fázová charakteristika

Simulace byla realizována v programu MicCap10, který umožňuje veškeré měření, které lze realizovat v praxi, aniž by hrozilo fyzické zničení součástek nesprávnými návrhy obvodů.

5.4.2 Naměřené hodnoty filtru

f [kHz]	1	50	100	150	200	250	300	350	400	450	500	550	600	650	700	750	800	850	900	950	1 000	2 000	3 000
zesílení [dB]	-3,5	-4,6	-5,4	-6,5	-8,0	-9,4	-10,7	-12,0	-13,2	-14,4	-15,5	-16,6	-17,6	-18,6	-19,6	-20,5	-21,4	-22,2	-23,0	-23,7	-24,3	-39,5	-49,8

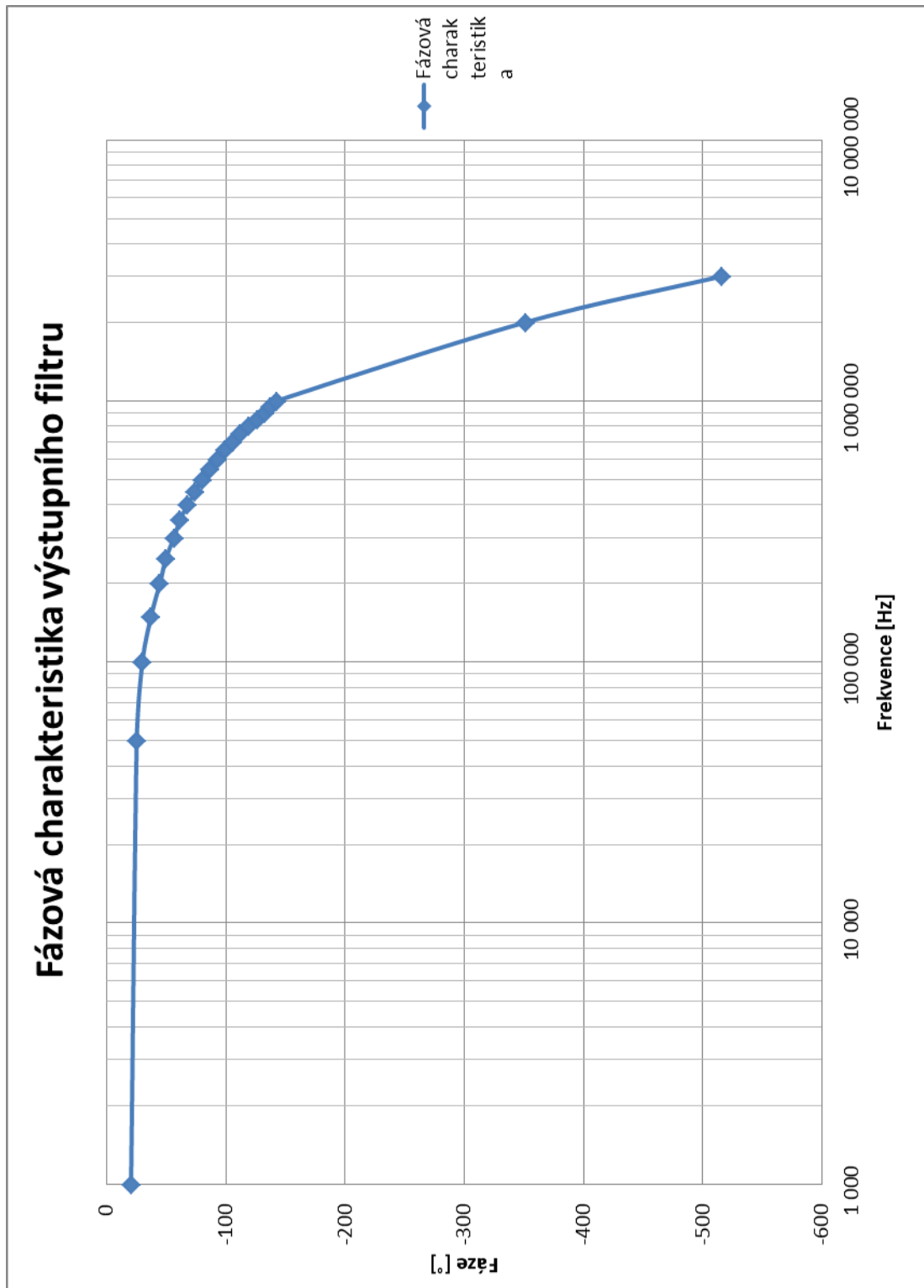
Tab. 5.1: Frekvenční charakteristika výstupního filtru



Obr. 5.13: Frekvenční charakteristika výstupního filtru

f [kHz]	1	50	100	150	200	250	300	350	400	450	500	550	600	650	700	750	800	850	900	950	1 000	2 000	3 000
fáze [°]	-20,5	-25,3	-30,1	-37,4	-44,7	-49,8	-56,7	-61,6	-68,1	-74,5	-80,1	-87,2	-93,6	-99,5	-105,4	-112,3	-119,8	-126,4	-132,8	-137,2	-142,9	-351,5	-515,9

Tab. 5.2: Fázová charakteristika výstupního filtru



Obr. 5.14: Fázová charakteristika výstupního filtru

6 Závěr

Zadáním bylo realizovat generátor přímé číslicové syntézy řízený mikrokontrolerem do kmitočtu 1 MHz. Maximální špičkové napětí 10 V a vnitřní impedance 50 Ω . Uživatelským rozhraním byla určena klávesnice a displej.

Zadání se povedlo realizovat na funkčním vzorku, který splňuje zadané parametry. Navržený výstupní filtr nesplnil předpoklady nabitě z realizované simulace. Důvodem mohou být malé hodnoty vypočítaných kondenzátorů filtru, které se blíží parazitním kapacitám a indukčností samotných vodivých drah plošného spoje. Filtr dolní propusti byl navrhován s mezním kmitočtem 2 GHz. Z naměřených hodnot lze o filtru říci, že jeho frekvenční pásmo je do 150 kHz od referenčního kmitočtu 1 kHz s útlumem 3 dB. Parametry výstupního zesilovače tento vysoký útlum kompenzují, protože celkové zesílení bylo upraveno na $A = 50$. Proto se podařilo zadání výstupního napětí splnit.

Při příští realizaci je vhodné volit konzervativnější a mnohokrát osvědčený návrh výstupního filtru pomocí pasivních prvků.

Funkce Sinus je realizovatelná pro celé frekvenční pásmo bez zkreslení.

Funkce Pila je realizovatelná s nepatrným zaoblením vrcholů trojúhelníků do kmitočtu 10 kHz. Při vyšších kmitočtech je už znatelné omezení vyšších harmonických složek signálu. To má za následek přeměnu pilového signálu v sinusový průběh. Sinusová podoba je markantnější s rostoucím kmitočtem.

Funkce obdélník je vedena přímo na výstup. V tomto případě by výstupní filtr deformoval požadovaný signál už od nízkých kmitočtů.

Příští návrh je vhodné vybavit digitálním měření výstupního napětí, digitální regulaci výstupního napětí a offsetu, aby uživatel nebyl nucen pro použití generátoru použít osciloskop.

Během této práce jsem si prohloubil znalosti jak nejaktuálnějšího způsobu generování funkcí, ale také problematiku programování mikrokontrolerů. Praktickým přínosem pro tvorbu DPS je osvojení si metody do domácích podmínek tvorby motivů fotocestou. Osvojení si práce s osciloskopem je nedocenitelnou zkušeností pro příští realizaci obvodů.

7 Seznam použité literatury a zdrojů informací

- [1] ANALOG DEVICES. Analog Filter Wizard [online]. © 1995 - 2015 Analog Devices. 2015 [cit. 2015-05-21]. Dostupné z: <http://www.analog.com/designtools/en/filterwizard/#/type>
- [2] ÚSTŘEDNÍ KNIHOVNA ČVUT. *Formální úprava VŠKP* [online]. Copyright © 2010 ÚK ČVUT. Praha, 2010 [cit. 2015-05-21]. Dostupné z: <http://knihovna.cvut.cz/studium/jak-psat-vskp/doporuceni/formalni-uprava-vskp/#pismo>
- [3] ANALOG DEVICES. AD9833 [online]. © 1995 - 2015 Analog Devices [cit. 2015-05-21]. Dostupné z: <http://www.analog.com/en/products/rf-microwave/direct-digital-synthesis-modulators/ad9833.html#product-overview>
- [4] ANALOG DEVICES. *Design Tools: ADIsimDDS* [online]. © 1995 - 2015 Analog Devices [cit. 2015-05-21]. Dostupné z: <http://www.analog.com/designtools/en/simdds/dtDDSMain.aspx>
- [5] ANALOG DEVICES. *Direct Digital Synthesis* [online]. © 1995 - 2015 Analog Devices [cit. 2015-05-21]. Dostupné z: <http://www.analog.com/parametricsearch/en/10068?mtuid=20b74dd38c504ead97d68b90437d132d#10068/d=sel|0|-1|4666|90|69|4734|4735|4478|4638|7|4458|170|2835|2836|3970|4179|-3>
- [6] ANALOG DEVICES. *APPLICATION NOTE: AN 1070* [online]. Rev. 0. 2010 [cit. 2015-05-21]. Dostupné z: <http://www.analog.com/media/en/technical-documentation/application-notes/AN-1070.pdf>
- [7] ANALOG DEVICES. *AD8065/AD8066: datasheet* [online]. Rev. J. 2010 [cit. 2015-05-21]. Dostupné z: http://www.analog.com/media/en/technical-documentation/data-sheets/AD8065_8066.pdf
- [8] ANALOG DEVICES. *AD8022: datasheet* [online]. Rev. C. 2011 [cit. 2015-05-21]. Dostupné z: <http://www.analog.com/media/en/technical-documentation/data-sheets/AD8022.pdf>
- [9] ANALOG DEVICES. *AD9833: specification* [online]. 2015 [cit. 2015-05-21]. Dostupné z: <http://www.analog.com/en/products/rf-microwave/direct-digital-synthesis-modulators/ad9833.html#product-samplebuy>
- [10] ANALOG DEVICES. *AD9833: datasheet* [online]. Rev. E. 2012 [cit. 2015-05-21]. Dostupné z: <http://www.analog.com/media/en/technical-documentation/data-sheets/AD9833.pdf>

- [11] ANALOG DEVICES. *Direct Digital Synthesis & Modulators* [online]. 2015 [cit. 2015-05-21]. Dostupné z: <http://www.analog.com/en/products/rf-microwave/direct-digital-synthesis-modulators.html>
- [12] NEUROSCIENCE AND ROBOTICS LABORATORY (NXR). *Waveform Generation with AD9833* [online]. 2008 [cit. 2015-05-21]. Dostupné z: http://hades.mech.northwestern.edu/index.php/Waveform_Generation_with_AD9833
- [13] MLAB. *Domácí výroba plošných spojů fotocestou* [online]. 2014 [cit. 2015-05-21]. Dostupné z: http://www.mlab.cz/Articles/HowTo/How_to_make_PCB/DOC/HTML/How_to_make_PCB.cs.html
- [14] MICROCHIP TECHNOLOGY INC. *8-bit Resources: Architecture* [online]. 2014 [cit. 2015-05-21]. Dostupné z: <http://www.microchip.com/pagehandler/en-us/family/8bit/>
- [15] ATOMSINDUSTRIES.COM. *16x2 White Character Blue Backlight LCD HD44780 Based Display* [online]. 2015 [cit. 2015-05-21]. Dostupné z: <http://www.atomsindustries.com/ASD1098>
- [16] GM ELECTRONIC. *F-KV16KEY BLACK* [online]. 2015 [cit. 2015-05-21]. Dostupné z: <http://www.gme.cz/f-kv16key-black-p637-091>
- [17] MIKROELEKTRONIKA. *MikroC PRO for PIC* [online]. 2015 [cit. 2015-05-21]. Dostupné z: <http://www.mikroe.com/mikroc/pic/>
- [18] MIKROELEKTRONIKA. *Keypad Library* [software]. 2012. [přístup 17.10.2011]. Dostupné z: http://www.mikroe.com/download/eng/documents/compilers/mikroc/pro/pic/help/keypad_library.htm
- [19] MIKROELEKTRONIKA. *Lcd Library* [software]. 2012. [přístup 17.10.2011]. Dostupné z: http://www.mikroe.com/download/eng/documents/compilers/mikroc/pro/pic/help/lcd_library.htm
- [20] MIKROELEKTRONIKA. *SPI Library* [software]. 2012. [přístup 17.10.2011]. Dostupné z: http://www.mikroe.com/download/eng/documents/compilers/mikroc/pro/pic/help/spi_library.htm
- [21] FARNELL. *12-Series General Oscillator Specifications: datasheet* [online]. 2015 [cit. 2015-05-21]. Dostupné z: <http://www.farnell.com/datasheets/95535.pdf>
- [22] TAIWAN SEMICONDUCTOR. *TS7900 Series: datasheet* [online]. Ver. E12. 2015 [cit. 2015-05-21]. Dostupné z: <http://www.farnell.com/datasheets/95535.pdf>

- [23] TEXAS INSTRUMENTS INCORPORATED. *NE 5534: datasheet* [online]. 2004 [cit. 2015-05-21]. Dostupné z: <http://www.gme.cz/img/cache/doc/926/012/ne5534d-smd-datasheet-2.pdf>
- [24] MICROCHIP. *PIC18(L)F2X/4XK22: datasheet* [online]. 2012 [cit. 2015-05-21]. Dostupné z: <http://ww1.microchip.com/downloads/en/DeviceDoc/41412F.pdf>
- [25] ZÁHLAVA, Vít. *Návrh a konstrukce desek plošných spojů: principy a pravidla praktického návrhu*. Vyd. 1. Praha: BEN, 2010. 123 s. ISBN 978-80-7300-266-4.
- [26] DAVÍDEK, Vratislav, Miloš LAIPERT a Miroslav VLČEK. *Analogové a číslicové filtry*. Vyd. 2. Praha: Vydavatelství ČVUT, 2004. 345 s. ISBN 80-01-03026-1.
- [27] SKALICKÝ, Petr. *Číslicové systémy v radiotechnice*. Vyd. 1. Praha: Vydavatelství ČVUT, ©2004. 201 s. ISBN 80-01-02854-2.
- [28] VEDRAL, Josef a Jan FISCHER. *Elektronické obvody pro měřicí techniku*. Vyd. 2. Praha: Vydavatelství ČVUT, 2004. 340 s. ISBN 80-01-02966-2.
- [29] ELECTRICPARTS&MCU DEVELOPMENT. *AD9833BRMZ MSOP-10* [online]. 2015 [cit. 2015-05-21]. Dostupné z: http://orzparts.com/index.php?main_page=product_info&cPath=28&products_id=993&zenid=iarajq8asrb47484v36uhrf180

8 Přílohy

8.1 Terminologický slovník

DDS	Direct Digital Synthesis
DPS	Deska Plošných Spojů
BNC	Bayonet Neill Concelman connector
LSB	Low Significant Bit
MSB	Most Significant Bit
LCD	Liquid crystal display
ROM	Read-Only Memory
SMD	Surface-Mount Device
SPI	Serial Peripheral Interface
ASCII	American Standard Code for Information Interchange
V_{p-p}	Napětí špička - špička
TTL	Transistor-Transistor-Logic
SCK	Serial Clock
SDI	Serial Data In
SDO	Serial Data Out
DAC	Analog-to-Digital Converter
TQFP	Thin Quad Flat Pack
MIPS	Million Instruction Per Second
CPU	Central Processing Unit
I/O	Input/Output
MOSFET	Metal Oxide Semiconductor Field Effect Transistor
MSOP	Micro Small Outline Package

8.2 Seznam tabulek

TAB. 2.1: VAZBY MEZI PINY	10
TAB. 4.1: FUNKCE SYMBOLŮ A ZNAKŮ KLÁVESNICE	23
TAB. 5.1: FREKVENČNÍ CHARAKTERISTIKA VÝSTUPNÍHO FILTRU	34
TAB. 5.2: FÁZOVÁ CHARAKTERISTIKA VÝSTUPNÍHO FILTRU	35
TAB. 8.1: POUŽITÉ SOUČÁSTKY - NAPÁJENÍ	53
TAB. 8.2: POUŽITÉ SOUČÁSTKY - ŘÍZENÍ	53
TAB. 8.3: POUŽITÉ SOUČÁSTKY - FILTR S GENERÁTOREM	54

8.3 Seznam rovnic

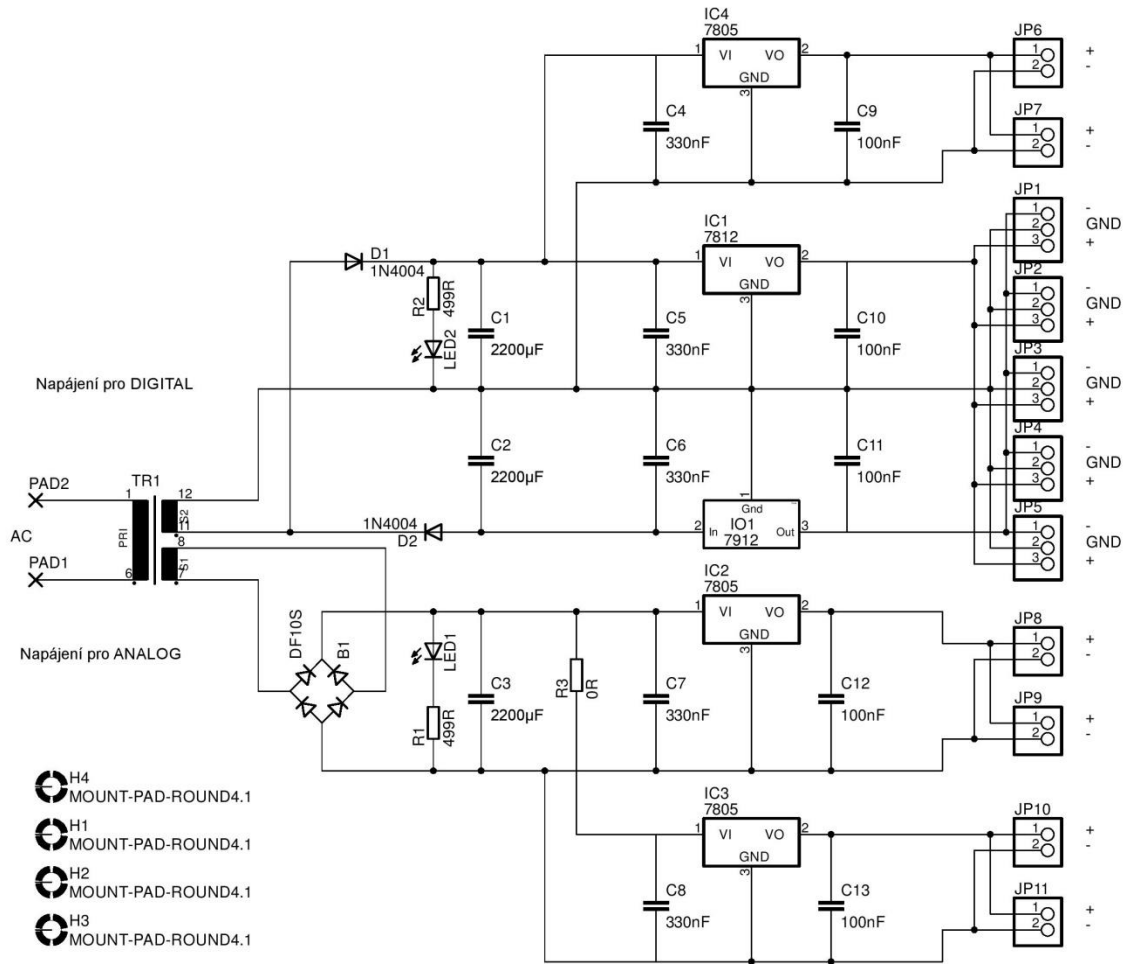
(1.1) f_{\max}	3
(1.2) Δf	3
(1.3) $A_{\text{celkové}}$	18
(1.4) A_1	18
(1.5) A_2	18
(1.6) U_{offset}	19
(1.7) $\Delta f_{\text{oscilátoru}}$	19

8.4 Seznam obrázků

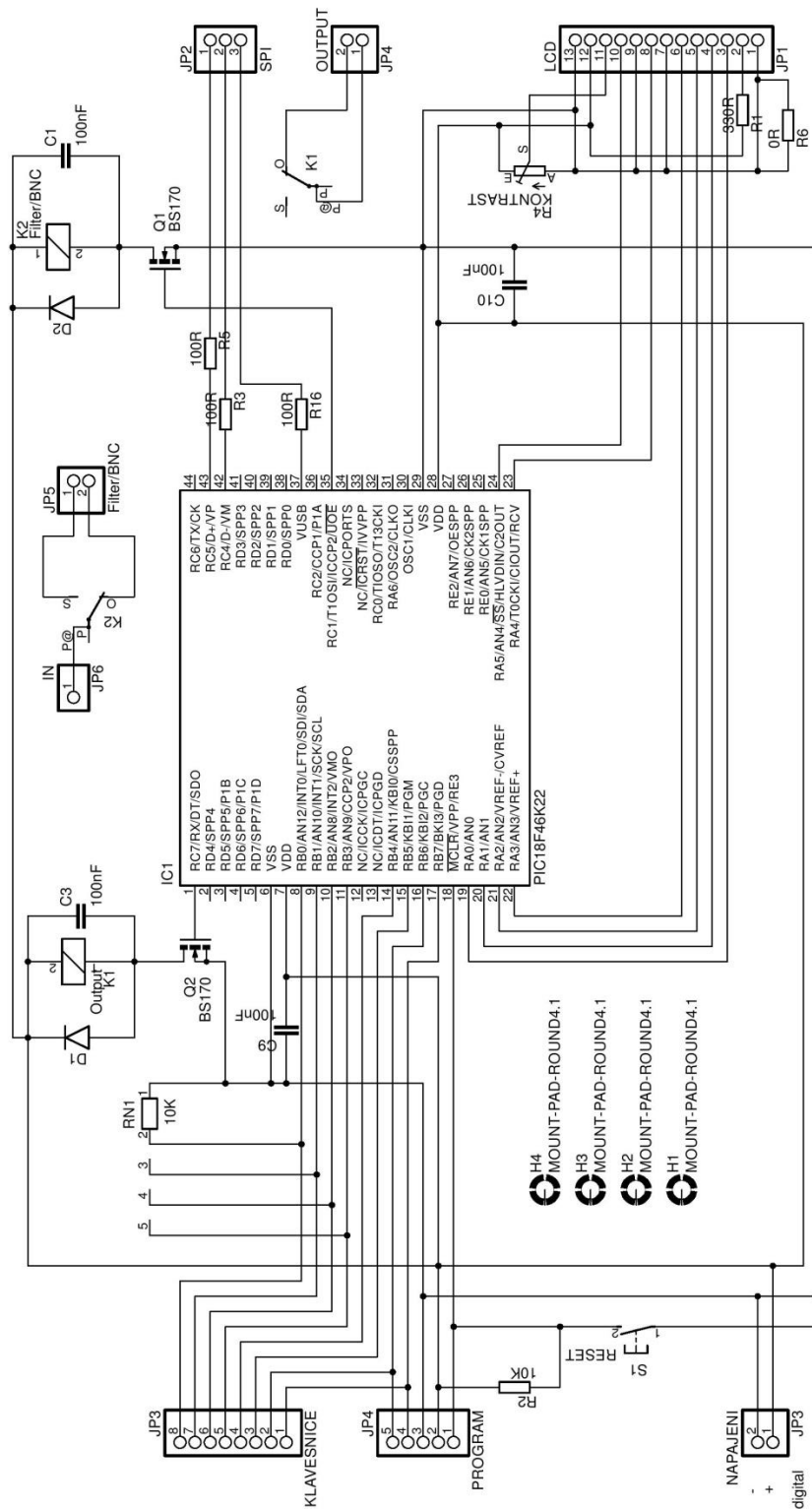
OBR. 1.1 BLOKOVÉ SCHÉMA GENEROVÁNÍ SIGNÁLU [4].....	2
OBR. 1.2: POČET I/O PINŮ A PAMĚŤOVÝ PROSTOR JEDNOTLIVÝCH ŘAD RODINY PIC [14].....	5
OBR. 1.3: POROVNÁNÍ 8 BITOVÝCH ARCHITEKTUR ŘAD PIC [14].....	6
OBR. 2.1: GENERÁTOR AD 9833 [29].....	7
OBR. 2.2: FUNKČNÍ BLOKOVÝ DIAGRAM [10].....	8
OBR. 2.3: HORNÍ POHLED NA POUZDRO [10].....	9
OBR. 2.4: POPIS JEDNOTLIVÝCH PINŮ.....	9
OBR. 2.5: ČASOVÁNÍ SPI KOMUNIKACE [10].....	10
OBR. 2.6: ZPŮSOB ZÁPISU DO FREKVENČNÍCH REGISTRŮ [10].....	11
OBR. 2.7: ZPŮSOB ZÁPISU DO FÁZOVÉHO REGISTRU [10].....	11
OBR. 2.8: KOMBINACE BITŮ PRO ZVOLENÍ PRŮBĚHU[10].....	12
OBR. 2.9: BLOKOVÉ SCHÉMA ZÁPISU DO GENERÁTORU.....	12
OBR. 2.10: ROZMÍSTĚNÍ JEDNOTLIVÝCH VÝZNAMŮ BIT VE SLOVĚ CONTROL [10].....	13
OBR. 2.11: VÝZNAMY JEDNOTLIVÝCH BITŮ [10].....	13
OBR. 3.1: BLOKOVÉ SCHÉMA GENERÁTORU.....	14
OBR. 3.2: SCHÉMA ZAPOJENÍ NAPÁJECÍ ČÁSTI.....	15
OBR. 3.3: PIN DIAGRAM TQFF - 44 PIN [24].....	16
OBR. 3.4: SCHÉMA ZAPOJENÍ ŘÍDÍČÍ ČÁSTI.....	17
OBR. 3.5: SCHÉMA ZAPOJENÍ FILTRU S GENERÁTOREM.....	18
OBR. 3.6: ÚVODNÍ STRANA [1].....	19
OBR. 3.7: RUČNÍ VOLBA VLASTNOSTÍ POUŽITÝCH OP. ZESILOVAČŮ [1].....	20
OBR. 3.8: ZVOLENÍ PARAMETRŮ FILTRU [1].....	20
OBR. 3.9: SUMÁŘ VÝSLEDKŮ, A JEJICH ZOBRAZENÍ [1].....	21
OBR. 3.10: VOLBA TOLERANCE POČÍTANÝCH KOMPONENT [1].....	21
OBR. 4.1: POUŽITÝ DISPLEJ [15].....	23
OBR. 4.2: ČÍSELNÁ HODNOTA JEDNOTLIVÝCH KLÁVES.....	23
OBR. 4.3: POUŽITÁ KLÁVESNICE [16].....	23
OBR. 4.4: VÝVOJOVÝ DIAGRAM PROGRAMU.....	28
OBR. 5.1: SINUS 1 HZ.....	29
OBR. 5.2: SINUS 10 KHZ.....	29
OBR. 5.3: SINUS 1 MHZ.....	29
OBR. 5.4: OBDÉLNÍK 1 KHZ.....	30
OBR. 5.5: OBDÉLNÍK 10 KHZ.....	30
OBR. 5.6: OBDÉLNÍK 1 MHZ.....	30
OBR. 5.7: NÁBĚŽNÁ HRANA OBDÉLNÍKU.....	31
OBR. 5.8: SESTUPNÁ HRANA OBDÉLNÍKU.....	31
OBR. 5.9: PILA 1 KHZ.....	32
OBR. 5.10: PILA 10 KHZ.....	32
OBR. 5.11: PILA 100 KHZ.....	32
OBR. 5.12: FREKVENČNÍ A FÁZOVÁ CHARAKTERISTIKA.....	33
OBR. 5.13: FREKVENČNÍ CHARAKTERISTIKA VÝSTUPNÍHO FILTRU.....	34
OBR. 5.14: FÁZOVÁ CHARAKTERISTIKA VÝSTUPNÍHO FILTRU.....	35
OBR. 8.1: SCHÉMA ZAPOJENÍ NAPÁJECÍ ČÁSTI.....	44
OBR. 8.2: SCHÉMA ZAPOJENÍ ŘÍDÍČÍ ČÁSTI.....	45
OBR. 8.3: SCHÉMA ZAPOJENÍ ČÁSTI GENERÁTORU S FILTREM.....	46
OBR. 8.4: DPS NAPÁJECÍ ČÁSTI.....	47
OBR. 8.5: DPS NAPÁJECÍ ČÁSTI.....	48

OBR. 8.6: DPS GENERÁTORU S FILTREM	49
OBR. 8.7: OSAZOVACÍ PLÁN NAPÁJECÍ ČÁSTI	50
OBR. 8.8: OSAZOVACÍ PLÁN ŘÍDÍCÍ ČÁSTI	51
OBR. 8.9: OSAZOVACÍ PLÁN GENERÁTORU S FILTREM	52

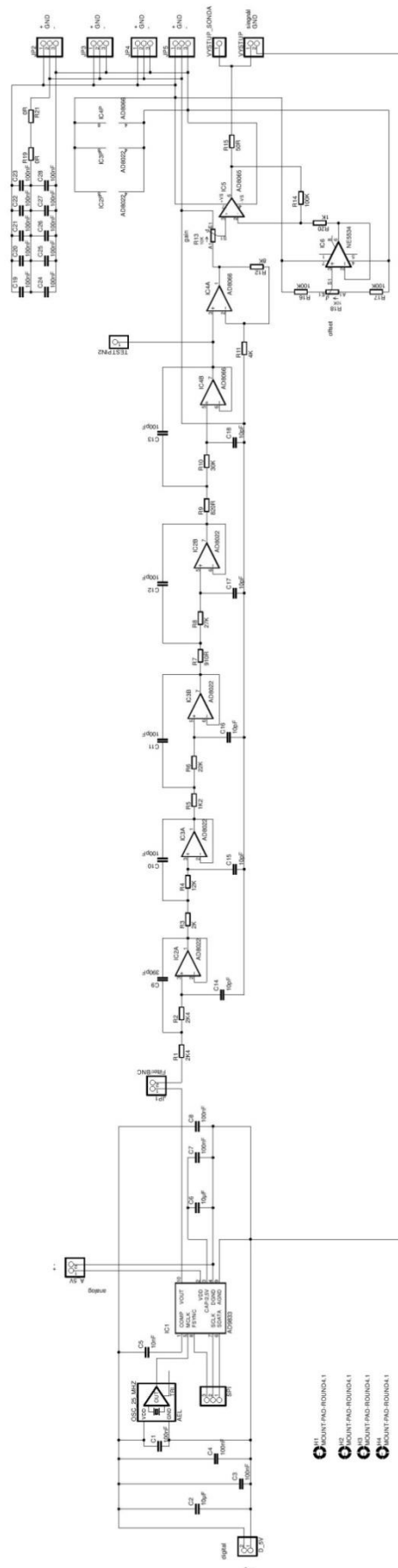
8.5 Schéma zapojení



Obr. 8.1: Schéma zapojení napájecí části

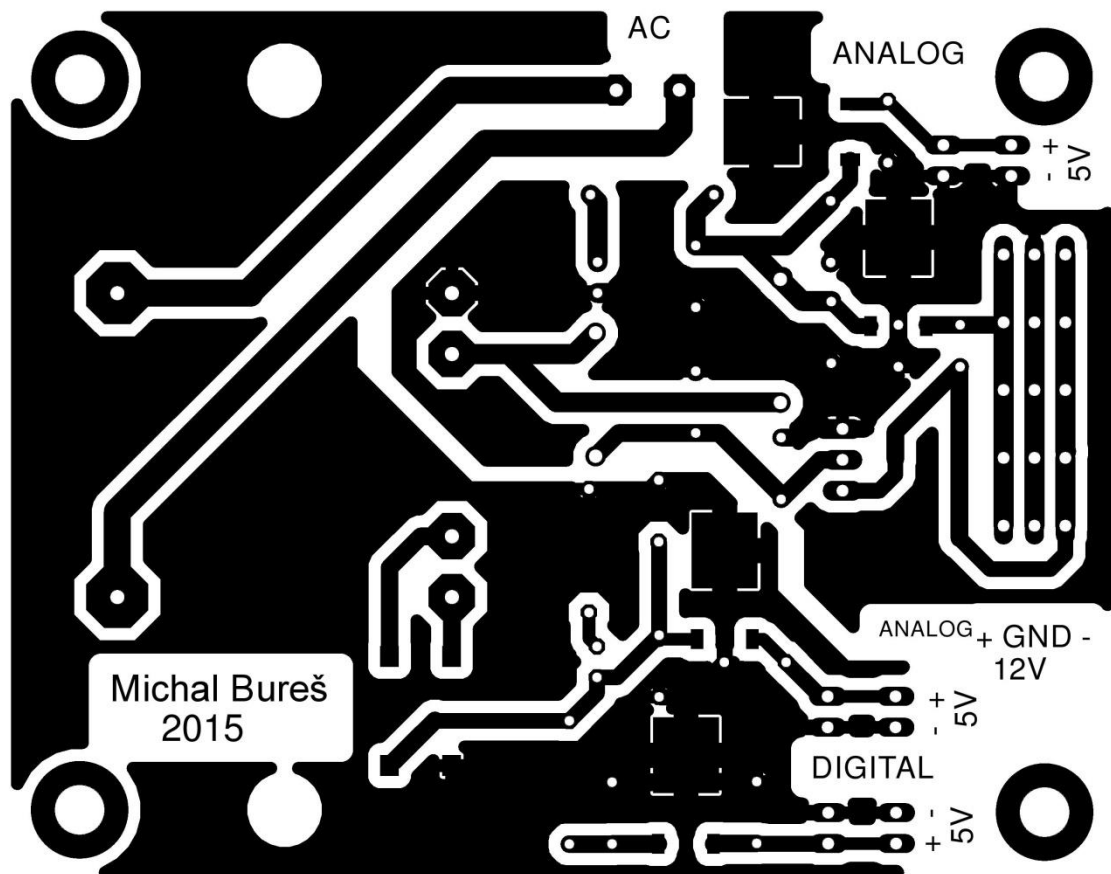


Obr. 8.2: Schéma zapojení řídicí části



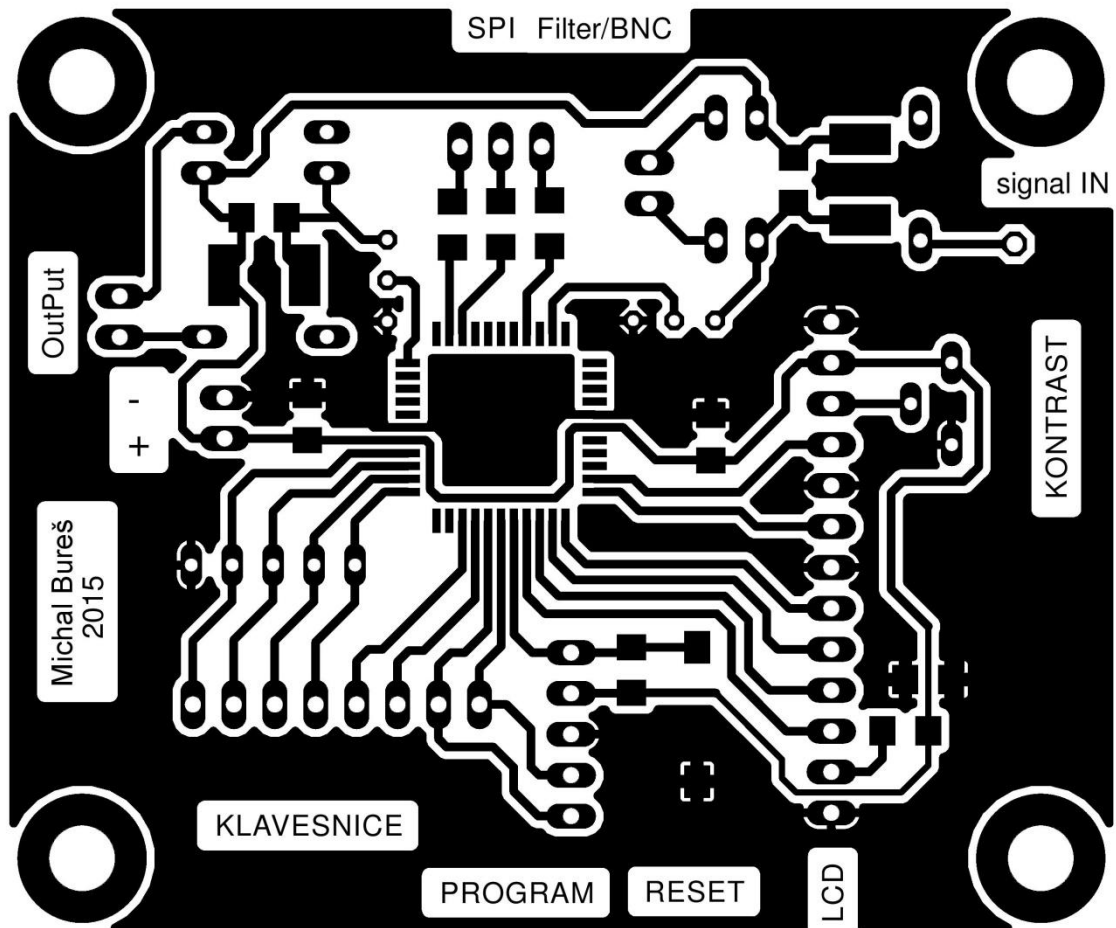
Obr. 8.3: Schéma zapojení části generátoru s filtrem

8.6 Návrhy desek plošných spojů



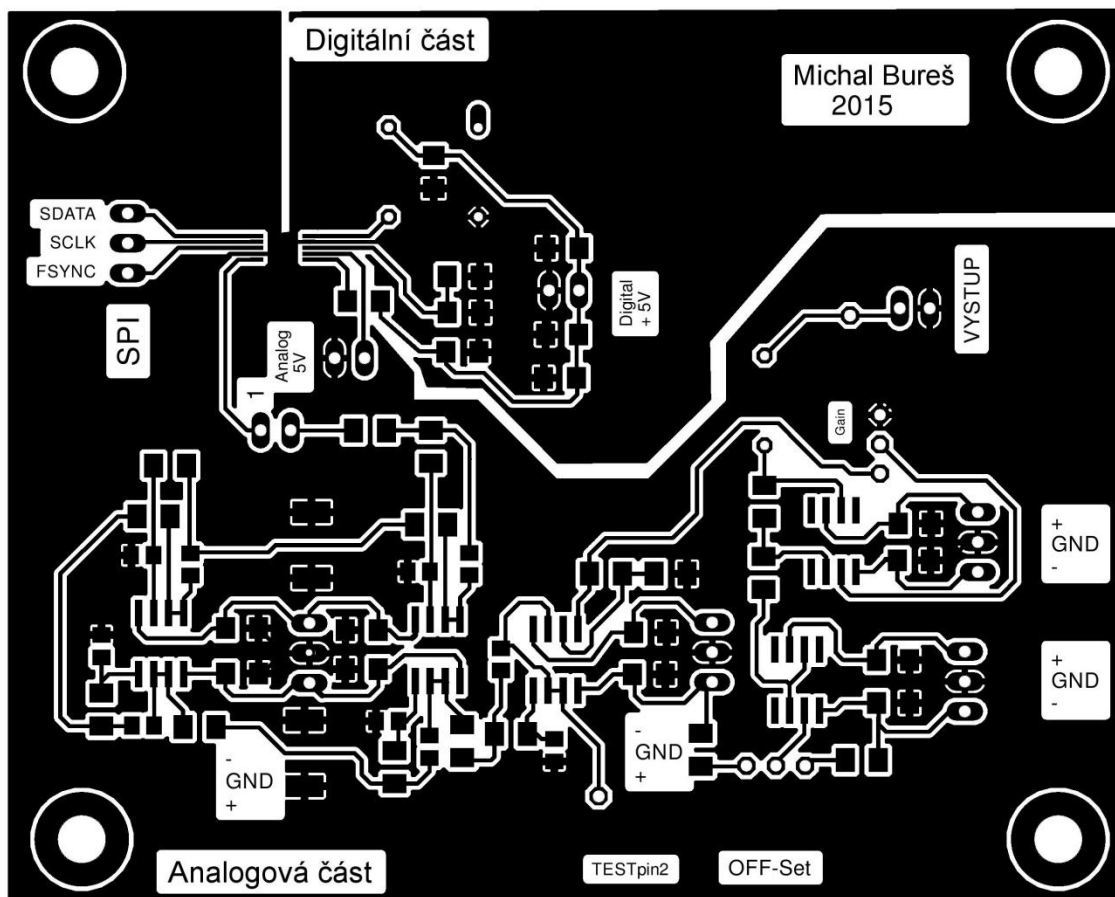
Obr. 8.4: DPS napájecí části

Rozměr desky 90 x 70 [mm]; měřítko 1:1 je k dispozici na přiloženém CD



Obr. 8.5: DPS napájecí části

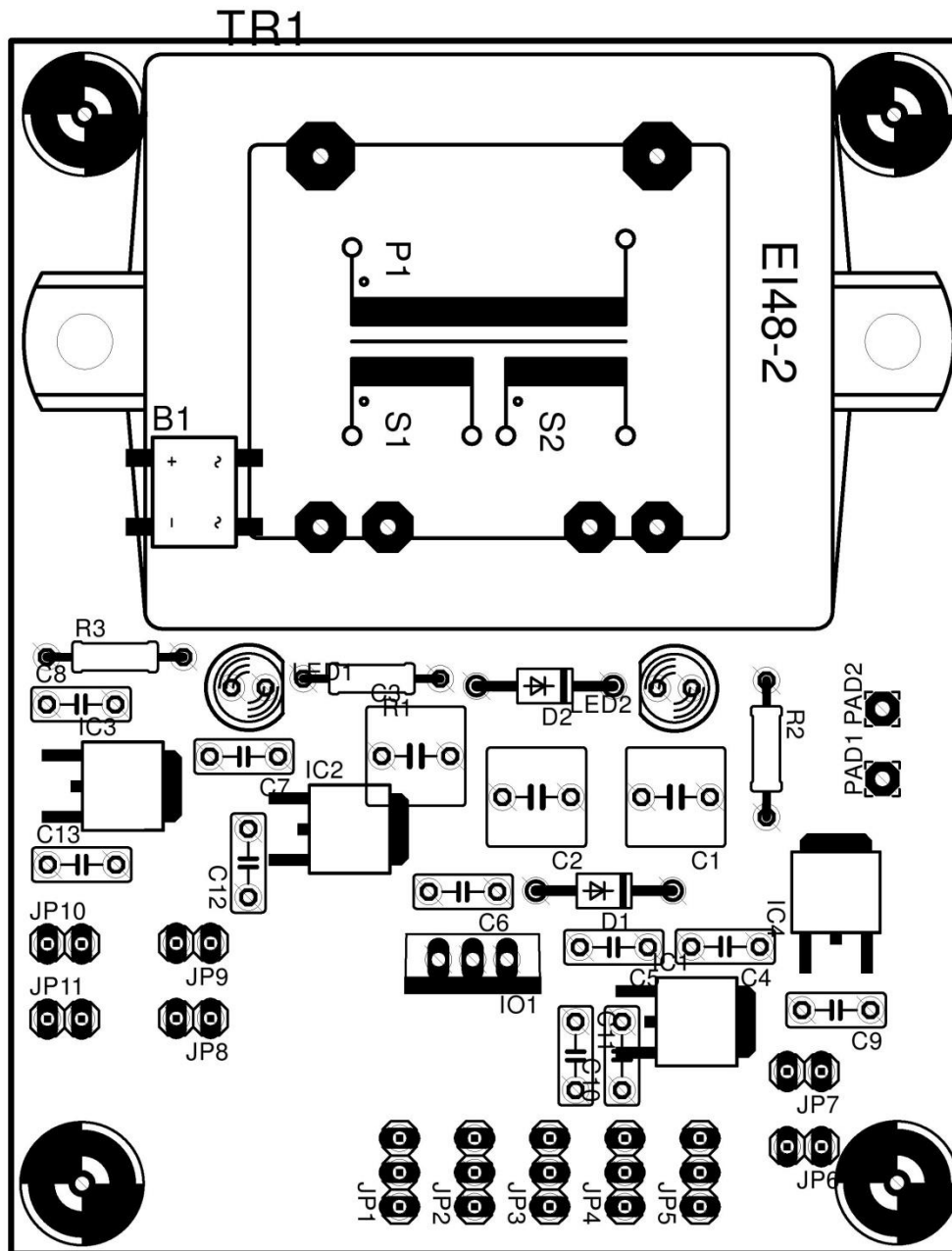
Rozměr desky 68 x 56 [mm]; měřítko 1:1 je k dispozici na příloženém CD



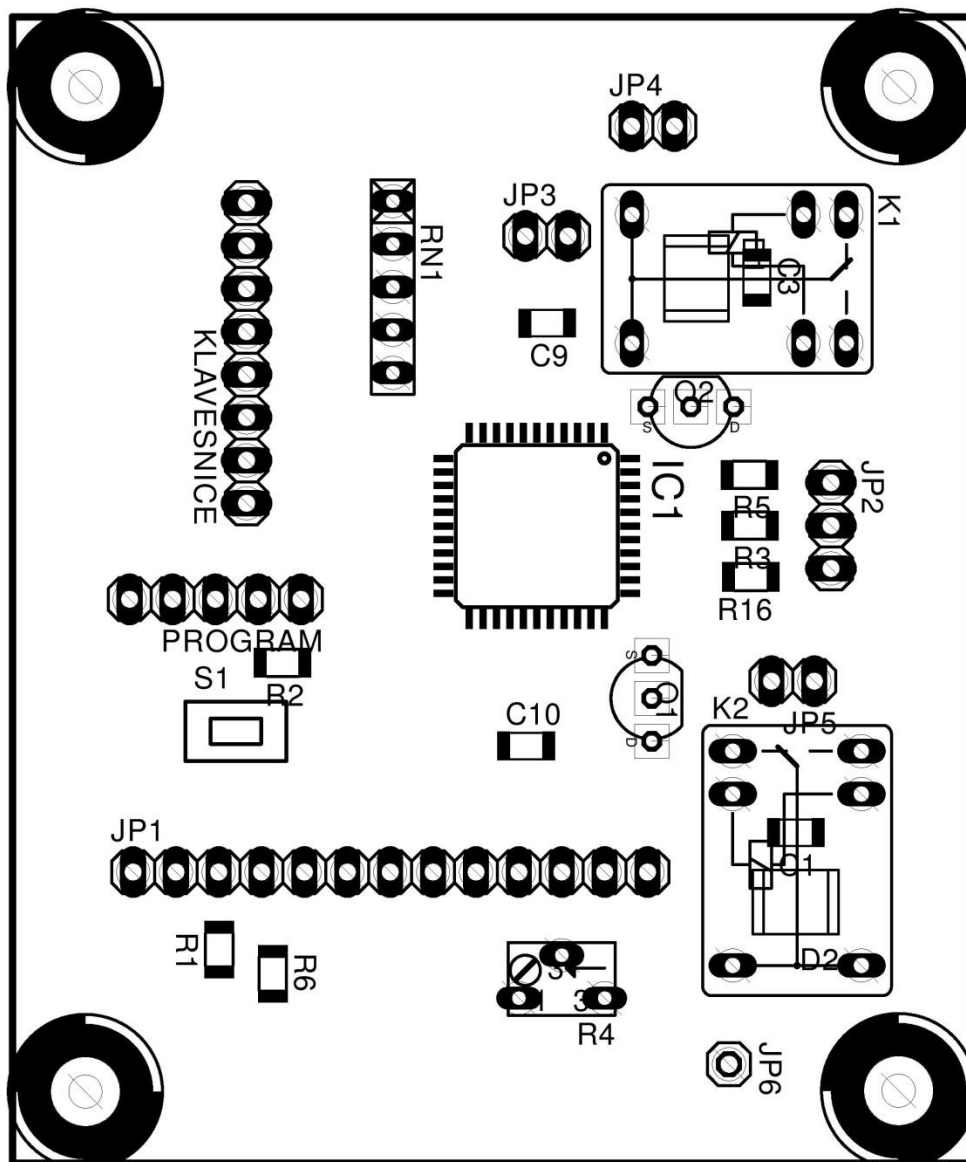
Obr. 8.6: DPS generátoru s filtrem

Rozměr desky 95 x 75 [mm]; měřítko 1:1 je k dispozici na příloženém CD

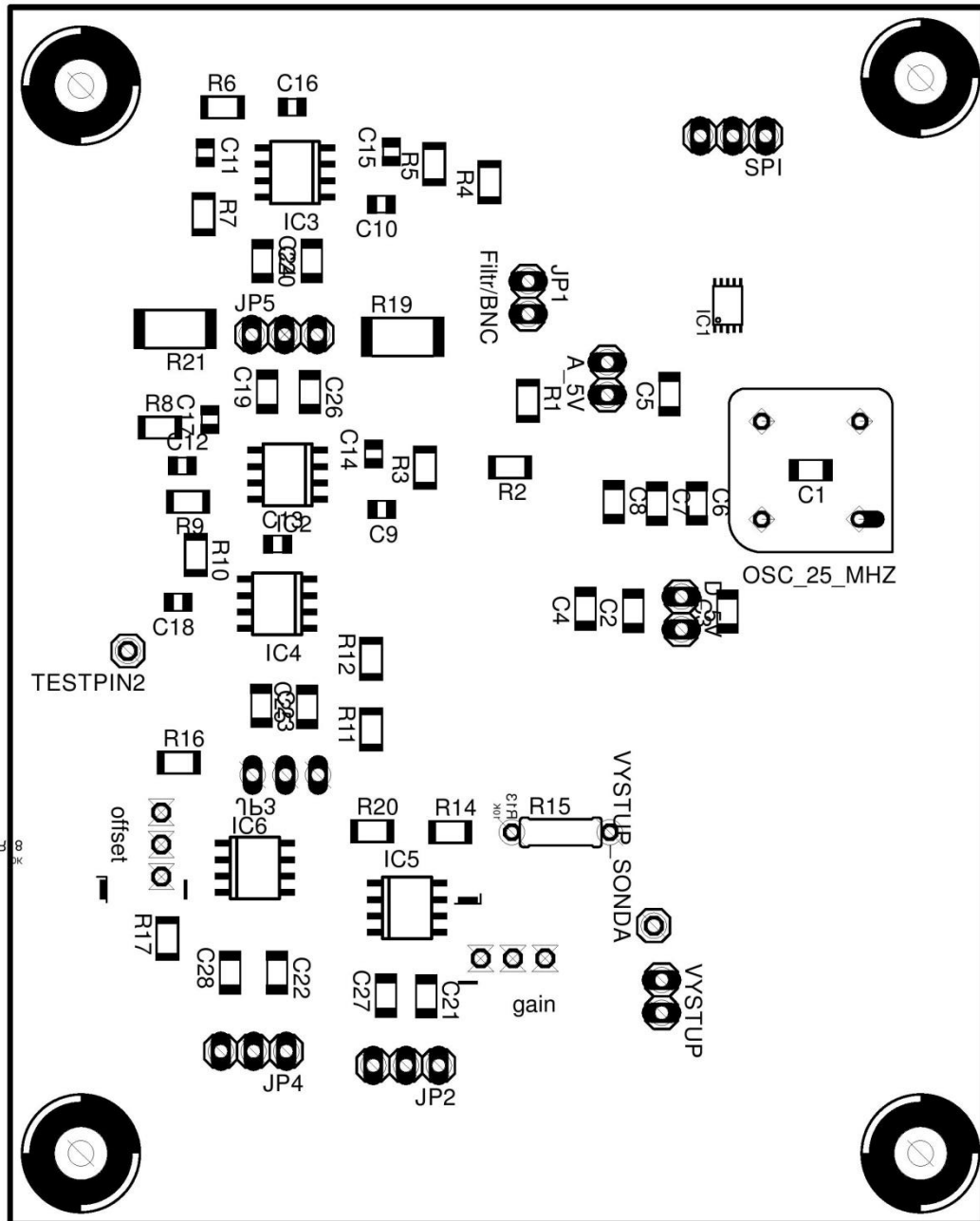
8.7 Osazovací plány



Obr. 8.7: Osazovací plán napájecí části



Obr. 8.8: Osazovací plán řídicí části



Obr. 8.9: Osazovací plán generátoru s filtrem

8.8 Partlists

Součástky DPS - Napájení			
Součástka	Kusů	Hodnota	Pozdro
B1 - G. můstek		DF10S	DFS
C1, C2, C3	3	2200 μ F	C050-075X075
C4, C5, C6, C7, C8	5	330nF	C050-025X075
C9, C10, C11, C12, C13	5	100nF	C050-025X075
D1, D2	2	1N4007	DO41-10
IC1	1	7812	TO252
IC2, IC3, IC4	3	7805	TO252
IO1	1	7912	TO-220S
JP1, JP2, JP3, JP4, JP5	5	řada pinů	1X03
JP6, JP7, JP8, JP9, JP10, JP11	6	řada pinů	1X02
LED_1, LED_2	2	red	LED5MM
PAD1, PAD2	2	řada pinů	2,54/1,1
R1, R2	2	499R	0207/10
R3	1	OR	0207/10
TR1	1	transformátor	EI48-2B

Tab. 8.1: Použité součástky - napájení

Součástky DPS - Řízení			
Součástka	Kusů	Hodnota	Pozdro
R6	1	OR	R1206
C1, C3, C9, C10	4	100nF	C1206
R3, R5, R16	3	100R	R1206
R2, R4 - trimr, RN1 - rezistorová síť	3	10K	R1206
D1, D2	2	1N4007	MELF
R1	1	330R	R1206
Q1, Q2	2	BS170	SOT54ES
K1 - rele, K2 - rele	2	Output, Filter/BNC	FRS1B
IC1	1	PIC18F46K22	TQFP44
S1	1	RESET	DTSM-3
JP6 - IN	1	řada pinů	1X01
JP3 - NAPAJENI, JP5 - Filter/BNC JP4 - OUTPUT	3	řada pinů	1X02
JP2 - SPI	1	řada pinů	1X03
JP7 - PROGRAM	1	řada pinů	1X05
JP6 - KLAVESNICE	1	řada pinů	1X08
JP1 - LCD	1	řada pinů	1X13

Tab. 8.2: Použité součástky - řízení

Součástky DPS - Filtr			
Součástka	Kusů	Hodnota	Pozdro
R19, R21	2	0R	R2512
C2, C6	2	10 μ F	C3216
R16, R17	2	7K	M1206
R14	1	5K	M1206
C1, C3, C4, C7, C8, C19, C20, C21, C22, C23, C24, C25, C26, C27, C28	15	100nF	C1206
C10, C11, C12, C13	4	100pF	C0805
R13 - potenciometr, R18 - potenciometr	2	10K	P091N
C5	1	10nF	C1206
C14, C15, C16, C17, C18	5	10pF	C0805
R4	1	12K	M1206
R20	1	1K	M1206
R5	1	1K2	M1206
R6	1	22K	M1206
R8	1	27K	M1206
R3	1	2K	M1206
R1, R2	2	2K4	M1206
R10	1	30K	M1206
C9	1	390pF	C0805
R11	1	4K	M1206
R15	1	50R	0207/7
R9	1	820R	M1206
R12	1	8K	M1206
R7	1	910R	M1206
IC2, IC3	2	AD8022	SO8
IC5	1	AD8065	SO8
IC4	1	AD8066	SO8
IC1	1	AD9833	MSOP10
OSC_25_MHZ	1	AEL	AEL
IC6	1	NE5534	SO08
VYSTUP_SONDA, TESTPIN2	2	řada pinů	1X01
A_5V, D_5V, JP1 - Filter/BNC, VYSTUP	4	řada pinů	1X02
JP2, JP3, JP4, JP5, SPI	5	řada pinů	1X03

Tab. 8.3: Použité součástky - filtr s generátorem

8.9 Obsah CD

\BP

elektronická verze bakalářské práce

\DPS

soubory schémat a desek plošného pro prostředí EAGLE

\program

zdrojové kódy

\datasheets

technická dokumentace použitých součástek

\prubehy

průběhy naměřených hodnot

\simulace

simulace výstupního filtru