

## **Oponentský posudek diplomové práce Bc. Jana Staňka Obrazový modul s FPGA**

vypracoval:

Ing. Otto Havle, CSc., MBA

FCC Průmyslové systémy s.r.o.

U Slovanky 5, Praha 8

Zadáním diplomové práce J. Staňka byl návrh a realizace modulu pro snímání a zpracování obrazového signálu založeného na hradlovém poli FPGA.

Po krátkém úvodu diplomant definuje na straně 11. cíle práce, ve kterých upřesňuje, jak bude zadání realizovat. Dle mého názoru odpovídají cíle práce požadavkům zadání, nedefinují však, jak bude splněn požadavek „realizace“. Diplomant nakonec nevyrobil nový modul, ale využil hardwarových komponent, které byly na katedře k dispozici. Osobně toto řešení schvaluji, účelem práce bylo především vyzkoušet využití FPGA k realizaci řízení snímače a zpracování obrazu.

Na dvaceti stranách kapitoly Rozbor řešení diplomant popisuje vlastnosti a funkce hardwarových komponent využitých v sestavě modulu. Kapitola je přehledná a přiměřeně rozsáhlá. Jediná moje připomínka se týká obrázku 3.8., jehož název je, myslím, zavádějící, neboť evokuje dojem, že se jedná o kompletní schéma propojení modulů.

Na začátku kapitoly 4. bych uvítal kompletní blokové schéma zahrnující i propojení datových I/O. Rozhodnutí využít již hotových modulů vedlo k určitým omezením, která však byla vyřešena bez podstatné újmy na funkčnosti zařízení. Naopak, využití komunikačního mikropočítače Cypress i k řízení celého zařízení vede ke zjednodušení hardwaru, které by bylo přínosem i při stavbě samostatného modulu. K použité koncepci zařízení tedy nemám žádné připomínky

Kapitola je zpracována velmi dobře, diplomant prokazuje znalost práce s mikroprocesory i s FPGA. Jako příklad uvádím správnou analýzu a řešení problému s rušivými vlivy působícími na propojovací kabeláž.

Při vývoji algoritmů pro FPGA by bylo vhodné si uvědomit širší souvislosti procesu segmentace + labeling. Možné jsou i jiné způsoby segmentace, než gradientní detekce hran. Ani gradientní operátor převzatý z [2], nemusí být nejefektivnější. Za původní příspěvek k metodám zpracování obrazu však považuji implementaci labelingu do FPGA. Diplomant pravděpodobně vychází z některé optimalizované varianty základního algoritmu, která využívá rozhodovací strom k redukci počtu průchodů. Na finálním řešení je asi nejzajímavější metoda „recyklace labelů“, která měla umožnit implantaci algoritmu s omezeními, které jsou dány technologií FPGA.

Diplomant dokončil kompletní hardware, komunikaci s PC, PC aplikaci pro nastavení a zobrazení výsledků. Na ní jsou vidět výsledky detekce hran. Kompletní metodu labelingu se diplomantovi nakonec podařilo spustit jen v simulaci. Částečně je to dáno nedostatečnou kapacitou použitého hradlového pole, po redukci některých pomocných výpočtů se objevily další problémy.

Diplomovou práci považuji za velmi dobrou. Diplomant prokázal schopnost samostatného inženýrského řešení zadaného problému, erudici v práci s mikroprocesory i hradlovým polem i teoretické zázemí nutné k úpravám algoritmů pro funkci v FPGA. Finální neúspěch s reálnou implementací poměrně složitého labelovacího algoritmu do FPGA lze rovněž považovat za výsledek práce, která měla ověřit možnosti zpracování obrazu v FPGA.

Protože práce splňuje i všechny formální požadavky, hodnotím ji stupněm

**- A -  
- výborně -**

V Kladně 10.1. 2015