

I. IDENTIFIKAČNÍ ÚDAJE

Název práce:	Modul pro testování a sběr dat v sítích Automotive Ethernet
Jméno autora:	Tomáš Veselý
Typ práce:	bakalářská
Fakulta/ústav:	Fakulta elektrotechnická (FEL)
Katedra/ústav:	Katedra měření
Oponent práce:	Ing. Jiří Blecha
Pracoviště oponenta práce:	ŠKODA AUTO a.s.

II. HODNOCENÍ JEDNOTLIVÝCH KRITÉRIÍ

Zadání	mimořádně náročné
<i>Hodnocení náročnosti zadání závěrečné práce.</i>	
Vzhledem k faktu, že pro splnění zadání je nutné nastudovat velké množství technologií z různých oblastí (např. komunikační technologie, design FPGA včetně simulace a ladění, programování vestavných systémů a jejich ladění, zvolený vývojový kit samotný včetně SoC a ostatních IO na něm použitých, atd.) a posléze tyto nabyté znalosti efektivně využít k implementaci funkčního celku, hodnotím zadání jako mimořádně náročné.	

Splnění zadání	splněno
<i>Posuďte, zda předložená závěrečná práce splňuje zadání. V komentáři případně uveďte body zadání, které nebyly zcela splněny, nebo zda je práce oproti zadání rozšířena. Nebylo-li zadání zcela splněno, pokuste se posoudit závažnost, dopady a případně i příčiny jednotlivých nedostatků.</i>	
Dle mého názoru posuzovaná práce splňuje specifikované zadání. Práce velmi detailně popisuje jednotlivé kroky řešení a dosažené výsledky.	

Zvolený postup řešení	správný
<i>Posuďte, zda student zvolil správný postup nebo metody řešení.</i>	
Postup řešení a jednotlivé jeho kroky popsané v posuzované práci jsou logické a systematické. S případnými problémy si autor poradil a dokázal je vyřešit.	

Odborná úroveň	A - výborně
<i>Posuďte úroveň odbornosti závěrečné práce, využití znalostí získaných studiem a z odborné literatury, využití podkladů a dat získaných z praxe.</i>	
Posuzovaná práce neobsahuje žádné vážnější technické nesrovnalosti. Úroveň odbornosti je vysoká. Malá připomínka k RGMII rozhraní, které není oficiálně standardizováno, ale i přes to je široce používáno. Všiml jsem si, že autor uvádí toleranci hodinového signálu +100ppm (viz např. test na str. 107, kde je nastavována frekvence 125 MHz – 100ppm pro 1 Gb/s), ovšem RGMII specifikace v2.0 uvádí toleranci +-50ppm. Velmi pravděpodobně je to nepřesně uvedeno v datovém listu PHY od TI. Je tedy dobrá praxe prověřit informaci z více zdrojů, např. z jiného datového listu jiné PHY od jiného výrobce. Na str. 118 jsou vypočítány maximální a minimální časy zpoždění datových signálů vůči hodinovému signálu pro nastavení časových omezujících podmínek pro korektní routování signálů uvnitř FPGA. Není ovšem jasné, jestli autor zohlednil rozptyl periody hodin a rozptyl střídy dle RGMII v2.0 specifikace. Obě tyto připomínky jsou ovšem velmi detailní a založené na specifikaci, která není oficiálně standardizována, nicméně široce používána.	

Formální a jazyková úroveň, rozsah práce	B - velmi dobře
<i>Posuďte správnost používání formálních zápisů obsažených v práci. Posuďte typografickou a jazykovou stránku.</i>	
Velmi oceňuji vypracování posuzované práce v anglickém jazyce, což prověřuje autora z hlediska jeho schopností napsat ucelený odborný text v mezinárodním jazyce, což je očekávaná kvalifikace od firem působících v IT, automobilovém, či jiných oblastech průmyslu. Práce sporadicky obsahuje pravopisné chyby, které ale nijak nezhoršují její celkový význam. Autor často používá 1. osobu jednotného čísla, což je v obdobných pracích neobvyklé. Také jsem si všiml nadměrného použití anglického slova „should“, což může někdy vést k domněnce, že se jedná spíše o doporučení než o striktní požadavek. Do budoucna bych doporučil formulovat věty spíše za použití jiných striktnějších výrazů např. „shall“, „must“, „is“, atp.	

Z hlediska rozsahu práce (tzn. 158 stran textu formátu A4, kde obvyklý rozsah bakalářské práce je 20-50 stran textu bez příloh) a její struktury jsem nucen vytknout nadbytečný text, který nepřináší přidanou hodnotu, např. popis instalace vývojových nástrojů, zbytečně detailní popis komunikačních technologií na začátku práce, kde by bylo možné popis zkrátit a odkázat se na již existující dokumenty, např. Ethernet standard samotný. Část textu by bylo možné přesunout do sekce příloh a vyjmout ho z hlavní obsahové části.

Část diskutující jednotlivé IP funkce implementované v FPGA byla těžší na pochopení. Velmi často dokáže dobrý obrázek nahradit mnoho textu. Malá připomínka k číslování jednotlivých bitů v bajtu resp. 32bitovém slově, což je často používáno např. v konfiguračních registrech, číslování závisí na použité architektuře CPU (bit 0 může být LSB ale i MSB), tudíž není od věci toto exaktně definovat a zabránit tak dvojznačnosti.

Výběr zdrojů, korektnost citací

A - výborně

Vyjádřete se k aktivitě studenta při získávání a využívání studijních materiálů k řešení závěrečné práce. Charakterizujte výběr pramenů. Posuďte, zda student využil všechny relevantní zdroje. Ověřte, zda jsou všechny převzaté prvky řádně odlišeny od vlastních výsledků a úvah, zda nedošlo k porušení citační etiky a zda jsou bibliografické citace úplné a v souladu s citačními zvyklostmi a normami.

Posuzovaná práce je dle mého názoru v souladu s citační etikou. Seznam použité literatury je obsáhlý a obsahuje relevantní zdroje informací.

Další komentáře a hodnocení

Vyjádřete se k úrovni dosažených hlavních výsledků závěrečné práce, např. k úrovni teoretických výsledků, nebo k úrovni a funkčnosti technického nebo programového vytvořeného řešení, publikačním výstupům, experimentální zručnosti apod.

Posuzovaná práce je součástí většího projektu, který je zaměřený na vytvoření zařízení pro umožnění testování zabezpečení komunikační sítě uvnitř osobních vozidel. Dle shrnutých výsledků lze konstatovat, že je tato práce dobrým základem pro další aktivity, které na ní mohou stavět.

III. CELKOVÉ HODNOCENÍ, OTÁZKY K OBHAJOBĚ, NÁVRH KLASIFIKACE

Shrňte aspekty závěrečné práce, které nejvíce ovlivnily Vaše celkové hodnocení. Uveďte případné otázky, které by měl student zodpovědět při obhajobě závěrečné práce před komisí.

Posuzovaná práce je součástí většího projektu a je výbornouází pro další vývoj. Schopnost nastudovat a aplikovat široké spektrum znalostí, dovést projekt do konce a shrnout vše v tak obsáhlém anglicky psaném textu je výborným výsledkem dosavadního studia.

Prosím o zodpovězení následujících dotazů:

1. Ethernetový rámec obsahuje 4 B pole FCS, které přenáší CRC-32 hash vypočítaný z hlavičky a dat rámce. Smyslem tohoto pole je zajištění integrity přenášených dat. Je součástí designu FPGA implementace kontroly a výpočtu FCS pro přijaté resp. odesílané automotive Ethernet rámce před tím, než jsou dále zpracovávány?
2. Vzhledem k tomu, že cílem je, aby výsledné testovací zařízení mělo 8 automotive Ethernet portů, dva 10 Gb/s Ethernet porty a spoustu dalších periférií, bude zvolené SoC s integrovaným FPGA dostatečně veliké? Jaké je aktuální procentuální využití logických elementů v FPGA?

Předloženou závěrečnou práci hodnotím klasifikačním stupněm **A - výborně**.

Datum: 13.6.2024

Podpis: Jiří Blecha