

České vysoké učení technické v Praze  
Fakulta elektrotechnická

Katedra měření

Obor: Kybernetika a robotika



**Modul AD převodníku s vysokým  
rozlišením**

**High resolution data acquisition  
module**

DIPLOMOVÁ PRÁCE

Vypracoval: Bc. Martin Indrych

Vedoucí práce: Ing. Vojtěch Petrucha, Ph.D.

Rok: Leden 2024



## I. OSOBNÍ A STUDIJNÍ ÚDAJE

Příjmení: **Indrych** Jméno: **Martin** Osobní číslo: **483594**  
Fakulta/ústav: **Fakulta elektrotechnická**  
Zadávací katedra/ústav: **Katedra měření**  
Studijní program: **Kybernetika a robotika**

## II. ÚDAJE K DIPLOMOVÉ PRÁCI

Název diplomové práce:

**Modul AD převodníku s vysokým rozlišením**

Název diplomové práce anglicky:

**High resolution data acquisition module**

Pokyny pro vypracování:

- 1) Navrhněte a realizujte tříkanálový modul pro digitalizaci analogových signálů. Použijte dva vstupní rozsahy  $\pm 0.5$  a  $\pm 10$  V tak, aby se s dostupnými součástkami dalo dosáhnout co nejnižšího vlastního šumu zařízení, obzvláště v pásmu nízkých frekvencí a tedy co nejvyššího dynamického rozsahu měření.
- 2) Modul bude založen na platformě mikrokontroléru STM32 a AD převodníku AD7177-2 a bude umožňovat jak záznam do volatilní (DRAM) tak i nevolatilní ( $\mu$ SD karta) paměti, respektive online přenos do počítače přes rozhraní USB. Rychlost vzorkování od 5 do 1000 Sa/s (předpoklad dle použitého ADC).
- 3) Modul zprovozněte a otestujte základní parametry (šum, linearita, šířka pásma, teplotní stabilita).
- 4) Volitelně naprogramujte jednoduchý SW (Qt, LabView) pro online vizualizaci naměřených dat, nebo umožněte volbou formátu výstupních dat vizualizaci v již existujícím SW (např. DataPlotter).

Seznam doporučené literatury:

- [1] R. B. Northrop, Introduction to Instrumentation and Measurements, CRC 2018
- [2] Ahmet Bindal, Electronics for Embedded Systems, Springer International Publishing, Switzerland 2017
- [3] Paul Horowitz, Winfield Hill, The Art of Electronics, 3rd edition, Cambridge University Press 2015
- [4] John G. Proakis, Dimitris G. Manolakis: Digital Signal Processing, Pearson Education Limited
- [5] Paul Horowitz, Winfield Hill, The Art of Electronics: The x Chapters, Cambridge University Press; 1st edition 2020

Jméno a pracoviště vedoucí(ho) diplomové práce:

**Ing. Vojtěch Petrucha, Ph.D. 13138**

Jméno a pracoviště druhé(ho) vedoucí(ho) nebo konzultanta(ky) diplomové práce:

Datum zadání diplomové práce: **10.02.2023**

Termín odevzdání diplomové práce: \_\_\_\_\_

Platnost zadání diplomové práce:

**do konce letního semestru 2023/2024**

Ing. Vojtěch Petrucha, Ph.D.  
podpis vedoucí(ho) práce

podpis vedoucí(ho) ústavu/katedry

prof. Mgr. Petr Páta, Ph.D.  
podpis děkana(ky)

## III. PŘEVZETÍ ZADÁNÍ

Diplomant bere na vědomí, že je povinen vypracovat diplomovou práci samostatně, bez cizí pomoci, s výjimkou poskytnutých konzultací. Seznam použité literatury, jiných pramenů a jmen konzultantů je třeba uvést v diplomové práci.

\_\_\_\_\_  
Datum převzetí zadání

\_\_\_\_\_  
Podpis studenta

## **Prohlášení**

Prohlašuji, že jsem předloženou práci vypracoval samostatně a že jsem uvedl veškeré použité informační zdroje v souladu s Metodickým pokynem o dodržování etických principů při přípravě vysokoškolských závěrečných prací.

V Praze dne .....

.....

Bc. Martin Indrych





## **Poděkování**

Děkuji Ing. Vojtěchu Petruchovi, Ph.D. za vedení mé diplomové práce a za podnětné návrhy, které ji obohatily.

Bc. Martin Indrych

*Název práce:*

**Modul AD převodníku s vysokým rozlišením**

*Autor:* Bc. Martin Indrych

*Studijní program:* Kybernetika a robotika

*Obor:* Kybernetika a robotika

*Druh práce:* Diplomová práce

*Vedoucí práce:* Ing. Vojtěch Petrucha, Ph.D.

Katedra měření

*Abstrakt:* Tato práce se zabývá problematikou akvizice signálu s vysokým rozlišením. Cílem práce je sestavit a otestovat modul s analogově digitálním převodníkem který pomocí komunikačního rozhraní odešle naměřené hodnoty. Samotný modul musí fungovat i v offline režimu včetně nastavení a ukládání dat. V závěru práce je provedeno testování modulu a vyhodnocení naměřených dat.

*Klíčová slova:* analogově digitální převodník, měření, napětí, akvizice dat

*Title:*

**High resolution data acquisition module**

*Author:* Bc. Martin Indrych

*Abstract:* This paper addresses the problem of high-resolution signal acquisition. The work aims to build and test a module with an analogue to a digital converter which sends the measured values via a communication interface. The module itself has to work in offline mode including setting and saving data. At the end of the work, the module is tested and the measured data is evaluated.

*Key words:* analog-to-digital converter, measurement, voltage, data acquisition

# Obsah

Seznam použitých zkratk	xi
Seznam obrázků	xii
Úvod	1
<b>1 Analogově-digitální převodníky</b>	<b>3</b>
1.1 Vzorkování . . . . .	4
1.1.1 Nyquistův vzorkovací teorém . . . . .	5
1.1.2 Reálné vzorkovací vlastnosti . . . . .	7
1.2 Kvantování . . . . .	9
1.2.1 Rozlišení převodníku . . . . .	9
1.3 Napěťová reference pro převodníky . . . . .	9
1.3.1 Počáteční přesnost . . . . .	10
1.3.2 Teplotní drift . . . . .	10
1.3.3 Dlouhodobá stabilita . . . . .	10
1.3.4 Výběr napěťové reference . . . . .	11
1.3.5 Typy napěťových referencí . . . . .	12
1.4 Sigma-delta převodník . . . . .	14
<b>2 Výběr DAQ modulu</b>	<b>17</b>
2.1 Zařízení DAQ970A . . . . .	17
2.2 Zařízení USB-5801 . . . . .	18
2.3 Zařízení NI-9239 . . . . .	18
2.4 Porovnání modulů . . . . .	19
<b>3 Výběr převodníku</b>	<b>21</b>
3.1 Převodník LTC2508-32 . . . . .	21
3.2 Převodník ADS1262 . . . . .	22
3.3 Převodník AD7177-2 . . . . .	23

---

3.4	Porovnání převodníků . . . . .	23
<b>4</b>	<b>Návrh modulu AD převodníku</b>	<b>25</b>
4.1	Blokové schéma modulu . . . . .	25
4.2	Analogově číslicový převodník . . . . .	26
4.3	Napěťová reference . . . . .	27
4.4	Blok úpravy signálu . . . . .	29
4.4.1	Blok úpravy signálu pro nižší amplitudy . . . . .	29
4.4.2	Blok úpravy signálu pro vyšší amplitudy . . . . .	30
4.4.3	Výběr a další zpracování signálu . . . . .	31
4.5	Mikrokontrolér . . . . .	33
4.6	Externí paměť SDRAM . . . . .	34
4.7	Napájení a regulátory napětí . . . . .	34
4.7.1	USB power delivery . . . . .	34
4.7.2	Regulátory napětí . . . . .	35
4.8	SD karta . . . . .	36
4.9	USB periferie . . . . .	37
<b>5</b>	<b>Deska plošných spojů</b>	<b>39</b>
5.1	Návrh desky plošných spojů . . . . .	39
5.2	Vyrobená deska plošných spojů . . . . .	40
<b>6</b>	<b>Firmware modulu</b>	<b>41</b>
6.1	Běh programu . . . . .	41
6.2	Ovládání . . . . .	41
6.3	Nastavení převodníků pomocí SPI . . . . .	42
6.4	Nastavení SD karty a externí SDRAM paměti . . . . .	43
6.5	Kalibrace a počáteční nastavení . . . . .	44
6.6	Ukládání dat na SD kartě . . . . .	44
6.7	Převod naměřených hodnot . . . . .	44
<b>7</b>	<b>Počítačová aplikace pro ovládání desky</b>	<b>47</b>
7.1	Ovládání desky pomocí aplikace . . . . .	48
7.1.1	Připojení k sériovému portu . . . . .	48
7.1.2	Zobrazení měřených dat . . . . .	49
7.1.3	Ukládání měřených dat do souboru . . . . .	50

---

<b>8</b>	<b>Testování modulu</b>	<b>51</b>
8.1	Šum a offset . . . . .	51
8.1.1	Šum a offset pro vyšší rozsah . . . . .	51
8.1.2	Šum modulu pro nižší rozsah . . . . .	53
8.2	Linearita modulu . . . . .	55
8.3	Teplotní stabilita . . . . .	58
8.4	Frekvenční odezva . . . . .	61
8.5	Vyhodnocení testování a vylepšení . . . . .	61
	<b>Závěr</b>	<b>63</b>
	<b>Bibliografie</b>	<b>65</b>

# Seznam použitých zkratek

<b>DAQ</b>	Sběr dat (Data acquisition)
<b>ADC</b>	Analogově-digitální převodník (Analog-to-digital converter)
<b>DPS</b>	Deska plošných spojů
<b>SPI</b>	Sériové periferní rozhraní (Serial Peripheral Interface)
<b>AIN</b>	Analogový vstup (Analog input)
<b>AVDD</b>	Analogové napájení (Analog supply)
<b>AVSS</b>	Analogová zem (Analog ground)
<b>REF</b>	Reference
<b>GND</b>	Zem (Ground)
<b>DMA</b>	Přímý přístup do paměti (Direct Memory Access)
<b>UART</b>	Univerzální asynchronní přijímač-vysílač (Universal Asynchronous Receiver-Transmitter)
<b>SDRAM</b>	Synchronní dynamická paměť s náhodným přístupem (Synchronous dynamic random-access memory)
<b>sps</b>	Počet vzorků za sekundu (Samples per second)
<b>RTC</b>	Hodiny reálného času (Real-time clock)
<b>COM</b>	Komunikační, sériový (COMmunications Port)

# Seznam obrázků

1.1	Postup od vytvoření analogového signálu po jeho převod na diskretní signál . . . . .	3
1.2	Vzorkování signálu v časové oblasti . . . . .	4
1.3	Vzorkování signálu zobrazené v kmitočtové oblasti . . . . .	5
1.4	Aliasing při nedodržení vzorkovacího teorému, vlevo správně navzorkovaný signál, vpravo nesprávně navzorkovaný . . . . .	6
1.5	Filtrace pomocí anti-aliasing filtru . . . . .	7
1.6	Příklady dostupných převodníků s vysokou vzorkovací frekvencí . . . . .	8
1.7	Příklady dostupných převodníků s vysokou přesností . . . . .	8
1.8	Převodní charakteristika ideálního 8 bitového ADC s 5 V referencí . . . . .	9
1.9	Testování dlouhodobé stability . . . . .	11
1.10	Státní etalon stejnosměrného elektrického napětí . . . . .	11
1.11	Typický obvod sériové reference . . . . .	13
1.12	Porovnání šumu napěťových referencí . . . . .	13
1.13	Typický obvod paralelní (shunt) reference . . . . .	14
1.14	Schéma sigma-delta modulátoru . . . . .	15
1.15	Datová reprezentace vstupního signálu . . . . .	15
1.16	Vstup a výstup decimačního filtru . . . . .	16
2.1	Modul pro sběr dat DAQ970A . . . . .	18
2.2	Modul pro sběr dat USB-5801 . . . . .	18
2.3	Modul pro sběr dat NI-9239 . . . . .	19
3.1	Funkční blokový diagram převodníku LTC2508-32 . . . . .	22
3.2	Funkční blokový diagram převodníku ADS1262 . . . . .	22
3.3	Funkční blokový diagram převodníku AD7177-2 . . . . .	23
4.1	Blokové schéma modulu . . . . .	26



---

4.2	Schéma zapojení analogově-číslicového převodníku . . . . .	27
4.3	Zapojení napěťové reference . . . . .	28
4.4	Stabilizační obvod reference . . . . .	28
4.5	Rezistorová síť LT5400 . . . . .	29
4.6	Úprava signálu s nižší amplitudou . . . . .	30
4.7	Úprava signálu s vyšší amplitudou . . . . .	30
4.8	Multiplexer pro přepínání vstupních signálů . . . . .	31
4.9	Zapojení napěťového sledovače a invertujícího zesilovače . . . . .	32
4.10	Zapojení mikrokontroléru . . . . .	33
4.11	Schéma zapojení externí paměti SDRAM . . . . .	34
4.12	Schéma zapojení power delivery s USB-C . . . . .	35
4.13	LDO regulátory . . . . .	36
4.14	Schéma zapojení SD karty . . . . .	37
4.15	Schéma zapojení USB-B a převodníku na UART . . . . .	37
5.1	Návrh desky plošných spojů . . . . .	39
5.2	Osazená deska plošných spojů . . . . .	40
6.1	Kalibrační soubor na SD kartě . . . . .	44
7.1	Grafické uživatelské rozhraní aplikace . . . . .	48
7.2	Vyskakovací okno pro uložení dat do souboru . . . . .	48
7.3	Nastavení sériové komunikace . . . . .	49
7.4	Zobrazení měřených dat . . . . .	49
7.5	Otevření souboru a ukládání dat . . . . .	50
7.6	Příklad uložených dat v souboru . . . . .	50
8.1	Kanál X, $\pm 10$ V . . . . .	52
8.2	Spektrální hustota šumu, X . . . . .	52
8.3	Kanál Y, $\pm 10$ V . . . . .	52
8.4	Spektrální hustota šumu, Y . . . . .	52
8.5	Kanál Z, $\pm 10$ V . . . . .	52
8.6	Spektrální hustota šumu, Z . . . . .	52
8.7	Kanál X, $\pm 0.5$ V . . . . .	53
8.8	Spektrální hustota šumu, X . . . . .	53

---

8.9	Kanál Y, $\pm 0.5$ V . . . . .	53
8.10	Spektrální hustota šumu, Y . . . . .	53
8.11	Kanál Z, $\pm 0.5$ V . . . . .	54
8.12	Spektrální hustota šumu, Z . . . . .	54
8.13	Graf spektrální hustoty šumu, CERN [23] . . . . .	55
8.14	Residua pro rozsah $\pm 0.5$ V . . . . .	56
8.15	Residua pro rozsah $\pm 10$ V . . . . .	56
8.16	Graf residuí linearity, CERN [23] . . . . .	57
8.17	Hodnoty residuí, CERN [23] . . . . .	57
8.18	Přípevnění PT100 na desku pro měření teploty . . . . .	59
8.19	Graf teplotní závislosti pro teploty 45 - 55 °C . . . . .	60
8.20	Tabulka teplotní stability, CERN [23] . . . . .	60

# Úvod

V dnešní technologické době se data stávají klíčovým prvkem pro porozumění, optimalizaci a inovaci v širokém spektru odvětví. V oblasti technických aplikací hraje zásadní roli akvizice dat, neboli sběr informací z fyzikálního světa pro následnou analýzu. Tato diplomová práce vznikla pro potřeby přesného měření napětí na 3 kanálovém magnetometru jehož výstupem je právě napětí. Aby bylo toto zadání splněno, je nutné nejprve ověřit dostupnost a výběr komerčních modulů pro sběr dat, případně vytvořit návrh vlastního DAQ<sup>1</sup> modulu a porovnat jeho vlastnosti s ostatními.

Prvním úkolem této práce je tedy studium problematiky akvizice dat. Pro sestavení DAQ modulu je nutné porozumět jednotlivým jeho částem a samotnému procesu sběru dat a převodu z analogové podoby do digitální. Je nutné umět definovat požadavky na modul a kritéria podle kterých se hodnotí kvalita a použitelnost DAQ modulu.

Dalším z cílů této práce je provést analýzu trhu s dostupnými zařízeními. Vzhledem k širokému spektru využití DAQ modulů je samozřejmé, že mnoho výrobců již tyto moduly vyrábí a prodává. Je nutné ovšem zvážit jejich vhodnost pro daný projekt a cenu za kterou je možné komerční produkt pořídit. Analýza trhu se netýká ovšem pouze celých sestavených modulů, ale také jednotlivých komponent, aby bylo možné porovnat náklady na sestavení nového modulu s tím, co je možné zakoupit.

Po důkladné analýze, která dopadla ve prospěch sestavení vlastního modulu, který bude odpovídat specifikacím potřeb měření na 3 kanálovém magnetometru a po výběru klíčových komponent (analogově-digitální převodník, napěťová reference a mikrokontrolér), je nutné vytvořit blokové schéma modulu od kterého se následně bude odvíjet návrh schématu a desky plošných spojů.

---

<sup>1</sup>Sběr dat (Data acquisition)

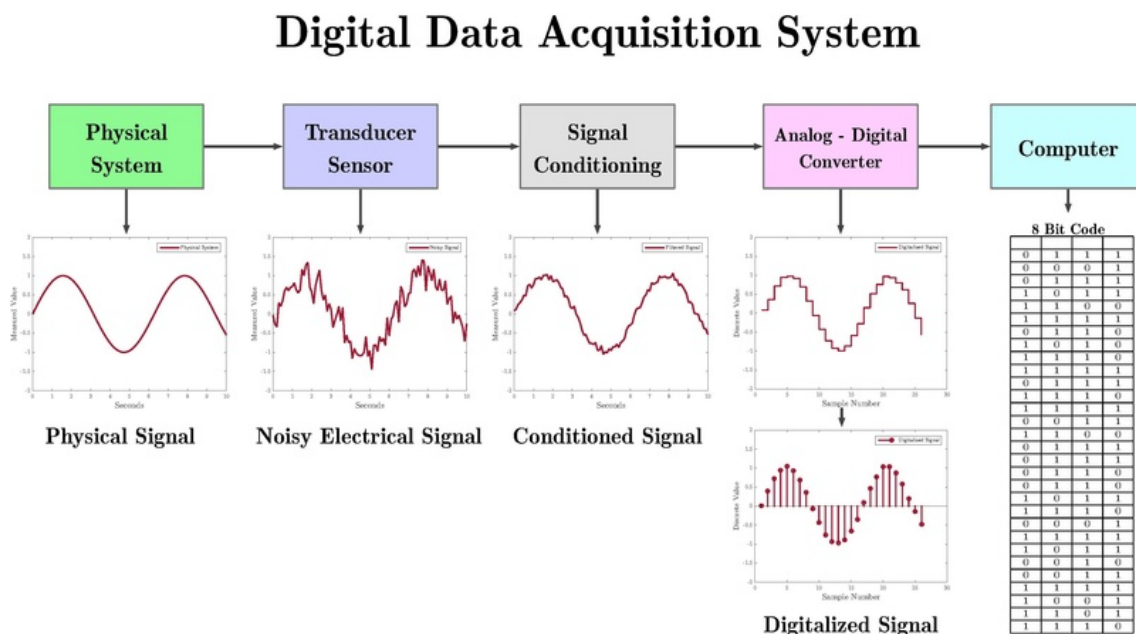
Pro lepší práci se sestaveným DAQ modulem je vhodné vytvořit počítačový program pro zobrazování dat v reálném čase, možnost ukládat data do souboru a ovládání modulu (nastavení rozsahu, změna rychlosti dat a podobně) pro operační systém Windows.

Posledním bodem této práce je otestování vlastností DAQ modulu. Testování se zaměřuje na měření hodnot šumu, offsetu, linearity modulu, teplotní stability a frekvenční odezvy. Nakonec proběhne srovnání s výsledky modulu, který byl sestaven s pomocí stejného analogově-digitálního převodníku.

# Kapitola 1

## Analogově-digitální převodníky

ADC<sup>1</sup> převádí analogový signál spojité v čase se spojitou amplitudou na digitální signál s diskretním časem a diskretní amplitudou. Diskretizace analogového signálu v amplitudě se nazývá kvantování a diskretizace analogového signálu v čase vzorkování. Tento převod je zobrazen na obrázku 1.1.



**Obrázek 1.1:** Postup od vytvoření analogového signálu po jeho převod na diskretní signál [1]

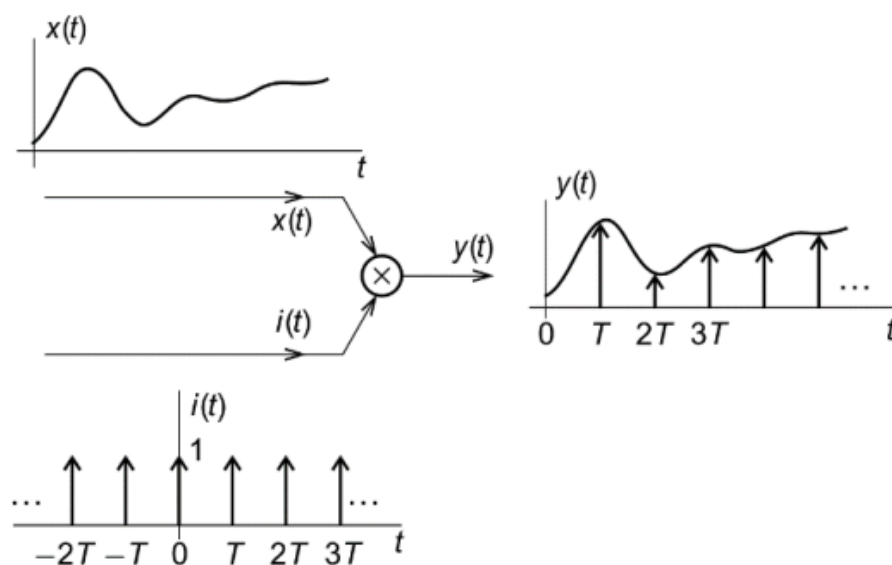
Na obrázku je vidět, že nejprve je vytvořen analogový signál, který je vzorkován, kvantován a následně uložen jako diskretní hodnoty v 8 bitovém kódu. Tato

<sup>1</sup>Analogově-digitální převodník (Analog-to-digital converter)

práce se zabývá jen úpravou amplitudy na rozsah převodníku a následným převodem analogového signálu na digitální.

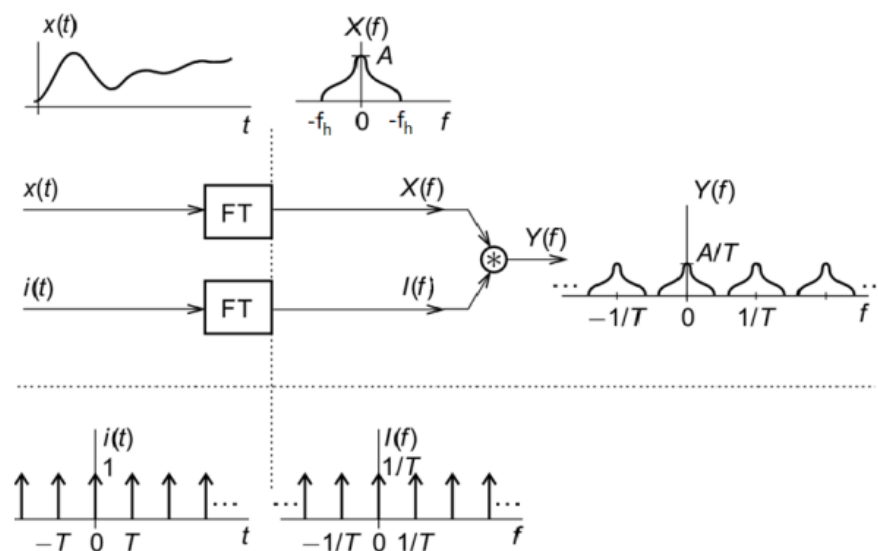
## 1.1 Vzorkování

Jak již bylo zmíněno, převod signálu probíhá ve dvou fázích. První fází převodu je vzorkování, neboli rozdělení časové osy na rovnoměrné úseky, kde v každém úseku odebereme jeden vzorek signálu (čím více vzorků na danou časovou osu, tím detailnější zaznamenání průběhu signálu získáme). Z matematického hlediska je možné vzorkování vyjádřit jako násobení časového průběhu posloupností Diracových impulzů 1.2.



Obrázek 1.2: Vzorkování signálu v časové oblasti [2]

V kmitočtové oblasti je konvoluce obrazem násobení. Vzhledem k tomu, že kmitočtové spektrum Diracových impulzů je periodické, vzorkováním dochází k periodizaci spektra signálu 1.3.



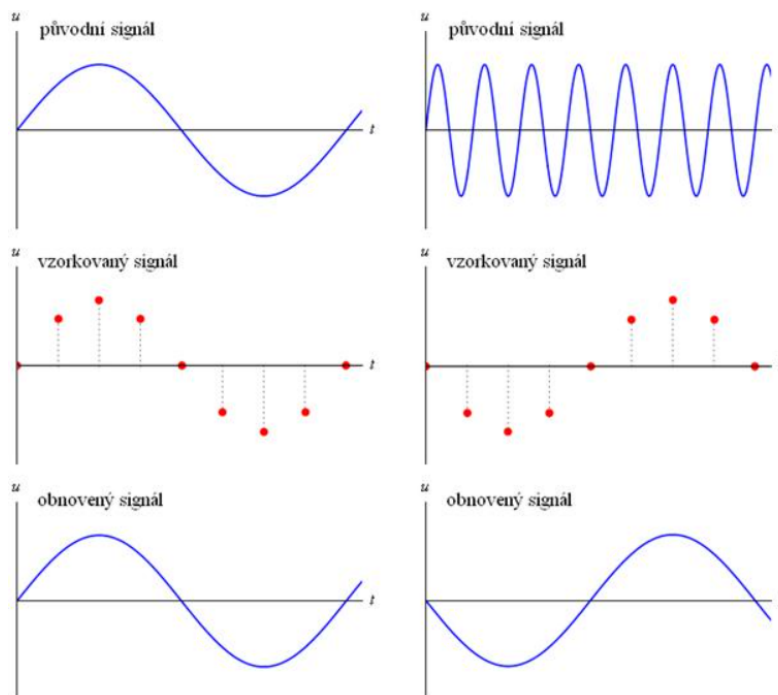
Obrázek 1.3: Vzorkování signálu zobrazené v kmitočtové oblasti [2]

### 1.1.1 Nyquistův vzorkovací teorém

Nyquistův vzorkovací teorém říká, že periodický signál musí být vzorkován alespoň dvojnásobnou frekvencí, než je jeho nejvyšší frekvenční složka. [3]. Tento vztah je také možné vyjádřit vzorcem

$$f_s > 2f, \quad (1.1)$$

kde  $f$  označuje nejvyšší frekvenci periodického signálu a  $f_s$  vyjadřuje vzorkovací frekvenci. Při nedodržení tohoto teorému dochází k aliasingu. Výsledkem aliasingu je falešný signál, který na vstupu převodníku není. Na obrázku 1.4 je tento jev zobrazen. Vlevo je signál vzorkován správně podle vzorkovacího teorému a rekonstruovaný signál odpovídá původnímu.

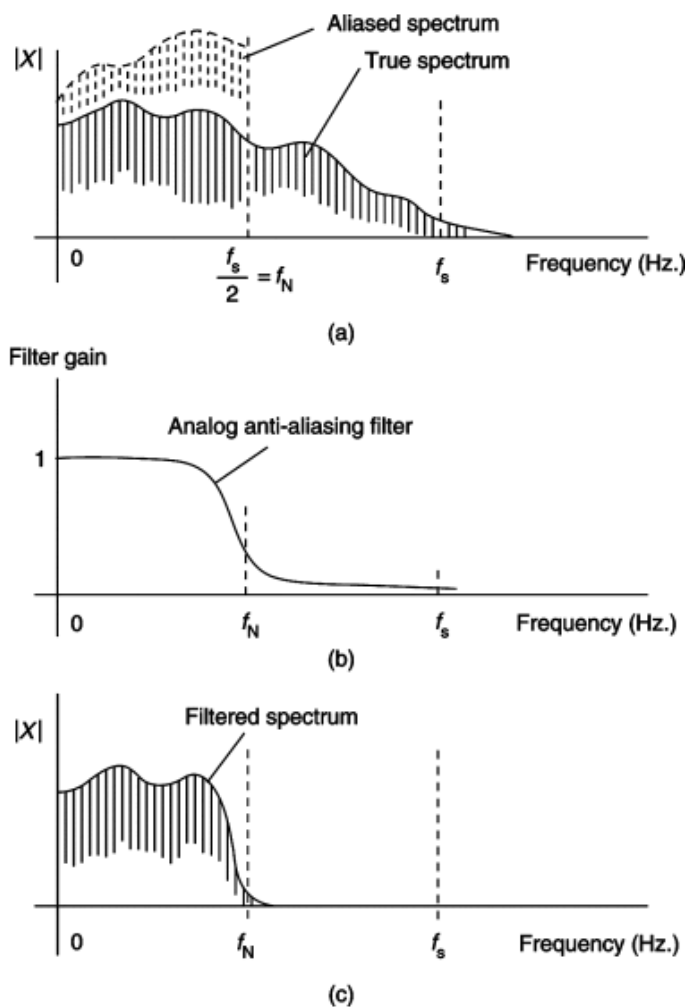


**Obrázek 1.4:** Aliasing při nedodržení vzorkovacího teorému, vlevo správně navzorkovaný signál, vpravo nesprávně navzorkovaný [4]

Na pravé straně je signál s vyšší frekvencí. Vzorkování ale proběhlo se stejnou frekvencí jako v předchozím případě. Zde již vzorkovací teorém splněný není, a proto je rekonstruovaný signál odlišný od původního.

Zabránit aliasingu se dá pomocí filtrace. Cílem je navrhnout filtr typu dolní propust s mezní frekvencí (útlum 3 db) nastavenou tak, aby filtr nepropouštěl frekvence větší než je polovina vzorkovací frekvence [5]. Funkce anti-aliasing filtru je na obrázku 1.5



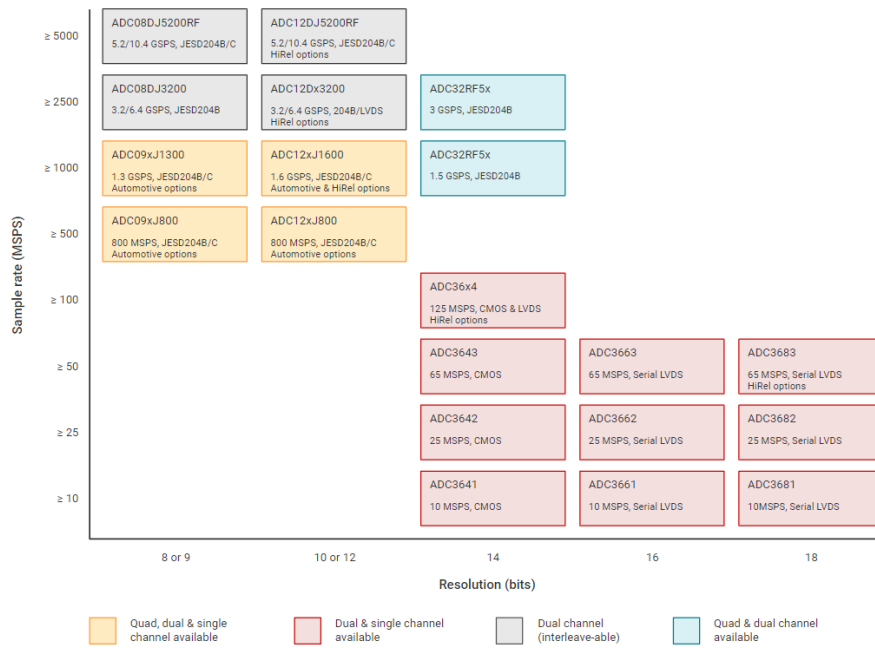


Obrázek 1.5: Filtrace pomocí anti-aliasing filtru [6]

Obrázek s označením *a* zobrazuje navzorkovaný signál spolu s vytvořeným aliasingem, obrázek *b* představuje návrh filtru typu dolní propust s mezní frekvencí na polovině vzorkovací frekvence. Obrázek *c* zobrazuje navzorkovaný signál při použití výše zmíněného filtru, který odstranil aliasing.

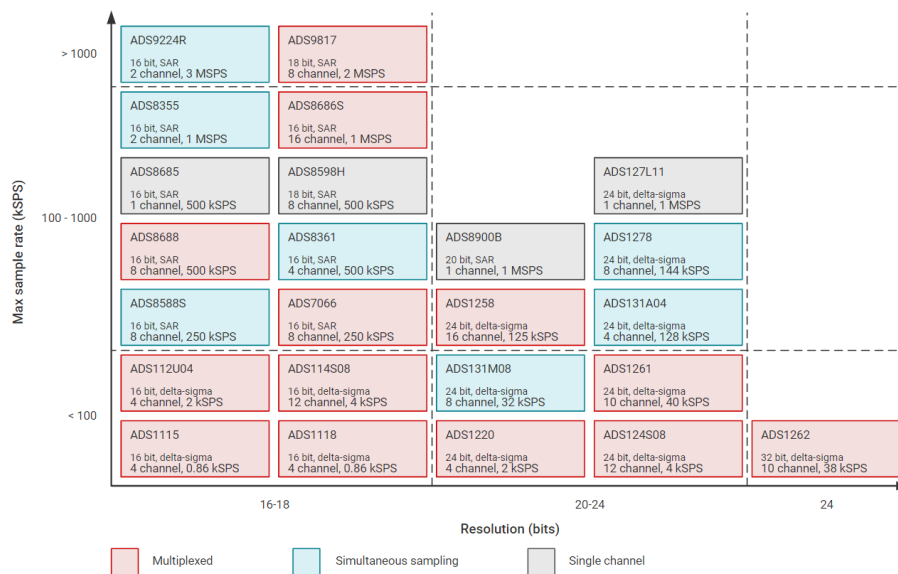
### 1.1.2 Reálné vzorkovací vlastnosti

Jeden z komerčně prodávaných analogově-digitálních převodníků s nejvyšším vzorkováním je 8-bitový ADC08DJ5200RF firmy Texas Instruments s rychlostí 10.4 GS/s v hodnotě okolo 30000 Kč. Obecně platí, že s vyšší rychlostí klesá počet bitů převodníku a zvyšuje se spotřeba. To znázorňuje i graf společnosti TI 1.6.



Obrázek 1.6: Příklady dostupných převodníků s vysokou vzorkovací frekvencí [7]

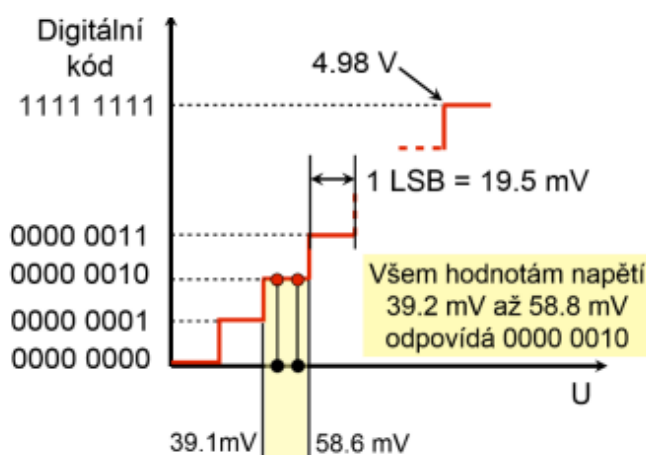
Pro účely této diplomové práce ale nehledáme převodníky s co největší rychlostí, ale naopak s co největší přesností. Výčet takovýchto převodníků poskytuje obrázek 1.7 od firmy TI. Při výběru převodníku pro tuto práci je požadované rozlišení 32 bitů pro získání co největší přesnosti.



Obrázek 1.7: Příklady dostupných převodníků s vysokou přesností [8]

## 1.2 Kvantování

Jak již bylo zmíněno, pojem kvantování znamená diskretizace v amplitudě, to znamená převod analogového spojitého signálu na digitální slovo s konečným počtem bitů. Počet napěťových úrovní je dán rozlišením převodníku. Na obrázku 1.8 je ukázána převodní charakteristika ideálního 8 bitového převodníku se vstupním rozsahem 0 až 5 V.



**Obrázek 1.8:** Převodní charakteristika ideálního 8 bitového ADC s 5 V referencí [2]

### 1.2.1 Rozlišení převodníku

Rozlišení převodníku je definováno jako nejmenší přírůstek napětí, který může být převodníkem rozeznán. Tato hodnota je vyjádřena pomocí počtu bitů převodníku. Příkladem může být 8-bitový ADC s 5 V referencí. Jeho rozlišení je 8 bitů a má  $2^8$  napěťových úrovní. Nejmenší hodnota která může být rozeznána je vyjádřena ve smyslu LSB (least significant bit)

$$1LSB = \frac{V_{ref}}{2^n} = \frac{5}{2^8} = 0.01953125V, \quad (1.2)$$

kde  $n$  je počet bitů převodníku a  $V_{ref}$  je referenční napětí.

## 1.3 Napěťová reference pro převodníky

Napěťová reference označuje součástku (častěji celé obvodové zapojení), která zajišťuje známý a dostatečně neměnný potenciál po určitou dobu [9]. Každá naměřená hodnota signálu, u kterého chceme určit amplitudu se musí porovnat s

naškálovanou hodnotou z napěťové reference, od které se neznámá hodnota určí. Nejdůležitějšími vlastnostmi napěťových referencí jsou přesnost výstupního napětí, teplotní stabilita a stabilita v čase.

### 1.3.1 Počáteční přesnost

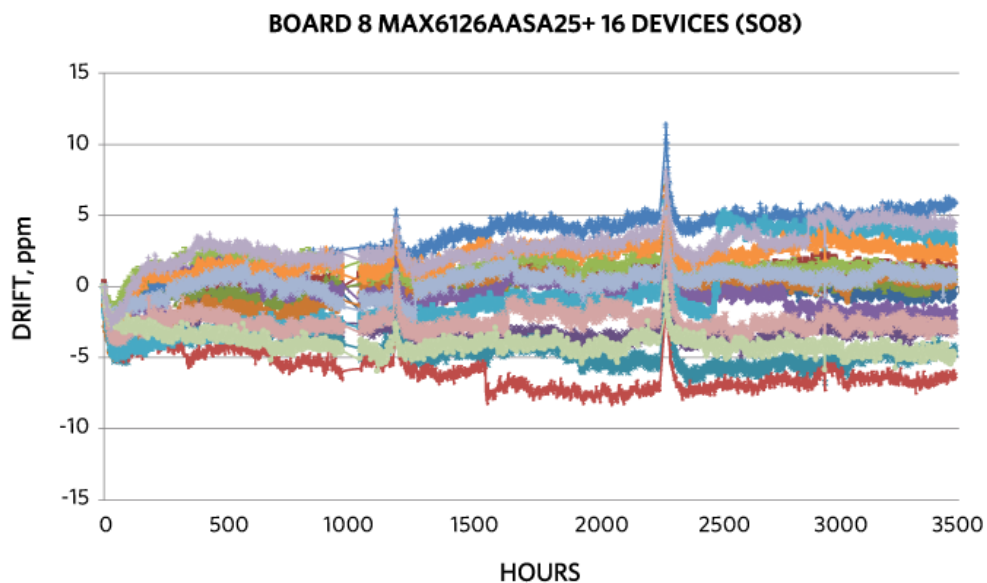
Počáteční přesnost označuje, jak je napětí blízko výrobcem určené nominální hodnotě při pokojové teplotě (nejčastěji  $+25^{\circ}\text{C}$ ). Vyjadřuje se v procentech. Například 5 V napěťová reference s 0.1 % počáteční přesností bude mít při pokojové teplotě výstupní napětí v rozsahu 4.995 - 5.005 V. Chyba způsobená počáteční nepřesností je v čase neměnná a hodnota na výstupu je konstantní. Kompenzace této chyby je možná kalibrací dané hodnoty.

### 1.3.2 Teplotní drift

Teplotní drift vyjadřuje, jak se bude měnit výstupní napětí reference s teplotou. Teplotní drift je důsledkem nedokonalostí polovodičové struktury a nelinearitami samotného referenčního prvku. Jednotkou je  $\text{ppm}/^{\circ}\text{C}$ , označení ppm (parts per milion)/ $^{\circ}\text{C}$  znamená, kolik miliontin daného množství na  $1^{\circ}\text{C}$  bude výsledná odchylka. Například při 5 V referenci a teplotnímu driftu  $10 \text{ ppm}/^{\circ}\text{C}$  získáme hodnotu  $50 \mu\text{V}/^{\circ}\text{C}$ . Kompenzace takové chyby je možná pomocí měření teploty a následné kalibrace výsledného napětí.

### 1.3.3 Dlouhodobá stabilita

Dlouhodobá stabilita naopak určuje stárnutí samotného čipu nezávisle na okolních podmínkách (například teplota). Jednotka dlouhodobé stability se udává jako  $\text{ppm}/\sqrt{k\text{Hr}}$ , kde kHr označují tisíce hodin. Na grafu 1.9 je vyobrazeno testování napěťové reference MAX6126A firmou Analog devices s hodnotou  $20 \text{ ppm}/1000\text{hr}$ . Testování bylo provedeno při teplotě  $25^{\circ}\text{C}$  a vlhkosti prostředí 40 %. Výsledek měření je takový, že i po hodnotě 3500 hodin je hodnota napětí v rozmezí  $\pm 10 \text{ ppm}$ . Tato hodnota je poloviční proti hodnotě uvedené v katalogu. Špička vytvořená při hodnotě 2400 hodin byla způsobena nechtěným zvýšením vlhkosti.



**Obrázek 1.9:** Testování dlouhodobé stability [10]

### 1.3.4 Výběr napěťové reference

Je logické, že napěťovou referenci chceme co nejvíce přesnou a stabilní, příklad takové reference je státní etalon stejnosměrného elektrického napětí 1.10.



**Obrázek 1.10:** Státní etalon stejnosměrného elektrického napětí [11]

Tento etalon napětí využívá inverzní střídavý Josephsonův jev, kdy přivede-

ním střídavého proudu (obvykle pomocí externího elektromagnetického pole) na Josephsonův přechod se vytvoří stejnosměrné napětí. Jev tedy slouží jako dokonalý převodník frekvence na napětí. Rovnice odvozená B. D. Josephsonem má tvar

$$V = n \cdot f \cdot \frac{h}{2e}, \quad (1.3)$$

kde  $h$  je Planckova konstanta,  $e$  je elementární náboj,  $n$  je kvantový stav Josephsonova přechodu,  $f$  je frekvence externího elektromagnetického pole a  $V$  je napětí na Josephsonově přechodu. Ze vztahu je vidět, že napětí na Josephsonově přechodu nezávisí na amplitudě střídavého proudu, pouze na jeho frekvenci. K dosažení nízké teploty potřebné pro vznik supravodivého jevu v čípech (pod pět kelvinů) se obvykle používá kapalné helium. Rozsah tohoto etalonu je  $-10$  V až  $+10$  V s krokem  $155 \mu\text{V}$  a nejistota  $\pm 11$  nV. [11]

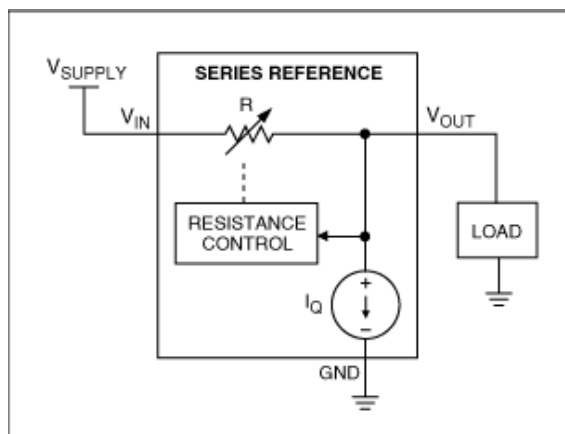
Jedná se ovšem o velmi rozměrné a na ideální podmínky náchylné zařízení, které není možné použít pro přenosný měřicí modul. Pro klasické využití v obvodech je tedy takový etalon nepoužitelný. Je proto nutné hledat kompromis mezi parametry, rozměry, cenou a podmínkami za kterých je možné využít plný potenciál napěťové reference.

### 1.3.5 Typy napěťových referencí

Napěťové reference dělíme na sériové a paralelní. Obecně pokud potřebujeme vyšší počáteční přesnost než  $0.1 \%$  a teplotní drift menší než  $25 \text{ ppm}/^\circ\text{C}$  je velmi pravděpodobné že využijeme sériovou napěťovou referenci [12].

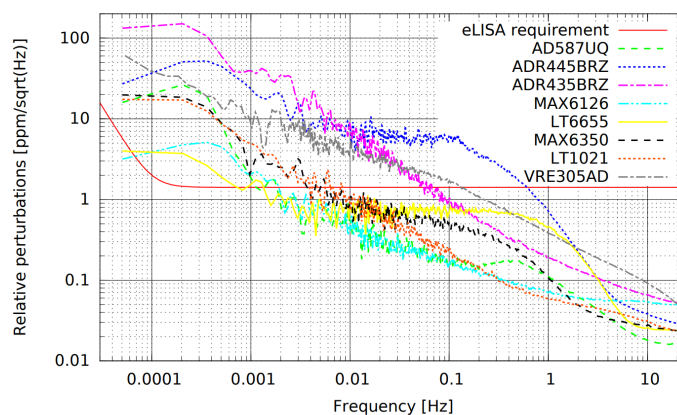
#### Sériové napěťové reference

Obrázek 1.11 zobrazuje typický obvod sériové reference. Vzhledem k zapojení musí napětí  $V_{IN}$  být větší než výstupní napětí  $V_{REF}$ . Například pro referenci REF35120QDBVR jejíž výstupní referenční napětí je  $1.2$  V, je nutné zvolit napájecí napětí větší než  $1.31$  V (pro proudy do  $5$  mA). [13]



**Obrázek 1.11:** Typický obvod sériové reference [14]

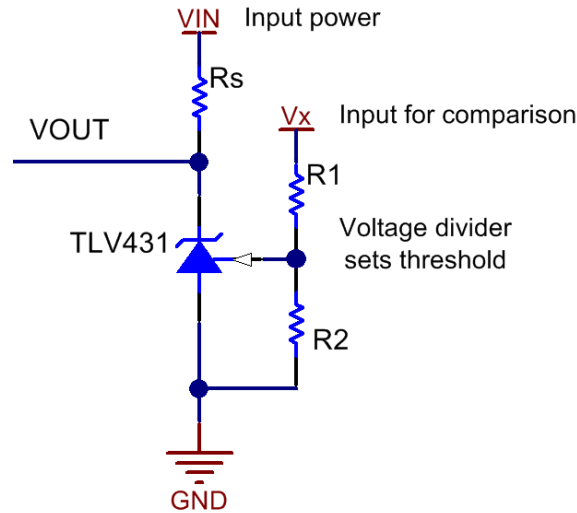
Ve studii [14] byly porovnány vybrané napětové reference. Díky tomuto měření je možné se inspirovat a vybrat referenci pro danou aplikaci.



**Obrázek 1.12:** Porovnání šumu napětových referencí [14]

### Paralelní (shunt) napětové reference

Paralelní napětová reference má pouze dva vývody, výstup a zem. Pracuje na principu zenerovy diody paralelně zapojené se zátěží. Zapojení vyžaduje externí rezistor. Nastavováním proudu je určena hodnota na externím rezistoru a zbytek napájecího napětí je použit jako výstupní napětí.



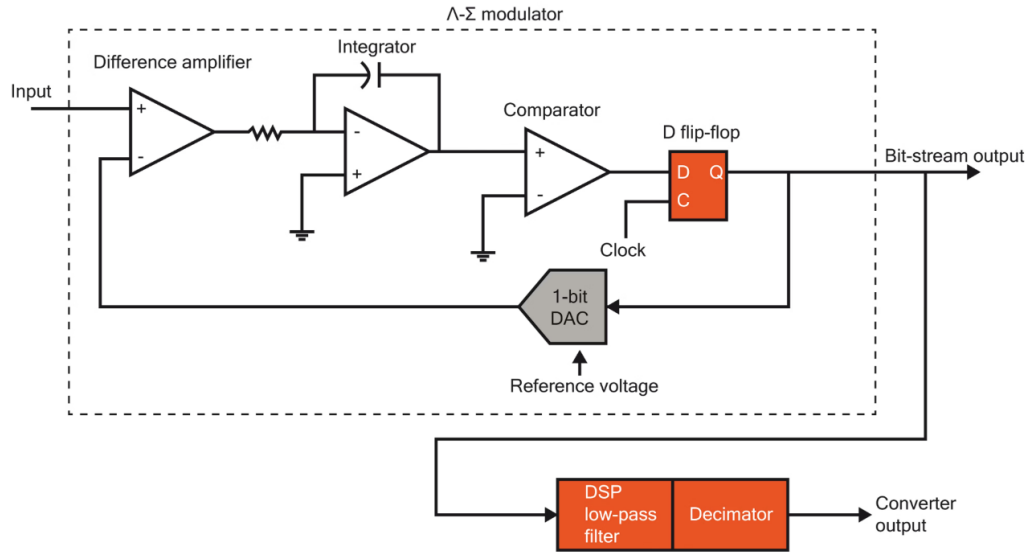
Obrázek 1.13: Typický obvod paralelní (shunt) reference [15]

## 1.4 Sigma-delta převodník

Sigma-delta analogově-digitální převodníky patří mezi klíčové komponenty moderních elektronických systémů, které se zabývají převodem analogových signálů na digitální formát. Tyto převodníky jsou často vybírány kvůli jejich vynikajícím vlastnostem při převodu stejnosměrného signálu, v audiotechnice je jejich využití nejčastější. Proto i v této práci je vybrán sigma-delta převodník. Svým principem vychází z delta modulace (delta modulovaný signál přenáší informaci o změně vstupního napětí, pro rekonstrukci signálu je potřeba tento signál integrovat). Vzhledem k tomu, že sigma-delta modulátory mnohonásobně (násobky desítek až stovek) převzorkovávají měřený signál je bohatě splněn i vzorkovací teorém.

Modulátor pracuje na základě vyrovnání náboje podle hodinového signálu, který určuje vzorkování vstupního signálu. Modulační smyčka začíná integrací rozdílu mezi vstupním vzorkovaným signálem a 1-bitovým digitálně analogovým převodníkem.

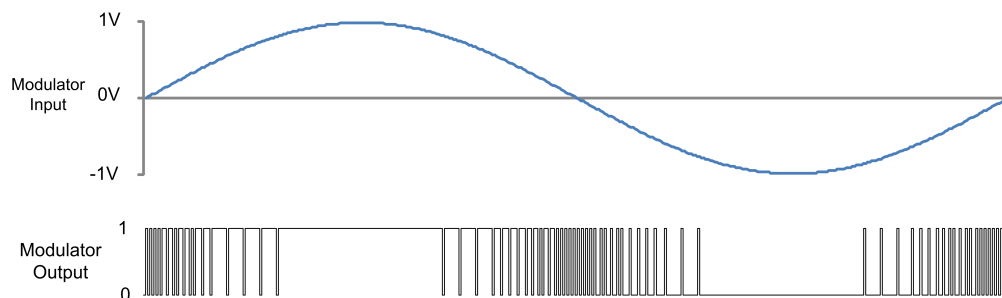




**Obrázek 1.14:** Schéma sigma-delta modulátoru [16]

Komparátor určuje další výstup modulátoru na základě hodnoty integrátoru. Klopný obvod D je určen k ukládání poslední hodnoty výstupu z komparátoru. V závislosti na výstupním stavu komparátoru vytváří 1-bitový digitálně analogový převodník napětí rovné kladnému nebo zápornému referenčnímu napětí převodníku.

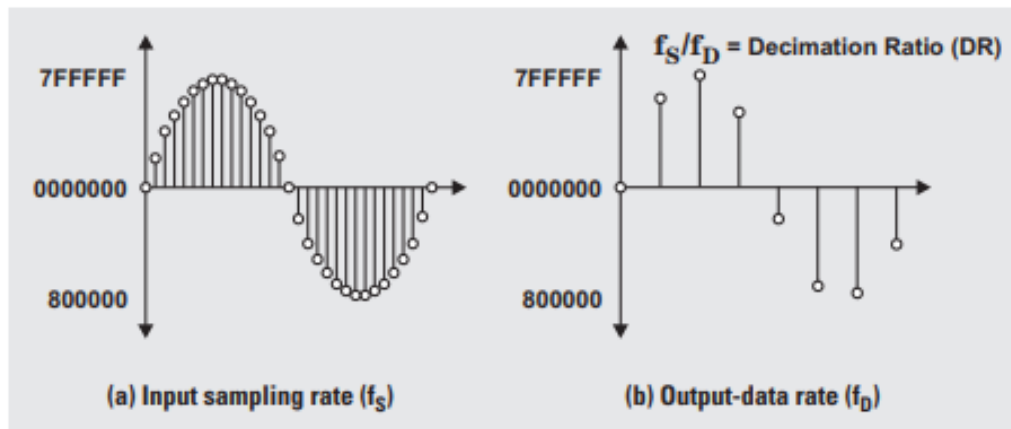
Neustále probíhá porovnávání signálu s výstupem 1 bitového převodníku, tento výstup se integruje a na základě hodinového signálu diskretizuje v čase vstupní signál. Výsledný výstupní proud bitů (bitstream) se stane reprezentací vstupního napětí, úměrnou referenčnímu napětí. Obrázek 1.15 ukazuje vstupní sinusovou vlnu a bitstream za předpokladu  $\pm 1$  V referenčního napětí.



**Obrázek 1.15:** Datová reprezentace vstupního signálu [16]

Na konci sigma-delta převodníku je připojen digitální filtr s decimátorem. Tato část obvodu za pomoci použitého filtru (nejčastěji sinc1, sinc3 nebo sinc5) potlačuje kvantizační šum, který je modulátorem posunut na vyšší frekvence. V decimačním obvodu, se výstupní rychlost digitálního signálu sníží tím, že se vyhodí (nepoužije)

část výstupních dat. Princip je vidět na obrázku 1.16, kde vlevo je původní navzorkovaný signál a vpravo výstup z decimátoru. Pro preciznější převodníky je použitý modulátor vyššího řádu (3-5), případně zřetězení více modulátorů vyššího řádu.



Obrázek 1.16: Vstup a výstup decimačního filtru [17]

Příkladem sigma-delta převodníku je ADS1263 od firmy Texas Instruments. Převodník má rozlišení 32 bitů, maximální vzorkovací frekvenci 38 kps<sup>2</sup> a až 10 vstupních kanálů [18].

<sup>2</sup>Počet vzorků za sekundu (Samples per second)

# Kapitola 2

## Výběr DAQ modulu

K přesnému měření pomocí magnetometru ve 3 osách, jehož výstupem je hodnota napětí, je potřeba precizní modul pro sběr dat. Požadavky na takový modul jsou simultánní měření na třech kanálech, vstupní rozsah  $\pm 10$  V (odpovídá standardnímu analogovému výstupu magnetometru, který měří magnetické zemské pole), vysoká linearita (méně než 10 ppm), offline ukládání dat (bez připojení k PC), nízký šum, nízká teplotní závislost, nastavitelná vzorkovací rychlost až do 1000 sps a frekvenční rozsah alespoň 100 Hz.

Komerční trh obsahuje mnoho zařízení, které je možné si pro účely přesného měření a ukládání naměřených dat zakoupit. Pro příklad jsou zde vybrány tři DAQ moduly měřící napětí na více kanálech s možností připojení do počítače.

### 2.1 Zařízení DAQ970A

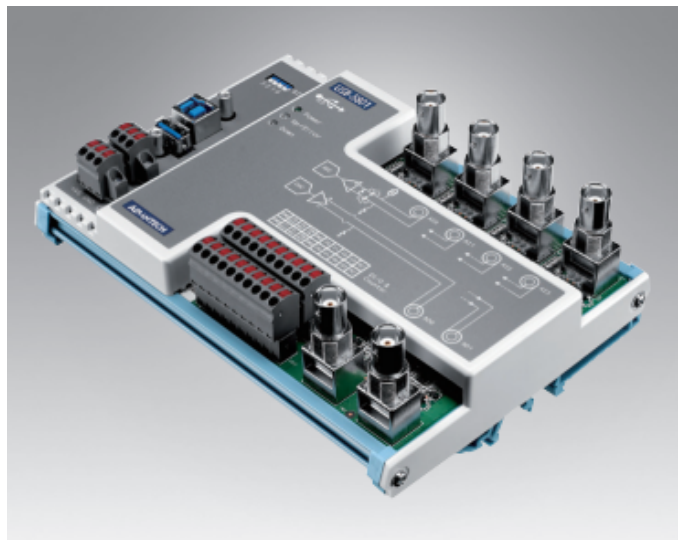
Prvním z komerčních výrobků, který je možné si zakoupit je modul pro sběr dat DAQ970A. Konstrukce zařízení je na obrázku 2.1. Jedná se o univerzální zařízení pro sběr a vyhodnocení dat. Toto zařízení podporuje měření až na 120 kanálech současně s rozlišením 22 bitů a rychlostí až 50000 sps. Nevýhoda tohoto zařízení je, že nedokáže ukládat data simultánně napříč kanály a vždy může být aktivní pouze jeden z nich. Další hodnoty jsou pro porovnání vypsány v tabulce 2.1.



Obrázek 2.1: Modul pro sběr dat DAQ970A [19]

## 2.2 Zařízení USB-5801

Druhým z komerčních výrobků, který je možné si zakoupit je modul pro sběr dat USB-5801. Konstrukce zařízení je na obrázku 2.2. USB-1608G je univerzální zařízení pro sběr dat a jejich digitalizaci. Modul podporuje měření na 4 kanálech současně s rozlišením 24 bitů a rychlostí až 192 ksp/s. Další hodnoty jsou pro porovnání vypsány v tabulce 2.1.



Obrázek 2.2: Modul pro sběr dat USB-5801 [USB-5801cite]

## 2.3 Zařízení NI-9239

Další dostupný modul je s označením NI-9239. Konstrukce zařízení je na obrázku 2.3. Jedná se o všestranné zařízení pro akvizici dat které disponuje 4 měřicími kanály s rozlišením 24 bitů a rychlostí až 50 ksp/s. Další hodnoty jsou pro porovnání vypsány v tabulce 2.1.



Obrázek 2.3: Modul pro sběr dat NI-9239 [20]

## 2.4 Porovnání modulů

Z výše uvedených modulů je zřejmé, že trh nabízí mnoho možností k nákupu. Tabulka 2.1 porovnává výše zmíněné DAQ moduly.

Tabulka 2.1: Parametry vybraných DAQ modulů

Parametr	DAQ970A	USB-5801	NI-9239
Počet vstupů	120	4	4
sps	50k	192k	50k
Napěťový rozsah	0 - 240 V	$\pm 10$ V	$\pm 10$ V
Rozlišení	22-bit	24-bit	24-bit
Periferie	USB a LAN	USB	USB
Cena	60 000 Kč	35 000 Kč	50 000 Kč
Stabilita	2 ppm hodnoty + 1 ppm rozsahu	nezveřejněno	$\pm 5$ ppm/ $^{\circ}$ C
Šum	$7 \mu V_{rms}$	nezveřejněno	$70 \mu V_{rms}$
Simultánní měření	NE	ANO	ANO

Pro naše účely ovšem stačí pouze 3 kanálový modul s USB periferií a offline ukládáním dat na SD kartu. Hodnoty stability i šumu jsou horší než bychom u DAQ modulu s daným použitím chtěli, případně nejsou výrobcem vůbec uváděny. Bude proto cílem snížit hodnoty těchto parametrů co nejvíce to bude možné.

Důležitý je také software, který data zobrazuje a dovoluje s nimi dále pracovat, ukládat do souboru apod. Důležitým parametrem je také cena modulů, která se může zdát zprvu vysoká, je nutné ovšem započítat nejen cenu hardware částí, ale také dobu strávenou na celém projektu. Bude tedy navržen vlastní modul i se softwarem pro jeho ovládání, který bude přesně pro stanovené požadavky na DAQ modul.

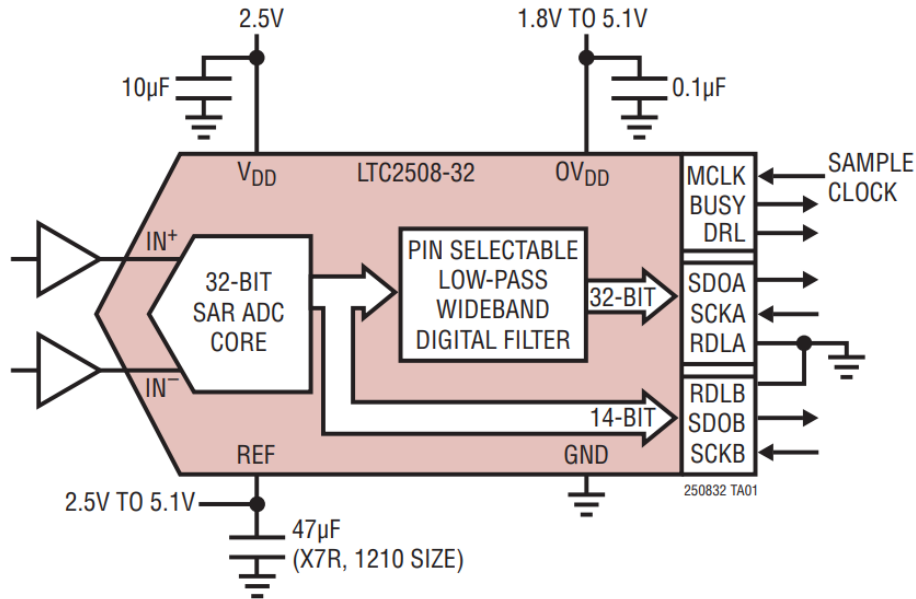
# Kapitola 3

## Výběr převodníku

Vzhledem k závěru v minulé kapitole, je cílem vytvořit vlastní DAQ modul s analogově-digitálním převodníkem. Proto je tedy před návrhem modulu, potřebné udělat průzkum trhu s dostupnými analogově-digitálními převodníky a od něj odvíjet celý návrh desky. Je potřeba si ujasnit základní parametry (rozlišení, rychlost převodníku nebo počet kanálů), které celkový modul vyžaduje.

### 3.1 Převodník LTC2508-32

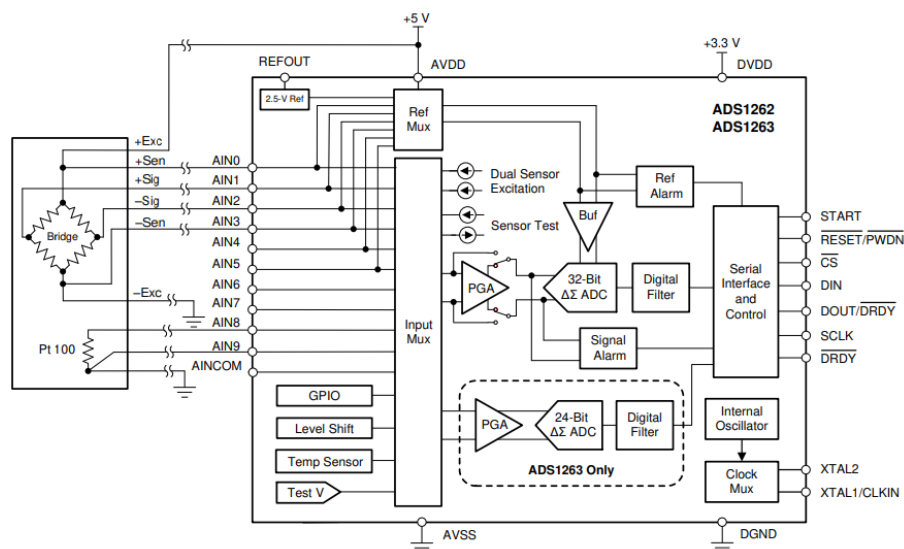
Převodník LTC2508-32 je od výrobce Analog Devices. Jedná se o 32-bitový převodník s postupnou aproximací a datovou rychlostí až 3.9 ksps. Převodník má k dispozici 2 vstupy, které lze použít jako diferenciální vstupy nebo samostatné arbitrární. Obrázek 3.1 zobrazuje funkční blokový diagram převodníku.



Obrázek 3.1: Funkční blokový diagram převodníku LTC2508-32 [21]

## 3.2 Převodník ADS1262

Převodník ADS1262-32 je od výrobce Texas Instruments. Jedná se o 32-bitový sigma-delta převodník s výstupní datovou rychlostí 38 ksp/s. Převodník má k dispozici 10 vstupů, které lze použít jako diferenciální vstupy nebo samostatné arbitrární. Obrázek 3.2 zobrazuje funkční blokový diagram převodníku.

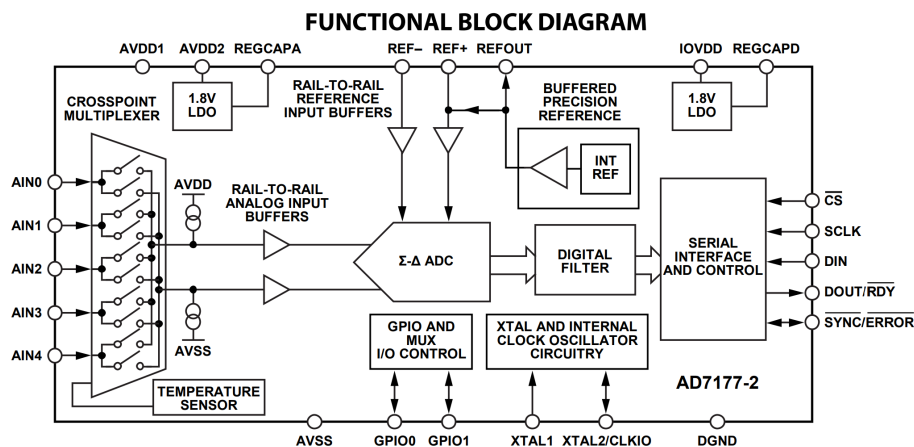


Obrázek 3.2: Funkční blokový diagram převodníku ADS1262 [18]



### 3.3 Převodník AD7177-2

Tento převodník je od firmy Texas instruments. Jde o 32-bitový sigma-delta převodník pro signály s nízkou šířkou pásma. Výstupní datová rychlost je až 10 ksps. Převodník má k dispozici 5 datových vstupů AIN0 - AIN4, které lze použít jako 2x dvojici diferenciálních vstupů nebo 4 samostatné vstupy.



Obrázek 3.3: Funkční blokový diagram převodníku AD7177-2 [22]

### 3.4 Porovnání převodníků

V tabulce 3.1 jsou vypsány klíčové parametry 3 vybraných 32-bitových analogově-digitálních převodníků.

Tabulka 3.1: Parametry vybraných převodníků

Parametr	LTC2508-32	ADS1262	AD7177-2
Počet diferenciálních kanálů	1	5	2
Počet sps	5 - 3.9 k	2.5 - 38.4 k	5 - 10 k
Napěťová reference	interní, externí	interní, externí	interní, externí
Rozlišení	32 bit	32 bit	32 bit
Offset error	$\pm 100 \mu\text{V}$	$\pm 350 \mu\text{V}$	$\pm 40 \mu\text{V}$
offset drift	$\pm 140 \text{ nV}/^\circ\text{C}$	$\pm 40 \text{ nV}/^\circ\text{C}$	$\pm 80 \text{ nV}/^\circ\text{C}$
Šum (pro 20 sps)	$0.4 \mu\text{Vrms}$ (61 sps)*	$0.237 \mu\text{Vrms}$	$0.2 \mu\text{Vrms}$
Cena	550 Kč	500 Kč	730 Kč

\* V datasheetu LTC2508-32 je hodnota šumu pouze pro 61 sps (nižší hodnota není uvedena). Zároveň je hodnota určena jako 0.02 ppm, pro výpočet napětí byl použit rozsah  $\pm 10$  V.

Vzhledem k porovnaným parametrům byl pro návrh modulu vybrán AD7177-2. Inspirace byla také brána z projektu CERNu, kde byl v modulu právě tento převodník použitý a provedené testy vykazují velmi dobré výsledky (šum  $0.27 \text{ ppm}_{rms}$ , dlouhodobá stabilita) [23].

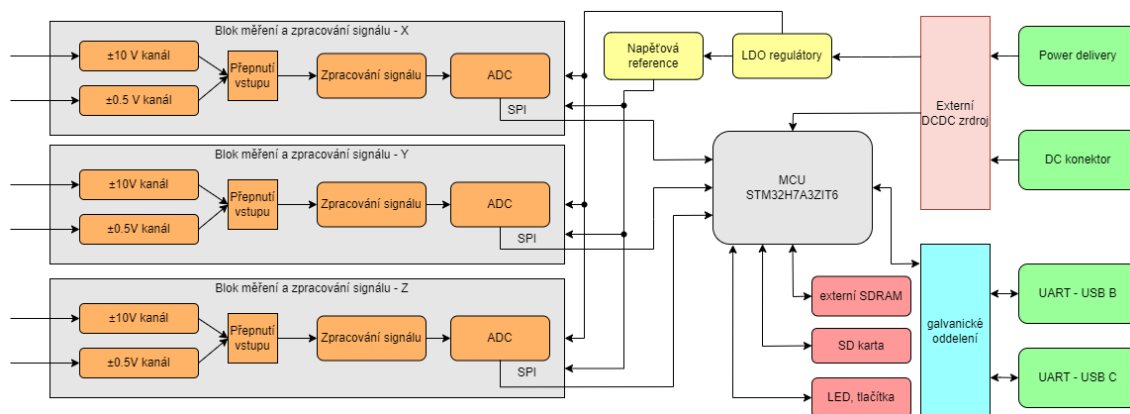
# Kapitola 4

## Návrh modulu AD převodníku

Prvním krokem k vytvoření tíženého modulu, který bude měřit napětí na 3 analogových vstupech je návrh elektronického schématu s jednotlivými komponentami. Blokové schéma modulu bylo vytvořeno ve webové aplikaci draw.io. Schéma bylo navrženo v programu KiCad 6.0.

### 4.1 Blokové schéma modulu

Jednotlivé bloky schématu 4.1 ukazují rozdělení bloků modulu na reálné desce. Vlevo je analogová část, která je s mikrokontrolérem propojena SPI komunikací. Samostatný blok je pro napěťovou referenci, která je napájena LDO regulátory a její výstupní referenční napětí je připojeno do analogově-digitálních převodníků. V digitální části schématu se nachází externí periferie (SDRAM, SD karta, LED, tlačítka). Komunikace mezi mikrokontrolérem a počítačem je zajištěna pomocí převodníku USB-UART, který je galvanicky oddělen od zbytku obvodu. Modul je napájen externím DCDC zdrojem, který má vyvedený vstup na DC konektor a USB-C konektor pro power delivery.



Obrázek 4.1: Blokové schéma modulu

## 4.2 Analogově číslicový převodník

Jádrem celého obvodu je právě analogově číslicový převodník, který převádí přivedené analogové napětí na digitální hodnotu, která je dále vyčítána pomocí mikrokontroléru. Pro tento modul byl zvolen převodník s označením AD7177-2. Zapojení samotného převodníku je na obrázku 4.2. Napětová reference byla zapojena o velikosti 5 V, její zapojení je takové, že bylo dle manuálu výrobce přivedeno +2.5 V na AVDD<sup>1</sup> a AVDD2 a na - 2.5 V na AVSS<sup>2</sup>. Reference je poté místo na zem zapojena vůči -2.5 V, což nám vytvoří 2.5 V hodnotu pro vstup REF<sup>3</sup>+. Na REF- je připojeno -2.5 V, které byly použity jako zem u reference. Digitální zem DGND není propojena s AVSS, ale je připojena na společnou zem s označením GND<sup>4</sup>. Vstupní signál je přiveden na diferenciální vstupy AIN<sup>5</sup>0 a AIN1. K jednotlivým napájecím a referenčním blokům byly přidány blokové kondenzátory, které slouží k pokrytí špičkových odběrů. Komunikace s mikrokontrolérem je zajištěna pomocí periferie SPI. Na vstupy AIN0 a AIN1 jsou navíc zapojeny zenerovy diody a bav199 (dvě diody s nízkou hodnotou závěrného proudu v jednom pouzdře). Toto zapojení slouží k omezení maximální hodnoty napětí na  $\pm 2.6$  V.

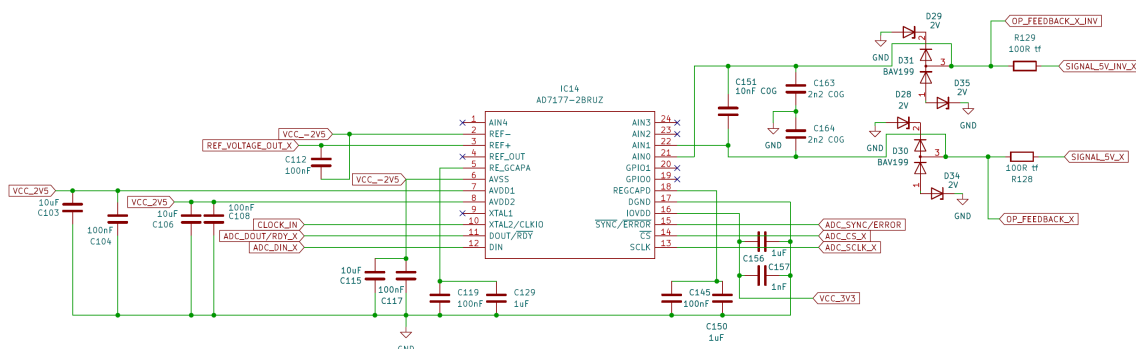
<sup>1</sup>Analogové napájení (Analog supply)

<sup>2</sup>Analogová zem (Analog ground)

<sup>3</sup>Reference

<sup>4</sup>Zem (Ground)

<sup>5</sup>Analogový vstup (Analog input)



Obrázek 4.2: Schéma zapojení analogově-číslicového převodníku

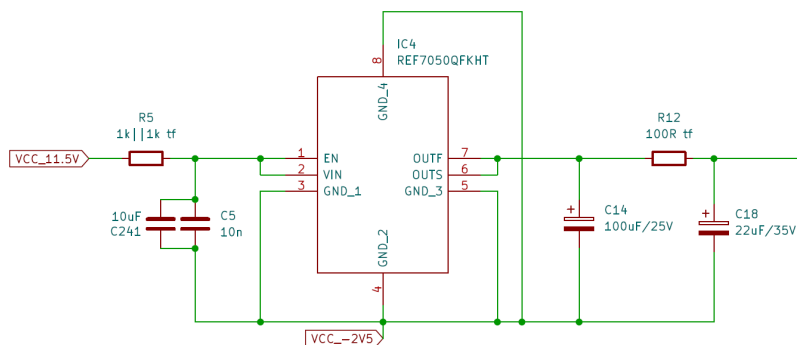
Jak již bylo zmíněno, napětí o amplitudě v rozsahu  $\pm 2.5$  V je přivedeno na diferenciální vstupy AIN0 a AIN1. Napětová reference přivedena na převodník odpovídá hodnotě  $V_{ref+} = 2.5$  V a  $V_{ref-} = -2.5$  V. Hodnota napětí je převedena na 32 bitovou hodnotu, proto lze určit rozlišení převodníku

$$1LSB = \frac{2 \cdot (V_{ref+} - V_{ref-})}{2^n} = \frac{2 \cdot (2.5 - (-2.5))}{2^{32}} = 2.328 \cdot 10^{-9} V. \quad (4.1)$$

Tento výpočet ale odpovídá ideálnímu analogově-digitálnímu převodníku. V realitě je efektivní počet bitů pro tento převodník na hodnotě kolem 23 bitů pro frekvence 0.1 - 10 Hz [24].

### 4.3 Napětová reference

Výše popsaný převodník potřebuje ke správnému fungování napětovou referenci, která slouží k porovnání při převodu napětí z analogové na digitální hodnoty. Pro tento projekt byla vybrána reference s označením REF7050QFKHT. Samotné zapojení reference 4.3 se řídí doporučením výrobce. Pro zvýšení přesnosti a stability výstupního napětí byly použity celkem čtyři napětové reference zapojené paralelně, tato kombinace zajistí snížení šumu na polovinu.



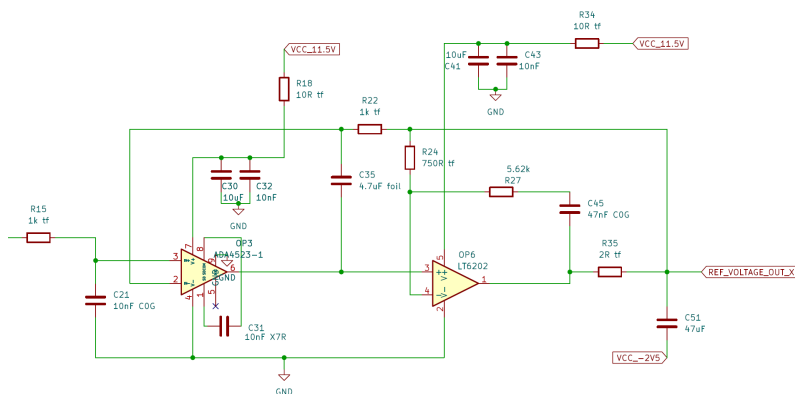
Obrázek 4.3: Zapojení napěťové reference

V tabulce 4.1 jsou zapsané nejvíce důležité parametry pro výběr napěťové reference, které rozhodovaly o jejím výběru. Výzkumem a měřením ve skupině Maglab byla tato reference ověřena jako nejlepší v porovnání s referencemi o podobných vlastnostech (například v porovnání s LTC6655).

Tabulka 4.1: Parametry napěťové reference REF7050QFKHT

Parametr	REF70
Šum	0.23 ppm
Teplotní koeficient	2 ppm/°C
Přesnost výstupního napětí	max 0.025 %

Mezi napěťové reference a každý převodník byl přidán filtrační obvod 4.4, který zajišťuje snížení šumu (odstup signálu od šumu je o 6 db větší), aniž by ovlivnil přesnost nebo teplotní stabilitu napěťové reference. [25].

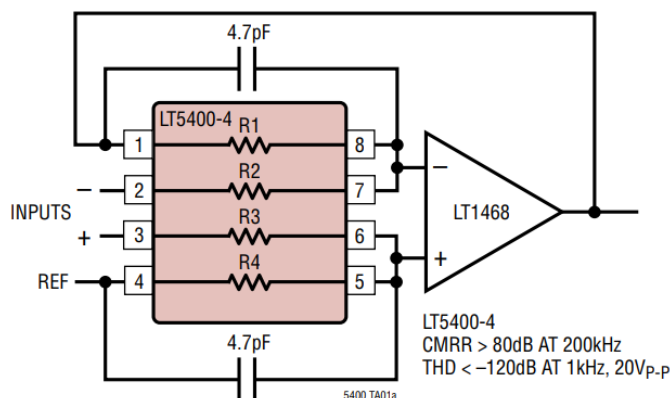


Obrázek 4.4: Stabilizační obvod reference

## 4.4 Blok úpravy signálu

Vzhledem k již popsaným vlastnostem převodníku, je nutné připojený měřený signál upravit tak, aby odpovídal požadavkům pro převod na digitální hodnotu. Přesněji se jedná o úpravu amplitudy. Signál je možné připojit ke dvou různým vstupům, jeden odpovídá rozsahu  $\pm 0.5$  V pro nižší amplitudy napětí, druhý v rozsahu  $\pm 10$  V pro vyšší amplitudy. Oba bloky na vstupu chrání zenerovy diody v kombinaci s bav199 před napětím vyšším, než na které je obvod konstruován (stejný princip jako na vstupu analogově-digitálního převodníku).

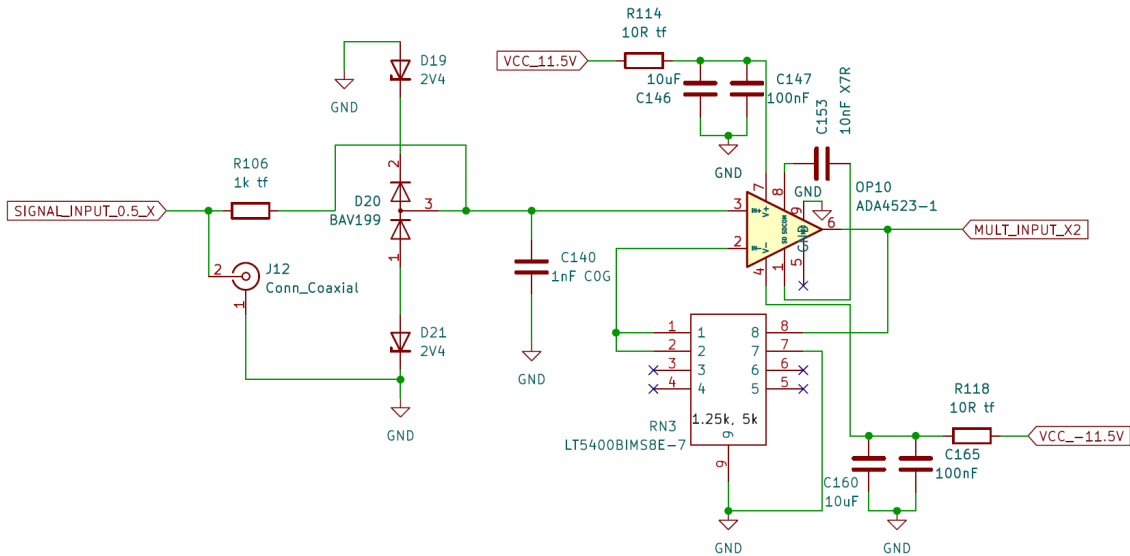
Pro oba bloky byla použita součástka LT5400 (jednou ve zpětné vazbě, po druhé v napěťovém děliči). Jedná se o zapojení (podle obrázku 4.5) ve kterém je sít 4 rezistorů s vynikajícími vlastnostmi odpovídajícími specifikaci v celém teplotním rozsahu ( $-55 - 150$  °C) a teplotním driftem  $0.2$  ppm/°C [26]. Kromě své vysoké přesnosti jsou také hodnotné kvůli samotnému spojení do jednoho pouzdra. To zaručí, že jsou všechny čtyři rezistory stejně rovnoměrně tepelně ovlivňovány a je mezi nimi velká teplotní závislost.



Obrázek 4.5: Rezistorová síť LT5400 [27]

### 4.4.1 Blok úpravy signálu pro nižší amplitudy

První blok upravující signál je navržen pro signály o maximální amplitudě v rozmezí  $\pm 0.5$  V. Vstupní signál je zesílen 5x pomocí zapojení s neinvertujícím operačním zesilovačem na hodnoty v rozmezí  $\pm 2.5$  V a následně přiveden do multiplexeru.

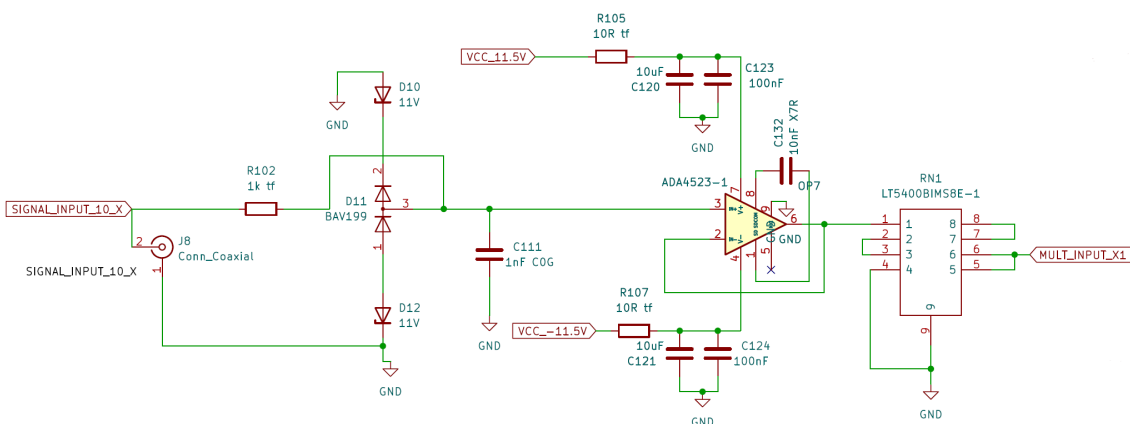


Obrázek 4.6: Úprava signálu s nižší amplitudou

Pro zesílení byla využita síť rezistorů LT5400-7, kde hodnoty rezistorů jsou  $R_2 = R_3 = 1.25 \text{ k}\Omega$  a  $R_1 = R_4 = 5 \text{ k}\Omega$  (označení podle obrázku 4.5). Kombinací prvních dvou rezistorů bylo možné nastavit zesílení operačního zesilovače na hodnotu 5.

#### 4.4.2 Blok úpravy signálu pro vyšší amplitudy

Pro vyšší amplitudy je vytvořen druhý blok, zde je vstup navržen pro rozmezí  $\pm 10 \text{ V}$ , signál je tentokrát připojen na napěťový sledovač a upraven napěťovým děličem na hodnoty v rozmezí  $\pm 2.5 \text{ V}$ . Výstup upraveného signálu je přiveden na multiplexer.



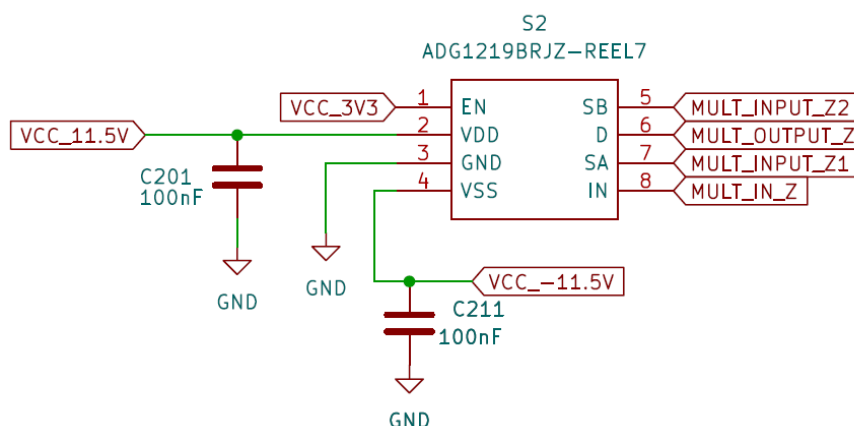
Obrázek 4.7: Úprava signálu s vyšší amplitudou



Pro zeslabení byla využita síť rezistorů LT5400-1, kde hodnoty rezistorů jsou  $R_1 = R_2 = R_3 = R_4 = 10\text{ k}\Omega$  (označení podle obrázku 4.5). Kombinací všech čtyř rezistorů bylo možné sestavit napěťový dělič.

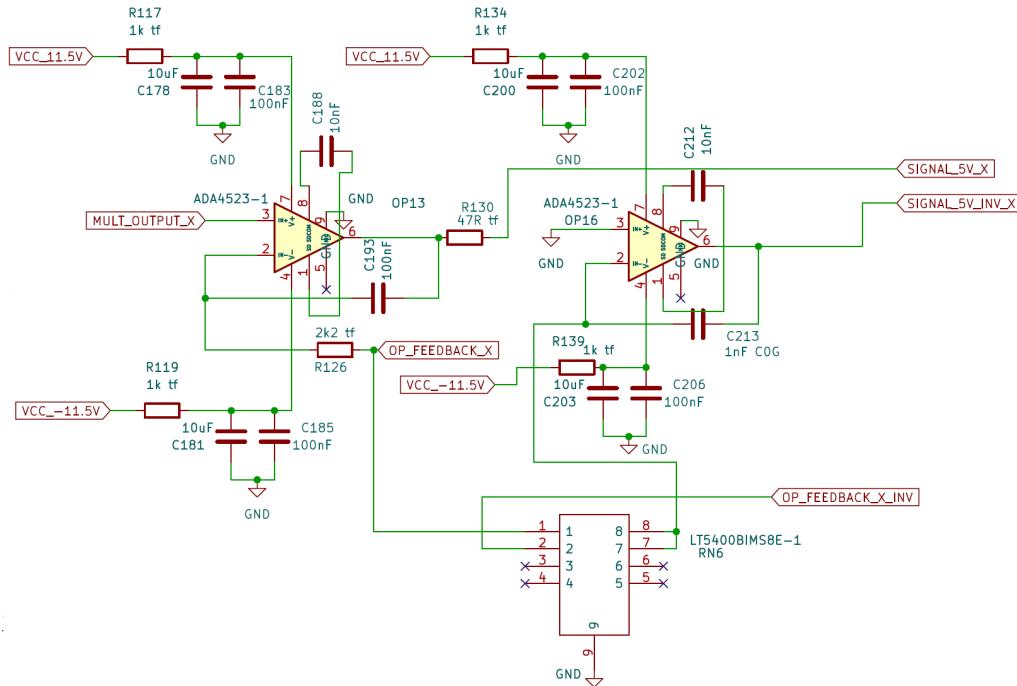
### 4.4.3 Výběr a další zpracování signálu

Upravené signály ze vstupních konektorů jsou přivedeny na multiplexer, který je řízen z mikrokontroléru 4.8. Jeho úkolem je pouze přepnutí daného vstupu na výstup podle požadavku uživatele.



**Obrázek 4.8:** Multiplexer pro přepínání vstupních signálů

Výstup multiplexeru je přiveden na napěťový sledovač pro získání impedančního oddělení. Jeho výstup je jeden ze signálů, které vedou do analogově-digitálního převodníku. Invertovaný signál je vytvořen pomocí invertujícího operačního zesilovače se zesílením  $-1$ . Tyto dva signály jsou přivedeny na diferenciální vstupy analogově číslicového převodníku. Pro snížení rušení byly v obvodu použity namísto klasických tenkofilmové rezistory, které se vyznačují menšími tolerancemi, menšími teplotními koeficienty a menším šumem (méně než  $0.1\mu\text{V}/\text{V}$ ) [28].



**Obrázek 4.9:** Zapojení napětového sledovače a invertujícího zesilovače

Oproti původnímu návrhu schématu a DPS<sup>6</sup> byla pomocí drátků a vyškrobání cest na DPS přesunuta zpětná vazba sledovače OP13 v obvodu až před zapojení s bav199 a zenerovými diodami na obrázku 4.2. Tato změna zajistí vysokou linearitu signálu.

Operační zesilovače použité v obvodech zpracování signálu jsou nízkošumové ADA4523-1 [29]. Vynikají svým nízkým offsetem a hodí se pro nízkošumové obvody. Základní parametry s ohledem na přesnost jsou vypsány v tabulce 4.2.

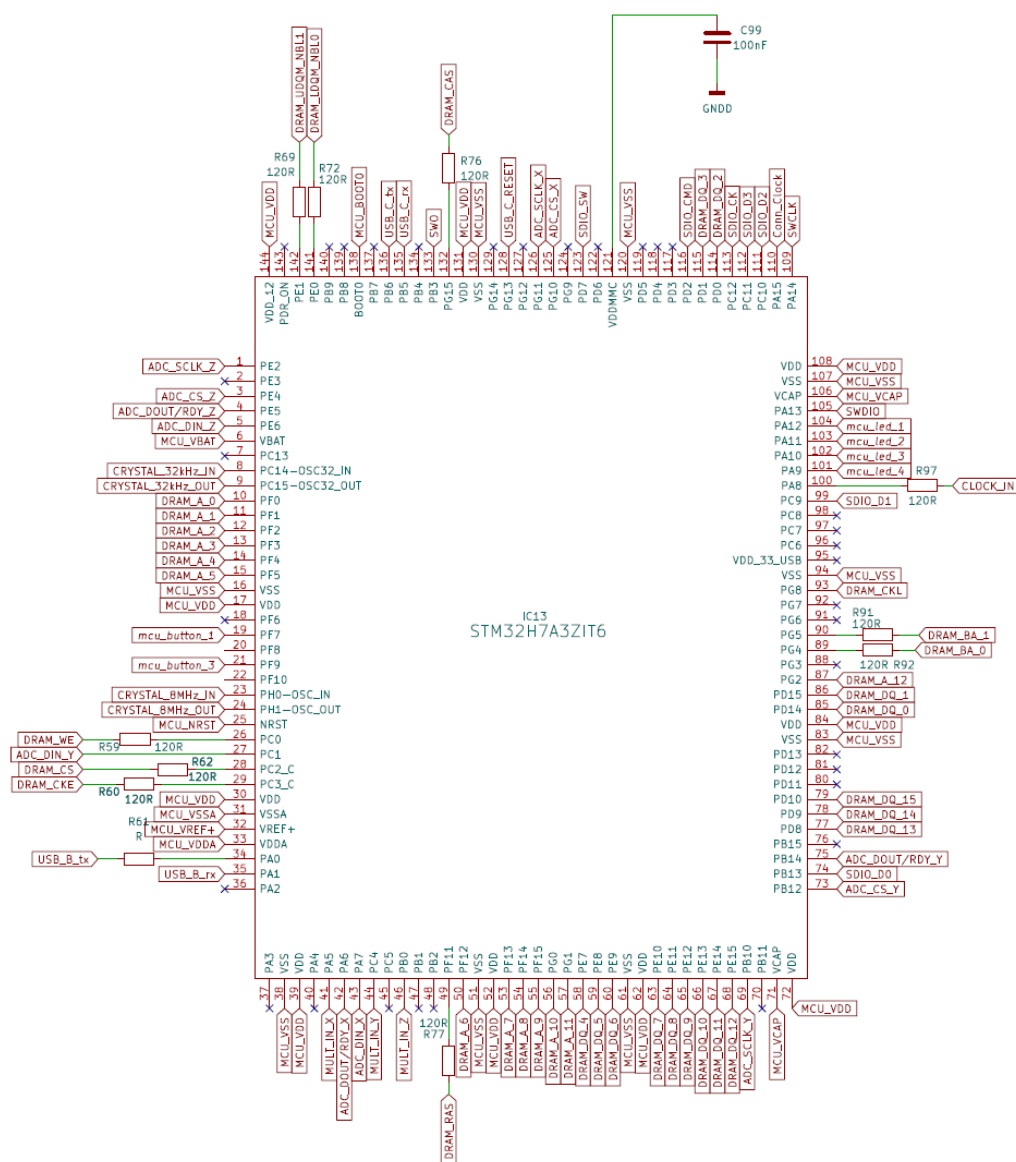
**Tabulka 4.2:** Parametry operačního zesilovače ADA4523-1

Parametr	ADA4523-1
Napětový offset	max $\pm 4 \mu\text{V}$
Teplotní koeficient	$0.01 \mu\text{V}/^\circ\text{C}$
Šum pro 0.1 - 10 Hz	$88 \text{ nV}_{pp}$

<sup>6</sup>Deska plošných spojů

## 4.5 Mikrokontrolér

Propojení měřicích prvků a periférií zajišťuje mikrokontrolér, který byl zvolen vzhledem k jeho parametrům a potřebným perifériím. Jedná se o model STM32H7A3ZIT6 od firmy STMicroelectronics. Při výběru byla vybrána nejnovější řada H7 a také podle potřebných periférií - externí paměť SDRAM<sup>7</sup>, 3x SPI<sup>8</sup> a 2x UART<sup>9</sup>.



Obrázek 4.10: Zapojení mikrokontroléru

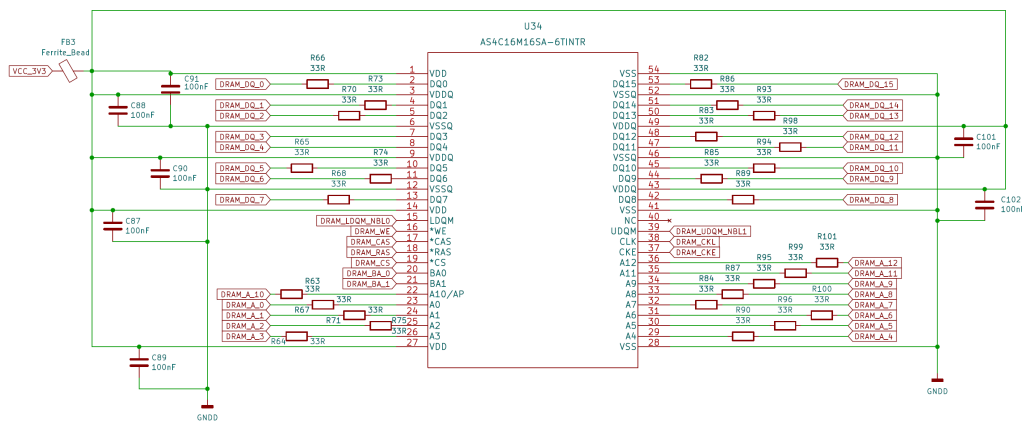
<sup>7</sup>Synchronní dynamická paměť s náhodným přístupem (Synchronous dynamic random-access memory)

<sup>8</sup>Sériové periferní rozhraní (Serial Peripheral Interface)

<sup>9</sup>Univerzální asynchronní přijímač-vysílač (Universal Asynchronous Receiver-Transmitter)

## 4.6 Externí paměť SDRAM

Vzhledem k velkému obsahu měřených dat z převodníků byla do návrhu přidána externí paměť pro uchování naměřených hodnot. Paměť s označením AS4C16M16SA-6TINTR má velikost 256 Mb v rozložení 16 M slov x 16 bit x 4 banky. Vzhledem k tomu, že velikost měřených dat je 32 bitů, tak je možné uložit necelých 84 000 000 hodnot, to odpovídá při měření na 3 kanálech rychlostí 1000 sps 44 minutám záznamu. K mikrokontroléru je připojena pomocí 13 adresních a 16 datových pinů spolu s piny pro nastavení jednotlivých částí (banky) do mikrokontroléru viz 4.11.



Obrázek 4.11: Schéma zapojení externí paměti SDRAM

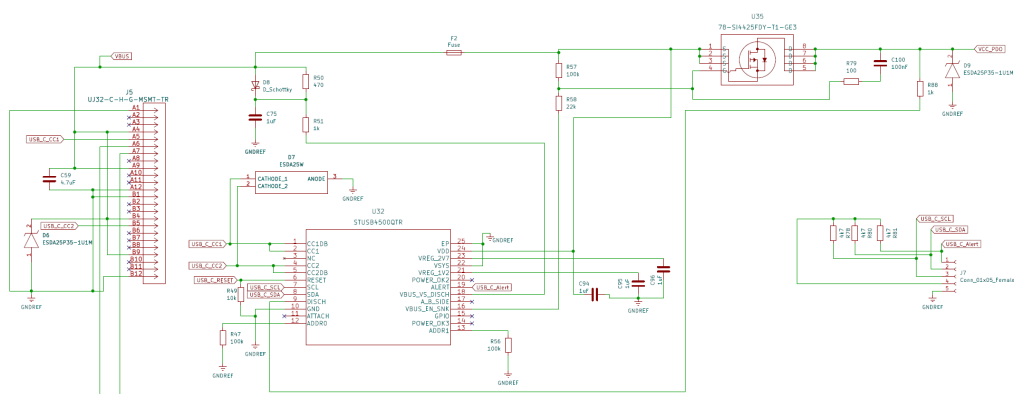
## 4.7 Napájení a regulátory napětí

Návrh kompletního zapojení byl vytvořen pro napájení napětím v rozsahu 14 - 18 V a odběrem proudu okolo 300 mA. Výsledný modul obsahuje dvě možnosti napájení a to pomocí USB-C s vyjednávaným napětím (power delivery) nebo připojením napájecího zdroje (12 - 15 V) pomocí barrel jack konektoru.

### 4.7.1 USB power delivery

Modul pro vyjednávání napětí se zdrojem byl použit od STMicroelectronics s označením STUSB4500, který funguje pouze v režimu sink (spotřebič) a je možné pomocí sběrnice I2C přistoupit k jeho registrům a upravit hodnoty napětí a proudu které bude po zdroji požadovat. Čip pracuje podle standardu power delivery a je kompatibilní s verzí USB PD r3.1. Výstup je řízen MOSFET tranzistorem jehož

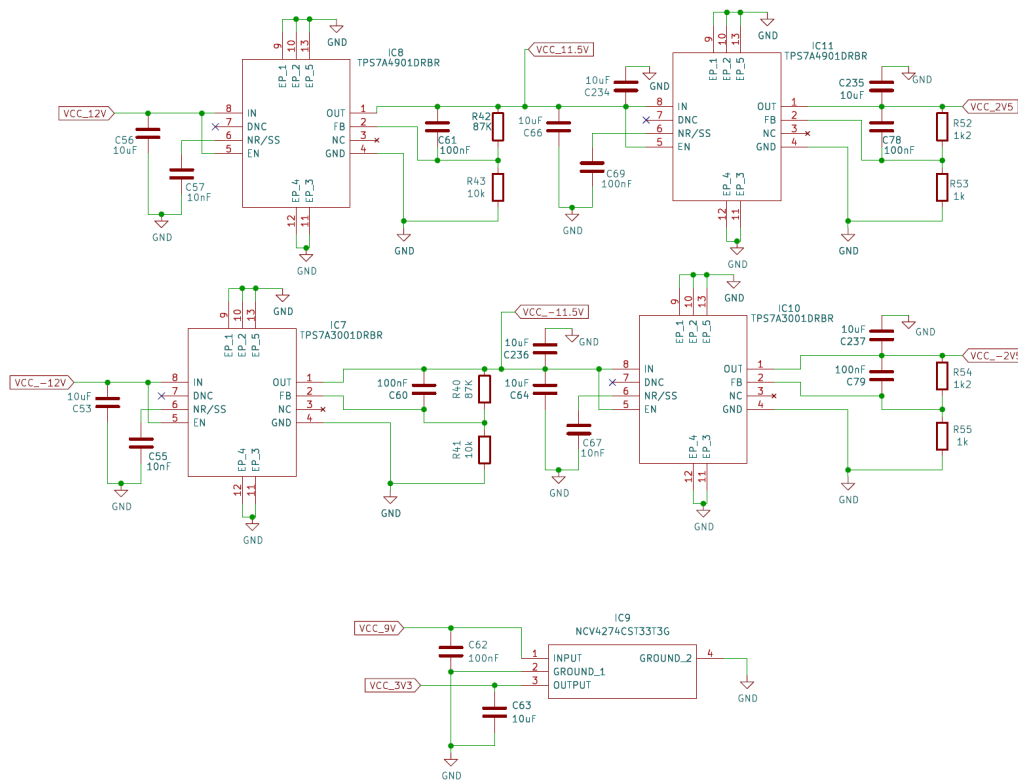
otevření je řízeno power delivery čipem 4.12. Čip je nastaven tak, aby od zdroje vyjednal hodnoty napětí a proudu 20 V, 1 A.



Obrázek 4.12: Schéma zapojení power delivery s USB-C

### 4.7.2 Regulátory napětí

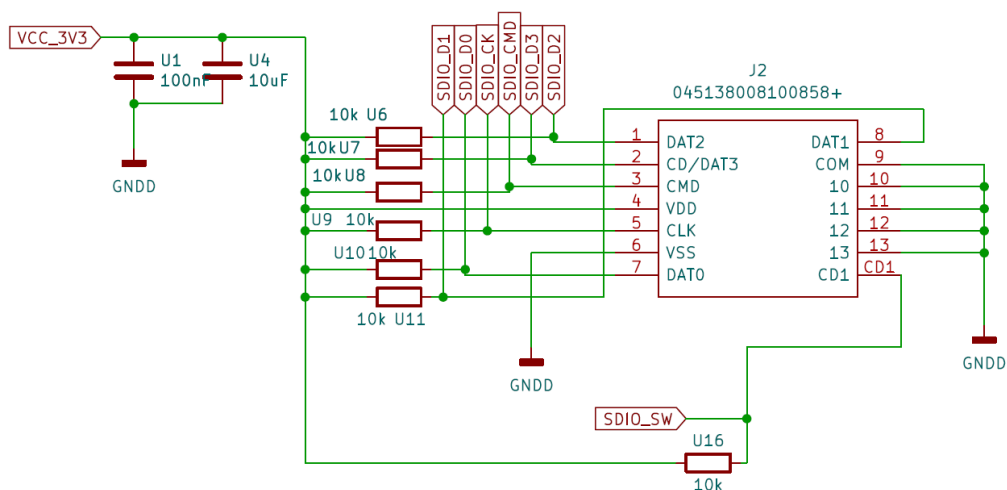
Oba výše uvedené napájecí zdroje v obvodu jsou propojeny pomocí shotkyho diod a napojeny na externí DC/DC měnič, který obsahuje spínací regulátor LT1683 s velmi malými hodnotami šumu (ultralow noise) a se spínací frekvencí nastavenou na 121 kHz. Integrovaný obvod s měničem má na svém vstupu 18 V zenerovu diodu pro ochranu proti připojení vyššího napětí. Výstupem měniče jsou napětí o velikosti 12 V, -12 V a 5 V. Tato napětí jsou připojena na LDO regulátory, které generují na svých výstupech 11.5 V, 2.5 V, -11.5 V, -2.5 V a 3V3. Všechna tato napětí jsou dále využita v obvodu. LDO regulátory s označením TPS7A4901DRBR byly zvoleny kvůli jejich vlastnostem, za vyzdvižení stojí nízký šum ( $12.7 \mu V_{RMS}$ ) a utlumení šumu z externího měniče (52dB pro 10 Hz - 400 kHz), který spíná, jak již bylo zmíněno, na frekvenci 121 kHz [30].



Obrázek 4.13: LDO regulátory

## 4.8 SD karta

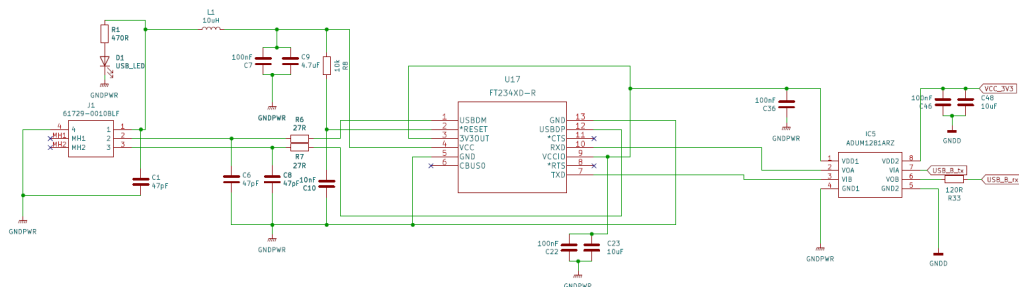
Slot pro mikro SD kartu byl přidán do schématu, aby bylo možné ukládat větší množství dat při offline režimu. Data uložená na mikro SD kartu budou uchovaná i po odpojení od napájení a následně je možné je přesunout například do PC a pracovat s naměřenými daty. Slot pro kartu je připojen přímo na SDIO periferii mikrokontroléru. SDIO periferie je nastavena na 64 MHz a funguje ve 4 bitovém režimu.



Obrázek 4.14: Schéma zapojení SD karty

## 4.9 USB periferie

Ke komunikaci s počítačem byla přidána UART komunikace, která je připojena na převodník UART-USB s označením FT234XD-R dosahující rychlosti až 3 Mbaud. Přesněji jsou použity dva USB konektory. USB-C konektor byl přidán v rámci napájení přes PD. Konektor USB-B byl přidán jako druhý pro případnou komunikaci při použití napájení přes USB-C konektor. Oba konektory jsou připojeny stejným principem. Celé zapojení se skládá z převodníku USB-UART a galvanického oddělení signálů vedoucích do mikrokontroléru. Napájení čipu FT234XD-R je v případě USB-B přivedeno z USB konektoru. V případě USB-C je napájení vedeno také z konektoru, ale je navíc přes LDO regulátor sníženo z 20 V na 3V3.



Obrázek 4.15: Schéma zapojení USB-B a převodníku na UART

Dvoukanálové galvanické oddělení od společnosti Analog Devices s označením ADUM1281ARZ bylo použito na oddělení datových signálů RX a TX. Toto galvanické oddělení je transformátorového typu s ochranou do 3 kV a rychlostí přenosu

dat až 100 Mb/s [31].

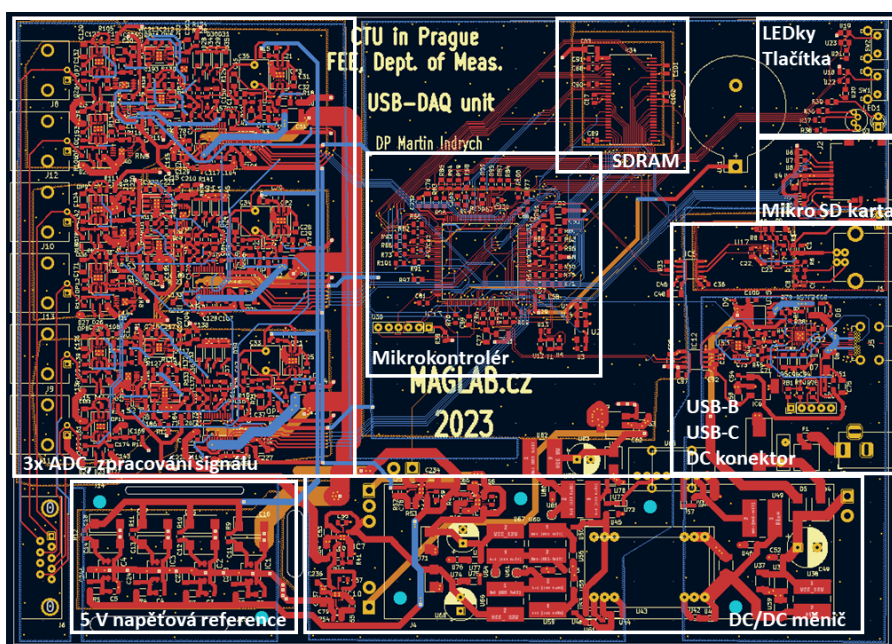


# Kapitola 5

## Deska plošných spojů

### 5.1 Návrh desky plošných spojů

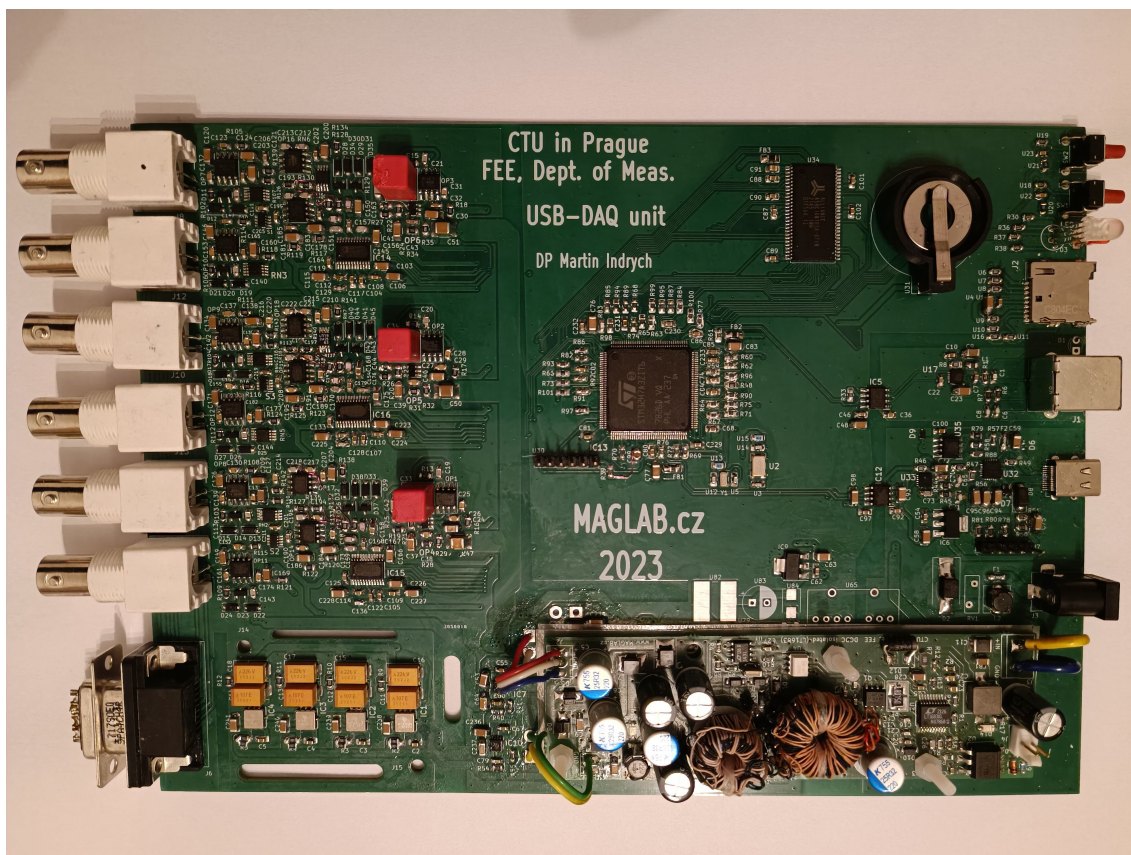
Deska plošných spojů byla vytvořena také v programu KiCad 6.0. DPS je sestavena ze čtyř vrstev, první dvě vrstvy (na obrázku 5.1 modře a červeně) jsou použity převážně pro propojení jednotlivých součástek. Zbylé vrstvy jsou použity pro vedení cest, které se do dvou zmíněných vrstev nevešly, ale především na rozliti země nebo napájecích napětí. Součástky byly rozmístěny po blocích podle návrhu z blokového schématu. Stejně tak byl kladen důraz na galvanické oddělení.



Obrázek 5.1: Návrh desky plošných spojů

## 5.2 Vyrobena deska plošných spojů

Vyrobenou a osazenou desku plošných spojů je možné vidět na obrázku 5.2. Veškeré pájení bylo provedeno ručně, mikrokontrolér byl osazen pomocí horkovzdušné pistole, kterou byla deska zespodu zahřáta.



Obrázek 5.2: Osazená deska plošných spojů

# Kapitola 6

## Firmware modulu

Mikrokontrolér pro celý modul je již zmíněný STM32H7A3ZIT6. Firmware pro něj je napsaný v jazyce C v prostředí STM32CubeIDE.

### 6.1 Běh programu

Před spuštěním hlavní smyčky, která se vykonává cyklicky je provedeno nastavení jednotlivých periférií. Firmware běží v hlavní main smyčce, kde se vykonává zpracování nově přijatých dat. Jestliže jsou v externí paměti uložena nová data, proběhne jejich vyčtení a odeslání pomocí sběrnice UART, případně uložení dat na SD kartu. Ve stejném cyklu se nachází také vyhodnocení přijatého znaku přes UART. Samostatná přerušení jsou nastavena pro SPI, UART a tlačítka. Jakmile je detekována hrana signalizující nová naměřená data, jsou data za pomoci DMA<sup>1</sup> z SPI vyčtena. Stejné nastavení je platné i pro komunikaci přes UART. To znamená, že v okamžiku detekce nového znaku na sběrnici je znak přečten a uložen. Uvolnění tlačítka je rozpoznáno na principu detekce spádové hrany.

### 6.2 Ovládání

K ovládání modulu je využito sériové komunikace přes UART. V níže uvedené tabulce 6.1 jsou zapsané všechny možné příkazy a nastavení aplikace.

---

<sup>1</sup>Přímý přístup do paměti (Direct Memory Access)

**Tabulka 6.1:** Příkazy pro ovládání přes UART

Příkaz	Popis akce
a	Nastavení rozsahu vstupu X na $\pm 10V$
b	Nastavení rozsahu vstupu X na $\pm 0.5V$
c	Nastavení rozsahu vstupu Y na $\pm 10V$
d	Nastavení rozsahu vstupu Y na $\pm 0.5V$
e	Nastavení rozsahu vstupu Z na $\pm 10V$
f	Nastavení rozsahu vstupu Z na $\pm 0.5V$
r	Zapnutí 32bit formátu *
p	Zapnutí formátu s desetinnou čárkou **
s	Zapnutí odesílání data přes UART
t	Vypnutí odesílání dat přes UART
h,?	help, vypsání ovládacích znaků
0	Nastavení sps na hodnotu 5
1	Nastavení sps na hodnotu 20
2	Nastavení sps na hodnotu 100
3	Nastavení sps na hodnotu 500
4	Nastavení sps na hodnotu 1000

\* 32bit formát znamená, že hodnoty jsou odesílány v bitové hodnotě, kterou určí převodník, například 0 V bude odpovídat hodnotě 2147483648.

\*\* Formát s desetinnou čárkou je ve tvaru vypočítaného napětí, například +7.8497451.

### 6.3 Nastavení převodníků pomocí SPI

Nejprve je provedena inicializace ADC přes sběrnici SPI. Analogově-digitální převodníky se nastavují pomocí registrů, kterých je celkově 28. Konfigurací těchto registrů nastavíme veškeré parametry a režimy převodníků. Na začátku je převodník resetován aby se zabránilo nechtěnému nastavení při inicializaci mikrokontroléru. Následuje konfigurace jednotlivých registrů, zapisujeme pouze do registrů pomocí kterých je potřeba změnit nastavení převodníku podle našich předpokladů.

### **CHANNEL REGISTER 0**

V registru na adrese 0x10 je nastavena hodnota 0x8020. To odpovídá aktivaci kanálu 0 který je použitý pro měření. Dále nastavuje vstupy AIN0 a AIN1.

### **CONFIGURATION REGISTER 0**

V registru na adrese 0x20 je nastavena hodnota 0x1000. Toto nastavení vypíná vstupní buffery na vstupech AIN+ a AIN- a aktivuje použití externí napěťové reference.

### **ADC MODE REGISTER**

V registru na adrese 0x01 je nastavena hodnota 0x0000. Tento registr slouží k vypnutí interní napěťové reference a nastavení Continuous conversion módu, který je použitý pro měření dat.

### **FILTER CONFIGURATION REGISTER 0**

V registru na adrese 0x28 je nastavena hodnota 0x0514. Tímto registrem se nastaví sps (počet vzorků za sekundu). Defaultní hodnota je nastavena na 5 sps.

### **INTERFACE MODE REGISTER**

V registru na adrese 0x02 je nastavena hodnota 0x0082. Registr slouží k nastavení dat ve formátu 32 bit a k aktivaci Continuous conversion módu.

## **6.4 Nastavení SD karty a externí SDRAM paměti**

Kromě již zmíněných inicializací probíhá také inicializace externí SDRAM paměti a SD karty. SD karta se pouze nastaví programově pomocí knihoven a otevře se úložiště. Externí SDRAM je inicializována pomocí FMC knihovny a následně se pomocí ní nastaví hodnoty pro paměť (aktivují se banky, nastaví se počet řádku a sloupců, časování, obnovovací cyklus).

Problém, který při prvotním použití SDIO periferie nastal byl, že inicializace proběhla v pořádku, ale na kartu nebylo možné zapisovat ani z ní vyčítat. Problém byl v zapnuté D-Cache pro SDRAM. Pro správné čtení a zapisování na SD kartu je nutné mít tuto D-Cache vypnutou. Tento problém je více popsán na fóru STMicroelectronics [32]

## 6.5 Kalibrace a počáteční nastavení

Slot s SD kartou je použitý nejen pro ukládání dat, ale také pro inicializaci. Na SD kartě je uložený soubor config.txt s pevným formátem viz 6.1.

```

range_x: H
range_y: L
range_z: L
sps: 5
floating_point_values: 1
saving_to_sd_card: 0
gain_x: 0.005
gain_y: 0.005
gain_z: 0.005
offset_x: 4
offset_y: 8
offset_z: 5
// HINT:
// range - range of measurement for each channel, possible range-0.5 - 0.5 V (L) or -10 - 10 V (H)
// sps - samples per second, values to set: 5, 20, 100, 500, 1000
// floating_point_values - set if values are supposed to be in 32bit format (0), or converted floatint point value in voltage (1)
// saving_to_sd_card - enable (1) or disable (0) saving data to sd card
// gain - gain for setting the offset, value possible in floating point format
// offset- offset for each channel, value in signed int format

```

**Obrázek 6.1:** Kalibrační soubor na SD kartě

V případě, že je v kalibračním souboru chyba, použije se defaultní nastavení uložené ve firmwaru.

## 6.6 Ukládání dat na SD kartě

Ukládání na SD kartu je možné ovládat pomocí tlačítka umístěného na desce. Jestliže inicializace úložiště proběhla bez chyb, stisknutím tlačítka se aktivuje ukládání dat na SD kartu. Opětovným stiskem tlačítka se ukončí ukládání dat na SD kartu. V případě chyby se barevná LED rozsvítí červeně, v případě připravené SD karty modře a při ukládání dat zeleně. Soubor je pojmenován ve formátu adcX.txt, kde X nahrazuje číslo tak, aby se soubory nepřepisovaly.

## 6.7 Převod naměřených hodnot

Naměřená hodnota napětí je získána z analogově-digitálních převodníků ve formě 32-bitové hodnoty. Program následně přepočítá hodnotu napětí podle aktuálně zvoleného rozsahu pro každý kanál samostatně. Vzorec pro výpočet napětí při vyšším rozsahu je

$$U = \frac{20 \cdot BIT}{2^{32}} - 10, \quad (6.1)$$

vzorec pro nižší rozsah je ve tvaru

$$U = \frac{BIT}{2^{32}} - 0.5, \quad (6.2)$$

kde  $U$  je výsledné napětí a  $BIT$  je 32-bitová hodnota naměřeného napětí. Pro výpočet je používán datový typ `double` pro zajištění maximální přesnosti. Nakonec je hodnota převedena na textový formát s pevným počtem desetinných míst.



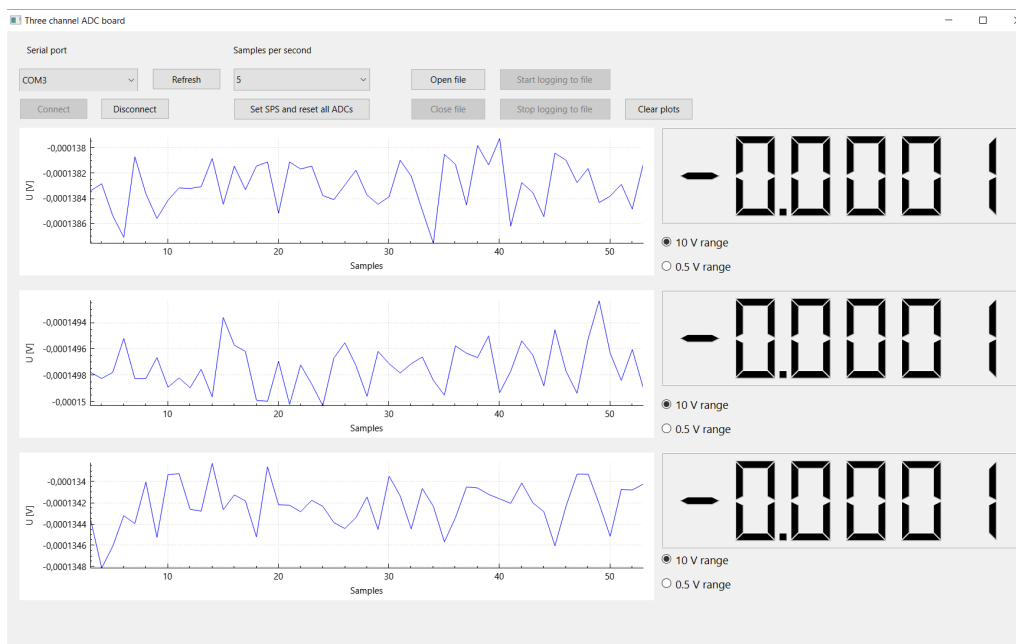


# Kapitola 7

## Počítačová aplikace pro ovládání desky

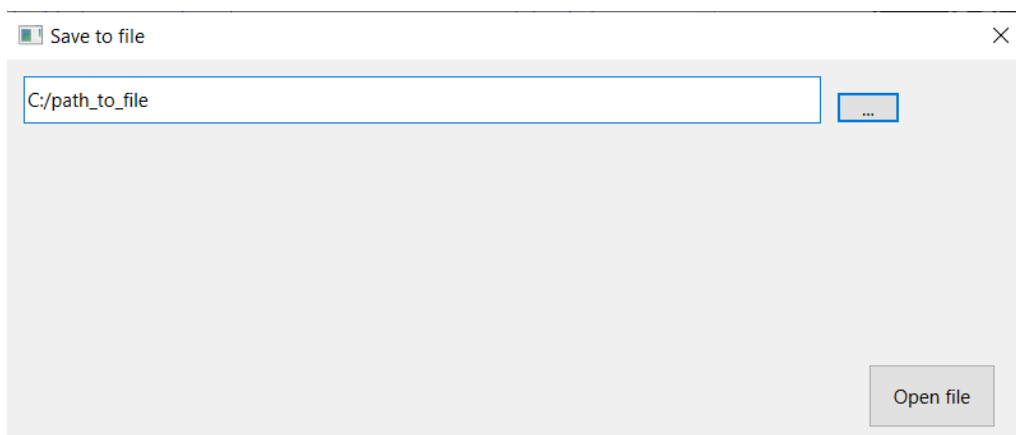
Pro snadnější práci s měřicím modulem byla vytvořena počítačová aplikace pro operační systém Windows 10. Aplikace byla vytvořena v programu Qt Creator (verze 11.0.0) v jazyce C++. Qt Creator je multiplatformní, kompletní integrované vývojové prostředí (IDE) pro vývojáře aplikací k vytváření aplikací pro různé platformy (Windows, Linux, macOS) a vestavěné mobilní zařízení (Android, IOS) [33]. Cílem bylo vytvořit aplikaci, která bude sloužit k zobrazení měřených dat a konfiguraci desky, obojí v reálném čase.

Aplikace je složena ze dvou vláken, které vykonávají kód na principu signálů a slotů. První vlákno obsluhuje sériovou komunikaci přes USB. Ve vláknech jsou vytvořené metody, které obsluhují připojení, přijetí a odesílání dat přes sériový port. Druhé vlákno zpracovává a zobrazuje přijatá data, která přebírá od prvního zmíněného vlákna. Obrázek 7.1 zobrazuje grafické uživatelské rozhraní aplikace.



Obrázek 7.1: Grafické uživatelské rozhraní aplikace

Aplikace disponuje vyskakovacím oknem pro uložení dat do souboru viz 7.2



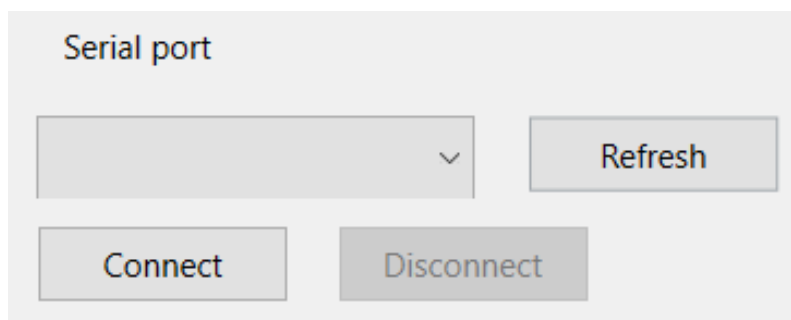
Obrázek 7.2: Vyskakovací okno pro uložení dat do souboru

## 7.1 Ovládání desky pomocí aplikace

Ovládání je pro uživatele připravené pomocí tlačítek a výběrových lišt s předem připravenými možnostmi, které deska podporuje.

### 7.1.1 Připojení k sériovému portu

K připojení k sériovému portu slouží část grafického rozhraní 7.3.

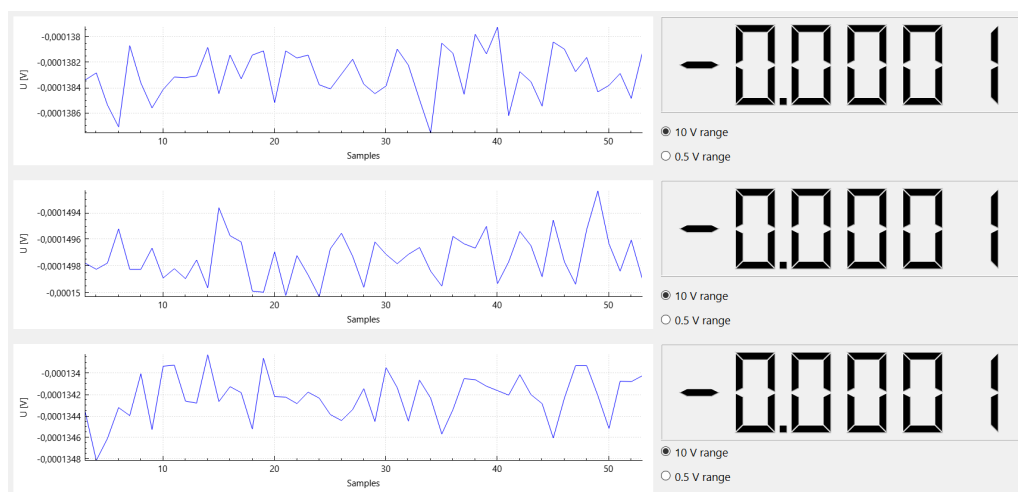


**Obrázek 7.3:** Nastavení sériové komunikace

Po spuštění aplikace nebo kliknutí na tlačítko Refresh se nastaví seznam dostupných COM<sup>1</sup> portů na počítači. Pomocí dvojice tlačítek Connect a Disconnect je možné se na daný port připojit nebo odpojit.

### 7.1.2 Zobrazení měřených dat

Měřená data jsou v reálném čase zobrazována v samostatném grafu pro každý kanál 7.4. Graf se s novými hodnotami posouvá a osa Y (napětí) se škáluje podle naměřených hodnot. Zároveň jsou hodnoty vypisovány na segmentový displej s pevným počtem desetinných míst. Pro sps vyšší než 5 není v grafu zobrazena každá hodnota, ale pouze takový počet hodnot, aby se zachovalo zobrazení 5 hodnot za sekundu.

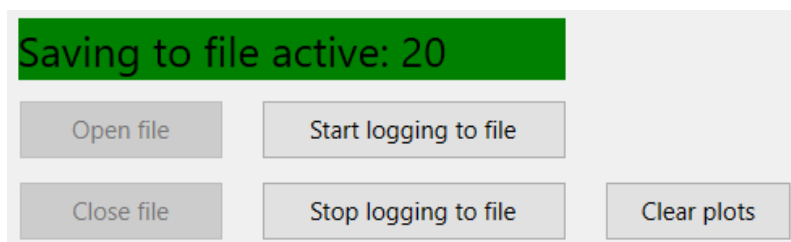


**Obrázek 7.4:** Zobrazení měřených dat

<sup>1</sup>Komunikační, sériový (COMmunications Port)

### 7.1.3 Ukládání měřených dat do souboru

Data mohou být kromě samotného zobrazování v grafu a na displeji také zaznamenávána do souboru. Pomocí tlačítek se nejprve vybere soubor do kterého se budou data ukládat 7.5, otevře se vyskakovací okno s možností nastavení cesty k souboru v počítači a následně je možné spustit zápis dat do souboru. Při zapisování dat se vypisuje informace o tom, kolik dat již bylo zapsáno pro přehled uživatele.



**Obrázek 7.5:** Otevření souboru a ukládání dat

Data jsou zapisována ve formátu desetinných čísel do zvoleného souboru v reálném čase. Příklad zapsaných dat v souboru je možné vidět na obrázku 7.6. Soubor také na začátku každého měření obsahuje hlavičku s informacemi o aktuálním nastavení měřicí desky. Dále jsou vypsána data ve třech sloupcích pro jednotlivé kanály.

```
meas_+7V.txt - Notepad
File Edit Format View Help
Setting of x,y,z data: SPS 5, resolution x: 10V, resolution y: 10V, resolution z: 10V
6.93633900490 7.00239425991 -0.03142475151
6.93633859977 7.00239550322 -0.03147806507
6.93633563817 7.00239494909 -0.03144949209
6.93633904215 7.00239570346 -0.03145775758
6.93633732386 7.00239719823 -0.03144835588
6.93633915391 7.00239688158 -0.03142545465
6.93634003401 7.00239892583 -0.03141371068
6.93633473013 7.00239468366 -0.03143007867
6.93633888382 7.00239584316 -0.03141354304
6.93633737043 7.00239503291 -0.03143664915
6.93634196185 7.00239539612 -0.03146146890
6.93633885588 7.00239522383 -0.03144878428
6.93633979186 7.00239657424 -0.03147555515
6.93633903749 7.00239421800 -0.03143434413
6.93634652533 7.00239498634 -0.03143336158
```

**Obrázek 7.6:** Příklad uložených dat v souboru

# Kapitola 8

## Testování modulu

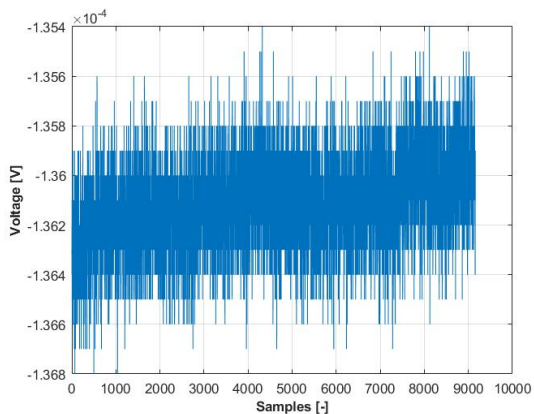
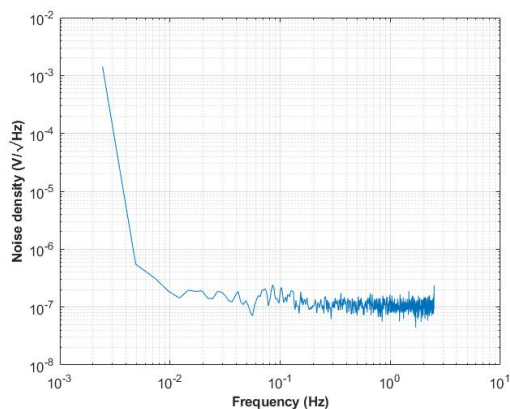
Poslední částí této diplomové práce je otestování celého modulu s ohledem na stanovení základních parametrů a vlastností. Vzhledem k tomu, že stejné ADC bylo použito v projektu od CERNu [24] a celý DAQ modul je podobný tomu, který je popsán v této diplomové práci, bude zde i porovnání jednotlivých měření právě s testováním v CERNu.

### 8.1 Šum a offset

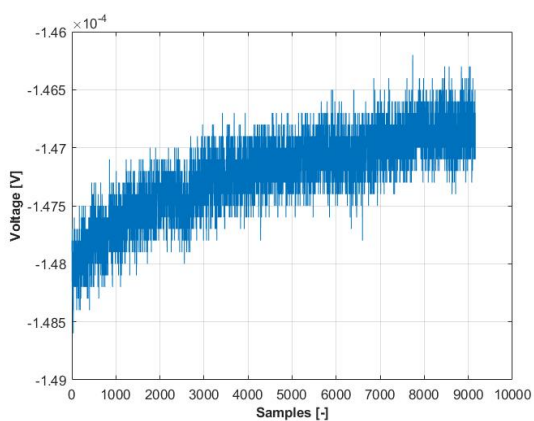
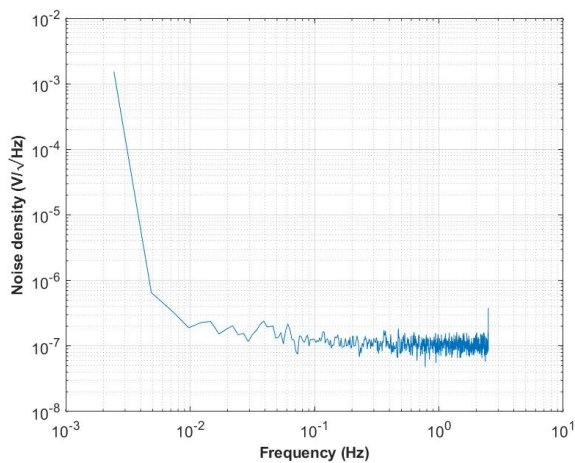
První provedené měření po osazení celé DPS bylo při připojení všech vstupů na zem. Dále bylo provedeno nastavení měřeného rozsahu a rychlosti vzorkování (5 sps). Měření bylo prováděno po dobu 30 minut. Na následujících grafech jsou ukázány vždy vlevo naměřené hodnoty za daný časový úsek a vpravo poté spektrální hustota šumu každého kanálu. Graf spektrální hustoty šumu byl vytvořen v Matlabu pomocí metody pwelch [34].

#### 8.1.1 Šum a offset pro vyšší rozsah

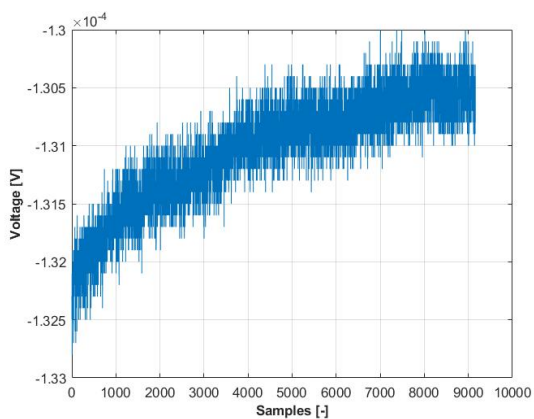
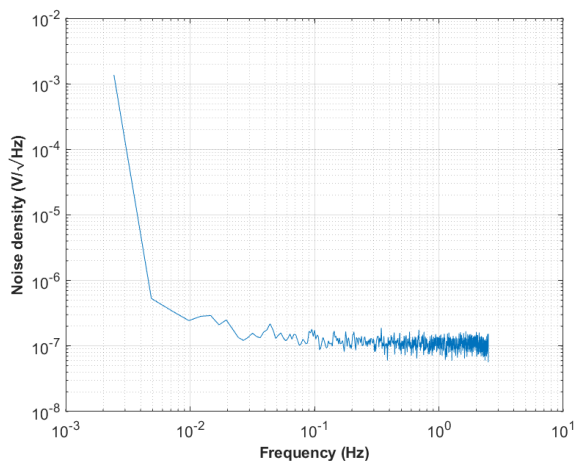
Nastavení měřeného rozsahu pro všechny kanály bylo na vyšší z rozsahů ( $\pm 10$  V). Odečítané hodnoty byly již v převedeném desetinném formátu.

Obrázek 8.1: Kanál X,  $\pm 10$  V

Obrázek 8.2: Spektrální hustota šumu, X

Obrázek 8.3: Kanál Y,  $\pm 10$  V

Obrázek 8.4: Spektrální hustota šumu, Y

Obrázek 8.5: Kanál Z,  $\pm 10$  V

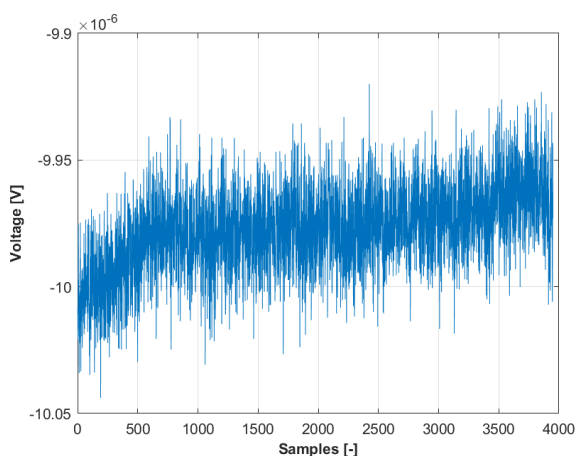
Obrázek 8.6: Spektrální hustota šumu, Z

Z naměřených dat vidíme, že offset je u všech tří kanálů okolo hodnoty  $-130 \mu\text{V}$  (softwarově nekalibrovaný). Z grafu je také možné vyčíst, že hodnota šumu je okolo

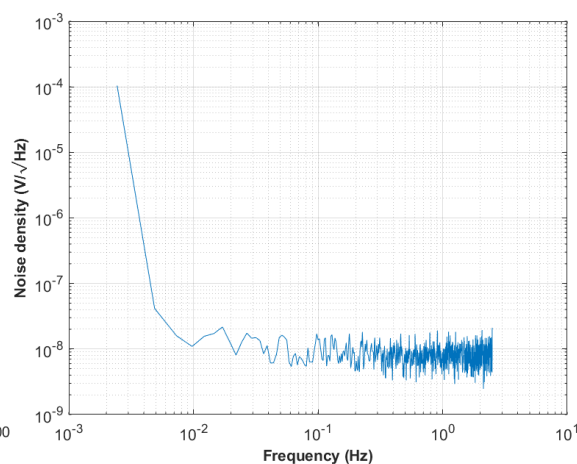
hodnoty  $1 \mu V_{pp}$ , což při tomto rozsahu odpovídá 0.05 ppm. Pro všechny tři kanály také platí, že hodnota offsetu driftuje v čase a není konstantní.

### 8.1.2 Šum modulu pro nižší rozsah

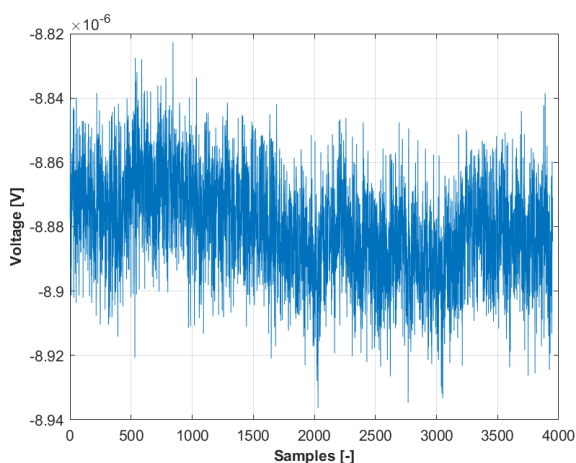
Druhé měření bylo provedeno za stejných podmínek pro vstupy  $\pm 0.5$  V po dobu 13 minut. Odečítané hodnoty byly v základním 32 bitovém formátu a byly převedeny na hodnoty napětí pro lepší čitelnost v grafu.



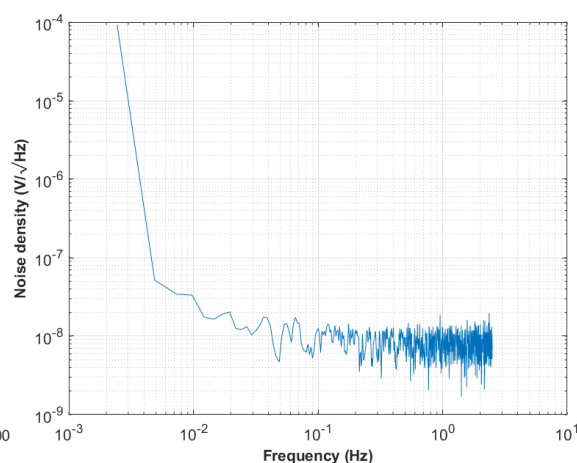
Obrázek 8.7: Kanál X,  $\pm 0.5$  V



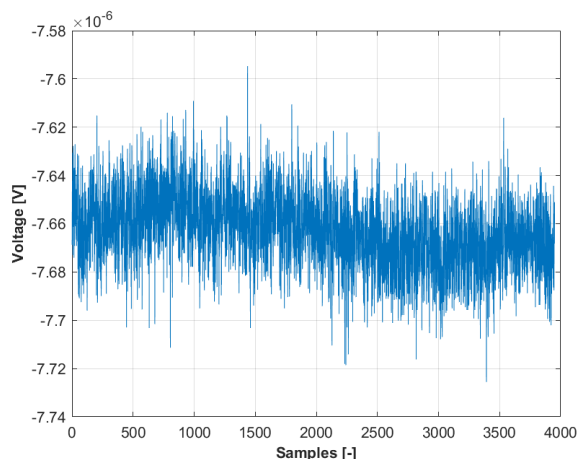
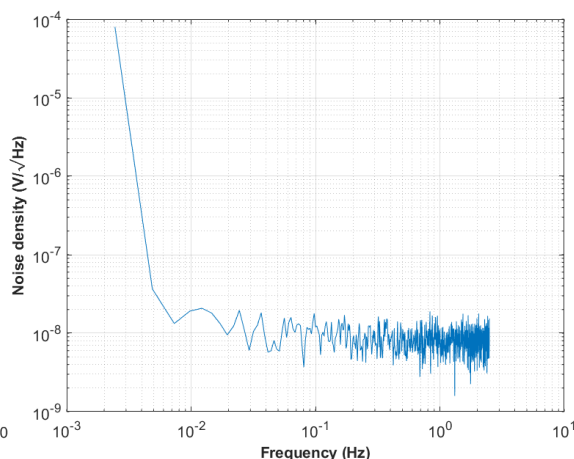
Obrázek 8.8: Spektrální hustota šumu, X



Obrázek 8.9: Kanál Y,  $\pm 0.5$  V



Obrázek 8.10: Spektrální hustota šumu, Y

Obrázek 8.11: Kanál Z,  $\pm 0.5$  V

Obrázek 8.12: Spektrální hustota šumu, Z

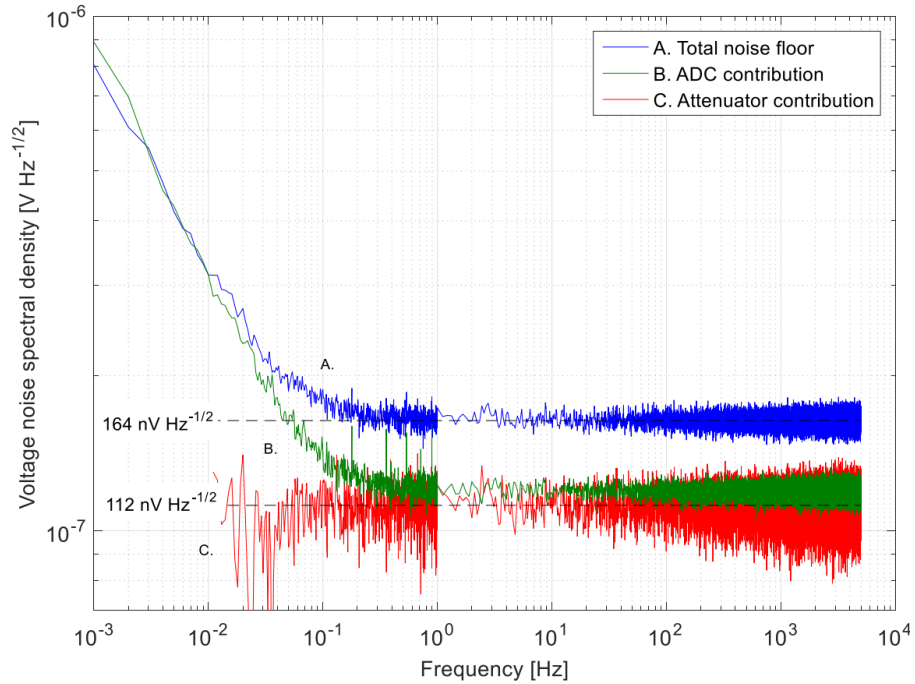
Z naměřených dat vidíme, že offset je u všech tří kanálů maximálně  $10 \mu\text{V}$ . Z grafu je také možné vyčíst, že hodnota šumu je okolo hodnoty  $0.7 \mu\text{V}_{pp}$ , což při tomto rozsahu odpovídá  $0.7 \text{ ppm}$ . Pro všechny tři kanály také platí, že hodnota offsetu driftuje v čase a není konstantní.

Pro oba rozsahy platí, že měření odhalilo velmi dobré výsledky šumu a offsetu, které zároveň splňují stanovené požadavky na výsledný DAQ modul.

### Porovnání naměřených hodnot

Porovnání s měřením CERNu je možné pro spektrální hustotu šumu, kde auto-rovi během měření vyšly hodnoty zanesené do grafu 8.13, spektrální hustota šumu je  $164 \text{ nV}/\sqrt{\text{Hz}}$  pro rozsah  $0.1 \text{ Hz} - 10 \text{ Hz}$ . Ve stejném rozsahu ( $\pm 10 \text{ V}$ ) byly na sestavené desce naměřeny hodnoty spektrální hustoty šumu okolo  $100 \text{ nV}/\sqrt{\text{Hz}}$ , což je velmi dobrý výsledek.





**Obrázek 8.13:** Graf spektrální hustoty šumu, CERN [23]

## 8.2 Linearita modulu

Dalším měřením, které bylo provedeno, byl test linearity. Testování probíhalo tak, že pro oba rozsahy bylo naměřeno pro každou hodnotu napětí 11 hodnot, které byly následně zprůměrovány. Tyto hodnoty byly proloženy přímkou a odchylka od proložené přímky byla vyjádřena pomocí residuí v jednotkách ppm. Rozsah hodnot byl od -10 V do +10 V s krokem 1 V a v rozmezí -0.5 V až +0.5 V s krokem 0.05 V. Vzorkovací rychlost byla nastavena na hodnotu 5 sps.

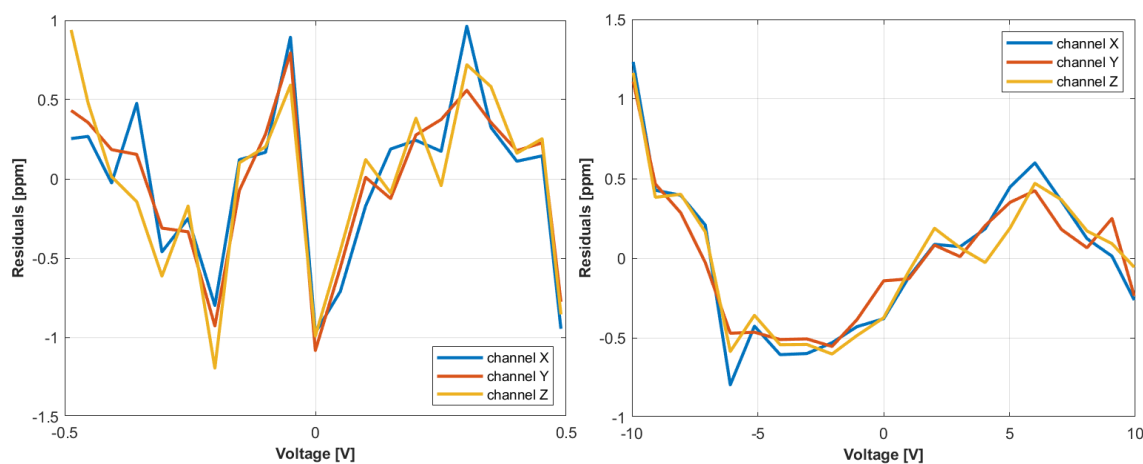
Měřené hodnoty byly zaznamenávány pomocí multimetru 3485A, který disponuje parametry viz tabulka 8.1. Měření probíhalo při pokojové teplotě (21°C).

**Tabulka 8.1:** Parametry multimetru 3485A

Parametr	3458A
Počet digitů	8.5
Rozlišení	max 100 nV
Linearita	0.5 + 0.05 ppm*
Přesnost	0.5 + 0.05 ppm*

\* (ppm hodnoty + ppm z rozsahu 10 V)

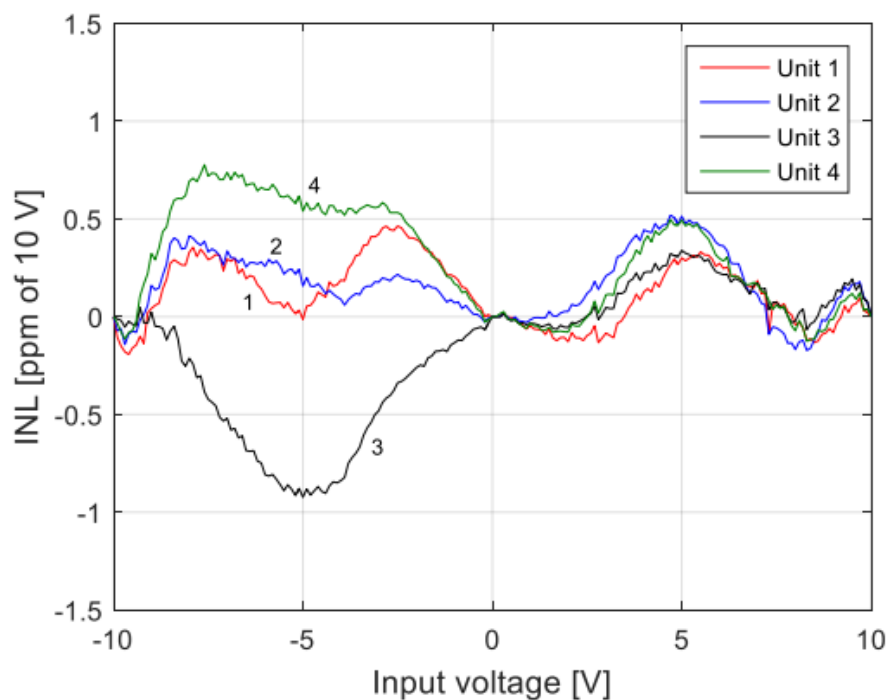
Na obrázku níže jsou pro oba kanály vynesena residua do grafu pro měření pro oba rozsahy.



**Obrázek 8.14:** Residua pro rozsah  $\pm 0.5$  V **Obrázek 8.15:** Residua pro rozsah  $\pm 10$  V

## Porovnání s měřením v CERN

Vzhledem k dostupnosti měření v CERNu je možné linearitu porovnat s jejich DAQ modulem. Na obrázku 8.16 jsou residua pro rozsah  $\pm 10$  V pro 4 různé jednotky. Rozdíl mezi provedenými měřeními je ten, že v CERNu byly hodnoty pouze porovnány s měřicím přístrojem a hodnoty residuí nebyly určeny proložením přímkou.



Obrázek 8.16: Graf residuí linearity, CERN [23]

Získaná data byla také zapsána do tabulky 8.17.

Unit	Positive INL (0 to +10 V)		Negative INL (-10 V to 0)	
	INL [ppm]	at input [V]	INL [ppm]	at input [V]
1	$0.33 \pm 0.08$	5.5	$0.46 \pm 0.06$	-2.5
2	$0.52 \pm 0.07$	4.7	$0.41 \pm 0.09$	-8
3	$0.34 \pm 0.08$	5	$-0.92 \pm 0.08$	-5
4	$0.49 \pm 0.08$	5	$0.78 \pm 0.09$	-7.6

Obrázek 8.17: Hodnoty residuí, CERN [23]

Do tabulky 8.2 byla pro lepší porovnání vypsána data pro nižší rozsah z grafu residuí ve stejném formátu jako v tabulce CERNU 8.17.

Tabulka 8.2: Maximální hodnoty residuí pro všechny kanály pro nižší rozsah

Kanál	Kladný rozsah		Záporný rozsah	
	Residua ppm	napětí V	Residua ppm	napětí V
X	-0.95	0.49	0.89	-0.05
Y	-1.08	0	0.79	-0.05
Z	-0.99	0	0.94	-0.49

Tabulka 8.3 obsahuje data residuí pro vyšší rozsah.

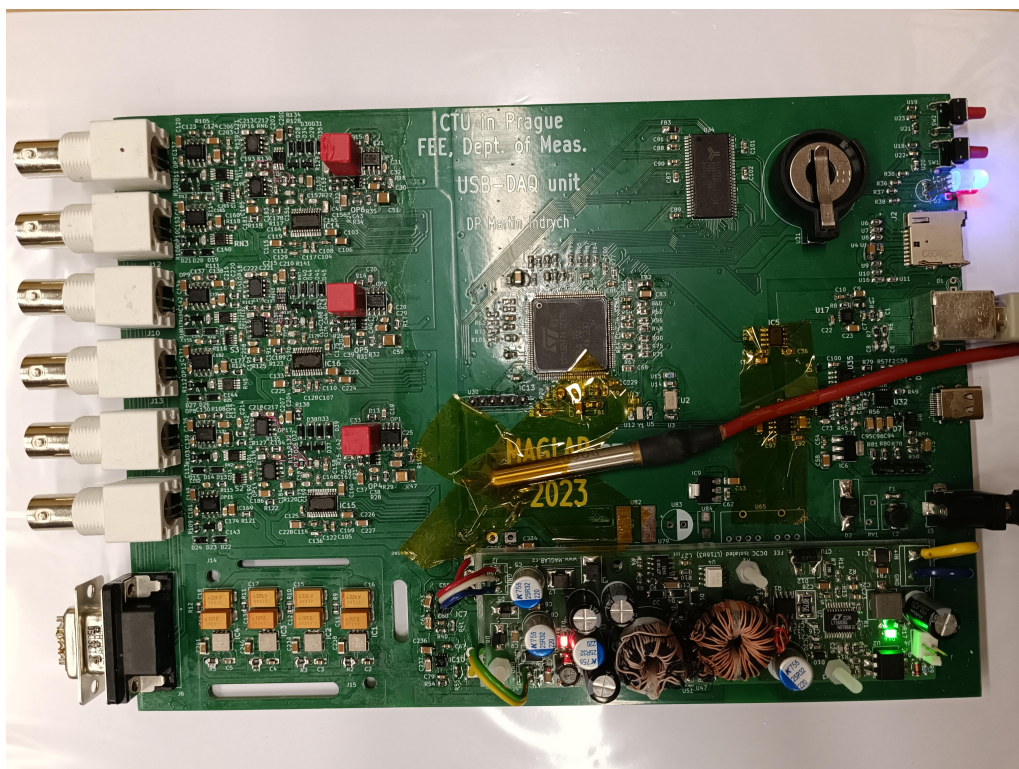
**Tabulka 8.3:** Maximální hodnoty residuí pro všechny kanály pro vyšší rozsah

Kanál	Kladný rozsah		Záporný rozsah	
	Residua ppm	napětí V	Residua ppm	napětí V
<b>X</b>	0.60	6.01	1.23	-9.95
<b>Y</b>	0.42	6.01	1.11	-9.95
<b>Z</b>	0.47	6.01	1.16	-9.95

Porovnávat je možné pouze vyšší rozsah, protože nižší rozsah není v modulu od CERNu vytvořen. Kladný rozsah residuí je velmi podobný měření z CERNu, naopak záporný rozsah má hodnoty residuí až dvojnásobně větší. Obecně ale testováním vyšlo najevo, že sestavený modul má velmi vysokou linearitu.

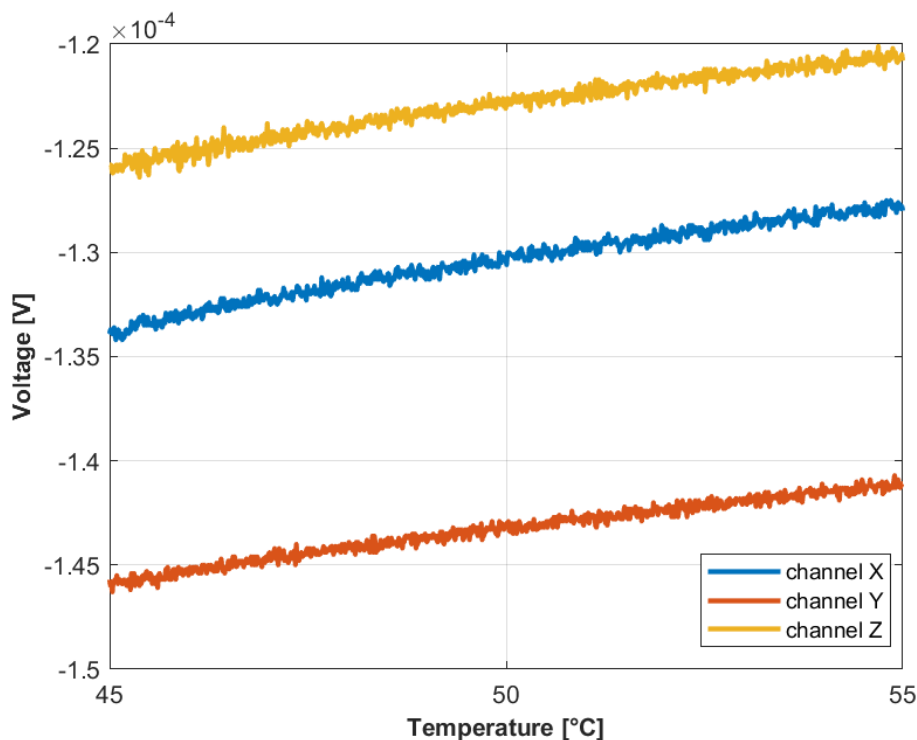
### 8.3 Teplotní stabilita

Teplotní stabilita byla testována pomocí pece, ve které byla deska postupně ohřívána z teploty 45 °C na teplotu 55 °C. Na desku byl připevněn tepelný senzor PT100 podle obrázku 8.18. Senzor PT100 byl zapojen pomocí čtyř svorek do multimetru Keithley 2100, na kterém byl nastaven režim pro měření s PT100. Deska byla vložena do pece, ve které se postupně ohřívala a každých 30 sekund byla zapsána teplota desky. Nastavení vzorkovací rychlosti ADC bylo na hodnotu 5 sps. Vstupy všech kanálů byly zkratovány zem a měření bylo nastaveno na vyšší rozsah.



Obrázek 8.18: Připevnění PT100 na desku pro měření teploty

Obrázek 8.19 ukazuje měřené hodnoty s měnící se teplotou. Z tohoto grafu je vidět, že s rostoucí teplotou klesá hodnota offsetu. Přesná hodnota o kterou se napětí mění byla stanovena na  $0.5 \mu V/^{\circ}C$  pro všechny kanály, což pro daný rozsah odpovídá hodnotě  $0.025 \text{ ppm}/^{\circ}C$ .



Obrázek 8.19: Graf teplotní závislosti pro teploty 45 - 55 °C

### Porovnání s měřením v CERN

V projektu CERNu bylo provedeno testování s použitím tepelné regulace a bez tepelné regulace. Vzhledem k tomu, že mnou sestavený modul neobsahuje možnost tepelné regulace, bylo porovnání provedeno se stejným měřením v CERNu. Tabulka na obrázku 8.20 obsahuje teplotní stabilitu a její drift.

Unit	Offset drift [ppm/°C]	Gain drift [ppm/°C]
1	+0.041 ± 0.0024	+1.80 ± 0.014
2	+0.132 ± 0.0025	+0.303 ± 0.0056
3	-0.078 ± 0.0019	+0.684 ± 0.0047
4	-0.045 ± 0.0022	+0.957 ± 0.0079

Obrázek 8.20: Tabulka teplotní stability, CERN [23]

Při porovnání offsetu je vidět, že hodnota 0.025 ppm/°C je dokonce menší než hodnota která byla získána měřením v CERNu. Obecně ale platí, že provedené měření vykazuje nízkou teplotní nestabilitu.

## 8.4 Frekvenční odezva

Frekvenční odezva byla měřena pomocí generátoru harmonického signálu Tektronix AFG3022C. Měření probíhalo tak, že byl nastaven sinusový signál s amplitudou  $\pm 10$  V nejprve s frekvencí 1 Hz. Následně se frekvence zvyšovala až do chvíle, kdy se hodnota amplitudy měřené pomocí DAQ modulu snížila na 71% (-3 db) maximální hodnoty ( $\pm 7.1$  V).

Měřením bylo zjištěno, že frekvence při které modul měřil 71% amplitudy signálu odpovídá 320 Hz.

## 8.5 Vyhodnocení testování a vylepšení

Výsledky testování modulu na offset, šum, linearitu, teplotní stabilitu a frekvenční odezvu ukázaly, že modul byl sestaven správně a dosahuje velmi dobrých vlastností napříč testovanými oblastmi a splňuje požadavky pro DAQ modul určený k měření na 3 osém magnetometru.

Porovnání sestaveného modulu s komerčními je velmi složité, protože většina komerčních produktů nemá zveřejněné veškeré parametry a je tedy obtížné určit který modul je lepší. Z vybraných DAQ modulů v kapitole 2 není žádný svými vlastnostmi podobný tomu sestavenému. Všechny moduly mají horší veškeré zjistitelné parametry. Cenu je u sestaveného modelu také těžké určit, je nutné započítat nejen cenu součástí, ale také práci za návrh, sestavení a testování modulu. Samotnou cenu HW vybavení je možné odhadnout na 15 000 Kč.

I když sestavený modul vykazuje velmi dobré parametry, je možné pomocí změn v návrhu dosáhnout ještě lepších výsledků. Například teplotní stabilitu by bylo možné zlepšit tím, že bude do obvodu přidán senzor teploty, který bude na základě naměřené teploty desky měnit hodnotu naměřeného napětí a korigovat tím chybu způsobenou změnou teploty. Dalším zlepšením je kompenzace linearity která je nastíněna na fóru [35]. Deska je také připravena na implementaci RTC<sup>1</sup> pro uložení času a datumu který by bylo možné vepsat do měřených záznamů.

---

<sup>1</sup>Hodiny reálného času (Real-time clock)





# Závěr

Práce začala důkladným studiem problematiky akvizice dat, kde bylo nutné porozumět nejen jednotlivým částem DAQ modulu, ale i procesu převodu dat z analogového světa do digitální podoby. Pochopení problematiky bylo kritické pro definování požadavků na modul a zhodnocení parametrů při porovnání jednotlivých modulů od různých výrobců.

Analýza trhu s dostupnými zařízeními byla dalším krokem, při kterém byla zvažena vhodnost komerčních produktů vzhledem k projektovým specifikacím a ceně. Rozhodnutí ve prospěch sestavení vlastního modulu bylo podpořeno analýzou parametrů DAQ modulů na trhu vzhledem ke stanoveným požadavkům, kterým příliš všestranné moduly na komerčním trhu neodpovídaly.

Dalším bodem bylo navržení blokového schématu modulu a následné vytvoření schématu a desky plošných spojů. Klíčové komponenty, jako analogově-digitální převodník, napěťová reference a mikrokontrolér, byly pečlivě vybrány a integrovány do návrhu. Spolu s nimi byly rozhodnuto o použití UART-USB převodníků, externí paměti SDRAM, SD karty pro offline ukládání dat a USB-C pro možnost využití power delivery.

Pro usnadnění práce s DAQ modulem byl vytvořen počítačový program v Qt-Creator. Program byl vytvořen pro platformu Windows 10. Pomocí vyvinutého programu je po použití USB kabelu možné zobrazování měřených dat v reálném čase, ukládání dat do souboru, nastavení napěťových rozsahu nebo rychlosti dat.

V závěrečné fázi práce bylo provedeno důkladné testování DAQ modulu, které se zaměřovalo na hodnoty offsetu, šumu, linearity, teplotní závislosti a frekvenční odezvy. Tímto způsobem byly jasně stanoveny a určeny parametry sestaveného DAQ modulu. Porovnáním s vybranými cenově blízkými DAQ moduly bylo zjištěno, že sestavený modul dosahuje lepších parametrů a investice do návrhu a sestavení mo-

dulu nebyla zbytečná. Také bylo stanoveno potenciální zlepšení modulu při dalším návrhu a to přidání teplotní kompenzace, která se aktuálně na desce nenachází. Tato změna by vedla na lepší teplotní stabilitu.

Celkově lze konstatovat, že diplomová práce úspěšně splnila své cíle a jejím výstupem je kompletní (po hardwarové i softwarové stránce) nástroj pro sběr a vyhodnocení dat z tří kanálového magnetometru. Sestavený modul umožňuje měření ve dvou rozsazích ( $\pm 10$  V a  $\pm 0.5$  V) rychlostí 5 - 1000 vzorků za sekundu, maximální hodnota offsetu je před kalibrací  $130 \mu\text{V}$ , šum dosahuje maximálně hodnot 0.5 ppm, linearita modulu byla stanovena s maximální odchylkou 1.23 ppm, teplotní závislost ovlivňuje měřenou hodnotu o 0.025 ppm (bez teplotní kompenzace) a pro frekvenční odezvu byla změřena hodnota frekvence 320 Hz.

# Bibliografie

1. *Potential black force – digitize Godzilla | Cyber security technical information* [<http://www.antihackingonline.com/system/potential-black-force-digitize-godzilla/>].
2. *01\_Vzorkování, AD převodníky, osciloskopy TEXT 2023.pdf*. Dostupné také z: [https://moodle.fel.cvut.cz/pluginfile.php/373523/mod\\_resource/content/1/01\\_Vzorkov%C3%A1n%C3%AD%20AD%20p%C5%99evodn%C3%ADky%20osciloskopy%20TEXT%202023.pdf](https://moodle.fel.cvut.cz/pluginfile.php/373523/mod_resource/content/1/01_Vzorkov%C3%A1n%C3%AD%20AD%20p%C5%99evodn%C3%ADky%20osciloskopy%20TEXT%202023.pdf).
3. LAUGHTON, M.A.; WARNE, D.J. *Transient Electromagnetic-Thermal Non-destructive Testing*. 2003.
4. *Zkreslení aliasing :: MEF*. Dostupné také z: <http://fyzika.jreichl.com/main/article/print/1366-zkresleni-aliasing>.
5. *Anti-aliasing Filter Design and Applications in Sampling | Advanced PCB Design Blog | Cadence*. Dostupné také z: <https://resources.pcb.cadence.com/blog/2020-anti-aliasing-filter-design-and-applications-in-sampling>.
6. THORBY, Douglas. *Structural Dynamics and Vibration in Practice*. Basic Concepts. Elsevier, [b.r.].
7. *High-speed ADCs (10 MSPS) | TI.com*. [B.r.]. Dostupné také z: <https://www.ti.com/data-converters/adc-circuit/high-speed/overview.html>.
8. *Precision ADCs | TI.com*. Dostupné také z: <https://www.ti.com/data-converters/adc-circuit/precision-adcs/overview.html#second>.
9. VYVOJ.HW.CZ. *Úvod do světa napěťové reference – 1. díl* [online]. 2018. [cit. 2023-04-16]. Dostupné z: <https://vyvoj.hw.cz/teorie-a-praxe/uvod-do-sveta-napetove-reference-1-dil.html>.

10. BAKER, Jonathan. Voltage Reference Long-Term Stability Reduces Industrial Process Control Calibration Costs. *Analog Devices Technical Articles*. 2018. Dostupné také z: <https://www.analog.com/en/technical-articles/voltage-reference-longterm-stability-reduces-industrial-process-control-calibration-costs.html>.
11. *Státní etalon stejnosměrného elektrického napětí* | Český metrologický institut. Dostupné také z: <https://www.cmi.cz/statni%20etalon%20stejnosmerneho%20napeti>.
12. INSTRUMENTS, Texas. *Tips and tricks for designing with voltage references (Rev. A)*. Dostupné také z: [https://www.ti.com/lit/eb/slyc147a/slyc147a.pdf?ts=1702044331067&ref\\_url=https%253A%252F%252Fwww.google.com%252F](https://www.ti.com/lit/eb/slyc147a/slyc147a.pdf?ts=1702044331067&ref_url=https%253A%252F%252Fwww.google.com%252F).
13. INSTRUMENTS, Texas. *REF35 Ultra Low-Power, High-Precision Voltage Reference*. Dostupné také z: <https://www.digikey.cz/en/product-highlight/t/texas-instruments/ref35-ultra-low-power-high-precision-voltage-reference>.
14. LIS, Marek. *Understanding Voltage References: Using a Shunt Reference as a Comparator*. Dostupné také z: [https://e2e.ti.com/blogs\\_/archives/b/precisionhub/posts/understanding-voltage-references-part-3-how-to-achieve-shunt-reference-flexibility-with-series-reference-precision](https://e2e.ti.com/blogs_/archives/b/precisionhub/posts/understanding-voltage-references-part-3-how-to-achieve-shunt-reference-flexibility-with-series-reference-precision).
15. DEAN, Christopher. *Understanding Voltage References: Using a Shunt Reference as a Comparator*. Dostupné také z: [https://e2e.ti.com/blogs\\_/archives/b/precisionhub/posts/understanding-voltage-references-part-4-using-a-shunt-reference-as-a-comparator](https://e2e.ti.com/blogs_/archives/b/precisionhub/posts/understanding-voltage-references-part-4-using-a-shunt-reference-as-a-comparator).
16. INSTRUMENTS, Texas. *Delta-Sigma ADC Basics: Understanding the Delta-Sigma Modulator*. 2015. Dostupné také z: [https://e2e.ti.com/blogs\\_/archives/b/precisionhub/posts/delta-sigma-adc-basics-understanding-the-delta-sigma-modulator](https://e2e.ti.com/blogs_/archives/b/precisionhub/posts/delta-sigma-adc-basics-understanding-the-delta-sigma-modulator).
17. INSTRUMENTS, Texas. *How delta-sigma ADCs work, Part 2*. Dostupné také z: <https://www.ti.com/lit/an/slyt438/slyt438.pdf>.

18. INSTRUMENTS, Texas. *ADS126x 32-Bit, Precision, 38-kSPS, Analog-to-Digital Converter (ADC) with Programmable Gain Amplifier (PGA) and Voltage Reference datasheet (Rev. C)*. Dostupné také z: <https://www.ti.com/lit/ds/symlink/ads1263.pdf>.
19. TME. *DAQ970A KEYSIGHT TECHNOLOGIES*. Dostupné také z: <https://www.tme.eu/cz/details/daq970a/systemy-sberu-dat/keysight-technologies/>.
20. INSTRUMENTS, National. *NI-9239*. Dostupné také z: <https://www.ni.com/cs-cz/shop/model/ni-9239.html>.
21. DEVICES, Analog. *32-Bit Oversampling ADC with Configurable Digital Filter*. Dostupné také z: <https://www.ti.com/lit/ds/symlink/ads1263.pdf?ts=1702065949661>.
22. DEVICES, Analog. *AD7177-2*. Dostupné také z: <https://www.analog.com/media/en/technical-documentation/data-sheets/AD7177-2.pdf>.
23. BEEV, Nikolai. *HPM7177 EVALUATION*. Dostupné také z: [https://edms.cern.ch/ui/file/2302118/1/HPM7177\\_Evaluation\\_docx\\_cp.pdf](https://edms.cern.ch/ui/file/2302118/1/HPM7177_Evaluation_docx_cp.pdf).
24. BEEV, Nikolai. *OPT ADC 10k 32b 1cha (HPM7177)*. Dostupné také z: <https://ohwr.org/project/opt-adc-10k-32b-1cha/wikis/home>.
25. HOOVER, Guy. *Reference Filter Increases 32-Bit ADC SNR by 6dB*. Dostupné také z: [https://www.analog.com/media/en/reference-design-documentation/design-notes/dn568f\\_web.pdf](https://www.analog.com/media/en/reference-design-documentation/design-notes/dn568f_web.pdf).
26. INSTRUMENTS, Texas. *ADS5400 12-Bit, 1-GSPS Analog-to-Digital Converter datasheet (Rev. C)*. Dostupné také z: <https://www.ti.com/lit/ds/symlink/ads5400.pdf>.
27. DEVICES, Analog. *LT5400 - Quad Matched Resistor Network*. Dostupné také z: <https://www.analog.com/media/en/technical-documentation/data-sheets/5400fc.pdf>.
28. ELPROCUS. *Thin Film Resistor : Construction, Working, Properties and Its Applications*. Dostupné také z: <https://www.elprocus.com/thin-film-resistor/>.

29. DEVICES, Analog. *ADA4523-1: 36 V, Low Noise, Zero Drift Op Amp*. Dostupné také z: <https://www.analog.com/media/en/technical-documentation/data-sheets/ada4523-1.pdf>.
30. INSTRUMENTS, Texas. *TPS7A49 36-V, 150-mA, Ultralow-Noise, Positive Linear Regulator*. Dostupné také z: <https://www.ti.com/lit/ds/symlink/tps7a49.pdf>.
31. DEVICES, Analog. *3 kV RMS Dual Channel Digital Isolators*. Dostupné také z: [https://www.analog.com/media/en/technical-documentation/data-sheets/ADuM1280\\_1281\\_1285\\_1286.pdf](https://www.analog.com/media/en/technical-documentation/data-sheets/ADuM1280_1281_1285_1286.pdf).
32. STMICROELECTRONICS. *SD Card + RTOS on F7 processor won't work with D-Cache enabled!* Dostupné také z: <https://community.st.com/t5/stm32-mcus-embedded-software/sd-card-rtos-on-f7-processor-won-t-work-with-d-cache-enabled-my/td-p/61275>.
33. GROUP, Qt. *Qt Creator, The AI-Enabled Cross-Platform IDE*. Dostupné také z: <https://www.qt.io/product/development-tools>.
34. MATLAB. *pwelch - Welch's power spectral density estimate*. Dostupné také z: <https://www.mathworks.com/help/signal/ref/pwelch.html#d126e153043>.
35. FORUM, EEVblog Electronics Community. *HPM7177 ADC from CERN*. Dostupné také z: <https://www.eevblog.com/forum/metrology/hpm7177-adc-from-cern/100/>.