

ČESKÉ VYSOKÉ UČENÍ TECHNICKÉ V PRAZE

**Fakulta elektrotechnická
Katedra mikroelektroniky**



**Návrh DPS a řídicího systému automatizovaného
ovládání zdroje vvn**

květen 2023

**Diplomant: František Štefanec
Vedoucí práce: Ing. Jan Hlaváček, Ph.D.**

I. OSOBNÍ A STUDIJNÍ ÚDAJE

Příjmení: **Štefanec** Jméno: **František** Osobní číslo: **474620**
Fakulta/ústav: **Fakulta elektrotechnická**
Zadávající katedra/ústav: **Katedra mikroelektroniky**
Studijní program: **Elektronika a komunikace**
Specializace: **Elektronika**

II. ÚDAJE K DIPLOMOVÉ PRÁCI

Název diplomové práce:

Návrh DPS a řídicího systému automatizovaného ovládání zdroje vvn

Název diplomové práce anglicky:

Design of PCBs and Control System of Automated High Voltage Supply

Pokyny pro vypracování:

- 1) Prostudujte literaturu související se zadanou problematikou.
- 2) Na základě bodu 1) proveďte teoretický rozbor problematiky související s realizací řídicího systému automatizovaného ovládání zdroje vvn v laboratoři vysokých napětí katedry elektroenergetiky FEL-ČVUT v Praze.
- 3) Navrhněte obvodová schémata, desky plošných spojů pro měřicí systém automatizovaného ovládání a dále řídicí systém, včetně uživatelského rozhraní pro ovládání zdroje vvn pomocí osobního počítače.
- 4) Realizujte desky plošných spojů a jejich osazení součástkami tak, aby byly připraveny pro montáž do stávajícího ovládacího pultu zdroje vvn.
- 5) Zjistěte vlastnosti realizovaného systému automatizovaného ovládání.
- 6) Zhodnoťte dosažené výsledky.

Seznam doporučené literatury:

- [1] Hauschild, W., Lemke, E.: High - Voltage Test and Measuring Techniques, Springer-Verlag Berlin Heidelberg, 2014.
- [2] Kuffel, E., Zaengl, W.S., Kuffel, J.: High Voltage Engineering Fundamentals, Newnes, Oxford 2000.
- [3] Záhlava, V.: Návrh a konstrukce desek plošných spojů, BEN - technická literatura, Praha 2010.

Jméno a pracoviště vedoucí(ho) diplomové práce:


Ing. Jan Hlaváček, Ph.D. katedra elektroenergetiky FEL

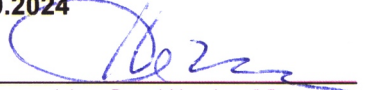
Jméno a pracoviště druhé(ho) vedoucí(ho) nebo konzultanta(ky) diplomové práce:


Datum zadání diplomové práce: **19.09.2022**

Termín odevzdání diplomové práce: _____

Platnost zadání diplomové práce: **24.09.2024**

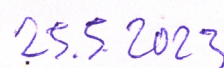

Ing. Jan Hlaváček, Ph.D.
podpis vedoucí(ho) práce



prof. Ing. Pavel Hazdra, CSc.
podpis vedoucí(ho) ústavu/katedry


prof. Mgr. Petr Páta, Ph.D.
podpis děkana(ky)

III. PŘEVZETÍ ZADÁNÍ

Diplomant bere na vědomí, že je povinen vypracovat diplomovou práci samostatně, bez cizí pomoci, s výjimkou poskytnutých konzultací. Seznam použité literatury, jiných pramenů a jmen konzultantů je třeba uvést v diplomové práci.


Datum převzetí zadání


Podpis studenta

Čestné prohlášení

Prohlašuji, že jsem zadanou diplomovou prací zpracoval sám s přispěním vedoucího práce a konzultanta a používal jsem pouze literaturu v práci uvedenou. Dále prohlašuji, že nemám námitek proti půjčování nebo zveřejňování mé diplomové práce nebo její části se souhlasem katedry.

Datum:

.....
podpis diplomanta

~ **Poděkování**

Děkuji vedoucímu práce Ing. Janu Hlaváčkovi, Ph.D. za konzultace, ochotu a pomoc s realizací této diplomové práce.

Abstrakt

Tato diplomová práce se zabývá metodami měření velmi vysokého napětí, návrhem schémat, plošných spojů a firmware pro automatizovaný měřicí systém ovládatelný pomocí osobního počítače, konstrukcí zmíněného systému a ověřením jeho funkčnosti. Samotná zmíněná konstrukce se skládá z několika částí – z analogové desky plošných spojů obsahující obsluhu optoizolovaných vstupů, relé a pomocné měniče napětí; řídicí desky obsahující vyhodnocovací mikrořadič; desky pro řízení motoru (obsahující snižovací měnič); a modulů pro opticky izolovanou komunikaci mezi PC a měřicím systémem.

Klíčová slova

Velmi vysoké napětí, měřicí systém, návrh plošných spojů, konstrukce zařízení, mikrořadič, optická izolace

Abstract

This final thesis deals with the description of methods of measuring very high voltages, with the design of schematics, printed circuit boards and firmware for an automated measurement system controllable through a personal computer, and the verification of its functionality. The constructed device consists of several parts – an analog circuit board handling optical isolation for measurements, relays, and containing auxiliary voltage regulators; a control board with a microcontroller; a motor control module based on a step-down converter; and modules for optically isolated communication between the measurement device and the personal computer.

Keywords

Very high voltage, measurement system, circuit board design, construction, microcontroller, optical isolation

Obsah

1	Seznam zkratek	9
2	Úvod	10
3	Metody měření obvodových veličin v obvodech vysokého napětí	10
3.1	Měřicí transformátory	11
3.2	Kapacitní děliče	11
3.3	Rezistivní a další metody měření	12
4	Obecný popis projektu	13
4.1	Obecné specifikace	13
4.2	Blokové schéma zařízení	14
5	Návrh a realizace hardwarové části	14
5.1	Propojovací a analogová deska	14
5.1.1	Bezpečnost	15
5.1.2	Schémata desky	16
5.1.3	Popis části s optočleny a relé	18
5.1.4	Popis napájecí části	20
5.1.5	Popis logické části	21
5.1.6	Popis izolované analogové části	21
5.1.7	Popis zbylé analogové části	23
5.1.8	Pomocný transformátor	23
5.1.9	Realizovaná hlavní DPS	24
5.2	Procesorová deska	25
5.2.1	Popis funkce procesorové desky	25
5.2.2	Realizovaná procesorová DPS	27
5.3	Opticky izolovaná komunikace s osobním počítačem	28
5.3.1	Převodník USB-OptoUART	28
5.3.2	Převodník OptoUART-UART	30
5.4	Deska řízení motoru	31
5.4.1	Výkonová část	31
5.4.2	Generátor pilovitého průběhu	32
5.4.3	Řídicí logika	33
5.4.4	Realizovaná DPS řízení motoru	34

5.4.5	Regulátor pro desku řízení motoru	34
6	Softwarová a firmwarová část	35
6.1	Základní informace	35
6.2	Popis funkce	35
6.3	Zpracování dat	37
6.4	Seznam příkazů	38
6.5	Ukázka textového rozhraní	40
7	Závěr	40

Seznam obrázků

1	Blokové schéma	14
2	Schéma části s optočleny a relé	16
3	Schéma zdrojové části	16
4	Schéma části s konektory a tranzistory pro řízení relé	17
5	Schéma části analogového izolátoru	17
6	Realizovaná DPS	24
7	Schéma procesorové desky	25
8	Realizovaná procesorová deska	27
9	Schéma provizorního převodníku napěťových úrovní oscilátoru	27
10	Schéma desky převodníku USB na opticky izolovaný UART	28
11	Realizovaný USB převodník včetně opravné desky	29
12	Schéma desky vysílače/přijímače pro OptoUART	30
13	Realizovaný převodník včetně opravné desky	30
14	Schéma desky pro řízení motoru	31
15	Osázená DPS řízení motoru	34
16	Schéma usměrňovače a regulátoru	34
17	Prototyp usměrňovače a regulátoru	35
18	Provoz textového rozhraní	40

1 Seznam zkratek

VVN	<i>Velmi vysoké napětí</i> – napětí v rozsahu 52 až 300 kV
MCU	<i>Microcontroller Unit</i> – mikrořadic
CT	<i>Current Transformer</i> – proudový transformátor
ESD	<i>Electrostatic Discharge</i> – výboj statické elektriny
EOS	<i>Electrical Overstress</i> – elektrické přetížení
EMI	<i>Electro-Magnetic Interference</i> – elektromagnetické rušení
EMC	<i>Electro-Magnetic Compatibility</i> – elektromagnetická kompatibilita
MOV	<i>Metal Oxide Varistor</i> – varistor konstruovaný z oxidů kovů
TVS	<i>Transient Voltage Suppressor</i> – transil
IGBT	<i>Insulated Gate Bipolar Transistor</i> – bipolární tranzistor s izolovaným hradlem
GND	<i>Ground</i> – zem
PCB	<i>Printed Circuit Board</i> – deska plošných spojů, v češtině je běžně používaná zkratka <i>DPS</i>
CF	<i>Crest Factor</i> – činitel výkyvu, poměr špičkové hodnoty střídavého signálu k efektivní
RMS	<i>Root Mean Square</i> – efektivní hodnota
TX	<i>Transmitter/transmission/transmit</i> – vysílač/vysílání
RX	<i>Receiver/reception/receive</i> – přijímač/příjem
VN	<i>Vysoké napětí</i> – napětí typicky vyšší než 1 kV; od 52 kV dále děleno
DC, AC	<i>Direct Current</i> či <i>Alternating Current</i> – stejnosměrný či střídavý proud, ale často používáno i pro ostatní veličiny
ss., st.	– stejnosměrný, střídavý
PWM	<i>Pulse Width Modulation</i> – pulzně šířková modulace
GPIO	<i>General Purpose Input/Output</i> – vstupně/výstupní piny s obecným použitím, programově říditelné
CTR	<i>Current Transfer Ratio</i> – přenos proudu, typický parametr optočlenů

2 Úvod

Cílem této práce je vytvořit modulární, univerzální systém pro ovládání vysokonapěťového transformátoru TuR v laboratoři vysokých napětí [1, 2] na Katedře elektroenergetiky Fakulty elektrotechnické ČVUT. Transformátor je zde řízen pomocí nastavitelného autotransformátoru. Autotransformátor napájí samotný vysokonapěťový transformátor a je ovládan stejnosměrným elektrickým motorem (240 V, 1 A). Výstupní napětí vysokonapěťového transformátoru je snímáno pomocí kapacitního děliče napětí. Zobrazení obvodových veličin je realizováno převážně na ovládacím pultu panelovými měřicími přístroji, výstup kapacitního děliče je měřen externím přístrojem. Na samotném ovládacím pultu je také realizováno ovládání motoru pomocí tlačítek. Většina současné konstrukce je napájena přímo ze síťového napětí a je manuálně ovládaná. Toto řešení je velice robustní, ale jeho podstatná nevýhoda je nemožnost automatizovaně ukládat naměřená data či automaticky měnit napětí bez zásahu uživatele.

Tato práce se tedy zabývá návrhem modulárního řešení skládajícího se z modulů, které jsou určeny pro instalaci do současného ovládacího pultu, s možností použití původního měřicího systému či přepnutí na počítačově řízený systém dle potřeby – například pomocí sady relé, s tím, že měřicí vstupy buzené ze zdrojů s dostatečně nízkou impedancí mohou být zapojeny paralelně. Modulární řešení přináší výhodu v podobě snazší opravitelnosti, či upravitelnosti v případě, že získané parametry budou nevyhovující.

3 Metody měření obvodových veličin v obvodech vysokého napětí

Měření napětí v řádu stovek kV přináší různá úskalí. Přímé měření běžnými přístroji není prakticky možné, mezi používané metody patří měření pomocí kapacitních děličů či pomocí transformátorů – toto lze využít pro měření střídavých napětí. Pro měření jak stejnosměrných, tak střídavých napětí lze použít i rezistivní dělič či elektrostatický voltmetr. Následující porovnání vychází z informací z díla [3].

3.1 Měřicí transformátory

Měřicí potenciálové transformátory transformují vysoké střídavé napětí na nízké napětí s velkou přesností, co se týká předpovídatelnosti zkreslení absolutní hodnoty či fáze měřeného napětí. Jejich typické využití je v rámci rozvodné sítě. Menší potenciálové transformátory se vstupním napětím do 100 kV jsou často zalité v umělé pryskyřici. Konstrukce potenciálových transformátorů pro vyšší frekvence je poměrně složitá kvůli vlivům parazitních kapacit.

Měřicí transformátory lze použít i pro měření střídavých proudů, ale mívají podstatně odlišnou konstrukci od potenciálových transformátorů. Vyrábí se i ve variantách, kdy je (typicky toroidní) jádro otevíratelné, takovou konstrukci lze nainstalovat na vodič bez nutnosti jeho přerušit. Tyto transformátory je nutné provozovat s vhodnou zátěží s typicky poměrně malou impedancí, při rozpojení zátěže se na výstupu proudového transformátoru objeví velké napětí, které může poškodit samotný transformátor, připojené zařízení či způsobit úraz elektrickým proudem.

3.2 Kapacitní děliče

Kapacitní děliče fungují na podobném principu jako odporové děliče, napětí výstupu je závislé na poměru impedancí (kde v tomto případě naprosto dominuje reaktivní složka). Narozdíl od rezistorů (dokud se nedostaneme na frekvence, kde parazitní kapacity hrají podstatnou roli) je reaktance nepřímo úměrná frekvenci. Horní kondenzátor v děliči je namáhaný většinou výstupního napětí, je nainstalován mezi vysokonapěťovým uzlem a výstupním uzlem, z výstupního uzlu je nainstalován vůči referenčnímu uzlu (typicky uzemněnému) kondenzátor s mnohokrát větší kapacitou, na kterém je měřeno napětí.

Ve zmíněné vysokonapěťové laboratoři je dostupných několik kapacitních děličů či měřících kondenzátorů (mimo jiné Haefely 400 kV, 50 pF a TuR 550 kV, 40 pF), jeden ze zmíněných bude pravděpodobně použit ve zmiňované konstrukci.

Tento typ kondenzátorů bývá realizován jako dva vodivé objekty s tvarem bez ostrých hran (koule či toroidy) a jasně danou vzdáleností. Ostré hrany vedou k lokální vyšší intenzitě elektrického pole a riziku průrazu.

Pro orientační účely jsou zde uvedeny hodnoty napětí a proudu pro kapacitu 50 pF při napětí 300 kV a frekvenci 50 Hz spolu s výpočtem:

$$Z_C = \frac{1}{j \cdot 2 \cdot \pi \cdot f \cdot C} \approx -j63,7 \text{ M}\Omega ; I = \frac{U}{Z_C} \approx j4,7 \text{ mA} \quad (1)$$

I s takto nízkou kapacitou zde protéká proud 4,7 mA (s fázovým posuvem 90°). Pro dělicí poměr 1:300000 pro získání napětí 1 V bude potřebná spodní kapacita okolo 15 μF , jejíž reaktance bude $\sim 212 \Omega$.

Určité riziko představuje fakt, že impedance zde výrazně klesá s rostoucí frekvencí. Pokud by například došlo k výboji z VN uzlu do země a prudkému vybití kapacity, pro orientační účely řekněme maximální strmost změny napětí (dU/dt) $\approx 300 \text{ kV}$ za 50 ns (bude omezena mimo jiné indukčností cesty výboje), špičkový proud, pokud by nebyl výrazně omezen indukčnostmi přívodů ke kondenzátoru, by odpovídal:

$$I_{\max} = \max \frac{du(t)}{dt} \cdot C \approx 300 \text{ A} \quad (2)$$

Toto je proud bohatě dostačující pro destrukci jakékoliv normální elektroniky. Po zažehnutí výboje se může náběžná hrana proudu pohybovat řádově v jednotkách až desítkách ns, na indukčnosti 50 nH (přibližná indukčnost 5 cm vodiče, např. sériově se spodním kondenzátorem) a náběhu 300 A během 10 ns by na ní byl úbytek napětí podle vzorce:

$$u_L(t) = \frac{di(t)}{dt} \quad (3)$$

okolo 1,5 kV. Tyto výpočty jsou velmi hrubé a pouze orientační, nicméně zdůrazňují nutnost ochrany měřicí elektroniky, pokud běžné integrované obvody pracují s napětími v řádu jednotek V. Ochrany budou zmíněny dále.

3.3 Rezistivní a další metody měření

Rezistivní děliče lze použít pro měření střídavých i stejnosměrných napětí, nicméně jsou ztrátové. Časová konstanta horní i spodní části děliče by měla být stejná – poměr impedancí by měl být zachován, aby byla přenosová charakteristika co nejplošší s měnící se frekvencí (detailněji popisuje [3]).

Ačkoliv budou v tomto projektu využity převážně kapacitní metody pro měření napětí, a rezistivní či transformátorové metody měření proudu, pro kompletnost jsou zde vyjmenovány některé další metody, opět viz [3]:

- Jiskřiště se standardními elektrodami pro měření napětí (ss. i st.)
- Hallův sensor pro měření proudu (ss. i st.)
- Rogowského cívka pro měření proudu (st.)

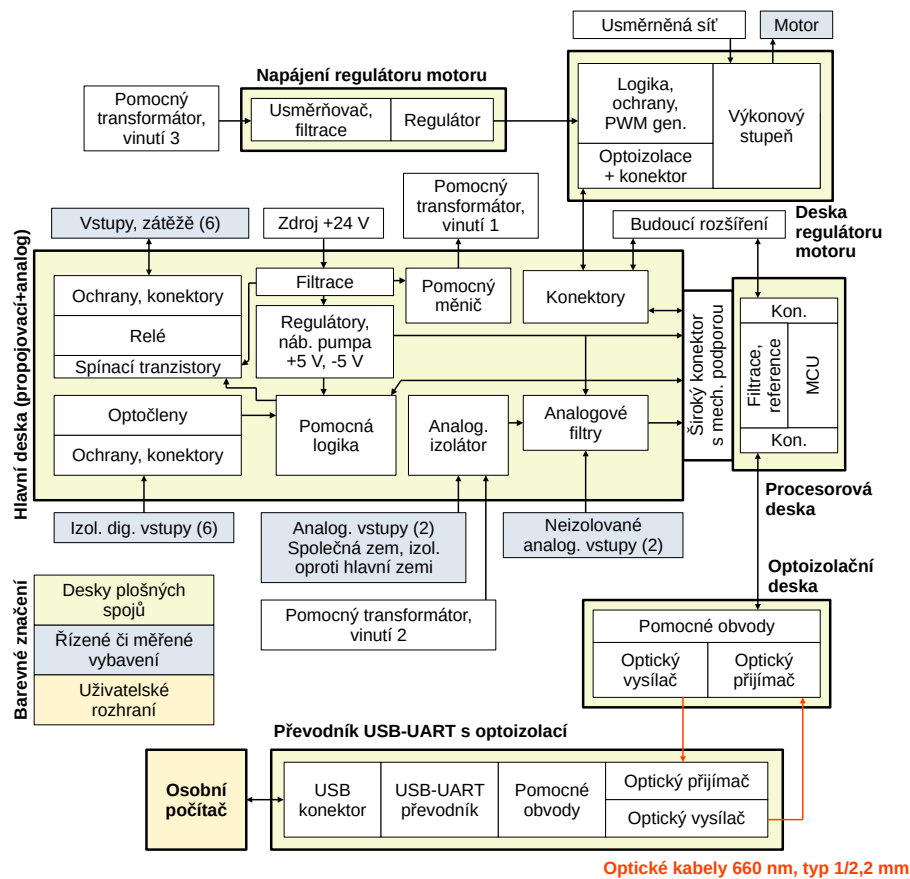
4 Obecný popis projektu

4.1 Obecné specifikace

Specifikace jsou velmi hrubě popsány v úvodu. Zde jsou zmíněny více do hloubky, spolu s očekávanými technickými parametry:

- Komunikace s běžným osobním počítačem přes USB rozhraní, pomocí pomocného modulu, skrz optické kabely.
- Zabudované textové uživatelské rozhraní přes sériový terminál, s jasně danými příkazy pro snadnou možnost rozšíření např. skrz Python.
- Chyba měření vztažená ke vstupním svorkám hlavní desky maximálně 1% v běžných provozních podmínkách (optimálně nižší), se snadnou kalibrací.
- Snadná upravitelnost - modularita.
- 6 digitálních optoizolovaných vstupů, tolerantních vůči síťovému napětí.
- 6 spínaných výstupů pomocí relé, tolerantních vůči síťovému napětí.
- 4 analogové vstupy, z toho 2 jsou optoizolované a mají vlastní zem. Ochrany (TVS) proti přiměřenému přetížení (ekvivalentní silnému ESD: >16 kV HBM).
- Konektory pro budoucí rozšíření.

4.2 Blokové schéma zařízení



Obrázek 1: Blokové schéma

5 Návrh a realizace hardwarové části

5.1 Propojovací a analogová deska

Tato deska obsahuje následující komponenty:

- Relé pro spínání externí zátěže (6x).
- Optočleny pro externí vstup (6x).
- Konektory pro případné rozšíření, nízkonapěťové vstupy (GPIO procesoru).

- Konektory pro 24 V napájecí zdroj, výstup pro pomocný transformátořek, vstup pro pomocný transformátor pro napájení analogového izolátoru.
- Výkonový oscilátor/měnič pro pomocný transformátor (symetrický obdélńíkový výstup 12 V, cca 50 kHz, zpomalené hrany pro omezení EMI)
- 2 optoizolované analogové vstupy s vlastní zemí.
- 2 analogové vstupy, obecné.
- Analogové dolní propusti.

5.1.1 Bezpečnost

V případě, že budou vstupy ke konektorům pro relé a optočleny připojované k zaříděním, které jsou napájeny z běžné sítě 230 V (typicky přepěťové kategorie 2), je nutné dodržet příslušné izolační vzdálenosti.

Mezi konektory pro relé oproti zemi, respektive dále mezi plovoucí zemí izolované analogové části, hlavní zemí, a individuálními optoizolačními obvody je vzdálenost vždy minimálně 6 mm, typicky ≥ 7 mm. Použité svorkovnice jsou dimenzované pro nominální provozní napětí 250 V_{RMS}. Izolace mezi kontakty svorkovnic je $\geq 2,5$ mm.

Ačkoliv v EU od roku 2020 byl nahrazen starší bezpečnostní standard IEC/EN 60950-1 novějším IEC/EN 62368-1, existující jednotlivé části dle IEC/EN 60950-1 by dle [4] měly být stále použitelné.

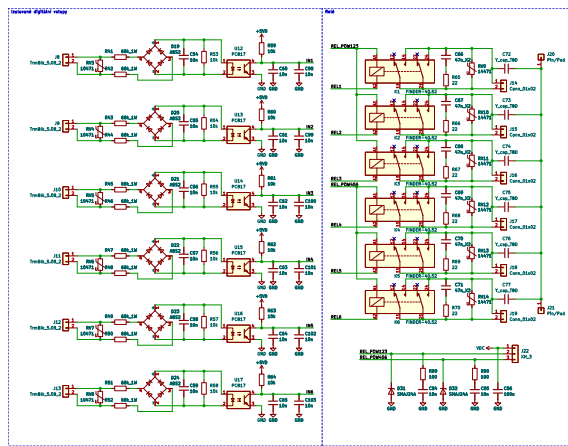
Pro zmiňované vzdálenosti jednotlivých síťových obvodů od části s malým napětím, kde chceme zesílenou izolaci, je minimální "creepage" vzdálenost (tzn. po povrchu, ne vzduchem) dle IEC/EN 60950-1 5,0 mm pro pracovní napětí 250 V_{rms}, třídu znečištění 2 a CTI třídu III (běžný FR4 DPS materiál) [5], což je zde dodrženo, stejně jako 2,5 mm pro základní izolaci tam, kde to je relevantní. Většina míst splňuje i hodnoty pro 320 či 400 V_{RMS}. Špičkové hodnoty napětí dle příslušných norem dosahují jednotky kV (4 kV/12 Ω pro CAT II, 300 V nom).

U dalších desek jsou použita stejná návrhová pravidla. Ovšem u jejich částí, které nejsou připojeny přímo k síti, ale špičkové napětí je nějakým způsobem omezeno, a zároveň se jedná pouze o funkční (ne bezpečnostní) izolaci (například za usměrněním, filtrací a omezení napětí MOVem), jsou brány hodnoty podle IPC-2221B vypočítané pomocí programu Saturn PCB

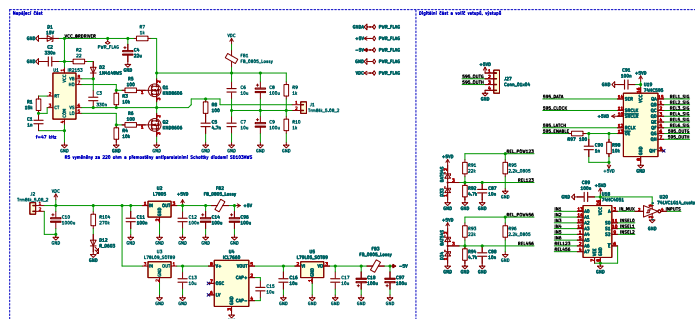
Calculator (2,325 mm pro 1 kV, 0,8 mm pro 500 V), s tím, že kde to je možné, je snaha držet vzdálenosti podstatně větší (2x).

5.1.2 Schémata desky

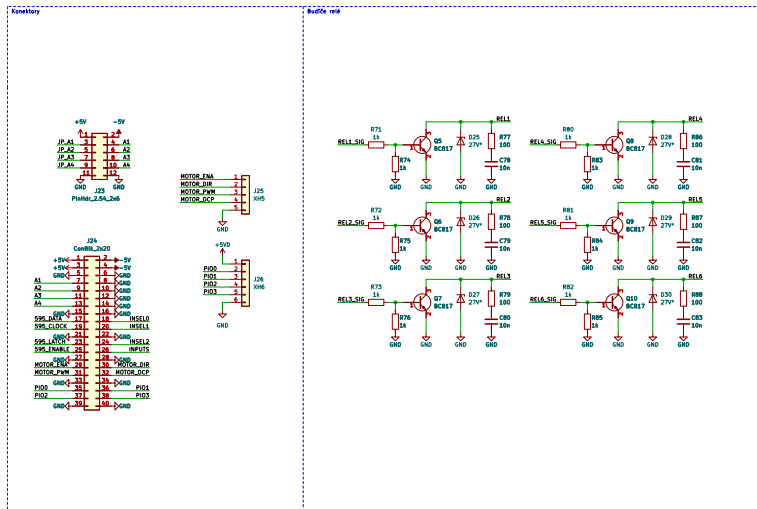
Schémat v původním formátu (navržená v programu KiCad 6) jsou dostupná v příloze. Zde jsou kvůli jejich velikosti rozdělena na jednotlivé části.



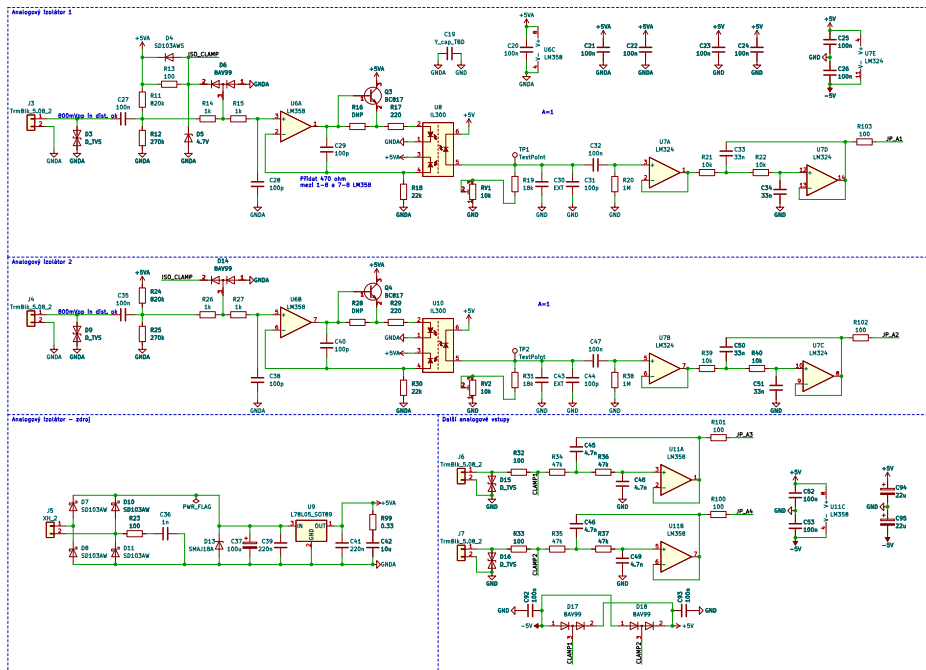
Obrázek 2: Schéma části s optočleny a relé



Obrázek 3: Schéma zdrojové části



Obrázek 4: Schéma části s konektory a tranzistory pro řízení relé



Obrázek 5: Schéma části analogového izolátoru

5.1.3 Popis části s optočleny a relé

Jednotlivé vstupy jsou přivedeny na svorkovnice J8-J13. Vstupy jsou chráněny varistory RV3 až RV8, měly by být napájeny ze zdroje s přiměřeným zkratovým proudem, respektive až za vhodně zvolenou pojistkou, pro případ selhání varistoru do zkratu. Zde uvedené hodnoty součástek jsou zvolené pro $230 V_{AC-RMS}$. Toto zapojení rezistorů po dvou bylo zvoleno hlavně z důvodu, že mají podstatně nižší parazitní kapacity než optočlen, aby se v případě prudké napěťové špičky snížilo přenesené rušení na snímací stranu. Deska je osázena optočleny PC817 (schopné udržet krátkodobě 5 kV RMS izolační napětí dle katalogového listu). Tyto optočleny mají parametr CTR 50-600%, při uvažování nejhorší možnosti CTR 50% je tedy teoreticky nutný proud pro plné sepnutí výstupního tranzistoru (zanedbáme-li Earlyho jev a saturační napětí) 1 mA, dvojnásobek proudu daného kolektorovými rezistory 10 k Ω (při napětí 5 V bude jejich proud 0,5 mA). Kondenzátory 10 nF jsou zde nainstalovány pro potlačení případného vf rušení, jeden je vždy umístěn ihned u optočlenu, druhý u vyhodnovací logiky. Časová konstanta $\tau = R \cdot C$ je při nominálních hodnotách 0,2 ms, při púlperiodě sítě 10 ms nemá podstatný vliv na samotnou funkci obvodu.

Budeme-li uvažovat propustné napětí LED v optočlenech 1,1 voltu, rezistory 10 k Ω paralelně na vstupu optočlenů sníží proud do LED o 110 μA , garantovaný min. proud bude tedy 1,11 mA. Se dvěma rezistory 68 k Ω bude potřeba napětí 153 V dle Ohmova zákona, po přičtení 1-2 V úbytku usměrňovačů. Jedná se o extrémně pesimistický odhad, aby bylo možné zvolit rezistory, které ještě dají dostatečný proud, ale budou mít minimální ztrátu. Napětí CMOS logiky je pro log. 0 cca. 30% U_{CC} , takže se není potřeba dostat téměř na GND, a prakticky bude stačit i nižší napětí. Pokud nebude použito síťové napětí, může být potřeba použít nižší hodnotu rezistorů, výpočet se provede stejným postupem.

Minimální napětí na vstupu, aby bylo dosaženo 1,1 V na vstupu optočlenu je dle výše uvedené metody $(U_{D-BR} + 1,1 \cdot (2 \cdot R_S + R_P)/R_P)$ 17 V, toto by tedy mělo být teoreticky nejmenší napětí aktivovat zmíněné optočleny, pokud by jejich CTR bylo naopak extrémně vysoké.

Budeme-li uvažovat trvalé přepětí 400 V (ss či RMS) rozdělené mezi oba rezistory, s tím, že v tom případě bude úbytek ostatních součástek v cestě zanedbatelný, výkonová ztráta jednoho rezistoru bude $P_{1R} = (U_{tot}^2/R) \approx$

0, 59W. 1-wattové rezistory tedy mají dostatečnou rezervu.

V pravé části schématu je část s relé, kromě jejich řídicích tranzistorů. Konektory J14-19 jsou stejný typ svorkovnic jako ostatní.

Relé jsou hromadně (po polovině zapojení) vypnutelná pomocí konektoru J22, který by normálně měl mít všechny piny přemostěné. Jejich odpojení vypne příslušná relé. Pro omezení napěťových špiček a rušení díky zákmitům při rozpínání indukční zátěže jsou zde umístěny transily (SMAJ24A) a RC články. Relé jsou napájena z hlavní 24 V větve.

Varistory zde pomáhají zabránit opalování kontaktů relé a napěťovým špičkám generujícím EMI. Použitý typ 14471 je schopný odolat více než 100 J energie (dle katalogového listu Bourns MOV-14D471K). Měly by být zvoleny tak, aby jejich maximální energie nebyla v žádném případě přesažena, a aby jejich maximální napětí mělo rezervu 10-25% [6]. Jejich častý režim selhání je ale selhání do zkratu [6], mělo by jejich využití být rozumně zváženo.

Zatlumovací sériové RC články paralelně na kontaktech relé je potřeba přizpůsobit konkrétnímu použití. Je možné nejprve zvolit kondenzátor tak, aby zbytkový proud nebyl příliš velký (reaktance bude určena pro max. proud při daném napětí, kapacita se nadále spočítá dle následujícího vzorce):

$$X_C = \frac{U_{ac}}{I_{reakt}} ; C = \frac{1}{2 \cdot \pi \cdot f \cdot X_C} \quad (4)$$

A následně zvolit sériový odpor tak, aby byl rezonanční obvod vzniklý z kondenzátoru a rozptylové indukčnosti zátěže kriticky tlumený (pod mezí aperiodicity $Q < 0,5$), Q v sériovém LCR obvodu uvažujeme jako poměr reaktance při rezonanci (případně charakteristické impedance) k odporu, uvažujeme-li pouze tento sériový odpor:

$$R_{tlum} > 2 \cdot \sqrt{\frac{L}{C}} \quad (5)$$

Rezistor opět musí být dimenzovaný tak, aby snesl trvalé i špičkové namáhání, kterému bude vystavován.

Je-li instalovaný i varistor, tak je jím kondenzátor v RC článku částečně chráněn. Je vhodné použít bezpečnostní kondenzátory s dostatečnou rezervou vůči očekávaným napěťovým špičkám.

Relé jsou buzeny pomocí tranzistorů Q5-Q10 (část schématu s konektory a buzením relé). Typ BC817 je výrazně naddimenzovaný. V obvodu byla

použita relé ALZ52F24 firmy Panasonic (napětí cívky 24 V, spínací kontakt 16 A/250 V_{ST} s odporem cívky 1440 Ω typ. – proud <17 mA). Vhodně zvolené Zenerovy diody zde umožní získání podstatně většího opačného napětí na cívce relé při jeho vypínání ve srovnání s antiparalelní Si diodou (~0,7 V), což urychlí uvolnění energie naakumulované v cívce relé, pro rychlejší uvolnění kotvy relé a jeho vypnutí. Zenerovy diody by měly být zvoleny optimálně tak, aby jejich jmenovité napětí bylo podstatně vyšší než napájecí, tedy co nejvyšší bez toho, aby byly překročeny mezní hodnoty použitých součástek včetně rezervy ani v nejhorsím možném případě, co se týká napájení a tolerance součástek. Pro BC817 ($U_{CEO\ max}$ 45 V) je tedy pravděpodobně optimální hodnota okolo 33-39 V.

5.1.4 Popis napájecí části

Napájecí napětí je přivedeno na konektor J2. Zde je uvažováno, že zdroj nebude odnímatelný a externě bude přidána pojiska a transil, nicméně by bylo v jiném případě vhodné tyto součástky umístit rovnou na DPS.

Ačkoliv je zde použitý lineární stabilizátor, velká měděná plocha DPS je využita jako chladič a teplota pouzdra za běhu při okolní teplotě 25°C nepřesáhla 60°C. Jeho zátěž je do ~100 mA, což při úbytku 19 V odpovídá ztrátě výkonu ($P = U \cdot I$) 1,9 W.

Do série s napájením budiče transformátorku je zařazeno feritové ztrátové jádérko pro omezení rušení dalších částí obvodu. MOSFETy KND8606 mají v sepnutém stavu odpor pouze 20 mΩ a vodivostní ztráta ($I^2 \cdot R$) je zde při proudech do nízkých jednotek A naprosto zanedbatelná.

Pro snížení EMI (za cenu vyšší spínací ztráty) bylo úmyslně zpomalení spínání MOSFETů zvýšením hodnoty rezistorů v gate. Toto sebou ale neslo praktické úskalí, gate jednoho MOSFETu se nestihl dostatečně vybit před sepnutím opačného MOSFETu, což vedlo k příčným proudům a zahřívání, a to i s hodnotou rezistorů 100 Ω. Jako vhodné řešení se ukázalo přemostění rezistorů Schottkyho diodami pro rychlejší vybití gate, následně na zpomalení hran byl nainstalován na výstup kondenzátor 22 nF. Empirickým testováním se ověřily hodnoty rezistorů 220 ohm, s tím, že náběžná či sestupná hrana výstupního kondenzátoru nyní trvají 200-500 ns (cca 1-2% periody). Mírně zvýšená výkonová ztráta zde nevádí, vzhledem k malému výkonu měniče v řádu maximálně jednotek Wattů.

Samotná spotřeba integrovaného obvodu IR21531 použitého v konstrukci (jedná se o téměř ekvivalent k původnímu IR2153) je méně než 1 mA.

Náboj gate (graf v katalogovém listu není dobře čitelný) je při 12 V cca. 40-50 nC. Pokud budeme počítat s rezervou a zvolíme 60 nC, a spínáme 2 tranzistory, proudová spotřeba bude průměrně:

$$I_{prum} = 2 \cdot Q_g \cdot f \approx 5,64 \text{ mA} \quad (6)$$

Pokud budeme požadovat napájecí napětí alespoň 12 V (úrovně podpěťové ochrany jsou mezi 7,2 a 9,9 V), a spotřebu dalších částí (samotný oscilátor čipu IR2153, svod Zenerovy diody...) 1 mA, celková spotřeba bude stále pod 8 mA, zůstává rezerva. Rezistorem 1 k Ω při úbytku 12 V poteče 12 mA (ztráta 144 mW), při úbytku 9 V 9 mA (81 mW).

Zdroj pro zápornou větev je zajištěn pomocí nábojové pumpy ICL7660. Kvůli maximálnímu napájecímu napětí 10 V je napájena z pomocného stabilizátoru 78L09 (9 V) a výstup je doregulován stabilizátorem 79L05. Přímé napájení z 5 V by vedlo k přílišnému poklesu napětí při zátěži ($R_D \sim 100\Omega$; 20 mA : $\Delta U \sim 2 \text{ V}$).

5.1.5 Popis logické části

Logická část je zde minimalistická. Je zde použit posuvný registr 74HC595 na získání většího počtu výstupů a multiplexor 74HC4051 na získání většího počtu vstupů. Výstup multiplexoru je dále zpracován Schmittovým klopným obvodem (jedním NOT hradlem) 74LVC1G14. Rezistorové děliče slouží ke snížení napětí relé na hodnotu nižší než 5 V, opět s rezervou, ale vyšší, než je minimální úroveň typických CMOS obvodů pro log.1 (70% U_{CC}).

5.1.6 Popis izolované analogové části

Izolovaný plovoucí zdroj používá pro nižší úbytky a menší spínací ztráty v usměrňovači Schottkyho diody.

Obě poloviny používají stejné zapojení, každá používá jednu polovinu použitého operačního zesilovače LM358 (zde použité LM358 a LM324 jsou základní OZ bez vyjímecných parametrů, ale měření probíhá při frekvenci 50 Hz, navíc mají poměrně standardní zapojení pinů a není je tedy problém vyměnit za lepší v případě potřeby).

Jsou zde využity optočleny IL300, které mají zabudovanou zpětnovazební fotodiodu pro lepší linearitu (dle katalogového listu [7] – zde uveden konkrétní, nejedná se o běžnou součástku – je max. nelinearita 0,25%).

Kompenzační kondenzátory C29, C40 byly zvoleny dle simulace.

Na vstupech jsou umístěny transily SMAJ15CA, případná zbylá napěťová špička je omezena pomocí R14, D6, D5.

Kondenzátor C27 (C35) slouží pro střídavou vazbu a zároveň i jako horní propust (R11, R12 paralelně: 203,1 k Ω ; $X_C = R : 7,84$ Hz), C28 (C38) spolu s R14, R15 (R26, R27) jako dolní propust (cca 800 kHz) pro potlačení rušení, které by mohlo ovlivnit dynamický rozsah/pracovní bod obvodu. Vstupní impedance je v pracovním rozsahu frekvencí (okolo 50 Hz) převážně dána paralelní kombinací rezistorů R11, R12 (R24, R25).

Pro kompenzaci rozdílů mezi výstupní a pomocnou fotodiodou jsou použity mnohoočkové trimry RV1, RV2, výstupní napětí lze testovat na bodech TP1, TP2.

C32/R20 (C47/R38) opět slouží k potlačení stejnosměrné složky, reaktance se rovná odporu v této kombinaci při 1,6 Hz.

Za touto částí je připojen po posílení operačním zesilovačem U7A aktivní filtr druhého řádu složený z komponent R21, C33, R22, C34, U7D (respektive R39, C50, R40, C51, U7C), se Sallen-Key topologií.

Pro zjednodušený případ, kdy jsou oba rezistory i kondenzátory v části Sallen-Key filtru zavedeny zpět do neinvertujícího vstupu operačního zesilovače stejné, lze uvažovat: [8]

$$f_c = \frac{1}{2 \cdot \pi \cdot R \cdot C} ; Q = \frac{1}{3 - K} ; K = 1 + \frac{R_{FBH}}{R_{FBL}} \quad (7)$$

kde R_{FBH} , R_{FBL} by byly horní a spodní rezistor v záporné zpětné vazbě na invertující vstup, ale ten je zapojen přímo, tudíž:

$$K_{NO-N-FB} = 1 + \frac{0}{\infty} = 1 ; Q = 0,5 \quad (8)$$

což odpovídá mezi aperiodicity, kdy nebude filtr vykazovat zesílení na žádných frekvencích ve formě "špičky" ve frekvenční charakteristice. Frekvence f_c daná hodnotami součástek je 482,3 Hz, pro měření síťové frekvence je tedy pokles -3 dB přibližně na desáté harmonické, o čem bylo přibližně uvažováno (s případným doladěním dle zvolené vzorkovací frekvence; aby došlo k potlačení šumu a aliasingu do co největší míry, ale zároveň bylo ztraceno jen minimum užitečného signálu).

5.1.7 Popis zbylé analogové části

Vstupní ochrany jsou zapojeny podobně jako u izolované části obvodu. Transily SMAJ15CA jsou dimenzované na poměrně silné pulzní zatížení (30 kV HBM ESD, 400 W špičkově 10/1000 μ s,...), při odpovídajících proudech ale budou mít značný úbytek, který je dále případně omezen pomocí rezistorů a dvojitě diody.

Filtry používají stejnou topologii jako u izolované části (Sallen-Key 2. řádu s $Q=0,5$);

Všechny výstupy zde zmíněných filtrů jsou k procesorové desce připojeny přes malé rezistory (100 Ω) pro omezení vlivu případné kapacitní zátěže, náchylnosti na vf rušení, atd.

Blokovací keramické kondenzátory jsou umístěny co nejblíže příslušným operačním zesilovačům. U této (ale i u dalších) desky byla snaha dodržet vhodná návrhová pravidla, viz [9].

5.1.8 Pomocný transformátor

Pomocný transformátor pro část izolovaného napájení byl navinut na jádře Ferroxcube TX42/26/13-3E25 ($A_E=95,8$ mm², $l_E=103$ mm, $\mu_r \simeq 5500$, A_L (nH/z²)=6425). Poměr závitů byl zvolen 9:9:7 (buzení, deska motoru, izolovaná analogová část).

Indukčnost z hodnoty A_L je vypočítána snadno:

$$L = A_L \cdot N^2 \approx 520 \mu\text{H} \quad (9)$$

Pro obdélníkový symetrický průběh a nulovou stejnosměrnou složku můžeme magnetizační proud vypočítat jako (uvažujme 12 V, 47 kHz):

$$\Delta I_{tot} = \frac{U_{pk} \cdot 0,5T}{L}; \quad I_{pk} = \frac{\Delta I_{tot}}{2} = \frac{U_{pk}}{4 \cdot f \cdot L} \approx 0,122 \text{ A} \quad (10)$$

A syčení jádra pomocí jeho permeability a efektivní délky:

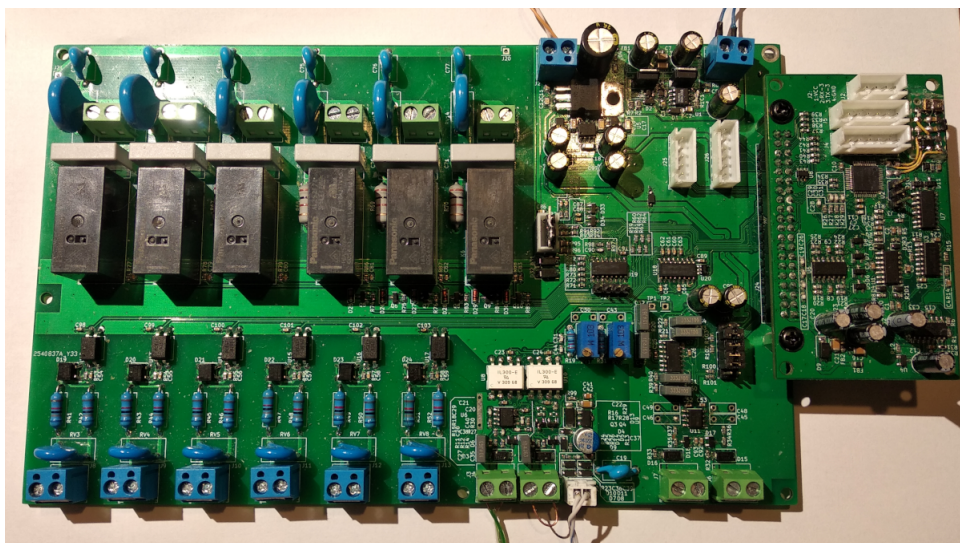
$$B = \mu_r \cdot \mu_0 \cdot H = \frac{\mu_r \cdot \mu_0 \cdot N \cdot I}{l_E} = 86 \text{ mT}; \quad (11)$$

což se typickému maximálnímu syčení feritových jader (~ 300 mT) nepřibližuje, je zde bezpečná rezerva i pro ss složku vzniklou během jedné půlperiody při startu zdroje bez vzniklých proudových rázů saturací.

Vinutí byla rozmístěna po jádře rovnoměrně, bez překryvu a s malou mezerou, vzhledem k minimálnímu proudovému odběru zde vyšší rozptylová indukčnost nevadí (omezí impulzní proudy vzniklé nabíjením kondenzátorů).

5.1.9 Realizovaná hlavní DPS

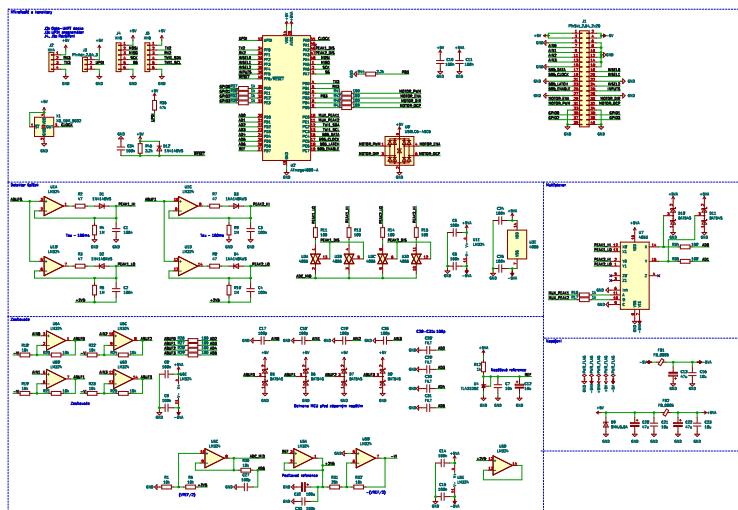
Samotná DPS byla navržena v programu KiCad verze 6, poté vyrobena firmou JLCPCB. Osazení probíhalo poté ručně, převážná většina použitých SMD součástek je v pouzdře 0603. Část filtrů zde není osazená.



Obrázek 6: Realizovaná DPS

5.2 Procesorová deska

5.2.1 Popis funkce procesorové desky



Obrázek 7: Schéma procesorové desky

Procesorová/řídící deska je zde realizovaná (pro možnost pozdějšího rozšíření) jako samostatný modul. Vzhledem k většímu počtu součástek a křížících se signálových cest byla tato deska realizovaná jako čtyřvrstvá.

Srdcem této desky je mikrořadič Microchip ATmega4809-A v pouzdře QFP-48. Programovací a ladící rozhraní UPDI je vyvedeno na konektor J3. Narozdíl od starších řad AVR nemá zabudovaný "rychlý" krystalový oscilátor, je tedy nutné použít celý externí oscilátor a ne samotný krystal, pokud je žádaná větší přesnost oproti té, co poskytne zabudovaný RC oscilátor.

Propojení mezi procesorovou a propojovací deskou je realizováno 40-pinovou pinovou lištou na hlavní (propojovací) desce a protikusem na procesorové desce. Pro lepší mechanickou pevnost jsou přidány distanční sloupky. Velký počet pinů konektoru byl využit k obklopení citlivějších signálů pomocí GND.

Na signálech, které jsou zavedené do desky řízení motoru, je umístěna ESD ochrana U8 (USBLC6-4SC6) spolu s rezistory R40-R43 pro omezení případných špiček, která by mohla poškodit samotný mikrořadič. Deska

řízení motoru je více vystavená okolnímu prostředí laboratoře a sama pracuje s poměrně vysokými hodnotami napětí a proudu. I v případě, že by některý z vyvedených pinů byl zasažen proudovou špičkou v řádu několika A a ochranný integrovaný obvod měl úbytek v řádu desítek V, ochranné rezistory omezí proudovou špičku do samotného mikrořadiče na stovky mA, a sníží tak pravděpodobnost poškození mikrořadiče.

V případě rozšíření funkcí je vhodné přidat podobné ochrany na všechny delší vodiče vystavené prostředí laboratoře či dostupné uživateli.

Na desce je nainstalovaná napěťová reference (U4) s posilovačem postaveném na operačním zesilovači U5A. Obvod s OZ U5B má zesílení -0,5 a dále vede do vstupních zesilovačů s obvodem U6. Zesílení každé části dané poměrem rezistorů je 2 pro vstupy AINx a -1 pro $-V_{REF}/2$, takže by pro signály s rozkmitem $V_{REF}/2$ měl být využitelný celý rozsah AD převodníku. Mikrokontrolér používá vlastní referenci, ale výstup externí reference je do něj také zapojen, aby bylo možné provést za běhu samo-kalibraci.

Výstupy operačních zesilovačů jsou na vstupy ADC připojeny přes rezistory R26-R29 a napětí je omezeno dvojitými Schottkyho diodami D5-D8 a dofiltrováno kondenzátory C28-C31. Schottkyho diody omezí napětí, které se může objevit na vstupu ADC na cca. -0,3 V v případě, že se operační zesilovač pokusí dodávat na svém výstupu napětí nižší než na uzlu GND. Ačkoliv má mikrořadič ochranné diody, které slouží pro omezení napětí na rozsah napájecích větví (plus diodový úbytek), tyto diody nejsou na podobný dlouhodobý provoz určené a navíc proudy tekoucí substrátem mikrořadiče mohou vyvolat další nechtěné efekty, například ovlivnit funkci dalších kanálů ADC. Tento problém je poměrně známý a existuje u integrovaných obvodů více výrobců.

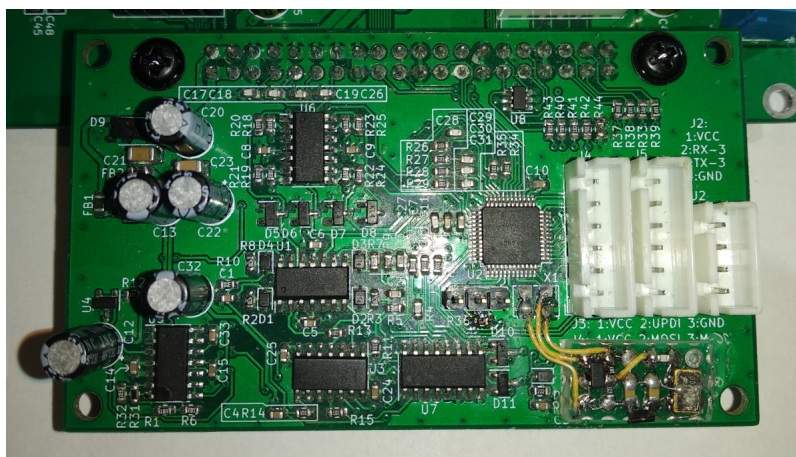
Pro zlepšení přesnosti měření pomocí zabudovaného ADC s rozlišením pouze 10 bitů je v ukázkovém programu použito zpracování velkého počtu vzorků pro získání jedné hodnoty.

Na procesorové desce je dále umístěna filtrace napájení pomocí kombinace keramických kondenzátorů s vyšší kapacitou (10 μF), elektrolytických kondenzátorů a feritových filtračních jadérek.

Pro hardwarovou detekci maxima/minima signálu je zde další čtveřicí operační zesilovač (U1) zapojený jako 4x detektor špiček (min., max. pro dva signály). Pro vybíjení výstupních kondenzátorů je použit analogový spínač

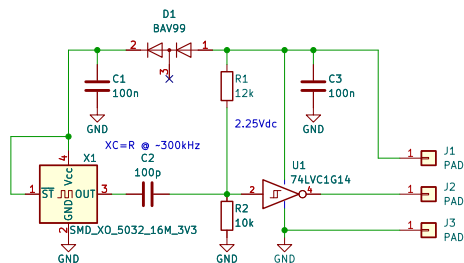
4066 (U3). Ukázkový program ovšem hardwarový detektor špiček nevyužívá.

5.2.2 Realizovaná procesorová DPS



Obrázek 8: Realizovaná procesorová deska

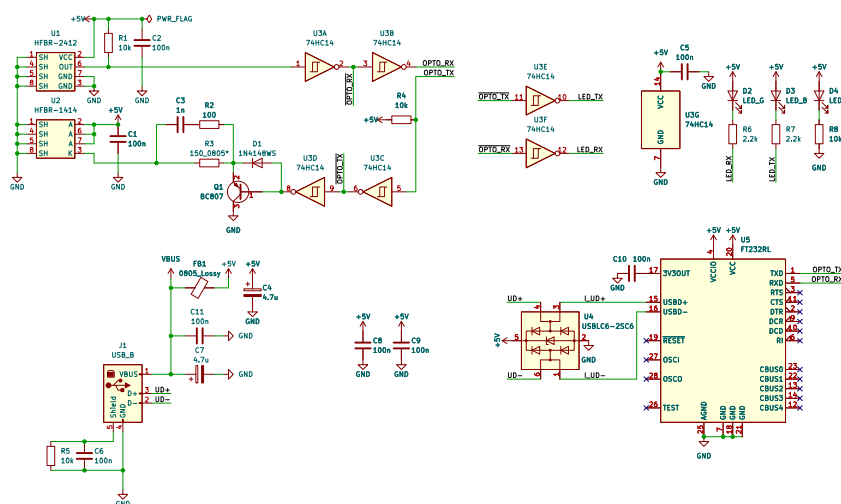
Jak je zde vidět, při objednávání součástek došlo k chybě, a místo 5-voltového oscilátoru byl objednán 3,3-voltový. Malá pomocná destička slouží jako provizorní řešení snižující napájecí napětí pomocí dvou diod pro oscilátor a zvyšující úroveň signálu. Je založena opět na jednom hradle se Schmittovým klopným obvodem (SN74LVC1G14), jehož vstup je nastaven pomocí rezistorového děliče napětí mezi katalogové překlápěcí úrovně, a následně je přiveden přes kondenzátor výstup oscilátoru. Na procesorovou desku je uchytena silikonem a na místo původního oscilátoru jsou přivedeny tři vodiče. Schéma opravné desky je zde:



Obrázek 9: Schéma provizorního převodníku napětových úrovní oscilátoru

5.3 Opticky izolovaná komunikace s osobním počítačem

5.3.1 Převodník USB-OptoUART



Obrázek 10: Schéma desky převodníku USB na opticky izolovaný UART

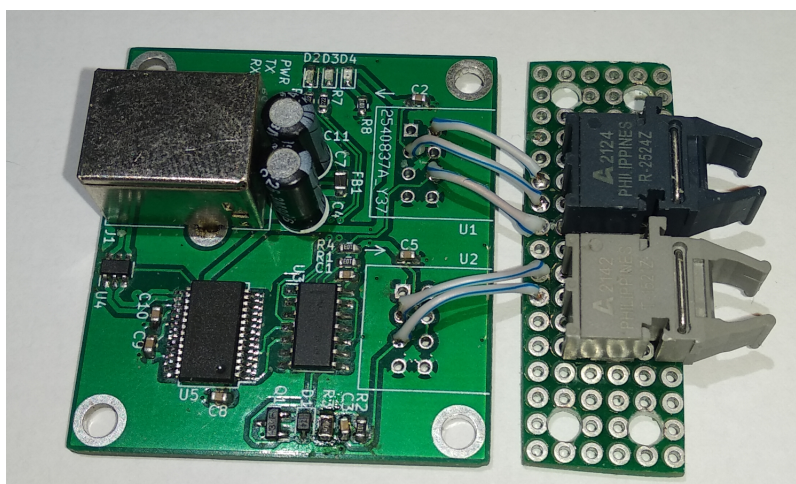
Tento převodník USB-UART je založen na katalogovém zapojení integrovaného obvodu FTDI FT232RL v kombinaci s pomocnými obvody a optickými vysílači/přijímači řady HFBR-25xx/HFBR-15xx, které se již osvědčily v Teslově transformátoru ve VVN laboratoři. Tato konkrétní konstrukce je osázena pomocí HFBR-1521T v kombinaci s HFBR-2524Z. Tyto optické vysílače a přijímače lze použít v kombinaci s běžným 1/2,2 mm optickým kabelem. Bohužel při tvorbě symbolů a pouzder došlo k chybě a piny jsou ve schématu špatně přiřazeny, toto vyřešila malá opravná DPS, alespoň jako provizorní řešení, aby bylo možné pokračovat ve vývoji.

Pro získání většího proudu, než co spolehlivě dodá běžná CMOS logika, je použit posilovač s tranzistorem v režimu sledovače napětí, se společným konektorem. Typický úbytek vysílací LED je dle katalogového listu 1,67 V při 60 mA (maximum je 80 mA). Za normálních okolností uvažujeme úbytek otevřeného B-E přechodu cca 0,7 V. Poté lze proud LED určit přibližně takto, budeme-li uvažovat, že bázevý proud je velmi malý:

$$I_{LED} = \frac{U_{CC} - U_{LED} - U_{BE}}{R_{LED}} \approx 17,5 \text{ mA (150 } \Omega); 56 \text{ mA (47 } \Omega); \quad (12)$$

Nakonec byl na DPS nainstalován rezistor $47\ \Omega$ pro lepší rezervu s dlouhými kabely i přes to, že se $150\ \Omega$ nebyl žádný problém s komunikací. S výkyvy napájecího napětí se ovšem výrazně mění proud LED (pro $47\ \Omega$ a platný rozsah napájecího napětí USB 4,75-5,25 V v rozsahu 50-61 mA).

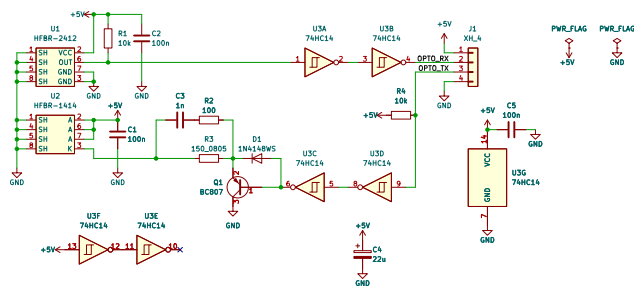
Krytka USB konektoru je zde připojena přes RC článek, zde to výrazně nevadí (použitý konektor má poměrně malou šířku, kde je krytka skutečně připojená), ale pro konektor s lepší fyzickou konstrukcí by bylo vhodnější použít přímé propojení pro lepší EMC [10], zatímco pro účely vývoje zde bylo vhodnější toto zapojení.



Obrázek 11: Realizovaný USB převodník včetně opravné desky

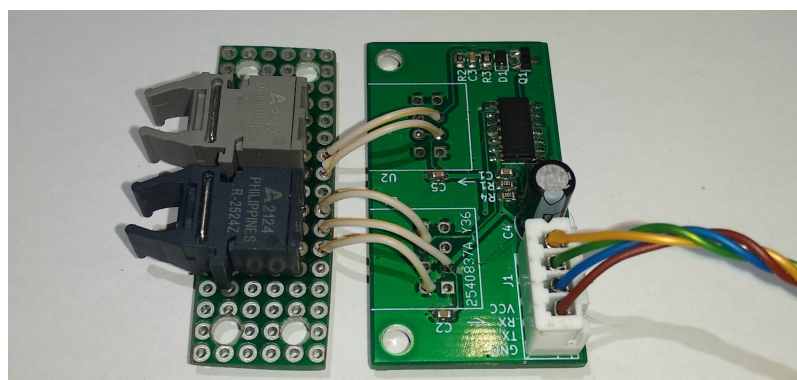
Indikační LED pro přenos dat jsou připojeny tak, aby svítily, když je příslušná datová linka v log. 0 (v klidovém stavu je v log. 1). Byly k nim zvoleny menší rezistory; aby byly jasně vidět, i pokud budou svítit s malou střídou.

5.3.2 Převodník OptoUART-UART



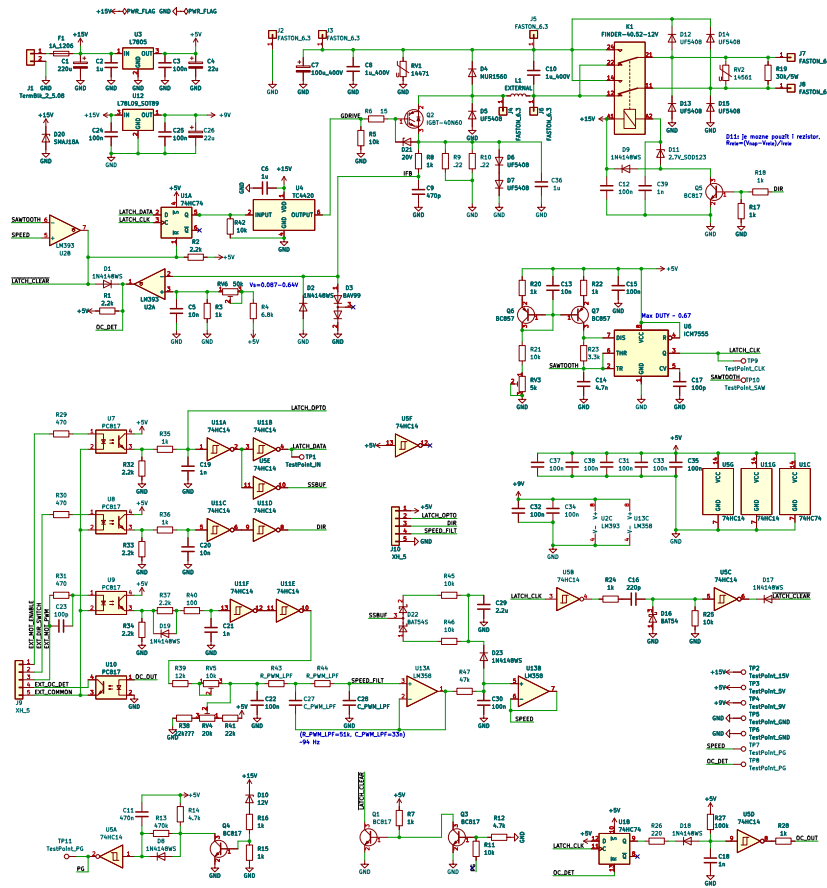
Obrázek 12: Schéma desky vysílače/přijímače pro OptoUART

Tento modul slouží pro převod optických signálů na elektrické na straně měřicího systému. Zapojení je prakticky identické jako u USB-OptoUART převodníku, ale není zde použit čip FT232 ani podobný, místo toho je UART přímo vyveden na konektor, který je připojen k procesorové desce.



Obrázek 13: Realizovaný převodník včetně opravné desky

5.4 Deska řízení motoru



Obrázek 14: Schéma desky pro řízení motoru

5.4.1 Výkonová část

Výkonová část nebyla otestována více do hloubky než měření průběhů, které mají vliv na její funkci – vzhledem k tomu, že kvůli nepředvídatelným změnám nebylo možné hotovou konstrukci v laboratoři zatím otestovat. Nebyla ani do hloubky analyzována, její popis tedy bude stručný. Výkonová část se skládá převážně z tranzistoru Q2, diody D4, ochranných diod D5-D7, D12-15, budiče tranzistoru U4, snímacích rezistorů R9, R10 a ze součástek, co jsou s touto částí blíže funkčně spojené. Na konektory J2, J3 je standardně přivedeno napájecí napětí pro výkonový měnič, v tomto případě se jedná o usměrněné síťové napětí, dle potřeby filtrované. Na desce je lokální filtrace.

Na konektory J4, J6 je připojena výstupní tlumivka měniče a na konektory J5, J6 výstupní kondenzátor. Relé K1 slouží k přepínání směru běhu motoru. Diody D6, D7 zajišťují, že na snímacích rezistorech nedojde k úbytku většímu než dva diodové úbytky. Účel kondenzátoru C36 je potlačit krátké výkyvy díky parazitní indukčnosti snímacích rezistorů. Napětí snímané na rezistorech R9, R10 je filtrováno přes rezistor R8 a kondenzátor C9 (časová konstanta: 470 ns) a vedeno do vyhodnocovací části. Hradlo výkonového tranzistoru (typu IGBT či MOSFET) je připojeno přes rezistor R6 na výstup budiče U4, rezistor R6 ovlivňuje rychlost spínání, EMI, účinnost. Vstup tranzistoru je chráněn Zenerovou diodou D21. Zapojení samotné výkonové části Q2-D4-tlumivka-kondenzátor odpovídá jednoduché variaci snižujícího měniče bez synchronního usměrnění a bez zpětné vazby.

5.4.2 Generátor pilovitého průběhu

Generátor pilovitého průběhu je zde složen ze součástí R20-R23, C13-C15, C17, Q6-Q7. C15 má funkci pouze jako blokovací kondenzátor pro napájení integrovaného obvodu U6 (ICM7555; funkční ekvivalent NE555 vyrobený CMOS technologií). Tranzistory Q6, Q7 tvoří proudové zrcadlo, R20, R22 slouží jako balanční rezistory pro kompenzaci rozdílů použitých tranzistorů. C13 udržuje mezi +5V a bázemi napětí stabilně vůči krátkým změnám. Proud nastavený trimrem RV3 a rezistorem R21 určuje rychlost nabíjení kondenzátoru C14. Jakmile hodnota napětí na C14 dosáhne 2/3 napájecího napětí, U6 stáhne pin DIS k zemi a přepne výstup do log. 0, dokud hodnota neklesne pod 1/3 napájecího napětí, poté se výstup přepne do log. 1, vybíjení přes pin DIS se vypne, a cyklus se opakuje. Doba vybíjení kondenzátoru je vždy stejně dlouhá, je dána časovou konstantou R23 a C14. Doba nabíjení lze změnit změnou proudu skrz proudové zrcadlo, tím se změní i střída. Obecný vzorec pro dobu trvání nabíjení/vybíjení kondenzátoru je:

$$t = \tau \cdot \ln \frac{U_{napajeci} - U_{pocatecni}}{U_{napajeci} - U_{finalni}} \quad (13)$$

Doba vybíjení tedy je 10,75 μ s. Pro střídu 2/3 je doba nabíjení dvojnásobná a celková perioda tedy 32,25 μ s, odpovídající frekvenci 31 kHz.

Nutný nabíjecí proud určíme z obecného vzorce uvedeného v teoretickém

rozboru výše, který můžeme zjednodušit a upravit:

$$\Delta t = \frac{\Delta U \cdot C}{I} ; I = \frac{\Delta U \cdot C}{\Delta t} \quad (14)$$

po dosažení vychází potřebný proud $364 \mu\text{A}$, a pokud bude úbytek na B-E přechodu tranzistoru a na balančním odporu dohromady okolo 1 V, pro zbývající 4 V vychází hodnota odporu $11 \text{ k}\Omega$, která je v rozsahu nastavení i s rezervou.

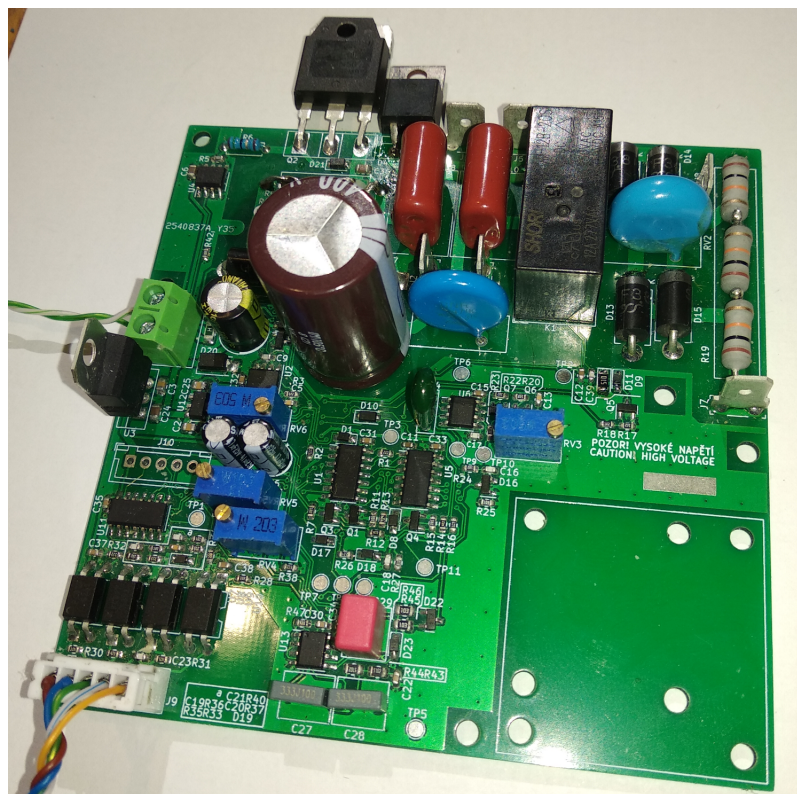
5.4.3 Řídicí logika

Vstup budiče gate je řízen klopným obvodem U1A (74HC74). Jeho RESET vstup má prioritu před CLOCK vstupem. Na začátku každé periody dostane pulz na hodinový vstup, a pokud nebude RESET aktivován (zde v log. 0), tak se i jeho výstup přepne do log. 1. Jakmile dosáhne proud snímacími rezistory hodnotu dostatečnou pro to, aby se aktivoval komparátor U2A (0,087–0,64 V při $0,11 \Omega$ odpovídá 0,79 až 5,18 A dle nastavení trimru RV6), či dojde ke konci periody (nulovací pulz vygeneruje obvod U5B, R24, C16, D16, R25), či dojde k dosažení řídicího napětí rychlosti motoru (SPEED, filtrovaný PWM vstup), výstup se překlápí do log. 0. Detekce nadproudu je navíc zapojena na klopný obvod U1B, který spolu se součástkami za ním při nadproudu pošle signalizaci procesorové desce skrz optočlen U10.

Vstup RESET může být aktivován i při nedostatečném napájecím napětí. Pokud bude napětí na vstupu +15 V nižší než ~ 2 diodové úbytky + napětí Zenerovy diody D10 (12 V), výstup U5A bude v log. 0, Q3 zůstane vypnutý a Q1 stáhne nulovací vstup na zem. Obvod C11, R14, R13, D8 zajišťuje rychlejší reakci na podpětí než na dostatečné napětí.

Vstupy a výstupy jsou řízeny skrz optočleny U7-U10, vzhledem ke galvanickému spojení DPS se sítí je toto řešení nutnost. Tyto optočleny ale bývají velmi pomalé ($15 \mu\text{s}$ t_r/t_f dle údajů výrobců), maximální praktická provozní frekvence PWM je tedy okolo 1 kHz. Za optočleny následují filtrační a tvarovací obvody využívající hradla IO U5 a U11. PWM výstup je opět zpracováván aktivním filtrem, zde s -3 dB bodem okolo 94 Hz.

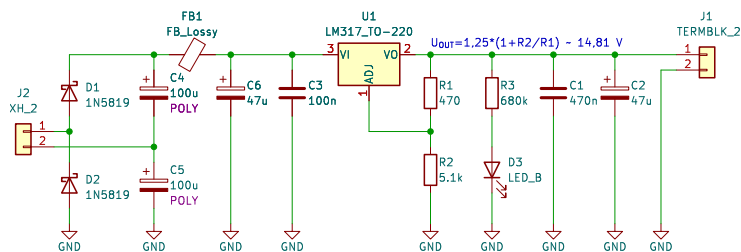
5.4.4 Realizovaná DPS řízení motoru



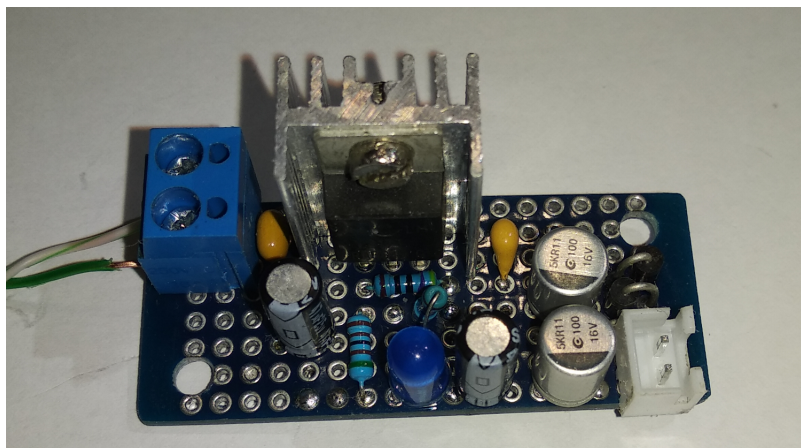
Obrázek 15: Osázená DPS řízení motoru

5.4.5 Regulátor pro desku řízení motoru

Testovací prototyp před konstrukcí klasické DPS. Střídavý vstup je napájen z devítizávitového vinutí pomocného transformátoru. Napětí je zdvojeno a usměrněno na 24 V, následně regulováno na 15 V.



Obrázek 16: Schéma usměrňovače a regulátoru



Obrázek 17: Prototyp usměrňovače a regulátoru

6 Softwarová a firmwarová část

6.1 Základní informace

Pro tvorbu firmware pro použitý mikrořadič bylo použito vývojové prostředí Microchip MPLAB X. Program je napsán v jazyce C s použitím základních knihoven.

Mezi základní funkce programu patří komunikace přes UART, kdy procesorová deska poskytuje textové uživatelské rozhraní, přes které je možné zkonstruované zařízení ovládat.

Zatím nebyla možnost zařízení otestovat v samotné laboratoři, tak byla implementovaná alespoň základní funkcionality, která je snadno ověřitelná a rozšiřitelná. Kód je psaný s anglickými komentáři, z důvodu zvyku.

6.2 Popis funkce

Ze zabudovaných periférií je využita napěťová reference, AD převodník, USART3 pro sériovou komunikaci včetně přerušování pro příjem dat, časovač TCA0 pro generování PWM pro řízení motoru a časovač TCB0 pro generování přerušování pro vnitřní časování programu.

Program obsahuje periodicky spouštěnou část (v současném nastavení spouštěnou přerušováním časovače TCB0 s frekvencí 16 kHz), která obsluhuje následující funkce:

- uložení naměřené hodnoty z ADC do dočasné proměnné
- nastavení multiplexoru ADC pro měření další hodnoty (je využito celkem 8 vstupů)
- pomocné výpočty pro získání RMS a průměrné hodnoty (uložení obsluhu)
- získání minimální a maximální hodnoty signálu
- pomocné časování pro další části programu (sekundový, milisekundový signál)
- procházení vstupů přepínaných multiplexorem a jejich zpracování
- po dosažení dostatečného počtu vzorků dojde k překopírování dat do proměnných či polí, kam nebude obsluha přerušeni zasahovat, dokud nebude opět nasbírán dostatek dat, a k informování hlavní smyčky, že může začít zpracování dat

I přes poměrně velký počet funkcí, kdy obsluha přerušeni trvá poměrně dlouhou dobu (až 20-50% periody spouštějícího časovače) nedochází k tomu, že by se přerušeni nespustilo či interferovalo s jiným přerušením.

Uložení dat z ADC a spuštění další konverze je provedeno na začátku obsluhy tohoto přerušeni, aby nevznikal jitter a následný šum v signálu.

Z ostatních přerušeni je aktivní pouze přerušeni USART3 při přijatých datech, které je nastaveno jako neblokující.

Hlavní smyčka zajišťuje následující funkce:

- zpracování přijatých dat (přijatá data jsou uložena do kruhového bufferu, odkud si je zpracovávající část převezme)
- příprava dat na odeslání (data jsou vložena do kruhového bufferu pro odeslání, odkud si je vždy na konci převezme zpracovávající část programu, ale je omezen maximální počet zpracovaných bajtů najednou, aby nedošlo k blokování dalších částí programu)
- dokončení výpočtů, pokud jsou všechna data připravená
- kontrola stavu zařízení (automatické vypnutí motoru při dosažení žádaného napětí či aktivaci koncového spínače, atd.)

Velikost bufferů je nastavena na 50 znaků pro příkazy, 512 znaků pro kruhový buffer pro příjem dat a 1024 znaků pro kruhový buffer pro vysílání dat.

Při přetečení předem nastavené části bufferů (15/16) je vygenerováno varování. Toto bylo ověřeno úmyslnou úpravou programu, aby došlo k chybě, zmíněná velikost bufferů je dostatečná, ačkoliv při zmenšení vysílacího bufferu na 512 znaků již docházelo k chybám.

6.3 Zpracování dat

Naměřená data jsou zpracována pomocí běžných metod digitálního zpracování signálů [11], ovšem jsou využity jen základní metody a funkce pro získání efektivní hodnoty, efektivní hodnoty střídavé složky, stejnosměrné složky a činitele výkyvu. Vzhledem k měření veličin se sítovou frekvencí je na zpracování vyhrazen vždy použit stejný čas, odpovídající celočíselnému násobku sítové periody.

Periodicky spouštěná část programu obsluhující ADC při základních nastaveních provede před vyhodnocením celkem 8000 měření, na každý měřený vstup ADC (celkem 8, z toho 4 externí, mezi kterými program cykluje) vychází tedy 1000 vzorků.

Digitální optoizolované vstupy jsou snímány s celkovou periodou 20 ms (odpovídající sítové frekvenci 50 Hz, 200 měření celkově, 25 na signál) a jsou zpracovány jednoduchou metodou připomínající Schmittův klopný obvod:

- při každém průchodu periodicky spouštěnou částí je zjištěna hodnota, pokud je vstupní signál aktivní, je do akumulární proměnné pro ekvivalentní výstupní signál přičtena jednička, jinak není přičteno nic
- při dosažení dostatečného počtu měření je akumulovaná hodnota uložena a akumulární proměnná vynulována, následně dojde ke zpracování
 - je-li hodnota akumulární proměnné vyšší než daná mez (v programu `DIGITAL_SENSE_PERCENT_ON`, 50% max. možné hodnoty), výstupní hodnota bude přepnuta do log. 1,
 - je-li hodnota akumulární proměnné nižší než daná mez (`PERCENT_OFF`, 20% max. možné hodnoty), výstupní hodnota bude přepnuta do log. 0,
 - jinak zůstane výstupní hodnota beze změny.

Pro zpracování hlavních 4 analogových signálů je použita následující metoda. Během každého průběhu předzpracování:

- do akumulární proměnné pro střední hodnotu (pro tuto veličinu) je přičtena naměřená hodnota
- do akumulární proměnné pro efektivní hodnotu je přičten čtverec naměřené hodnoty
- pokud hodnota přesahuje obsah proměnné pro maximum pro tuto veličinu, je proměnná pro maximum aktualizována
- pokud hodnota přesahuje obsah proměnné pro minimum pro tuto veličinu, je proměnná pro minimum aktualizována

Po dosažení potřebného počtu vzorků a uložení hodnot proměnných stranou pro zpracování a vynulování původních proměnných (kromě "minimální" hodnoty, která je nastavena na maximum) je provedeno na uložených proměnných zpracování:

Zde: N =počet vzorků, av_accum =hodnota akumulární proměnné pro střední hodnotu, ef_accum =hodnota akumulární proměnné pro RMS (efektivní) AC+DC hodnotu, os =faktor ekvivalentního nadvzorkování (oversampling, zde 8), min , max =min. a max. naměřená hodnota, adc_range =max. možná hodnota výstupu ADC. Stejnoseměrný posuv je zde pouze kvůli způsobu zapojení ADC, a je cílem ho potlačit a získat RMS hodnotu střídavé složky a faktor výkyvu.

Následně:

- $up_bound = os \cdot adc_range$, "nová" max. hodnota výstupu po nadvzorkování
- $rms_ac = \sqrt{(ef_accum \cdot os^2 / N) - (av_accum \cdot os / N)^2}$
- výsledná hodnota odeslaná měřicím zařízením je zaokrouhlená na celé číslo, up_bound odpovídá max. možné výstupní hodnotě ADC, a funkční měřicí rozsah bude tedy méně než polovina up_bound . Kalibrace, dopočet hodnot, atd. budou případně provedeny na samotném připojeném počítači.
- $cf = (os \cdot (max - min) / 2) / rms_ac$: odhad činitele výkyvu, poslán ve formátu s dvěma desetinnými místy

6.4 Seznam příkazů

Příkazy začínají vždy lomítkem a končí znakem pro nový řádek (n). Není-li příkaz ukončen, dojde k pokusu o jeho zpracování po vypršení

určitého času (3 s).

- /h = zobrazení popisu příkazů
- /de = display enable = povolení periodického zobrazování naměřených hodnot
- /dd = display disable = vypnutí zobrazování naměřených hodnot
- /rs:xxxxxx = provedení OR masky xxxxxx (5:0) spolu s proměnnou určující, která relé jsou zapnutá
- /rr:xxxxxx = jako /rs, ale AND (NOT xxxxxx)
- /mdu = spuštění motoru, směr pro zvýšení napětí
- /mdd = spuštění motoru, směr pro snížení napětí
- /mds = zastavení motoru
- /mdl:xxxx = zastavení motoru po dosažení naměřené hodnoty xxxx na vstupu A0. Musí být čtyřmístné decimální číslo. Pokud je 9999, bude ignorováno a motor vypne pouze /mds či koncový spínač (přivedený na optoizolovaný vstup 0 či 1).
- /reboot = restart mikrořadiče skrz registr RSTCTRL

6.5 Ukázka textového rozhraní

```
GTKTerm - /dev/ttyUSB0 115200-8-N-1
File Edit Log Configuration Control signals View Help

/reboot
Force rebooting device.
[INFO] High voltage source control system
[INFO] Basic function testing program, 2022-2023 F. Stefanec
[INFO] Control processor: Microchip ATmega4809, 16 MHz
[INFO] UART speed: 115200 Baud.
[INFO] Type /h for help!

/h
HELP

Command list (terminate with \n)
/h = help
/dd = measurement display disable
/de = measurement display enable
/rs:xxxxxx = enable (mask OR xxxxxx) relays xxxxxx, 5...0, e.g. /rs:100000
/rr:xxxxxx = disable (mask AND (NOT xxxxxx)) relays xxxxxx
/ms:x = set motor speed (0-9), has internal remap
/mdu = motor direction up (increase voltage), limit switch on DIN0
/mdd = motor direction down (decrease voltage), limit switch on DIN1
/mds = stop motor
/mdl:xxxx = set motor stop (trip) voltage, must be 4 digits, 9999=ignore
- /mdl senses RMS AC voltage on first isolated input
/reboot = force device reboot through RSTCTRL register

/de
[COMMAND] Measurement data display on
[INFO] Device runtime: 12.002 s
[INFO] Signal property calc. time: 43 ticks @ 16000 Hz
[DATA AC RMS_VAL] A0: 24; A1: 30; A2: 221; A3: 0;
[DATA PEAK_VAL_HI] A0: 1184; A1: 1200; A2: 8184; A3: 8184;
[DATA PEAK_VAL_LO] A0: 1176; A1: 1176; A2: 1192; A3: 8184;
[DATA DC AVG_VAL] A0: 1177; A1: 1193; A2: 8177; A3: 8184;
[DATA AC_CREST] A0: ---; A1: ---; A2: ---; A3: ---;
[DATA DIGITAL] OPT05...0: 111111; RELAY_PWR1...0: 00;
[DATA_INTERNAL] MIDPOINT: 4067; RANGE_L: 0; RANGE_H: 8184;

[INFO] Device runtime: 12.502 s
[INFO] Signal property calc. time: 44 ticks @ 16000 Hz
[DATA AC RMS_VAL] A0: 46; A1: 3; A2: 221; A3: 0;
[DATA PEAK_VAL_HI] A0: 1184; A1: 1200; A2: 8184; A3: 8184;
[DATA PEAK_VAL_LO] A0: 1176; A1: 1184; A2: 1192; A3: 8184;
[DATA DC AVG_VAL] A0: 1177; A1: 1194; A2: 8177; A3: 8184;
[DATA AC_CREST] A0: ---; A1: 2.30; A2: ---; A3: ---;
[DATA DIGITAL] OPT05...0: 111111; RELAY_PWR1...0: 00;
[DATA_INTERNAL] MIDPOINT: 4067; RANGE_L: 0; RANGE_H: 8184;

/dev/ttyUSB0 115200-8-N-1 DTR RTS CTS CD DSR RI
```

Obrázek 18: Provoz textového rozhraní

7 Závěr

Konstrukce desek plošných spojů a jejich otestování bylo úspěšné. Bohužel se zatím nepodařilo otestovat měřicí systém přímo v laboratoři vvn, takže může být nutná ještě případná hardwarová či firmwarová úprava, nicméně dle výše uvedených testů samotný měřicí systém funguje jak má (reaguje na příkazy

dle očekávání, opticky izolovaná komunikace funguje v pořádku, vstupy a výstupy implementované pomocí optočlenů a relé také fungují v pořádku).

Modularita měřicího systému se ukázala být užitečná při jeho ladění a úpravách.

Použitá literatura

- [1] Laboratoře. *Katedra elektroenergetiky K13115* [online]. Dostupné z: <http://k315.feld.cvut.cz/en/node/21>
- [2] PowerWiki: *Technika vysokých napětí* [online]. Dostupné z: <https://www.powerwiki.cz/wiki/Napeti>
- [3] SCHON, Klaus, *High Voltage Measurement Techniques*. ISBN 9783030217693.
- [4] SGS Global E&E: *FROM IEC60950-1(EDITION 2.2) TO IEC62368-1 (EDITION 2.0 AND 3.0)*
- [5] Analog Devices: *The Relation Between the Comparative Tracking Index and Working Voltage* [online]. <https://www.analog.com/en/technical-articles/comparative-tracking-index-and-working-voltage.html> [cit. 7.4.2023]
- [6] Littelfuse: *The ABC of MOVs. Application Note AN9311.6*
- [7] Vishay: *IL300* - katalogový list. Dostupné z: <https://www.vishay.com/docs/83622/il300.pdf>
- [8] Texas Instruments: *Analysis of the Sallen-Key Architecture* [online]. Dostupné z: <https://www.ti.com/lit/an/sloa024b/sloa024b.pdf>
- [9] ZÁHLAVA, Vít: *Návrh a konstrukce desek plošných spojů*. ISBN: 978-80-7300-266-4.
- [10] EMC Standards: *EMC techniques in electronic design Part 4 - Shielding (screening)*. Dostupné online: https://www.emcstandards.co.uk/files/part_4_text_and_graphics_21_may_09.pdf
- [11] SMITH, W. Steven: *The Scientist and Engineer's guide to Digital Signal Processing, Second edition*. Dostupné online: https://users.dimi.uniud.it/~antonio.dangelo/MMS/materials/Guide_to_Digital_Signal_Process.pdf