

České vysoké učení technické  
Fakulta elektrotechnická

Katedra elektrických pohonů a trakce

Obor: Aplikovaná elektrotechnika



# Návrh solárního nabíječe s GaN tranzistory

## Design of GaN based solar charger

BAKALÁŘSKÁ PRÁCE

Vypracoval: Aleš Maršík

Vedoucí práce: Ing. Pavel Skarolek

Rok: 2023



## I. OSOBNÍ A STUDIJNÍ ÚDAJE

Příjmení: **Maršík** Jméno: **Aleš** Osobní číslo: **499299**  
Fakulta/ústav: **Fakulta elektrotechnická**  
Zadávající katedra/ústav: **Katedra elektrických pohonů a trakce**  
Studijní program: **Elektrotechnika, energetika a management**  
Specializace: **Aplikovaná elektrotechnika**

## II. ÚDAJE K BAKALÁŘSKÉ PRÁCI

Název bakalářské práce:

**Návrh solárního nabíječe s GaN tranzistory**

Název bakalářské práce anglicky:

**Design of a GaN based solar charger**

Pokyny pro vypracování:

1. Proveďte studii literatury na téma nabíjení akumulátorů ze solárních panelů
2. Zvolte topologii DC/DC měniče pro ostrovní nabíjení např. v obytném voze
3. Proveďte návrh schématu a výběr součástek zvoleného měniče
4. Navrhněte desku plošných spojů měniče tak, aby splňovala požadavky GaN tranzistorů

Seznam doporučené literatury:

1. Billings K., Morey, T.: Switchmode power supply handbook. New York: McGraw-Hill 2011
2. G. Deboy, M. Treu, O. Haeberlen and D. Neumayr, Si, SiC and GaN power devices: An unbiased view on key performance indicators, 2016
3. E. A. Jones et al.: Maximizing the voltage and current capability of GaN FETs in a hard-switching converter, 2017
4. Záhlava, V.: Návrh a konstrukce desek plošných spojů. Česká technika – nakladatelství ČVUT, Praha 2005

Jméno a pracoviště vedoucí(ho) bakalářské práce:

**Ing. Pavel Skarolek katedra elektrických pohonů a trakce FEL**

Jméno a pracoviště druhé(ho) vedoucí(ho) nebo konzultanta(ky) bakalářské práce:

Datum zadání bakalářské práce: **08.02.2023**

Termín odevzdání bakalářské práce: **26.05.2023**

Platnost zadání bakalářské práce: **22.09.2024**

Ing. Pavel Skarolek  
podpis vedoucí(ho) práce

podpis vedoucí(ho) ústavu/katedry

prof. Mgr. Petr Páta, Ph.D.  
podpis děkana(ky)

## III. PŘEVZETÍ ZADÁNÍ

Student bere na vědomí, že je povinen vypracovat bakalářskou práci samostatně, bez cizí pomoci, s výjimkou poskytnutých konzultací. Seznam použité literatury, jiných pramenů a jmen konzultantů je třeba uvést v bakalářské práci.

\_\_\_\_\_  
Datum převzetí zadání

\_\_\_\_\_  
Podpis studenta

## **Prohlášení**

Prohlašuji, že jsem předloženou práci vypracoval samostatně a že jsem uvedl veškeré použité informační zdroje v souladu s Metodickým pokynem o dodržování etických principů při přípravě vysokoškolských závěrečných prací.

V Praze dne .....

.....

Aleš Maršík

## **Poděkování**

Rád bych vyjádřil upřímné díky všem, kteří mi poskytli podporu a přispěli k úspěšnému dokončení této bakalářské práce. Děkuji mému vedoucímu práce Ing. Pavlu Skarolkovi za cenné rady, vedení a trpělivost během celého procesu. Rovněž děkuji své rodině a přátelům za neustálou podporu, povzbuzování a pochopení.

Aleš Maršík

*Název práce:*

## **Návrh solárního nabíječe s GaN tranzistory**

*Autor:* Aleš Maršík

*Studijní program:* Elektrotechnika, energetika a management

*Obor:* Aplikovaná elektrotechnika

*Druh práce:* Bakalářská práce

*Vedoucí práce:* Ing. Pavel Skarolek

*Abstrakt:* Tato práce se zabývá návrhem solárního nabíječe pro použití v obytném voze. Cílem této práce je navrhnout měnič s vysokou účinností o výkonu přibližně 1,5 kW. Práce je zaměřena na volbu vhodné topologie nabíječe pomocí simulace silové části, návrh obvodového schématu a desky plošných spojů. Pro dosažení vysoké účinnosti byla zvolena vysoká spínací frekvence výkonových součástek. Diskutuje se také výběr vhodných výkonových tranzistorů a dalších součástek. Součástí navrženého měniče je také mikroprocesor pro řízení solárního nabíječe. Návrh programu řízení měniče není obsahem této práce. Výsledkem práce je osazená deska plošných spojů.

*Klíčová slova:* DC/DC měnič napětí, třífázový DC/DC měnič napětí, half bridge, GaN MOSFET, návrh desky plošných spojů

*Title:*

## **Design of GaN based solar charger**

*Author:* Aleš Maršík

*Abstract:* This thesis deals with the design of a solar charger for use in a recreational vehicle. The aim of this work is to design a highly efficient converter with a power output of approximately 1.5 kW. The thesis focuses on selecting an appropriate charger topology through simulation of the power stage, designing the circuit schematic, and the printed circuit board layout. To achieve high efficiency, a high switching frequency for power components has been chosen. The selection of suitable power transistors and other components is also discussed. The designed converter also includes a microprocessor for controlling the solar charger. The development of the control program is not included in this thesis. The outcome of this work is an assembled printed circuit board.

*Key words:* DC/DC convertor, three-phase DC/DC convertor, half bridge, GaN MOSFET, design of printed circuit board

# Obsah

Seznam použitých zkratk	ix
Seznam obrázků	xii
Úvod	1
<b>1 Solární nabíječ</b>	<b>3</b>
1.1 Blokové schéma . . . . .	3
1.2 Solární panely . . . . .	4
1.2.1 V-A charakteristika FV článku . . . . .	4
1.2.2 MPPT . . . . .	5
1.3 Baterie . . . . .	7
1.3.1 Nabíjení baterie . . . . .	8
1.3.2 CC/CV . . . . .	8
1.4 Parametry nabíječe . . . . .	9
<b>2 Výběr tranzistorů</b>	<b>11</b>
2.1 Křemíkový MOSFET . . . . .	11
2.2 Tranzistor z nitridu gália . . . . .	13
2.3 Porovnání technologií výroby tranzistorů . . . . .	14
<b>3 Topologie DC/DC měniče</b>	<b>15</b>
3.1 Základní topologie DC/DC měniče . . . . .	15
3.2 Popis funkce . . . . .	16
3.3 Synchronní topologie . . . . .	17
3.4 Zvlnění proudu a napětí . . . . .	18
3.5 Vliv počtu fází na proudovou zatížitelnost . . . . .	18
3.5.1 Jednofázový DC/DC měnič - Half bridge . . . . .	18
3.5.2 Dvoufázový DC/DC měnič . . . . .	19
3.5.3 Třífázový DC/DC měnič . . . . .	20
3.6 Vliv počtu fází na zvlnění . . . . .	20
3.7 Výkonová analýza třífázového half bridge . . . . .	23
3.7.1 Návrh velikostí součástek filtrů . . . . .	23
3.7.2 Simulace . . . . .	24
<b>4 Návrh elektrického schématu</b>	<b>27</b>
4.1 Silová část . . . . .	27
4.2 Řízení část A . . . . .	28
4.3 Řízení část B . . . . .	32
4.4 Komunikace . . . . .	35
<b>5 Návrh desky plošných spojů</b>	<b>37</b>
5.1 Základní zásady návrhu desky plošných spojů . . . . .	37

---

5.2	Napětové a proudové dimenzování . . . . .	37
5.3	Pouzdra součástek . . . . .	39
5.4	Rozmístění součástek na DPS . . . . .	40
5.5	Finální výrobek . . . . .	43
<b>Závěr</b>		<b>47</b>
<b>Bibliografie</b>		<b>49</b>
<b>Přílohy</b>		<b>51</b>
A	Kompletní elektrické schéma . . . . .	51
B	Seznam součástek . . . . .	51
C	Schemata návrhu DPS . . . . .	51
C.1	Vrchní strana . . . . .	51
C.2	Spodní strana . . . . .	51
C.3	Obě strany . . . . .	51



# Seznam použitých zkratek

$FV$	fotovoltaický
$P_{PM}$	bod maximálního výkonu
$I_{SC}$	proud nakrátko FV článku
$U_{OC}$	napětí naprázdno FV článku
$FF$	fill factor
$U_{PM}$	napětí v bodě maximálního výkonu FV článku
$I_{PM}$	proud v bodě maximálního výkonu FV článku
MPPT	maximum power point tracker sledovač bodu maximálního výkonu
P&O	metoda sledování bodu maximálního výkonu FV článku perturb and observe
PU	závislost výkonu na napětí
PMW	pulsně šířková modulace
INC	metoda sledování bodu maximálního výkonu FV článku incremental conductance
$U_{ref}$	referenční napětí
$C$	kapacita baterie
SOC	state of charge stav nabití baterie
$U_b$	napětí baterie
$U_{bmax}$	maximální napětí baterie
CCCV	constant current constant voltage metoda nabíjení baterie konstantní proud konstantní napětí
$U_{DS}$	napětí Drain Source
$I_{DS}$	proud Drain Source

$R_{DSon}$	odpor tranzistoru v sepnutém stavu
$Q_{rr}$	reverse recovery charge náboj zpětného zotavení
$C_{OSS}$	výstupní kapacita struktury tranzistoru
$Q_{gs}$	Gate Source charge náboj mezi Gate a Source
$U_{GS(th)}$	prahové řídicí napětí tranzistoru
MOSFET	metal oxide semiconductor field efected transistor
2DEG	twodimensional electron gas dvoudimenzionální elektronový plyn
$Q_h$	high side tranzistor horní tranzistor
$Q_l$	low side tranzistor dolní tranzistor
$Z$	zátěž
$U_{IN}$	vstupní napětí měniče
$U_{OUT}$	výstupní napětí měniče
$i_{IN}$	vstupní proud měniče
$i_{OUT}$	výstupní proud měniče
$V_0$	nulová dioda
$i_{v0}$	proud nulovou diodou
$t_{on}$	čas sepnutí high side tranzistoru
$T$	perioda spínání tranzistorů
$D_0$	nulová dioda
$D$	střída
$U_{OUT(AV)}$	střední hodnota výstupního napětí
$L$	indukčnost
$U_f$	napětí v propustném směru
$P_z$	ztrátový výkon
$ESR$	parazitní sériový odpor
$\Delta I$	zvlnění proudu
$f$	frekvence spínání tranzistoru
$\Delta I_{\%}$	procentuální zvlnění proudu

---

$I_{max}$	maximální hodnota zvlnění proudu
$I_{min}$	minimální hodnota zvlnění proudu
$C$	velikost kapacity kondenzátoru
$\Delta U$	zvlnění napětí
$DT$	ochranná doba half bridge
$P_l$	ztrátový výkon cívky
$\eta$	účinnost
IO	integrated circuit integrováný obvod
PC	personal computer osobní počítač
MCU	mikroprocesor
DPS	deska plošných spojů
$\Delta T$	oteplení integrováný obvod
SMD	surfaces mounted device součástky pro povrchovou montáž
THT	through hole technology součástky s drátovými vývody

# Seznam obrázků

1.1	Blokové schéma solárního nabíječe . . . . .	3
1.2	V-A charakteristika FV článku . . . . .	4
1.3	PU charakteristika FV článku . . . . .	5
1.4	Vývojový diagram metody P&O . . . . .	6
1.5	Vývojový diagram metody INC . . . . .	7
1.6	Časový průběh nabíjecí metody CC/CV . . . . .	9
2.1	Struktura křemíkového MOSFETu . . . . .	12
2.2	Struktura GaN MOSFETu . . . . .	13
3.1	Běžná topologie stejnosměrného měniče napětí . . . . .	15
3.2	Časový průběh výstupního napětí stejnosměrného měniče napětí . . . . .	16
3.3	Synchronní topologie stejnosměrného měniče napětí . . . . .	17
3.4	Porovnání propustných charakteristik tranzistoru [9] a diody [12] . . . . .	17
3.5	Stejnoseměrný měnič napětí s uvažování filtrace . . . . .	19
3.6	Dvoufázový DC/DC měnič . . . . .	19
3.7	Třífázový DC/DC měnič . . . . .	20
3.8	Simulační schéma třífázového DC/DC měniče . . . . .	21
3.9	Průběh proudu rezistorem R2 . . . . .	21
3.10	$\Delta I_{\%} = f(D)$ při různých počtech fází . . . . .	22
3.11	Model třífázového half bridge . . . . .	24
3.12	Závislost $\eta = f(D)$ . . . . .	26
4.1	Silová část návrhu schématu . . . . .	29
4.2	Řízení část A . . . . .	31
4.3	Řízení část B . . . . .	33
4.4	Komunikační část návrhu schématu . . . . .	36
5.1	Napětové dimenzování, převzato [16] . . . . .	38
5.2	Proudové dimenzování, převzato [16] . . . . .	39
5.3	Návrh rozvržení silové části . . . . .	40
5.4	Obvod driverů (a) a 5V zdroje (b) . . . . .	41
5.5	Obvod MCU (a) a komunikace s PC (b) . . . . .	41
5.6	Nabíjecí USB-A porty (a) a obvod operačního zesilovače (b) . . . . .	42
5.7	Spodní strana desky: bočníky (a) a vstupní P MOSFETy (b) . . . . .	42
5.8	Osazená deska - vrchní vrstva . . . . .	44
5.9	Osazená deska - spodní vrstva . . . . .	44

# Úvod

V dnešní době je moderní využívat automobily nejen pro cestování, ale také pro příležitostné kempování v přírodě. Lidé si proto do svých vozidel často instalují elektrická zařízení, která dělají moderní život příjemnější. Standardní autobaterie není určena pro takovéto využití. Proto se do těchto vozidel přidávají dodatečné baterie určené pouze pro napájení těchto zařízení. Pokud je auto několik dní zaparkované, může dojít k vybití baterie, což je samozřejmě nežádoucí. Řešením tohoto problému je využití solárních panelů.

Pro efektivní nabíjení baterie pomocí solárních panelů je zapotřebí polovodičový měnič. Právě tento polovodičový měnič je hlavním tématem bakalářské práce. Cílem této práce je navrhnout měnič, který bude schopen nabíjet baterii pouze pomocí instalovaných solárních panelů na střeše vozidla. Budou diskutovány vhodné typy měničů, použité součástky a topologie měniče. Nakonec bude navržena deska plošných spojů, která bude sloužit pro výše zmíněný účel popsany v této práci.

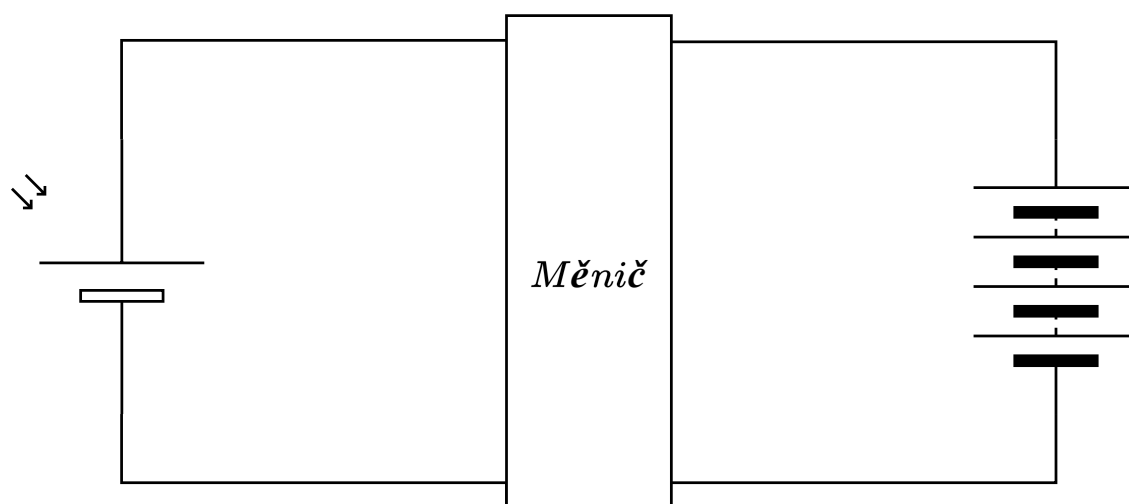


# Kapitola 1

## Solární nabíječ

Solární nabíječ je soubor zařízení, která jsou schopna přeměnit sluneční energii na energii elektrickou a změnit její parametry tak, aby mohla být využita jinými zařízeními.

### 1.1 Blokové schéma



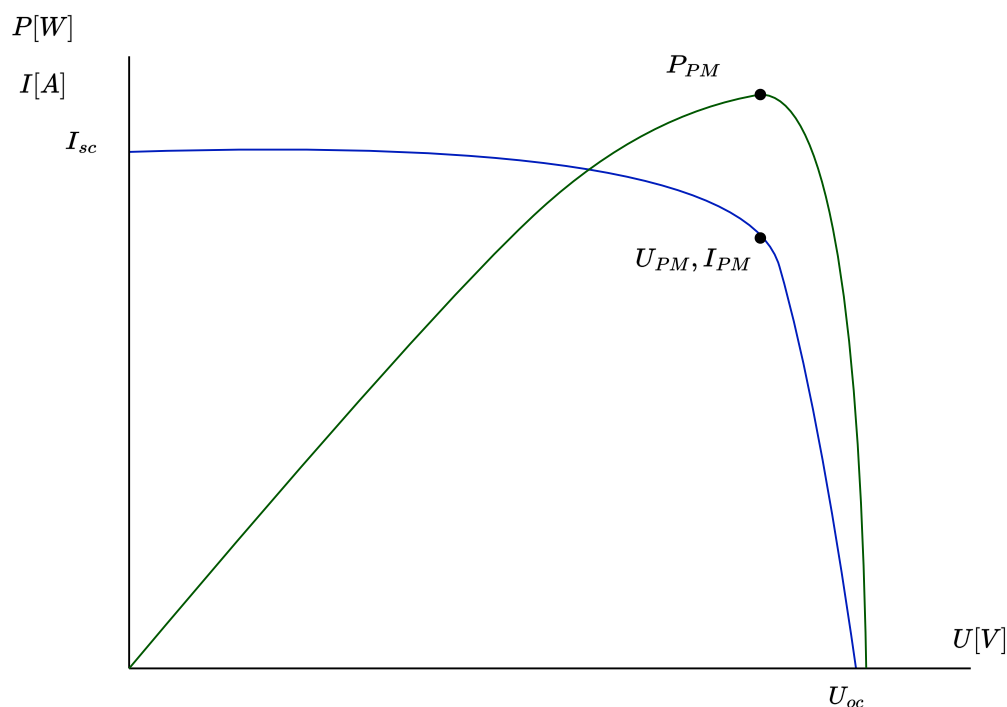
Obrázek 1.1: Blokové schéma solárního nabíječe

Solární nabíječ se skládá z fotovoltaických (FV) panelů, polovodičového měniče a baterie. V následujících podkapitolách budou probrány všechny prvky tohoto blokového schématu.

## 1.2 Solární panely

Solární panel se skládá z jednotlivých fotovoltaických článků. Zapojením několika fotovoltaických článků vznikne FV panel.

### 1.2.1 V-A charakteristika FV článku



Obrázek 1.2: V-A charakteristika FV článku

Na této charakteristice je důležitých několik bodů.

- $P_{PM}$  - bod maximálního výkonu
- $I_{SC}$  - proud nakrátko
- $U_{OC}$  - napětí naprázdno

Bod maximálního výkonu je nejzásadnější bod na VA charakteristice FV panelů. V tomto bodě, jak už název napovídá, je panel schopen dodávat největší elektrický výkon.

$$P_{PM} = I_{SC} \cdot U_{CO} \cdot FF \quad (1.1)$$

$$FF = \frac{U_{PM} \cdot I_{PM}}{U_{CO} \cdot I_{SC}} \quad (1.2)$$

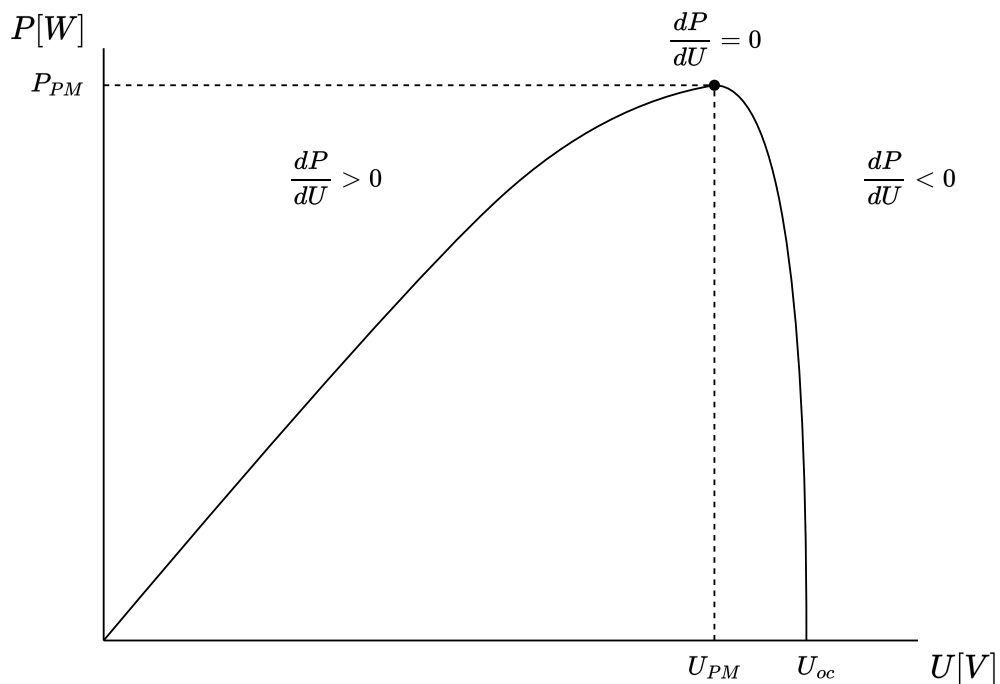
Kde  $U_{PM}$  je napětí v bodě maximálního výkonu,  $I_{PM}$  je proud v bodě maximálního výkonu a  $FF$  je fill factor. Fill factor je koeficient, podle kterého lze poznat, jak se FV článek blíží ideálnímu [1].



### 1.2.2 MPPT

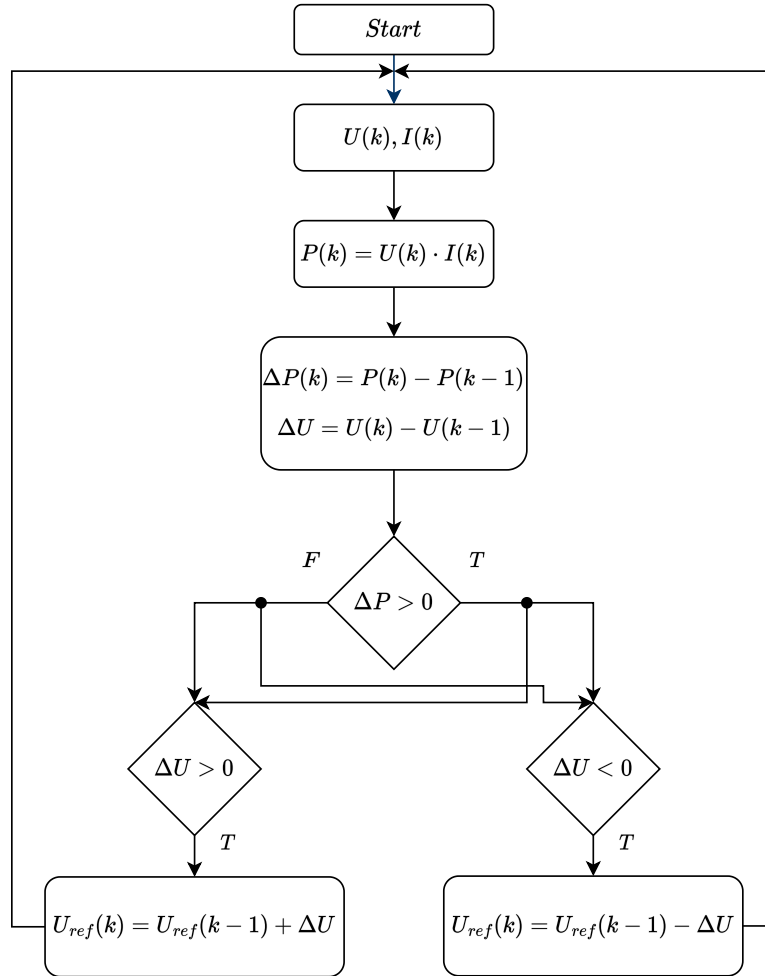
Maximum Power Point Tracker (MPPT) je zařízení, které maximalizuje dodávanou energii z FV panelů do zátěže [2]. Tímto mnohdy externím zařízením je možné zefektivnit výrobu fotovoltaické energie v porovnání k přímému připojení panelů na napájené zařízení. MPPT je vybaven programem, který zaštiťuje jeho funkci.

**P&O** - perturb and observe. P&O patří k nejjednodušším a nepoužívanějším metodám MPPT. Tato metoda vychází z PU (výkon-napětí) závislosti FV panelů. V bodu maximálního výkonu se PU závislost panelů láme - mění svůj směr ze stoupajícího na klesající. Směr PU křivky lze popsat pomocí derivace výkonu podle napětí. Když  $\frac{dP}{dU} > 0$  tak je křivka stoupající, pokud  $\frac{dP}{dU} < 0$  je křivka klesající a když  $\frac{dP}{dU} = 0$ , nacházíme se v bodu maximálního výkonu. Tato skutečnost rozděluje PU křivku na tři části.



Obrázek 1.3: PU charakteristika FV článku

K tomu, aby fungoval algoritmus P&O (obr. 1.4), se musí nejdříve změřit napětí a proud (výkon), který je produkován ve FV panelech. Nyní je třeba znát i předchozí naměřené hodnoty. Pak se musí spočítat jejich rozdíl a dále se tento rozdíl porovná s nulou, aby se zjistilo, jestli se sledovaná veličina zvětšila, či zmenšila. Dále se pomocí vztahu  $\frac{\Delta P}{\Delta U}$  dá zjistit, v jaké části PU charakteristiky se nachází pracovní bod panelů. Díky této znalosti je regulátor schopen zvětšit nebo zmenšit referenční veličinu pro řízení PMW o nastavený krok. V případě metody P&O se jedná o napětí. Například metoda Hill climbing (HC) reguluje přímo střidu. Mezi výhody této metody patří jednoduchost a slušná dynamika. Nevýhodou je, že nefunguje dobře, pokud je panel částečně zastíněný a při velké změně osvětlenosti panelu [2].



**Obrázek 1.4:** Vývojový diagram metody P&O

**INC** - INcremental Conductance. Následující řádky popisují funkci vývojového diagramu metody INC (obr. 1.5). INC opět vychází z PU křivky FV panelů a určování jejího směru v pracovním bodě. Vztah pro výpočet tečny PU křivky lze rozepsat:

$$\frac{dP}{dU} = \frac{d}{dU} (U \cdot I) = I + U \cdot \frac{dI}{dU} \quad (1.3)$$

Vydělením celé rovnice  $U$  vznikne na pravé straně vztah pro vodivost:

$$\frac{1}{U} \cdot \frac{dP}{dU} = \frac{I}{U} + \frac{dI}{dU} \quad (1.4)$$

Tato metoda nepracuje s výkonem, ale s vodivostmi. Proto je důležité určit, co se děje v bodě maximálního výkonu:

$$\frac{dP}{dU} = 0 \quad (1.5)$$

$$0 = \frac{I}{U} + \frac{dI}{dU} \quad (1.6)$$

$$\frac{dI}{dU} = \frac{-I}{U} \quad (1.7)$$

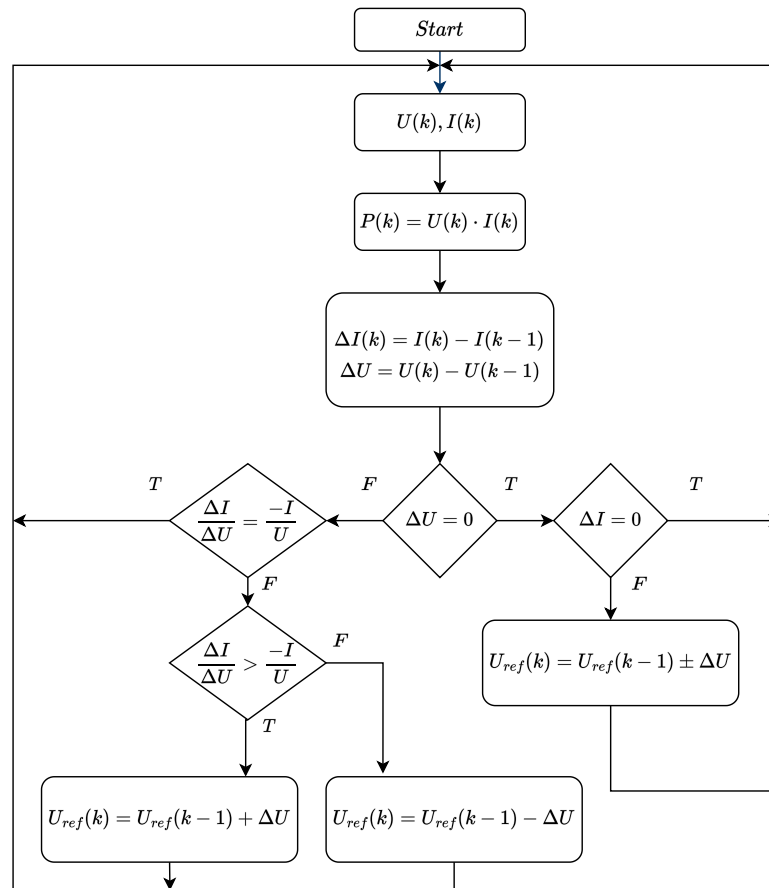
Na vztahu 1.7 je založena INC. Stav popisující rovnice 1.7 platí pouze v bodě maximálního výkonu.

$$\frac{dI}{dU} > \frac{-I}{U} \quad (1.8)$$

Pokud je vodivostní přírůstek větší než aktuální záporná vodivost, nachází se pracovní bod vlevo od bodu maximálního výkonu. Proto regulátor zvýší hodnotu referenčního napětí ( $U_{ref}$ ) pro PWM.

$$\frac{dI}{dU} < \frac{-I}{U} \quad (1.9)$$

Pokud je vodivostní přírůstek menší než záporná vodivost, pracovní bod se nachází vpravo od bodu maximálního výkonu. Regulátor proto sníží hodnotu referenčního napětí pro PWM.



Obrázek 1.5: Vývojový diagram metody INC

## 1.3 Baterie

V aplikacích solárního nabíječe je často připojována baterie, protože všechnu vyrobenou energii nelze okamžitě využít. V těchto aplikacích je také důležité zajistit dodávku energie v noci nebo když ve dne není k dispozici dostatečná ozáření FV panelů. Technologií baterií existuje mnoho. V této aplikaci je zkoumána baterie vyrobená z LiFePO4.

Baterie ukládá elektrickou energii do energie chemické. Elektrický proud procházející baterií vyvolá vratné změny v elektrochemickém potenciálu baterie. Následně průchodem elektrického proudu v opačném směru se elektrochemický potenciál vrací do původního stavu. Baterie je schopna přijímat a dodávat pouze stejnosměrnou elektrickou energii. Důležité veličiny pro nabíjení baterie jsou:

- $C$ : Kapacita baterie - udává jaký, náboj je baterie schopna akumulovat [Ah]
- $SOC$ : Stav nabití (State Of Charge) - udává informaci o nabití baterie [%]
- $U_b$ : jmenovité napětí baterie [V]
- $U_{bmax}$ : maximální napětí - napětí, které je mezi anodou a katodou při dosažení 100% SOC

U vybrané baterie LiFePO4 tyto parametry jsou [3]:

- $C = 200$  Ah
- $U_b = 12,8$  V
- $U_{bmax} = 14,6$  V

### 1.3.1 Nabíjení baterie

K tomu, aby bylo možné využívat baterii dlouhodobě, je třeba ji správně nabíjet. Pokud není baterie správně nabíjena, může docházet k jejímu nadbytečnému zahřívání a tím pádem poškození vnitřní struktury, což vede ke snížení životnosti. Pro opakované nabíjení baterie LiFePO4 se nejčastěji využívá metoda CC/CV.

### 1.3.2 CC/CV

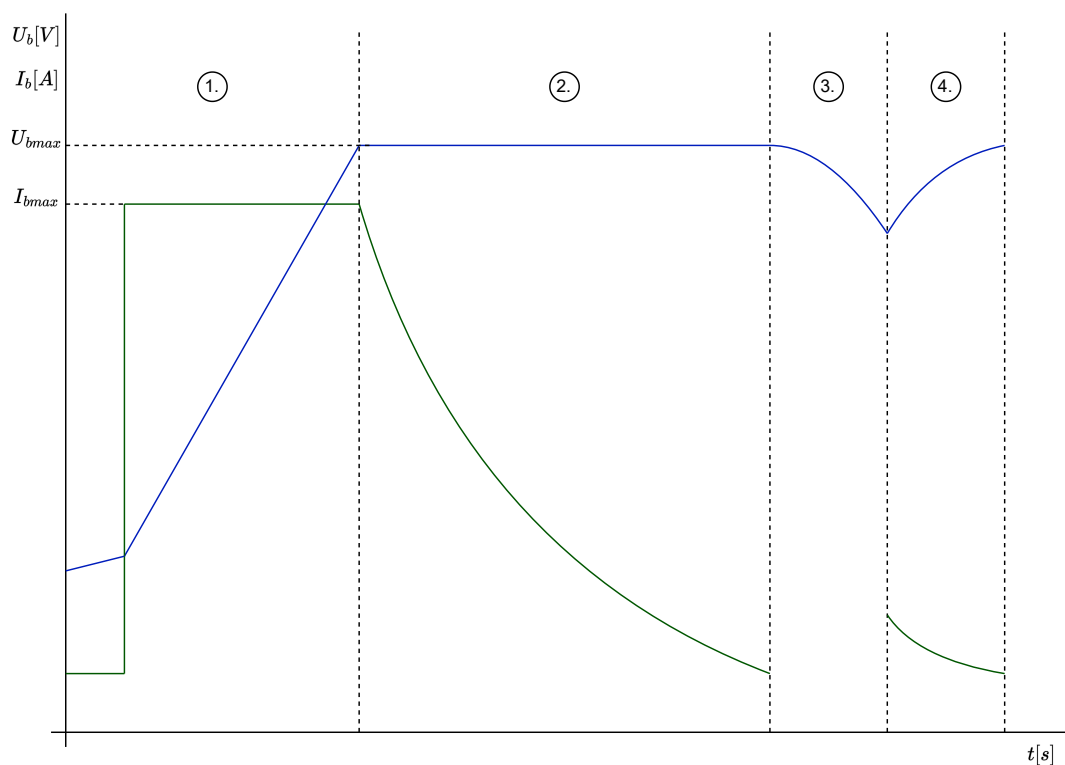
CC/CV je zkratka pro constant current constant voltage. Tato metoda nabíjení se v základu skládá ze dvou fází[4].

V průběhu první fáze je proud držen na konstantní hodnotě. Z tohoto faktu má aktuální fáze i svůj název - constant current. Fáze končí při dosažení  $U_{bmax}$ . Dále pokračovat již není možné, protože by došlo ke zvýšení napětí nad  $U_{bmax}$ . To by vedlo k poškození a možnému zničení baterie kvůli jejímu nadbytečnému zahřívání.

Po konci první fáze je stále třeba baterii úplně nabít. Jak už bylo řečeno, není možné držet stejný nabíjecí proud. Nabíječ proto začne proud postupně snižovat.

V této fázi je cílem udržet konstantní napětí - constant voltage. Fáze končí tehdy, když nabíjecí proud klesne na úroveň proudu z první fáze. Tehdy se již uvažuje, že je baterie plně nabita. Proto již není třeba baterii nabíjet a je tím pádem odpojena od nabíječe.

Po odpojení baterie od napájení je sledováno  $U_b$ . Nic se neděje do doby, než klesne  $U_b$  pod přednastavenou hodnotu. Když  $U_b$  klesne pod tuto hodnotu, začne čtvrtá fáze nabíjení. Poslední fází je dobíjení. Při této fázi je do baterie pouštěn odpovídající proud, který se snižuje v korespondenci s růstem  $U_b$ .



Obrázek 1.6: Časový průběh nabíjecí metody CC/CV

## 1.4 Parametry nabíječe

V této kapitole byla diskutována funkce jednotlivých prvků v solárním nabíječi. Nyní je důležité vyhodnotit elektrické parametry, které se budou od nabíječe očekávat. Proto se musí vyhodnotit, jaké zařízení bude nabíječ napájet. Pro komfort pasažéra obytného vozu je třeba, aby vůz disponoval například těmito prvky:

- Lednice
- Průtokový ohřívač
- Čerpadlo na vodu
- LED osvětlení
- Zásuvky na 12V
- Zásuvky na 5V
- a další ...

Výsledkem je měnič, který je schopen zmenšit napětí z FV panelů až 100 V na napětí baterie LiFePO4 12 V. Měnič je schopen pracovat s výkonem z FV panelů až 1,5 kW. Tento systém se dá přímo porovnat s již existujícím konvenčním měničem od firmy Studer, a to s měničem Studer Innotec VT-65, který může pracovat s výkonem z FV panelů až 1 kW a je schopen zmenšit napětí na 12 V [5].

Výkonové součástky budou spínány při frekvenci 400 kHz.



# Kapitola 2

## Výběr tranzistorů

K tomu, aby finální výrobek fungoval s vysokou účinností, je zásadní vybrat tranzistor, který se na tuto funkci hodí nejvíce. Vhodný tranzistor je vybírán podle následujících parametrů:

- $U_{DS}$  ... napětí Drain Source
- $I_{DS}$  ... proud Drain Source
- $R_{DSon}$  ... odpor v otevřeném stavu
- $Q_{rr}$  ... náboj zpětného zotavení
- $C_{OSS}$  ... výstupní kapacita struktury tranzistoru
- $Q_{gs}$  ... náboj, který je nutno dodat mezi Gate a Source k otevření tranzistoru

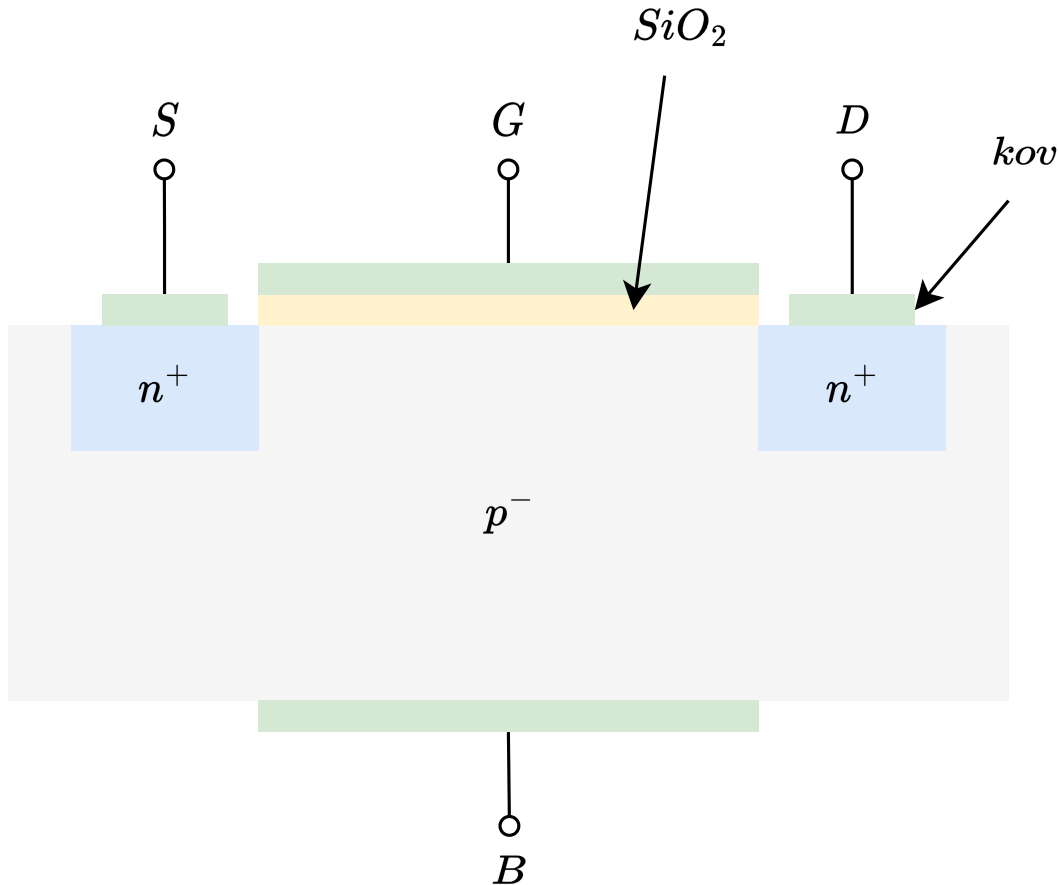
Za vhodný se považuje tranzistor, který je schopný operovat na vysokých frekvencích a středních výkonech. Proto je od tranzistoru požadováno, aby měl co nejmenší spínací ztráty. Nejlépe se na tuto aplikaci hodí MOSFET (Metal Oxid Semiconductor Field Efected Transistor). Bude vybíráno mezi klasickým křemíkovým MOSFETem a GaN MOSFETem.

### 2.1 Křemíkový MOSFET

Jedná se o jednu z konstrukcí výkonových tranzistorů. Tato konstrukce umožňuje řídit tranzistor pomocí napětí. Kombinací této konstrukce a křemíkové struktury vznikne tradiční křemíkový MOSFET.

Na obrázku 2.1 je znázorněna struktura křemíkového MOSFETu. Skládá se ze slabě dotovaného  $p$  substrátu (znázorněno šedě), který je připojen na kovovou elektrodu (znázorněno zeleně) nazývanou Body. V substrátu jsou zapuštěny dvě oblasti ze silně dotovaného  $n$  substrátu (znázorněno modře). Na  $n$  dotované oblasti jsou připojeny elektrody, vlevo bude například Source a vpravo Drain. V prostoru mezi elektrodami Drain a Source je nanášena izolační vrstva ( $SiO_2$ ). Na izolační vrstvu je připojena poslední elektroda zvaná Gate.

Pokud je na elektrodu Drain připojen kladný potenciál a na elektrodu Source záporný potenciál, jinými slovy napětí  $U_{DS}$ , elektroda Body se připojuje zpravidla na stejný potenciál jako elektroda Source. Tímto obvodem nemůže protékat proud. Tranzistor je totiž vypnutý. K tomu aby, bylo možné tranzistor uvést do sepnutého



Obrázek 2.1: Struktura křemíkového MOSFETu

stavu, je třeba připojit kladný potenciál na elektrodu Gate, tedy řídicí napětí  $U_{GS}$ . Postupným zvětšováním napětí  $U_{GS}$  na substrát  $p$  je k elektrodě Gate přitahováno čím dál více elektronů. Zároveň jsou z této oblasti odpuzovány díry. Tímto způsobem je v oblasti  $p$  substrátu kolem elektrody Gate je vytvořen kanál. Majoritními nosiči náboje v tomto kanále jsou elektrony. Jedná se o  $n$  kanál, který spojí elektrody Drain a Source. K tomu, aby byly elektrody Drain a Source doopravdy vodivě spojeny, je třeba dosáhnout prahového řídicí napětí  $U_{GS(th)}$ . Po překročení tohoto napětí je tranzistor úspěšně sepnutý.

V případě, kdy je třeba tranzistor vypnout (přerušit tok proudu tranzistorem), je třeba snížit řídicí napětí pod hodnotu  $U_{GS(th)}$  respektive na nulu. V tento moment ale nedojde k úplnému vypnutí tranzistoru. Při vypínání MOSFETu dochází k nahromadění náboje v PN přechodu mezi Body a Drain. Tento jev zvětšuje dobu sepnutí a vypnutí tranzistoru. Je totiž třeba náboj z PN přechodu odčerpat. Tento náboj se nazývá  $Q_{rr}$ .

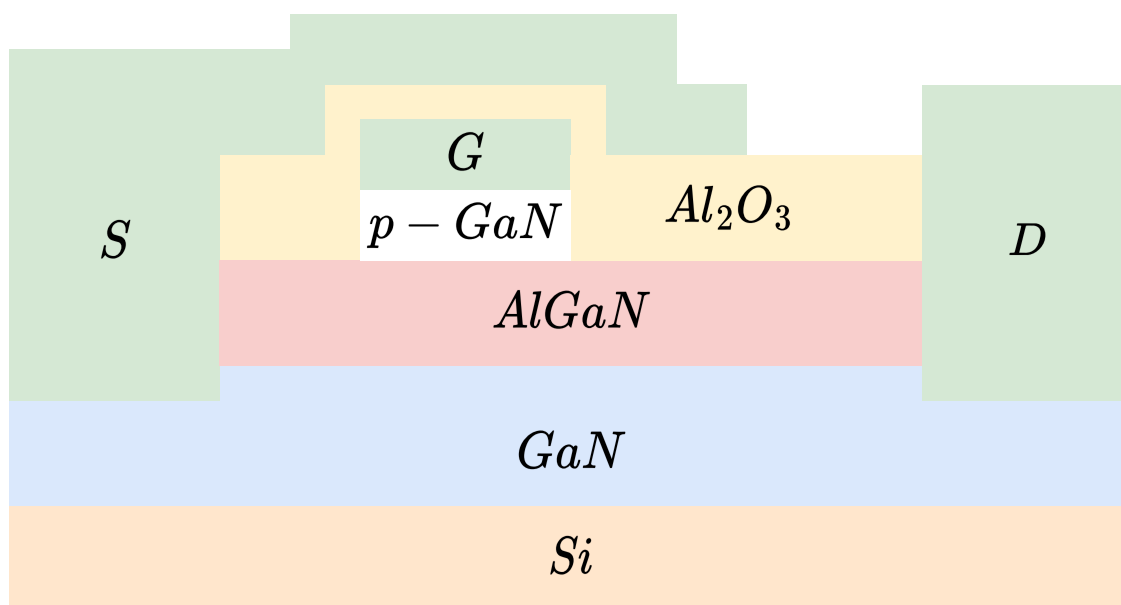
Dalším prvkem této struktury MOSFET je existence substrátové diody. Pojmeme dioda se myslí PN přechod mezi substrátem  $p$  elektrody Body a substrátem  $n$  elektrody Drain. V případě, že je na Source, tedy i na Body menší potenciál než na Drainu (vodivý směr), dioda se neprojeví. V případě, kdy je to naopak (nevodivý směr), je substrátová dioda uvedena do vodivého stavu [6].



## 2.2 Tranzistor z nitridu gália

Další možností výroby MOSFETu je využití nitridu gália ( $GaN$ ). S využitím technologie  $GaN$  má následně vytvořený MOSFET několik výhod oproti klasickému  $Si$  MOSFETu. Princip ovládání je stejný jako u  $Si$  MOSFETu. Příklad struktury  $GaN$  tranzistoru je znázorněn na obrázku 2.2.

Jako materiál počáteční vrstvy je požit křemík. Na vrstvě křemíku je nanesena vrstva  $GaN$  (znázorněno modře). Na vrstvě  $GaN$  je nanesena vrstva  $AlGaN$  (znázorněno červeně). Interakcí těchto dvou vrstev je mezi nimi vytvořen kanál, který se nazývá 2DEG (dvoudimenzionální elektronový plyn) [7]. 2DEG vzniká pouze vlivem působení vnitřních elektrických polí interagujících materiálů. Což znamená, že proudová cesta je vždy otevřena mezi elektrodami Source a Drain (znázorněno zeleně), takto sestavený tranzistor je p-typ. Pokud je třeba, aby byl tranzistor n-typ, klidový stav je rozepnutý, je nutné nanést na  $AlGaN$  vrstvu  $GaN$  s  $p$  příměsí. Volné elektrony z  $AlGaN$  vrstvy jsou zodpovědné za tvorbu 2DEG. Přidáním  $p-GaN$  vrstvy jsou elektrony z  $AlGaN$  vrstvy přitahovány k volným dírám. Takto je narušen 2DEG. Přidáním kladného napětí na Gate jsou elektrony v  $AlGaN$  vrstvě nuceny migrovat zpět do 2DEG a kanál je vytvořen. Takto je vytvořený n-typ tranzistor. Vrstva  $Al_2O_3$  slouží k vzájemné izolaci elektrod.



Obrázek 2.2: Struktura GaN MOSFETu

Hlavní výhodou  $GaN$  tranzistoru v porovnání s  $Si$  tranzistorem je absence PN přechodu. PN přechod v  $Si$  MOSFETu vytváří parazitní náboj  $Q_{rr}$ . tato skutečnost umožňuje  $GaN$  tranzistoru dosáhnout vyšších spínacích frekvencí.

## 2.3 Porovnání technologií výroby tranzistorů

V tabulce 2.1 jsou k účelu porovnání vypsány parametry *Si* tranzistoru DMT10H009LK3 od firmy Diodes incorporated [8] a *GaN* tranzistoru GS61008T od firmy GaN systems [9].

Z tabulky by měly být vidět rozdíly diskutované v této kapitole. Oba tranzistory by se v této aplikaci daly použít díky jejich  $U_{DS}$  a  $I_{DS}$ .  $R_{DSon}$  je u obou tranzistorů v podstatě stejný. Proto tento parametr není rozhodující při výběru. Absence PN přechodu u *GaN* tranzistoru má za následek nulový  $Q_{rr}$ , což je velká výhoda oproti *Si* MOSFETU. *GaN* tranzistor díky své konstrukci umožňuje zmenšit plochu mezi elektrodami Gate a Drain, díky čemuž se významně zmenší kapacita mezi Gate a Drain [10]. Důsledkem tohoto je i zmenšení výstupní kapacity  $C_{OSS}$ , což lze pozorovat v tabulce 2.1. Na výstupní kapacitě závisí čas vypnutí tranzistoru, proto je požadovaná co nejmenší. Dalším parametrem, ve kterém *GaN* tranzistor vyniká oproti *Si* MOSFETu, je  $Q_{gs}$ , tedy náboj, který je třeba na zformování kanálu mezi Drain a Source. U *GaN* tranzistoru je tento náboj nízký díky menší tloušťce izolace ( $Al_2O_3$ ) mezi elektrodami Source a Gate. U křemíkového MOSFETu je tato vrstva poměrně větší. Na velikosti tohoto parametru závisí rychlost sepnutí tranzistoru.

Veličina	<i>Si</i>	<i>GaN</i>
$U_{DS}$ [V]	100	100
$I_{DS}$ [A]	90	90
$R_{DSon}$ [mΩ]	6,7	7
$Q_{rr}$ [nC]	65,5	0
$C_{OSS}$ [pF]	536	250
$Q_{gs}$ [nC]	7	3,5

**Tabulka 2.1:** Porovnání technologií výroby tranzistorů

Z výše uvedených parametrů je zřejmé, že pro tuto aplikaci je výhodné zvolit *GaN* tranzistor. Typ *GaN* tranzistoru je vybrán GS18006T od firmy GaN Systems.

# Kapitola 3

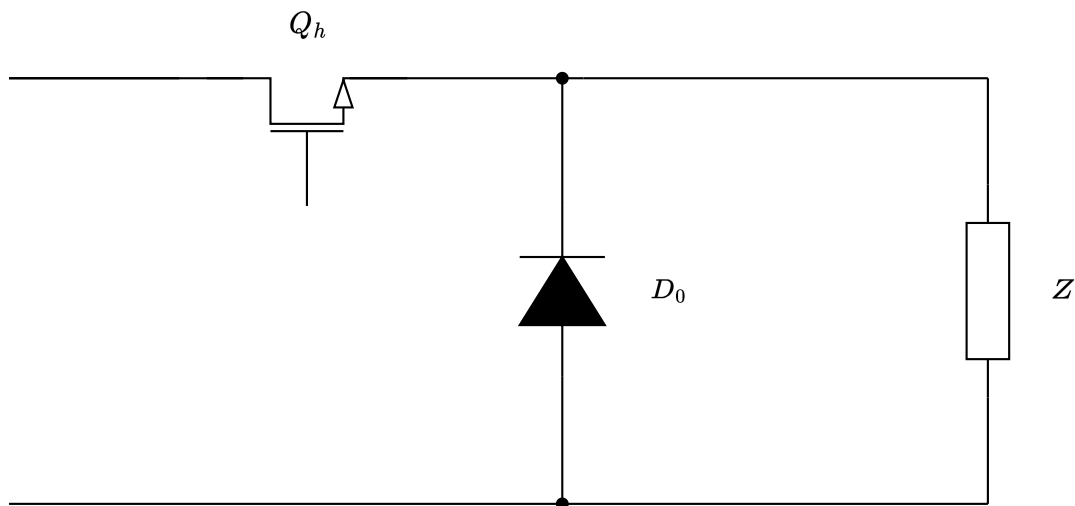
## Topologie DC/DC měniče

### 3.1 Základní topologie DC/DC měniče

Při výběru vhodné topologie pro stejnosměrný měnič napětí se musí nejdříve uvažovat, jak má měnič měnit vstupní napětí. Z tohoto pohledu existují tři možnosti:

1. Snižující měnič
2. Zvyšující měnič
3. Snižující a zvyšující měnič

Tato práce se zabývá pouze problematikou snižujícího stejnosměrného měniče napětí (DC/DC buck měnič), poněvadž na FV panelech je vždy uvažováno vyšší napětí, než je napětí baterie.



Obrázek 3.1: Běžná topologie stejnosměrného měniče napětí

## 3.2 Popis funkce

Základní schéma snižujícího DC/DC měniče je znázorněno na obr. 3.1. Pokud je highside tranzistor  $Q_h$  sepnutý:  $U_{IN} = U_{OUT}$ , také platí  $i_{IN}(t) = i_{OUT}(t)$ . Pokud  $Q_h$  přejde do vypnutého stavu:  $U_{OUT} = 0$ ,  $i_{OUT}(t) = i_{v0}(t)$ . Z tohoto jednoduchého popisu lze vidět omezení střední hodnoty výstupního napětí  $U_{OUT}$ . A to, že maximální hodnota  $U_{OUT}$  je  $U_{IN}$  a minimální hodnota je 0.

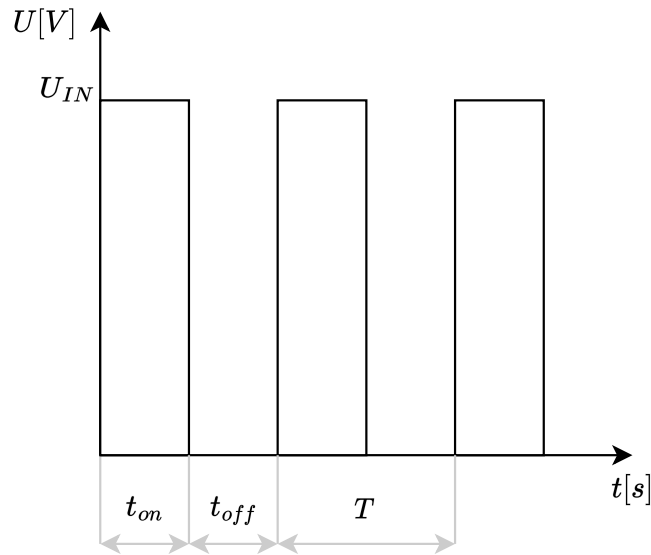
$$U_{(AV)} = \frac{1}{T} \int_{t_0}^{t_0+T} u(t) dt \quad (3.1)$$

Z rovnice 2.1 je vidět princip funkce DC/DC buck měniče. To znamená, že dobou sepnutí  $Q_h$  za periodu lze snižovat výstupní napětí měniče. Je zaváděn pojem, který popisuje poměrnou dobu zapnutí  $Q_h$  za periodu - D (**střída**).

$$D = \frac{t_{on}}{T} \quad (3.2)$$

Střída je bezrozměrná veličina a nabývá hodnot mezi 0 a 1. Když je uvažováno vstupní napětí  $U_{IN}$  jako konstanta (vztah 3.3):

$$U_{OUT(AV)} = \frac{1}{T} \int_{t_0}^{t_0+T} U_1 dt = D \cdot U_{IN} \quad (3.3)$$

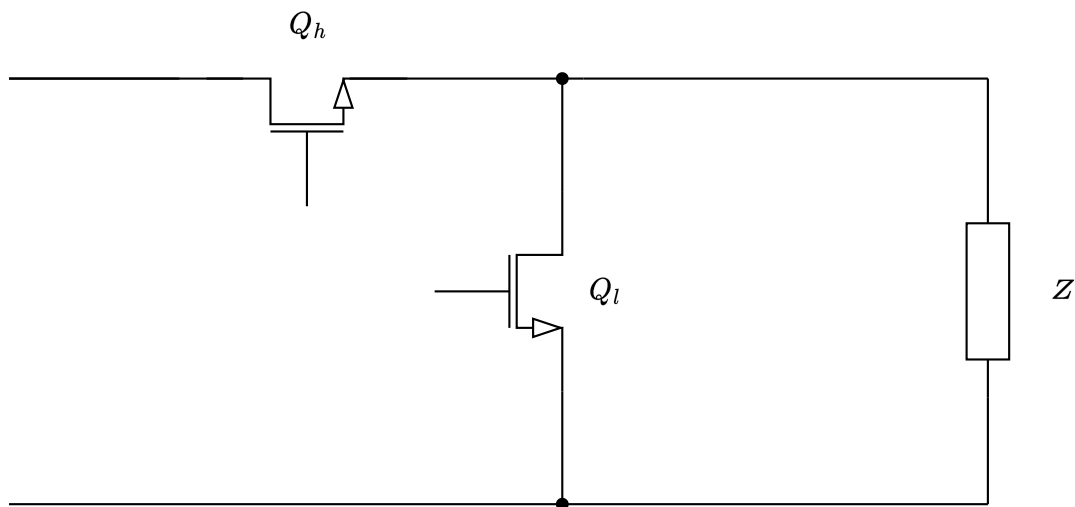


**Obrázek 3.2:** Časový průběh výstupního napětí stejnosměrného měniče napětí

$$u_L(t) = L \cdot \frac{di_L(t)}{dt} \quad (3.4)$$

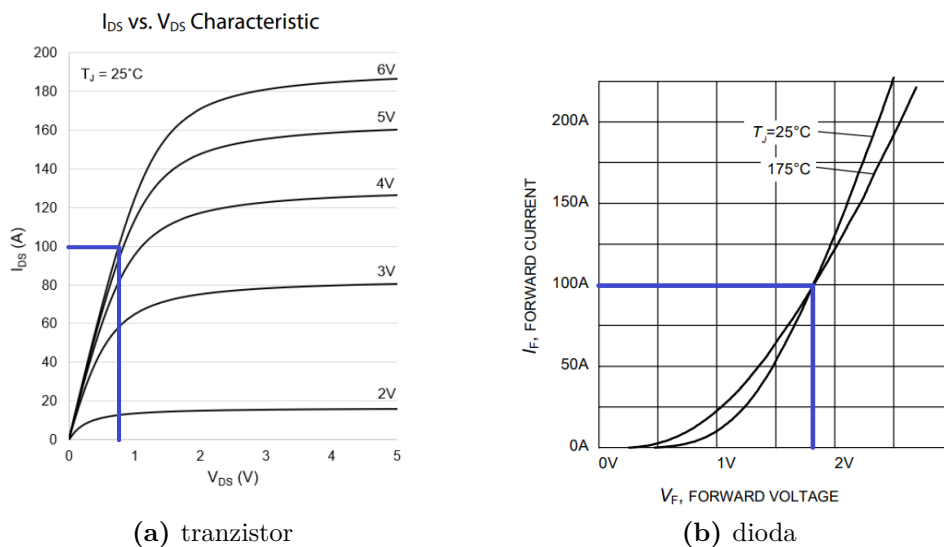
Význam diody  $D_0$  je zřejmý. Podle rovnice 2.4 se přerušením průchodu proudu cívku, například vypnutím tranzistoru  $Q_h$ , naindukuje na jejích svorkách napětí. Toto napětí může být dostatečně velké na poškození některé ze součástí v obvodu. Indukované napětí na cívce má pro diodu  $D_0$  propustný směr. Otevřením diody se uzavře obvod, ve kterém se může energie z cívky přesunout do zátěže.

### 3.3 Synchronní topologie



**Obrázek 3.3:** Synchronní topologie stejnosměrného měniče napětí

Tímto pojmem se myslí nahrazení diody  $D_0$  lowside tranzistorem  $Q_L$  [11]. Diody mívají zpravidla větší propustné napětí než MOSFET tranzistor, tím pádem i větší propustné ztráty  $P_z$ . Toto lze demonstrovat na příkladu.



**Obrázek 3.4:** Porovnání propustných charakteristik tranzistoru [9] a diody [12]

Charakteristika na obrázku 3.4a náleží tranzistoru GS61008T od firmy GaN Systems a charakteristika na obrázku 3.4b náleží diodě IDW75E60 od firmy Infineon. Z charakteristik lze vyčíst, že při stejném propustném proudu je na součástkách odlišné propustné napětí  $U_f$ .

Veličina	Tranzistor	Dioda
$U_f$ [V]	0,8	1,6
$P$ [W]	80	160

**Tabulka 3.1:** Porovnání tranzistoru a diody

Z odečtených hodnot lze vidět, že úbytek napětí na diodě je dvakrát větší než na tranzistoru, tím pádem i ztrátový výkon v ustáleném stavu. Nevýhodou synchronní topologie, oproti běžné topologii, je potřeba řízení tranzistoru. Lowside tranzistor  $Q_l$  je třeba sepnout vždy, když je tranzistor  $Q_h$  vypnutý. Tímto je kladen větší nárok na řídicí systém, který je často více cenově náročnější. Dioda je také levnější než zmiňovaný tranzistor.

### 3.4 Zvlnění proudu a napětí

Vlivem spínání tranzistorů v měniči má výstupní proud pulsující průběh. Tento pulsující proud způsobuje zahřívání součástek, kterými prochází [13]. Z tohoto důvodu je třeba, aby bylo zvlnění proudu drženo v určitých mezích. Zvlnění proudu lze měnit pomocí velikosti indukčnosti cívky.

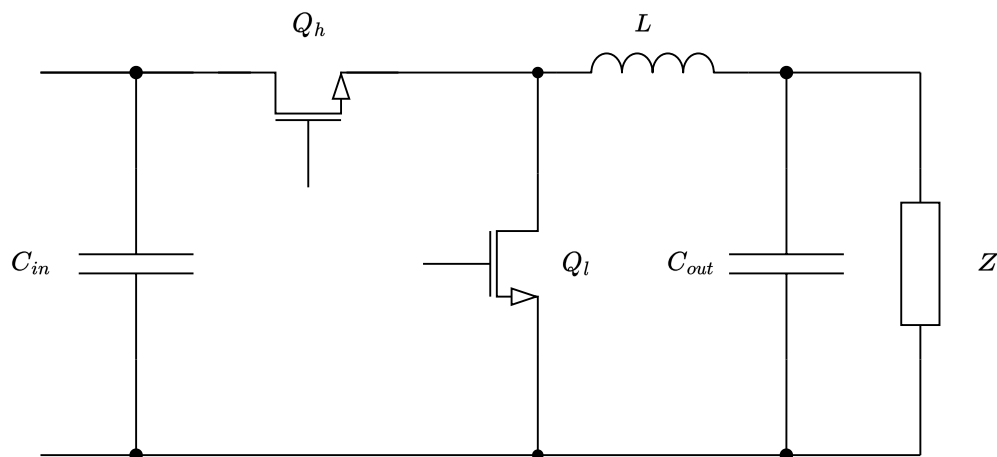
Podobně jako proud je na výstupu měniče i napětí zvlněné. Toto zvlnění může negativně ovlivňovat izolaci, ale i samotnou funkci napájeného zařízení. Proto je nutné, stejně jako u proudu, nastavit si povolené meze zvlnění napětí. Tyto meze lze kontrolovat kondenzátorem. Navíc u volby kondenzátoru je třeba dbát na zvlnění proudu (current ripple). V dielektrikách kondenzátorů vznikají vlivem zvlnění proudu a jejich reálnému sériovému odporu (ESR) nemalé tepelné ztráty, které ovlivňují životnost kondenzátoru. Proto je třeba při výběru kondenzátoru myslet i na tento parametr.

Na vstupu měniče je nutné přidat kondenzátor. Tento kondenzátor plní funkci "zásobníku energie". Na výstupu FV panelu je předpokládáno konstantní napětí, tedy i na vstupu měniče. Spínáním high side tranzistoru vznikne průběh napětí a proudu, který je zobrazený na obr. 3.2. Je tedy zapotřebí někam uložit energii z FV panelu, když je zavřený high side tranzistor. Tomuto účelu slouží kondenzátor na vstupu měniče, na výstupu FV panelu. Po těchto úvahách by měl měnič vypadat takto (obr. 3.5):

## 3.5 Vliv počtu fází na proudovou zatižitelnost

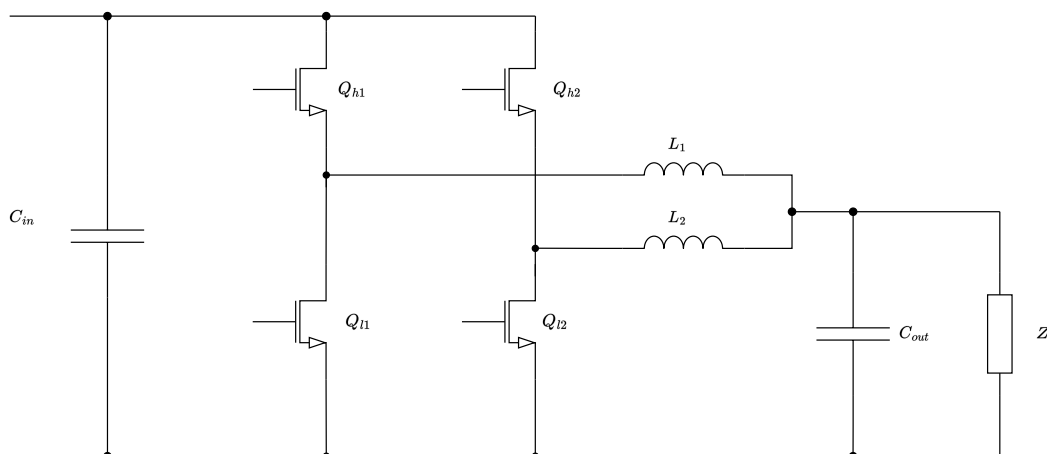
### 3.5.1 Jednofázový DC/DC měnič - Half bridge

Tato topologie (obr. 3.5) je nejjednodušší z pohledu řízení, protože pro celý měnič stačí ovládat pouze dva tranzistory. Také to ale znamená, že přes zrovna vedoucí transistor poteče až 100A. Toto je velký problém, protože zvolený tranzistor GS61008T má maximální dovolený proud 90 A [9]. Navíc při takovém zatížení budou na tranzistoru vznikat značné ztráty vedením (přibližně 75 W). Zvlnění proudu na výstupu takového měniče lze ovlivnit pouze výstupním filtrem (cívkou).



Obrázek 3.5: Stejnoseměrný měnič napětí s uvažování filtrace

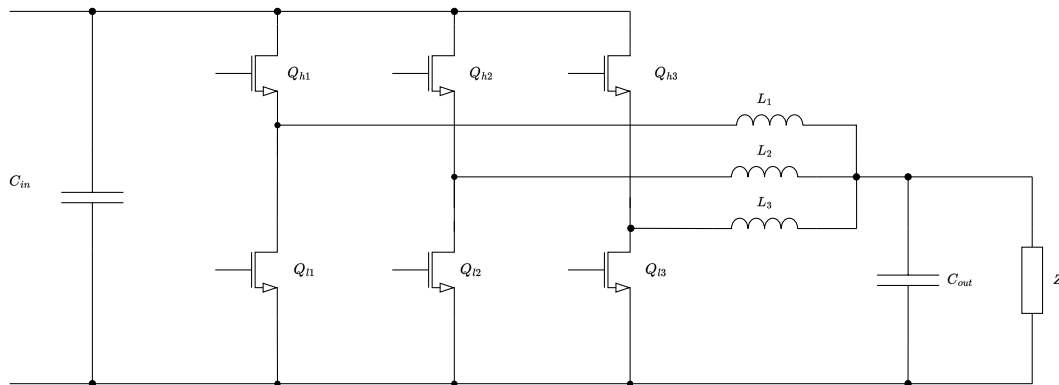
### 3.5.2 Dvoufázový DC/DC měnič



Obrázek 3.6: Dvoufázový DC/DC měnič

Tato topologie je náročnější na řízení než half bridge. Musí být zajištěno, aby druhá dvojice tranzistorů měla posunutou spínací frekvenci ideálně o půl periody. Pokud se uvažuje ideální dělení proudu, stejná impedance paralelních větví, tak každou dvojicí tranzistorů bude protékat 50 A. Takové zatížení způsobí ztráty v otevřeném stavu na jeden tranzistor přibližně 15 W. Pokud se sečtou ztráty všech šesti tranzistorů v otevřeném stavu vyjde 60 W.

### 3.5.3 Třífázový DC/DC měnič



Obrázek 3.7: Třífázový DC/DC měnič

Z probíraných topologií má tato nejsložitější řízení jen kvůli počtu použitých tranzistorů, pokud budou fáze spínat postupně za sebou, po třetině periody. Díky trojfázové topologii prochází každou fází třetina celkového proudu. Při maximálním uvažovaném proudu 100 A prochází každou fází přibližně 33 A. Takové zatížení znamená ztráty v otevřeném stavu přibližně 7 W. Všech šest tranzistorů v této topologii bude mít celkové ztráty při otevřeném stavu 42 W.

## 3.6 Vliv počtu fází na zvlnění

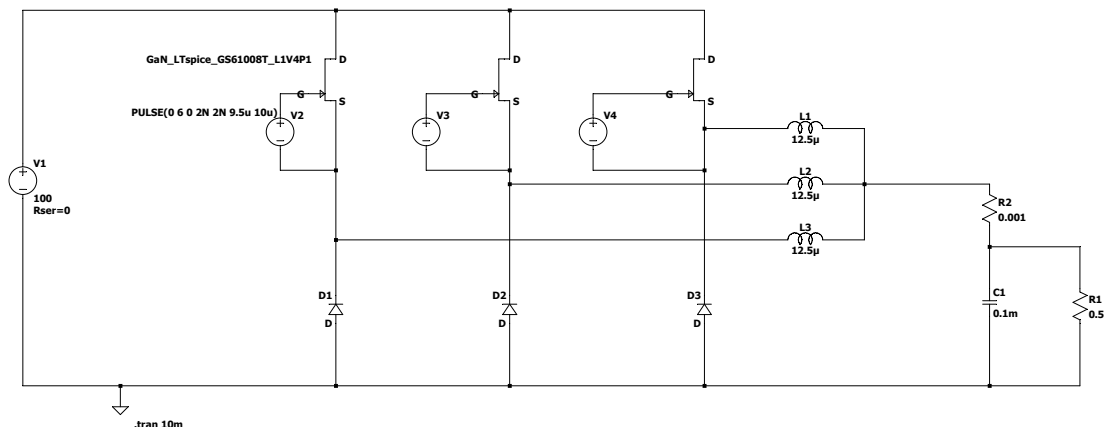
Zvlnění na výstupní straně DC/DC měniče vzniká spínáním tranzistorů. Zvlnění je nejlépe vysvětlované na nejjednodušší topologii z pohledu počtu fází - half bridge. U této topologie se zvlnění vypočte pomocí následujícího vzorce [14]:

$$\Delta I = \frac{U_{IN}}{f \cdot L} D(1 - D) \quad (3.5)$$

,kde  $f$  je frekvence spínání high side tranzistoru v  $Hz$  a  $L$  je indukčnost zapojené cívky v  $H$ . Střída je také parametr, který ovlivňuje velikost zvlnění. Největší zvlnění se dá zjistit zderivováním  $\Delta I$  podle  $D$  a následně se tato funkce srovná s nulou. Výsledek této operace je, že největší zvlnění nastane při střídě 0,5.

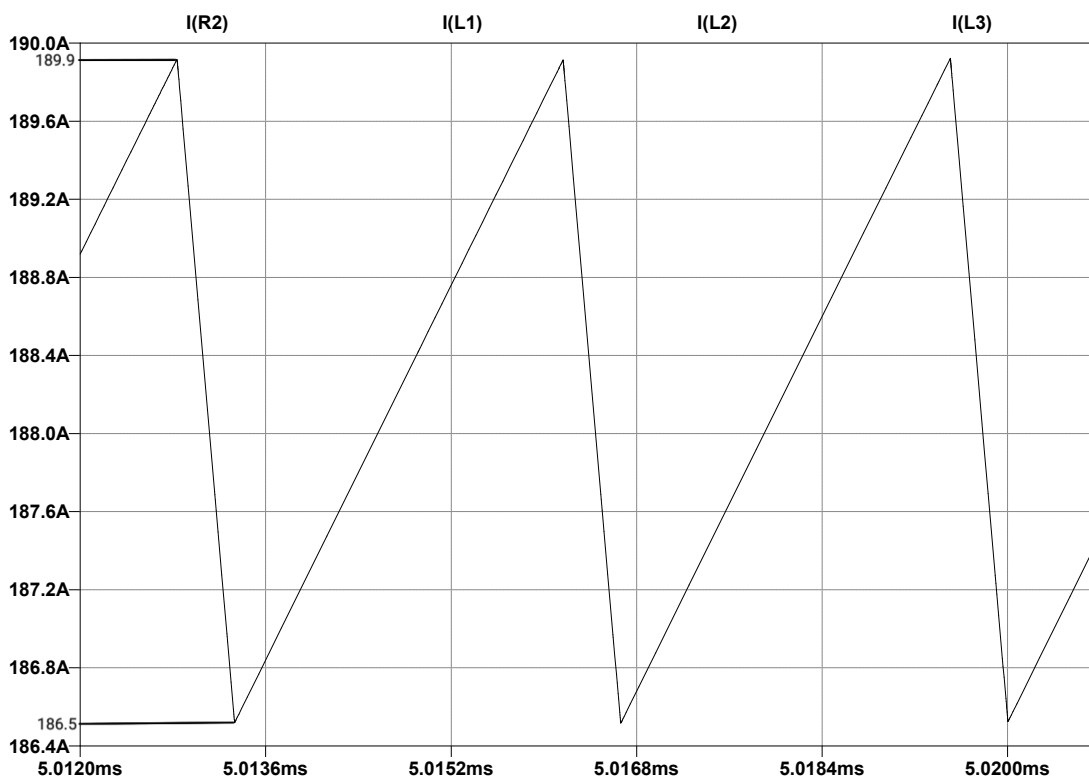
Při použití topologií s více fázemi je výsledné maximální zvlnění menší, respektive poloviční u dvoufázového DC/DC měniče a třetinové u třífázového DC/DC měniče. K tomuto dochází vlivem sčítáním fázově posunutých průběhů proudů z jednotlivých fází. Toto tvrzení dokazuje závislost procentuálního zvlnění proudu  $\Delta I_{\%}$  a střídy  $D$ . Závislost  $\Delta I_{\%} = f(D)$  byla vytvořena pomocí dat ze simulačního programu LTspice XVII. Simulační schéma je znázorněno na obrázku 3.8.





Obrázek 3.8: Simulační schéma třífázového DC/DC měniče

Pro simulaci topologií s menším počtem fází bylo použito stejné schéma, jen z něj byl odstraněn požadovaný počet fází. Generátory signálů, které ovládají tranzistory, pracují na frekvenci 100 kHz. Požadovaná střída byla nastavována pomocí  $t_{on}$  - času trvání pulsu na gate tranzistoru. Rezistor R2 je ve schématu vložen tak, aby bylo kde měřit výstupní proud z DC/DC měniče. Před odečtením potřebných hodnot musela simulace běžet tak dlouho, aby bylo možné odečítat hodnoty v ustáleném stavu.

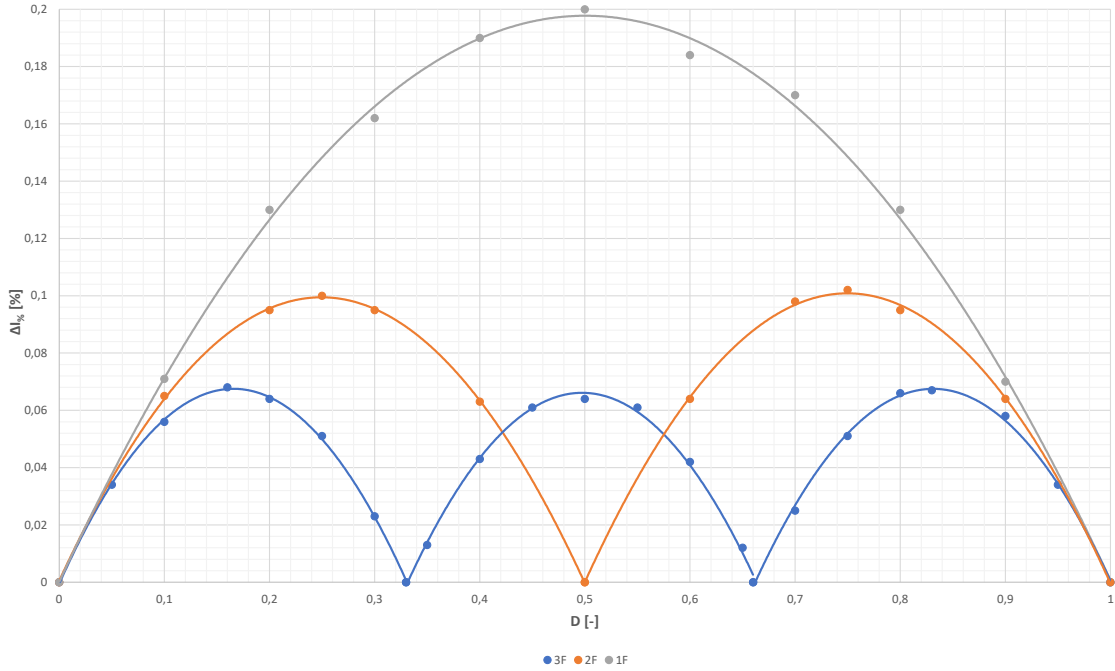


Obrázek 3.9: Průběh proudu rezistorem R2

**Příklad výpočtu  $\Delta I_{\%}$  pro střihu  $D = 0,95$  z obrázku 3.9:**

$$\Delta I_{\%} = \frac{I_{max} - I_{min}}{I_{ref}} = \frac{189,9 - 186,5}{100} = 0,034 \% \quad (3.6)$$

Tímto způsobem byly spočítány všechny hodnoty  $\Delta I_{\%}$



**Obrázek 3.10:**  $\Delta I_{\%} = f(D)$  při různých počtech fází

Na obrázku 3.10 je vidět již diskutované zmenšování maximálního zvlnění se zvětšováním počtu fází. Vzorec pro závislost zvlnění na střidě je znázorněn rovnicí 3.5. Závislost zvlnění proudu na střidě lze pro dvoufázový DC/DC měnič popsat následovně:

$$\Delta I = \frac{U_{IN}}{f \cdot L} D(1 - 2D), D \in \left\langle 0; \frac{1}{2} \right\rangle \quad (3.7)$$

$$\Delta I = \frac{U_{IN}}{f \cdot L} (D - 1)(1 - 2D), D \in \left\langle \frac{1}{2}; 1 \right\rangle \quad (3.8)$$

Pro třífázový měnič lze tuto závislost popsat následovně:

$$\Delta I = \frac{U_{IN}}{f \cdot L} D(1 - 3D), D \in \left\langle 0; \frac{1}{3} \right\rangle \quad (3.9)$$

$$\Delta I = \frac{U_{IN}}{f \cdot L} \left( D - \frac{2}{3} \right) (1 - 3D), D \in \left\langle \frac{1}{3}; \frac{2}{3} \right\rangle \quad (3.10)$$

$$\Delta I = \frac{U_{IN}}{f \cdot L} (D - 1)(2 - 3D), D \in \left\langle \frac{1}{3}; 1 \right\rangle \quad (3.11)$$

Vzhledem k velikosti maximálního poměrného zvlnění proudu zjištěného ze simulace a velikosti proudu jednotlivými fázemi diskutovaných topologií byl jako nejvhodnější topologie pro solární nabíječ vybrán třífázový DC/DC měnič.

## 3.7 Výkonová analýza třífázového half bridge

Tato analýza byla měřena v simulačním programu LTSpice XVII. Motivací k této analýze je snaha zjistit, kde v reálném měniči budou vznikat největší ztráty, a přesvědčit se o správnosti návrhu topologie. Ztráty v jednotlivých prvcích jsou simulovány pomocí  $R_{DSon}$  u tranzistorů a ekvivalentního sériového odporu (ESR) u kondenzátorů a cívek. Všechny tyto parametry jsou čerpány z datasheetů jmenovaných součástek.

### 3.7.1 Návrh velikostí součástek filtrů

#### Vstupní a výstupní kapacita

Pro výpočet kapacit bude použit vzorec:

$$C = \frac{I}{2 \cdot \Delta U \cdot f} \quad (3.12)$$

Frekvence byla určena již v kapitole 1 na  $400 \text{ kHz}$ . Vstupní kapacita je počítána na maximální proud  $50 \text{ A}$  (kapitola 5). Maximální vstupní zvlnění je určeno na  $0,05 \text{ V}$ . Měnič očekává, že bude pracovat s minimálním zvlněním na vstupu. Vstupní kapacita je dle těchto parametrů určena:

$$C_{IN} = \frac{50}{2 \cdot 0,05 \cdot 400 \cdot 10^3} = 1,25 \text{ mF} \quad (3.13)$$

Výstupní kapacita je počítána na maximální proud  $100 \text{ A}$ . Na výstupu měniče je počítáno s maximálním zvlněním napětí  $0,02 \text{ V}$ . Výstupní kapacita je dle těchto parametrů vypočítána:

$$C_{IN} = \frac{100}{2 \cdot 0,02 \cdot 400 \cdot 10^3} = 6,25 \text{ mF} \quad (3.14)$$

Vzhledem k tomu, že vstupní i výstupní kapacity nebudou vystaveny konstantnímu proudu, ale jistému zvlněnému proudu, musí být reálný kondenzátor zvolen s tímto na paměti.

Proto byl na vstup vybrán kondenzátor K051001020PM0B030, který má kapacitu  $1 \text{ mF}$ . Taková kapacita je ale na vstupu nedostačující, proto jsou použity dva tyto kondenzátory zapojené paralelně. Každý má  $ESR = 127 \text{ m}\Omega$ , vlivem paralelního zapojení je celkové ESR poloviční, tedy  $63,5 \text{ m}\Omega$ . Pro výstupní kondenzátor platí stejná věc. Na výstup byl zvolen kondenzátor Sang Jing LPR series o kapacitě  $4,7 \text{ mF}$ . Jsou použity dva tyto kondenzátory zapojené paralelně. Jejich celkové ESR je  $26,5 \text{ m}\Omega$ .

#### Silové cívky

Pro výpočet potřebné indukčnosti silové cívky je použit vzorec:

$$L = \frac{U_{IN}}{4 \cdot \Delta I \cdot f} \quad (3.15)$$

Uvažované vstupní napětí je  $100 \text{ V}$  a uvažované maximální zvlnění v jedné fázi je  $20 \text{ A}$ . Při použití třífázového half bridge je celkové zvlnění výstupního proudu třetinové. Dosazením známých parametrů do vzorce 3.15 vyjde:

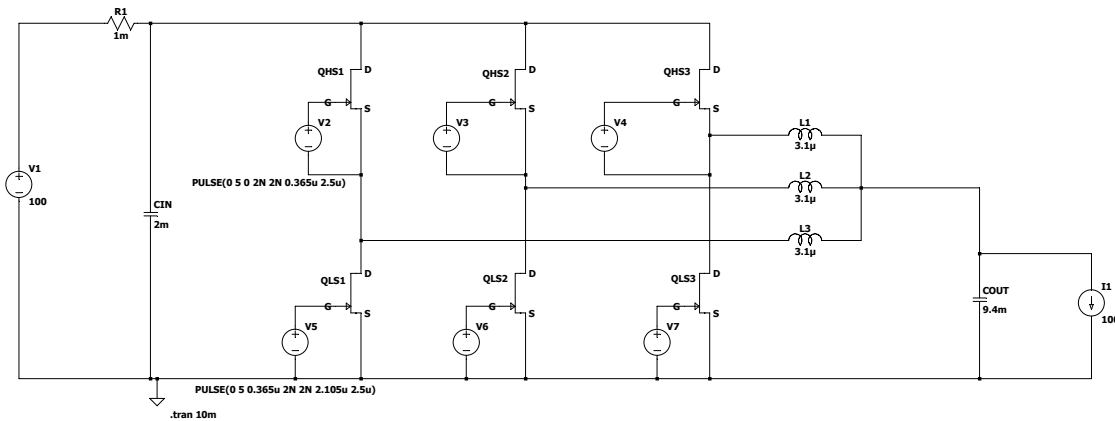
$$L = \frac{100}{4 \cdot 20 \cdot 400 \cdot 10^3} = 3,125 \mu H \quad (3.16)$$

Cívka byla vybrána HCI21145-3R1, která má indukčnost  $3,1mH$  a  $ESR = 2,09 m\Omega$ .

Pro výkonovou analýzu je důležité znát  $R_{DSon}$  tranzistoru, který bude sloužit pro odpojování panelů od samotného měniče. K tomuto účelu budou sloužit tři paralelně zapojené. Každý takový tranzistor má  $R_{DSon} = 3 m\Omega$ , takže výsledný  $R_{DSon}$  bude  $1 m\Omega$ . Tímto je výběr součástek pro simulaci ukončen.

### 3.7.2 Simulace

Simulační model byl sestaven jako třífázový half bridge. Parametry prvků byly určeny v předchozí podkapitole 3.7.1. Simulační schéma je následující (obr. 3.11):



Obrázek 3.11: Model třífázového half bridge

Napěťový zdroj V1 simuluje napětí na FV panelech. Rezistor R1 simuluje  $R_{DSon}$  tranzistorů na odpojování FV panelů od měniče. Následuje model tranzistorů GS61008T. Tranzistory jsou řízeny pomocí pulsních zdrojů napětí (V2, V3, V4, V5, V6, V7). Zdroje fungují na spínací frekvenci  $400 kHz$  (perioda  $2,5 \mu s$ ). Čas otevření high side tranzistoru je  $0,365 \mu s$  a low side tranzistoru  $2,105 \mu s$ . Takovýmto způsobem je střída nastavená na  $D = 0,146$ . Výstupní napětí je takto nastaveno na  $14,6 V$ . Na místě zátěže je  $100 A$  proudový zdroj. Takto je zajištěno, že je měnič zatížen konstantní hodnotou odebíraného proudu. Prvky modelu CIN, L1, L2, L3 a COUT byly vybrány v předchozí podkapitole.

Po spuštění simulace není zvlnění na jednotlivých cívkách  $20 A$ . Odsimulované zvlnění je  $10 A$ . Děje se to z důvodu nepřesnosti vzorečku 3.16. Tento vzorec platí pouze při střídě  $D = 0,5$ . K tomu, aby bylo dosaženo odsimulovaného zvlnění, je třeba použít vzorec 3.17:

$$u = L \cdot \frac{dI}{dt} \quad (3.17)$$

,kde po následujícím zjednodušení a upravení platí:  $dt = D \cdot T$ ,  $dI = \Delta I$ . Při takových úvahách je třeba si uvědomit, že cívka není připojena na vstupní napětí.

Napětí na cívce je dáno jako rozdíl napětí vstupního a výstupního. V tomto případě  $u = 100 V - 14,6 V$ . Výstupní napětí simulace nebude  $14,6 V$ , ale  $14,36 V$ . Pokles výstupního napětí je dán ochrannou dobou (DT) jednotlivých half bridgů. To je čas, při kterém jsou oba tranzistory (high, low side) ve vypnutém stavu. V tomto případě je ochranná doba nastavena  $DT = 20 ns$ .

$$\Delta I = \frac{u \cdot D \cdot T}{L} = \frac{85,7 \cdot 0,146 \cdot 2,5 \cdot 10^{-6}}{3,1 \cdot 10^{-6}} = 10,1 A \quad (3.18)$$

Pomocí vzorce 3.18 bylo dosaženo odsimulované hodnoty zvlnění výstupního proudu. Je tedy vidět, že silové cívky byly navrženy správně. Je ovšem vhodné si tímto způsobem ověřit výpočet indukčnosti cívky.

V tabulce 3.2 jsou zobrazeny výsledky simulace výkonové analýzy modelu měniče. V této analýze je třeba zohlednit počet jednotlivých prvků v modelu. Například high side tranzistory jsou tři atd.

Součástka	Výkon [W]
R1	0,566
CIN	0,0072
QHS	24,96
QLS	52,4
L	6,672
COUT	0,097

**Tabulka 3.2:** Výsledky simulace výkonové analýzy měniče

Tranzistory reprezentované rezistorem R1 odebírají malý výkon z celkového výkonu ze zdroje V1 (FV panelů). Dá se tedy konstatovat, že jsou diskutované tranzistory navrženy správně. Kapacita CIN reprezentující kondenzátory na vstupu do měniče odebírá velice malý výkon. Takto jsou kondenzátory navrženy správně.

Největší ztrátový výkon ze všech prvků měniče je na high side tranzistorech. Takové ztráty jsou dané tím, že high side tranzistor vždy spíná i rozpíná plně vstupní napětí a proud DC/DC měniče. Kdežto low side tranzistor spíná v nulové napětí a proud, který cívky ve své větvy half bridge. Proto mají low side tranzistory menší ztrátový výkon než high side tranzistory. Kvůli velkému ztrátovému výkonu tranzistorů bude třeba při návrhu desky plošných spojů počítat s osazením chladiče, který bude poskytovat přídavné chlazení všem tranzistorům.

Ztrátový výkon na jedné cívce je  $2,224 W$ . Takový ztrátový výkon je při tomto zatížení očekáván. Jedna cívka má sériový odpor  $2,09 m\Omega$ . Když je výstup měniče zatížen proudem  $100 A$ , tak každou fází half bridge poteče přibližně proud o velikosti  $33 A$ . Joelovy ztráty, se zanedbáním ztrát v jádře, lze na jedné cívce vypočítat:

$$P_l = ESR \cdot I_l^2 = 2,09 \cdot 10^{-3} \cdot 33^2 = 2,28 W \quad (3.19)$$

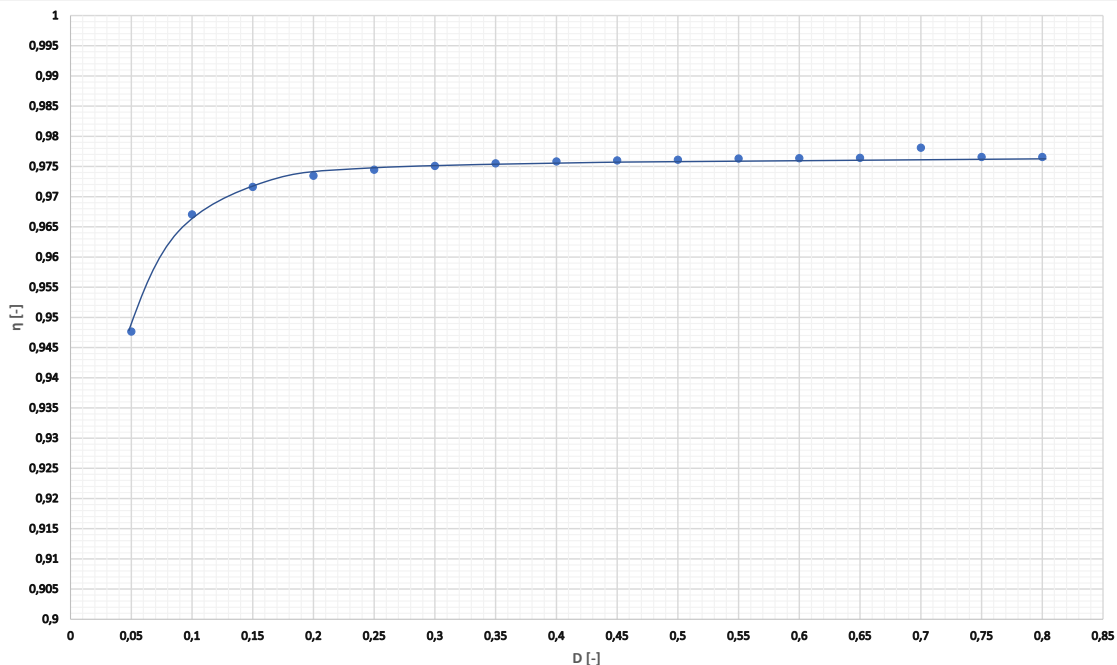
Takto byla ověřena správnost návrhu tlumivek. Výstupní kondenzátor má přibližně poloviční sériový odpor  $ESR$  v porovnání se vstupním kondenzátorem.

Proto vstupním kondenzátorem bude protékat poměrně větší proud než vstupním kondenzátorem. Z tohoto důvodu je výkonová ztráta na výstupním kondenzátoru o řád vyšší než na vstupním kondenzátoru.

Vlivem diskutovaných ztrát je na výstupu simulovaného měniče dostupný menší výkon než na vstupu. Účinnost měniče je určena jako podíl výstupního výkonu ku vstupnímu:

$$\eta = \frac{P_{IN}}{P_{OUT}} \quad (3.20)$$

Účinnost je měřena v závislosti na střídě -  $\eta = f(D)$ . Výstupní nastavení bylo nastavené vždy stejné,  $U_{out} = 14,8 V$ . Aby bylo dosaženo vždy stejného  $U_{OUT}$  bylo třeba měnit vstupní napětí v závislosti na střídě:  $U_{OUT} = \frac{U_{IN}}{D}$ . Zátěžný proud byl také vždy nastaven stejný, a to  $100 A$ . Ochranný čas byl vždy nastaven  $DT = 25 ns$ . Změřená závislost je vynesena na obrázku 3.12:



**Obrázek 3.12:** Závislost  $\eta = f(D)$

Z této charakteristiky plyne, že z pohledu účinnosti není vhodné měnič provozovat se střídou nižší, než je 0,2. Tímto opatřením bude mít měnič vždy teoretickou účinnost kolem 97,5 %. Aby mohl měnič fungovat s takto vysokou účinností, je třeba, aby bylo vstupní napětí do měniče sníženo alespoň na  $U_{IN} = 75 V$ . Toto napětí lze dosáhnout změnou zapojení FV panelů. Při zachování stejného počtu FV panelů bude třeba snížit počet FV panelů zapojených sériově, a naopak zvýšit počet paralelních stringů.

# Kapitola 4

## Návrh elektrického schématu

Tato kapitola se zabývá návrhem a funkcí jednotlivých částí elektrického schématu. Celé elektrické schéma je k vidění v příloze A. Návrh schématu byl proveden v programu Kicad 6.0. Kicad 6.0 je program, který spojuje funkce několika samostatných programů dohromady a umožňuje mezi nimi plynule přecházet. Programy v Kicadu jsou například: editor schématu a symbolů (tím se zabývá tato kapitola), editor DPS a pouzder (kapitola 5), prohlížeč gerber, . . . .

Schematické značky použité v tomto schématu byly čerpány z knihoven dostupných s programem Kicad 6.0, popřípadě byly upraveny, aby se co nejvíce shodovaly s evropskými standardy. Důležitým pojmem v této kapitole je "flag". Pokud se stejně pojmenovaný flag nachází ve dvou částech schématu, tak tato místa budou na desce plošných spojů fyzicky spojena. Funkce flagů je zajištění přehlednosti rozsáhlého schématu. Nejvíce používaný flag je GND. Flag GND spojuje všechna místa ve schématu, která jsou na nulovém potenciálu.

### 4.1 Silová část

Na obrázku 4.1 je znázorněna silová část návrhu elektrického schématu. Tím je myšlena část, která přenáší výkon z FV panelů do baterie (zátěže). V následujících odstavcích bude vysvětlena funkce všech prvků z této části.

Popis začíná od kladné vstupní svorky měniče (část 1.). Všechny čtyři silové svorky jsou stejné. Svorky jsou dimeyované, tak aby zvládly přenést proud 100A a napětí až 100V. Byly vybrány svorky har-flexicon 15.00 TTSH-XX TBXX BK, protože splňují požadované parametry. Další součástka označená RV1 - varistor je zapojena mezi svorkovnicí J2 a J1 (GND). Varistor byl vybrán MLV VJ12. Dále se v 1. části nachází napěťový dělič skládající se z rezistorů R1 a R2. Pomocí tohoto děliče je měřeno vstupní napětí. Na výstupu děliče (flag M\_napeti) může být při maximálním vstupním napětí  $U_{INmax} = 100\text{ V}$  pouze 3,3 V, aby byl využit napěťový rozsah AD převodníku mikroprocesoru (MCU). Dalším prvkem děliče je kondenzátor C6. Ten slouží k vyhlazení napětí M\_napeti.

V 2. části se nachází zapojení, které má sloužit k odpojení FV panelů v noci. Odpojování je realizováno prostřednictvím tří paralelně zapojených P MOSFETů BSC030P03NS3 (Q1, Q2, Q5), takto je jejich  $R_{DSon}$  třetinový. S moc velkým napěťovým zatěžováním v závěrném směru se u těchto tranzistorů nepočítá, může se na nich objevit maximálně napětí baterie. MOSFET typu P byl zvolen kvůli tomu, že je lze jednoduše sepnout. Spínání je jednoduché, díky zápornému napětí  $U_{GS}$

P MOSFETů. Propustný směr substrátové diody P MOSFETu v tomto zapojení je z FV panelů do měniče. Takové zapojení umožňuje přítomnost napětí ze svorek panelů i při vypnutých tranzistorech Q1, Q2 a Q5. Bez existence takového jevu by nebylo možné tranzistory otevřít. K řízení tranzistorů Q1, Q2 a Q5 slouží součástky za nimi. Také to znamená, že odpojit FV panely od měniče je možné pouze v noci. V noci je na FV panelech menší napětí než na baterii. V takové situaci je substrátová dioda P MOSFETu v závěrném směru - nevede. Ve dne, i když jsou tranzistory Q1, Q2 a Q5 vypnuty, vedou jejich substrátové diody. Za odpojení FV panelů ve dne, kdy není třeba nabíjet baterii, zodpovídají GaN tranzistory.

V okamžiku, kdy bude úbytek napětí na rezistoru R7 vyšší než  $U_{GS(th)}$  tranzistorů Q1, Q2 a Q5 tak jsou sepnuty. Existence úbytku napětí na rezistoru R7 je podmíněna průtokem proudu tímto rezistorem. Tento proud je ovládán pomocí bipolárního NPN tranzistoru DMN3023L-7 U20. Tranzistor DMN3023L-7 byl vybrán hlavně kvůli jeho malému ztrátovému výkonu. U20 je ovládán signálem z MCU. Velikost proudu rezistorem R7 je nastavena rezistorem R9. Není žádoucí, aby bylo napětí  $U_{GS}$  tranzistorů Q1, Q2 a Q5 vyšší než 25V. Proto je antiparalelně k rezistoru R7 zapojena zenerova dioda D1. Zenerovo napětí diody D1 je 25V. Pokud je na diodě D1 v závěrném směru napětí vyšší než 25V, začne diodou protékat proud, ale napětí zůstane pořád 25V. V tomto zapojení funguje dioda D1 jako ochrana řídicího obvodu tranzistorů Q1, Q2 a Q5 před přepětím.

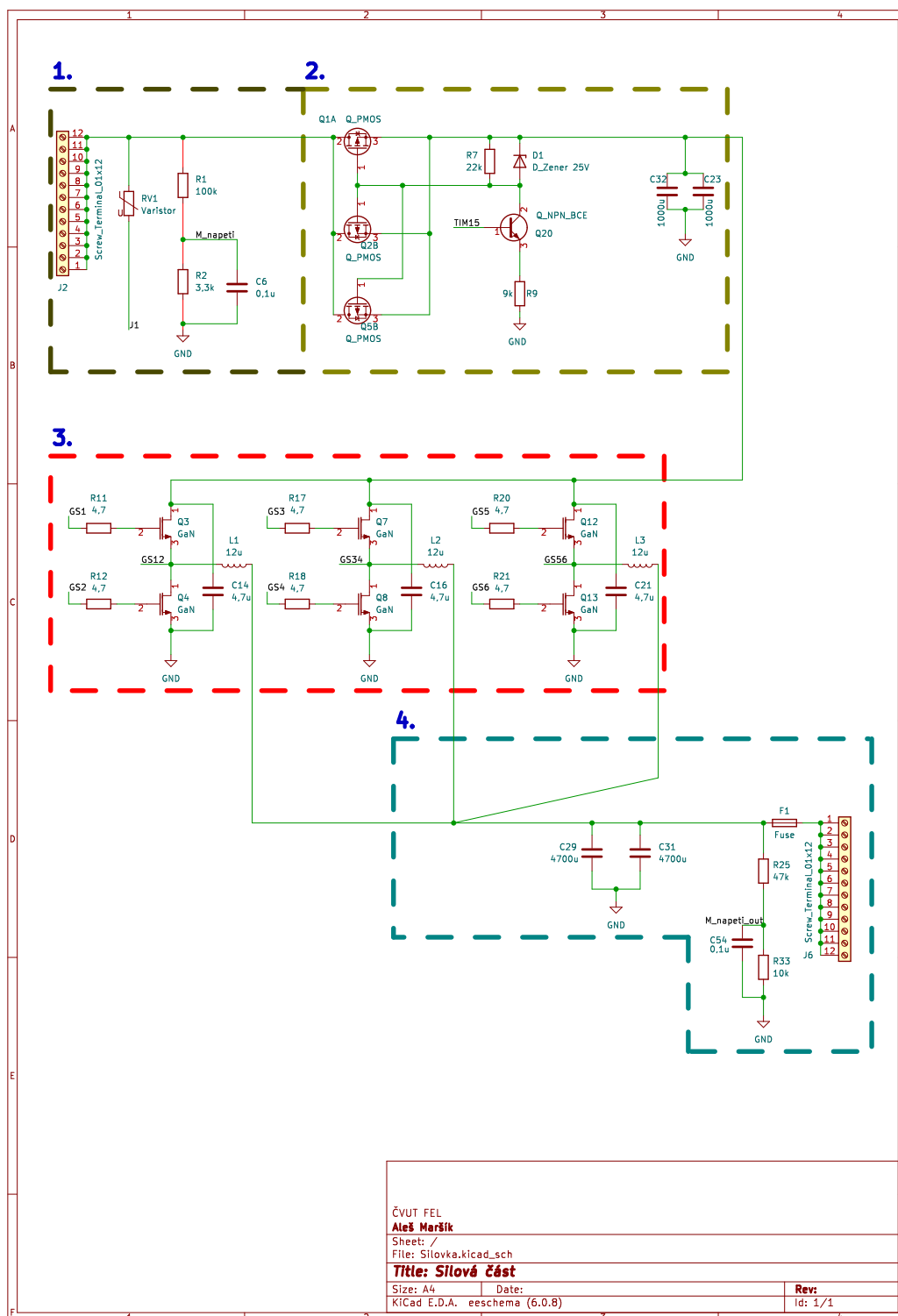
Funkce kondenzátorů C23, C32 a C29, C31 byla diskutovaná v kapitole 3.7.1. V části 3 jsou tři halfbridge a společně tvoří třífázový synchronní halfbridge DC/DC měnič. Jedná se o tranzistory Q3, Q4, Q7, Q8, Q12 a Q13. Tranzistor, který byl vybrán je GS61008T od firmy GaN systems. Dle svého datasheetu [9] tranzistor vyžaduje rezistor v Gatu o velikost 4,7  $\Omega$ . Tuto funkci zastupují rezistory R11, R12, R17, R18, R20 a R21. Funkce těchto rezistorů spočívá v utlumení přechodných jevů řídicího signálu z driverů. Kondenzátory C14, C16 a C21 slouží jako pomocné kapacity k vyrovnání přechodných dějů, které probíhají při spínání tranzistorů half bridge. Tomuto účelu slouží i vstupní kondenzátory C23 a C32.

V části 4 je další odporový dělič skládající se z rezistorů R25 a R33. Pomocí tohoto děliče je měřeno výstupní napětí měniče - napětí baterie. Dále je zapojena pojistka F1, která chrání desky před následky zkratového proudu při poruše měniče. V tomto případě proudem, jehož hodnota přesahuje 100 A. Pojistka, která splňuje tyto požadavky, je BF1.

## 4.2 Řízení část A

V první sekci na obrázku 4.2 je zdroj 5V. Hlavní funkcí zdroje 5V je snižovat napětí  $U_{bat}$  na  $U_{out} = 5V$ . Zdroj 5V se skládá ze dvou částí: řídicí a silové. Hlavním prvkem řídicí části je integrovaný obvod (IO) LTC3854 (U8). Tento IO byl vybrán, protože je schopen pracovat samostatně bez dalšího programování a protože je schopen řídit externí DC/DC buck synchronní měnič. Obvod obklopující LTC3854 byl vytvořen podle jeho datasheetu [15]. Tranzistory zvolené pro synchronní DC/DC buck měnič byly vybrány DMN3023L-7. Byly vybrány kvůli jejich malému ztrátovému výkonu a schopnosti spínat požadovaný proud. Hodnota požadovaného proudu je 6,5 A. Tato velikost proudu je odvozena z potřeby napájet dvě 5V USB-A zásuvky, kdy každá bude odebírat proud 3 A. Dále je třeba napájet další zařízení potřebné k funkci měniče. Tato zařízení jsou drivery a zdroj 3,3V, které budou probrány dále.





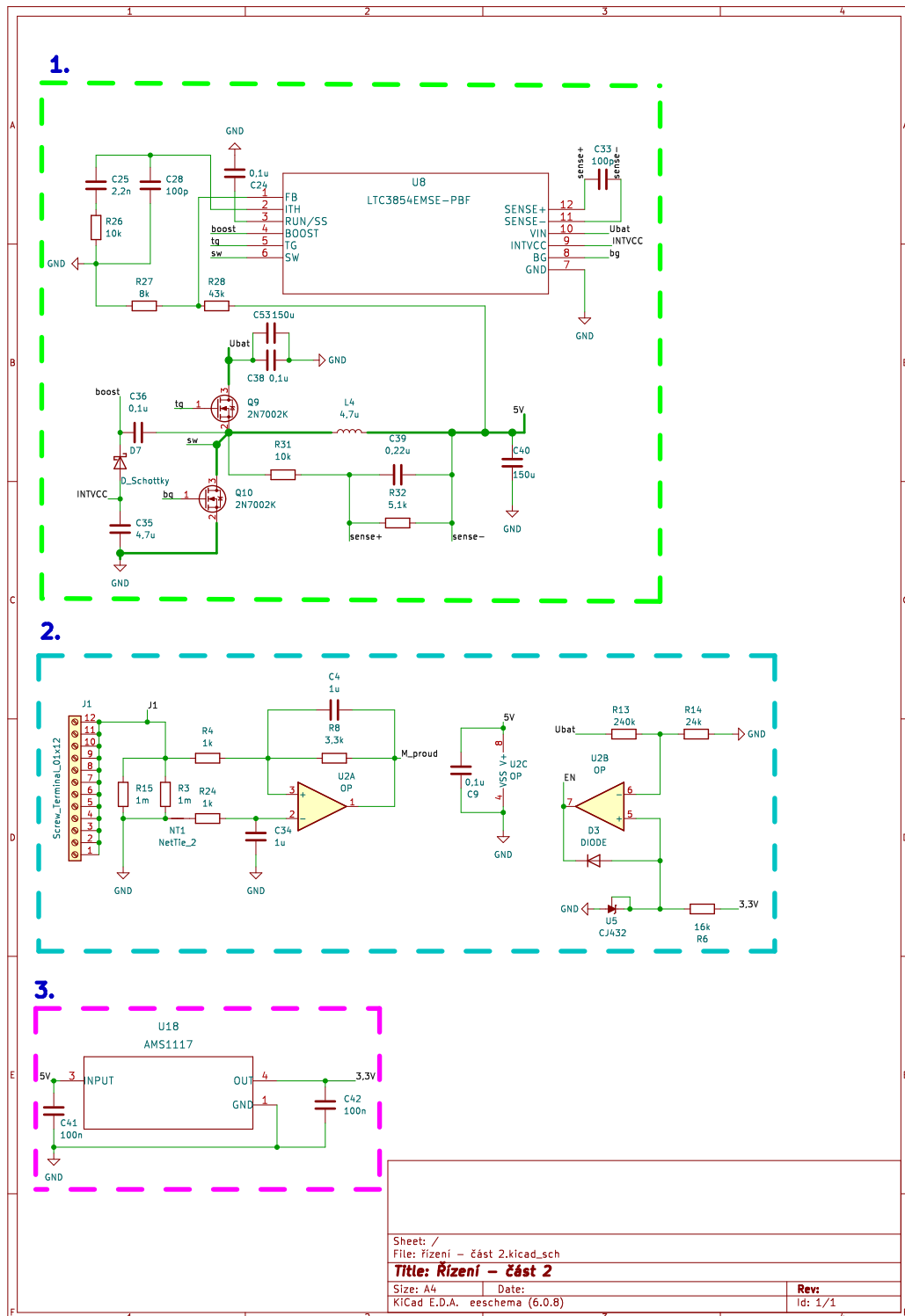
Obrázek 4.1: Silová část návrhu schématu

V části 2 se nachází obvod operačního zesilovače. Operační zesilovač byl vybrán AD8656 kvůli jeho malé spotřebě a výjimečné teplotní stabilitě. Tento IO se ve skutečnosti skládá ze dvou samostatných operačních zesilovačů se společným napájením. Na napájení je zapojen filtrovací kondenzátor C9, aby bylo zajištěno napájení napětím s co nejmenším zvlněním. IO U2A slouží k měření vstupního proudu. Proud je měřen pomocí bočníků R3 a R15. Bočníky jsou zapojeny dva paralelně kvůli omezení jejich ztrátového výkonu. Pomocí invertujícího zapojení operačního zesilovače je proud převeden na napěťový signál, který může přijímat mikroprocesor. Zapojení na neinvertujícím vstupu slouží ke snížení vlivu impedance délky cesty GND mezi bočníky a operačním zesilovačem.

Zapojení IO U2B slouží k zastavení nabíjení baterie, pokud je už nabitá a zároveň došlo k poruše regulační smyčky v MCU. Baterie je plně nabitá, když napětí na ní dosáhne hodnoty 14,6 V. V tento moment je třeba, aby baterie přestala být nabíjena. Pro měření napětí baterie slouží odporový dělič skládající se z rezistorů R3 a R15. Výstup odporového děliče je připojen na invertující vstup operačního zesilovače U2B. Toto napětí je porovnáváno s napětím na neinvertujícím vstupu. Napětí na neinvertujícím vstupu je vytvářeno pomocí přesné napěťové reference TLV431 označená jako U5. U5 vytváří napětí 1,24 V. Pokud se napětí na invertujícím a neinvertujícím vstupu rovnají, tak na výstupu operačního zesilovače (flag EN) bude nulové napětí. Dioda D3 je v tomto momentě otevřena. D3 je otevřena do té doby, než je napětí na EN vyšší než napětí na U5 minus napěťový úbytek diody D3

v propustném stavu. Bez diody D3 by nabíjení baterie začalo ihned potom, co je její napětí menší než 14,3 V. S diodou D3 nabíjení začne až na nižší hodnotě napětí baterie.

Ve 3. části je stabilizátor napětí na 3,3V z 5V. Díky tomuto OI je napájen MCU a drivery. Pro tento účel byl vybrán LM1117 800-mA (U18). Filtrační kondenzátory na vstupu (C41) a na výstupu (C42) byly zvoleny dle doporučení z datasheetu.



Obrázek 4.2: Řízení část A

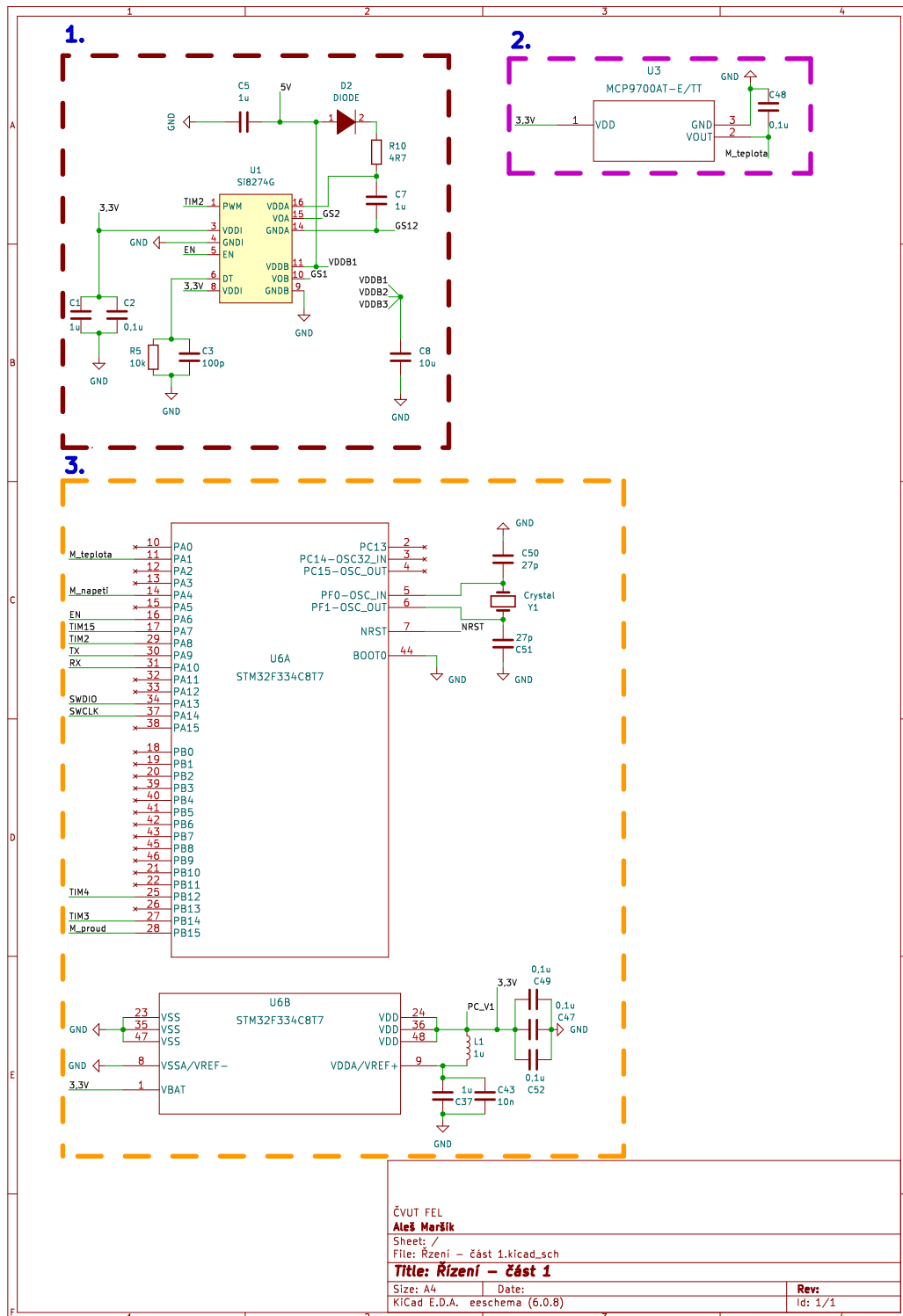
### 4.3 Řízení část B

V první části se nachází driver U1, s jehož pomocí je spínán jeden half bridge. To znamená, že na desce se nachází dohromady tři. Ovšem vždy je obvod stejně zapojený, proto je na obrázku 4.3 znázorněn pouze jeden. Driver je v obvodu mezi mikroprocesorem a half bridgem. MCU není schopen na svém výstupu vytvořit výkon potřebný k sepnutí tranzistorů. Driver tímto výkonem disponuje. Driver přejímá PWM signál z MCU (Flag TIM2, pin 1) a podle tohoto signálu spíná tranzistory. Tranzistor je spínán podle velikosti napětí  $U_{GS}$ , na driver jsou tedy připojeny řídicí obvody high side a low side tranzistorů. Respektive na pin 15 Gate (flag GS2) a na pin 9 Source (GND) low side tranzistoru a na pin 10 Gate (flag GS1) a na pin 14 Source (GS12) high side tranzistoru. Ve spínání low side tranzistoru není žádný problém. Low side tranzistor je spínán vždy při nulovém napětí  $U_{DS}$ , dostatečné napětí pro tuto operaci poskytuje 5V zdroj. Pro high side tato skutečnost neplatí. Source high side tranzistor pokaždé spíná plné napětí vstupu měniče. Spolehlivé spínání high side tranzistoru zajišťuje bootstrapový obvod, skládající se z kondenzátorů C5 a C7, diody D2, rezistoru R10. Kondenzátor C5 slouží k vyfiltrování napětí z 5V zdroje, není tedy součástí vlastního bootstrapového obvodu. Dioda D2 je otevřena, pokud je low side tranzistor v sepnutém stavu. Diodou začne protékat proud omezený pouze velikostí rezistoru R10. Proud diody nabíjí kondenzátor C7. Když je low side tranzistor vypnutý, tak dioda D2 již nevede a kondenzátor C7 je nabitý. Když v tomto stavu přijde, požadavek na otevření high side tranzistoru. Napětí potřebné k sepnutí high side tranzistoru musí být vyšší, než je napětí na Drainu tranzistoru. Toto napětí je na Gatu vytvořeno sečtením napětí Drainu a napětí nabitého kondenzátoru C7.

Driver, který byl pro tuto aplikaci vybrán, je Si8275. Byl vybrán právě proto, že dokáže ovládat half bridge, může být napájen napětím, které je dostupné z místních zdrojů napětí a umožňuje dosáhnout vysoké spínací frekvence. V sekci 2 se nachází čidlo pro měření teploty. Jako čidlo teploty byl vybrán OI MCP9701/9701A. Tento OI byl vybrán hlavně kvůli lineární závislosti výstupního napětí na teplotě.

V sekci 3 je umístěn mikroprocesor. MCU byl zvolen STM32F334C8. Byla vybrána varianta s 48 piny kvůli potřebnému počtu precizních časovačů. Schématická značka mikroprocesoru se skládá ze dvou částí. Z části U6B, na kterou je připojováno napájení MCU. Mikroprocesor je napájen pomocí třech dvojic pinů VDD-VSS. Pro každou takovou dvojici musí být filtrační kondenzátor (C47, C49 a C52). Pro napájení analogově-digitálních a digitálně analogových převodníků, vnitřních operačních zesilovačů a více slouží dvojice pinů VDDA-VSSA. K této dvojici je připojena dvojice kondenzátorů C37 a C43. K tomu, aby vždy bylo na pinu VDDA stejné napětí jako na pinech VDD, slouží tlumivka L1. Tato tlumivka brání rychlým změnám napětí, a proto v kombinaci s kondenzátory C37 a C43 zajišťuje stálé napětí na pinu VDDA.

K části U6A jsou připojovány ostatní vstupy a výstupy. Funkce všech flagů je popsána v tabulce 4.1. Na piny MCU 5 a 6 je připojen externí krystal Y1. Krystal HC49/4HSMX zajišťuje stálou referenční frekvenci 10 MHz pro zpřesnění vnitřních hodin MCU. K tomu, aby byl signál z oscilátoru co nejméně zarušený, slouží kondenzátory C50 a C51. Tyto kapacity byly zvoleny na doporučení v datasheetu krystalu.



Obrázek 4.3: Řízení část B

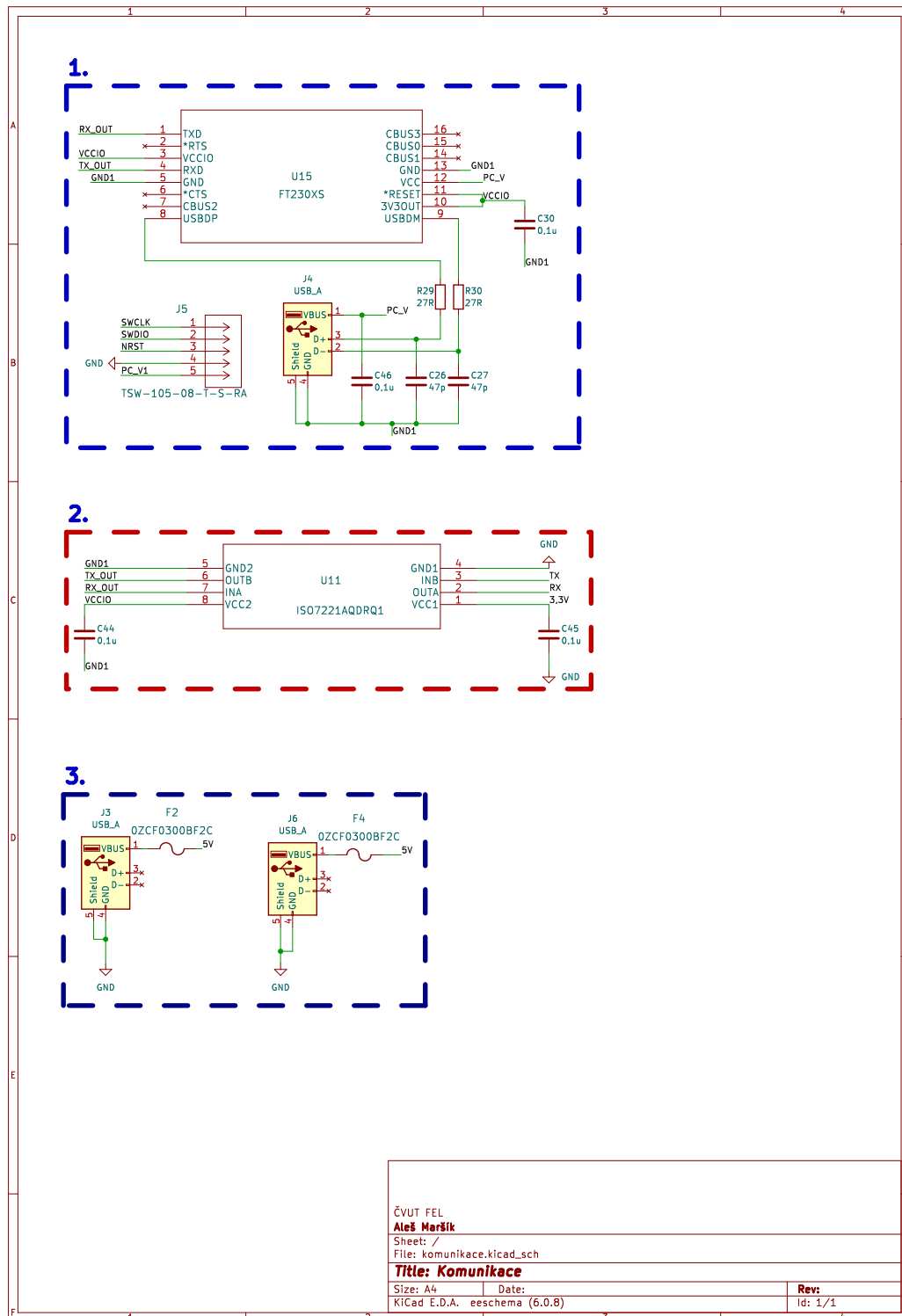
Flag	Funkce v MCU	Pin MCU	Kam vede
M_teplota	ADC1_IN2	11	U9
M_napeti	ADC2_IN1	14	R1, R2
M_napeti_out	ADC2_IN2	15	R25, R33
EN	ADC2_IN3	16	U2B
TIM15	Eventout	17	U20
TIM2	HRTIM1_CHA1	29	U1
TX	UART1_TX	30	U10
RX	UART1_RX	31	U10
SWDIO	SWDAT	34	J5
SWCLK	SWCLK	37	J5
TIM4	HRTIM1_CHC1	25	U16
TIM3	HRTIM1_CHD1	27	U6
M_proud	ADC2_IN15	28	U2A
NRST	NRST	7	J5

**Tabulka 4.1:** Připojené flagy na CPU a jejich funkce

## 4.4 Komunikace

V sekci 2. na obrázku 4.4 je OI U11, který zajišťuje galvanické oddělení UART vysílače a přijímače mikroprocesoru od USB vnějšího zařízení. K tomuto účelu byl vybrán IO ISO7221A, který je ve schématu značen jako Q1. Pro správnou funkci U11 je třeba, aby nebyly obě strany napájení, piny 1, 4 a 5, 8, připojeny na stejný zdroj napětí. Oddělovač totiž funguje na principu kapacitní vazby. Jedna strana je napájena 3,3V a GND a druhá je napájena VCCIO a GND1. GND1 je oddělená zem od hlavní GND a VCCIO je napájení IO U15. U15 slouží k převodu komunikačního protokolu UART na USB. Díky tomuto IO se lze s mikroprocesorem spojit pomocí USB rozhraní na vlastním počítači. Funkci U15, který se nachází v sekci 2, zajišťuje IO FT230X. Obvod pro správnou funkci FT230X byl zapojen dle jeho datasheetu.

Funkci komunikace s vlastním počítačem zajišťuje také komponent schématu označený J5. Jedná se o pětihratovou komunikační sběrnici, sloužící jako vstup MCU pro komunikaci s vnějším PC. K tomu, aby komunikace s PC fungovala přes sběrnici, je třeba externí převodník UART-USB. V poslední sekci jsou USB-A konektory, které slouží k napájení připojeného zařízení, například telefonu. Stejně USB-A je použito i ve 2. sekci ke komunikaci s PC. K tomu, aby byly USB-A sběrnice chráně před nadproudem, slouží pojistky 3 A vratné pojistky F2 a F4. Vybrané pojistky jsou 0ZCF0300FF2C. Tyto pojistky není třeba po jejich odbavení vyměňovat. Jedná se o polymerové pojistky s regenerační schopností. Poruchový proud procházející pojistkou způsobí její nadměrné zahřívání. Pokud teplota pojistky překročí určitou hodnotu, tak reakcí polymerového materiálu v pojistce je, že zvýší svůj odpor a tak zamezí průchodu poruchového proudu pojistkou. Když se teplota pojistky sníží, tak se postupně obnoví schopnost pojistky propouštět proud.



Obrázek 4.4: Komunikační část návrhu schématu



# Kapitola 5

## Návrh desky plošných spojů

V této kapitole budou probrány důležité zásady návrhu desky plošných spojů (DPS). Po dokončení elektrického schématu se práce přemísťuje do programu editor DPS. Tento program umožňuje rozmístění součástek a jejich spojení pomocí vodivých tras. Při návrhu DPS je nutné mít na paměti několik zásad, které budou probrány v následující kapitole.

### 5.1 Základní zásady návrhu desky plošných spojů

Před začátkem návrhu DPS je nutné znát počet vodivých vrstev, kterými bude deska disponovat. Více vrstev zvyšuje výrobní náročnost desky a tím i její cenu. Navíc vrstvy, které se nachází vně desky, je problematické chladit. Proto v tomto návrhu bylo určeno, že deska bude dvouvrstvá.

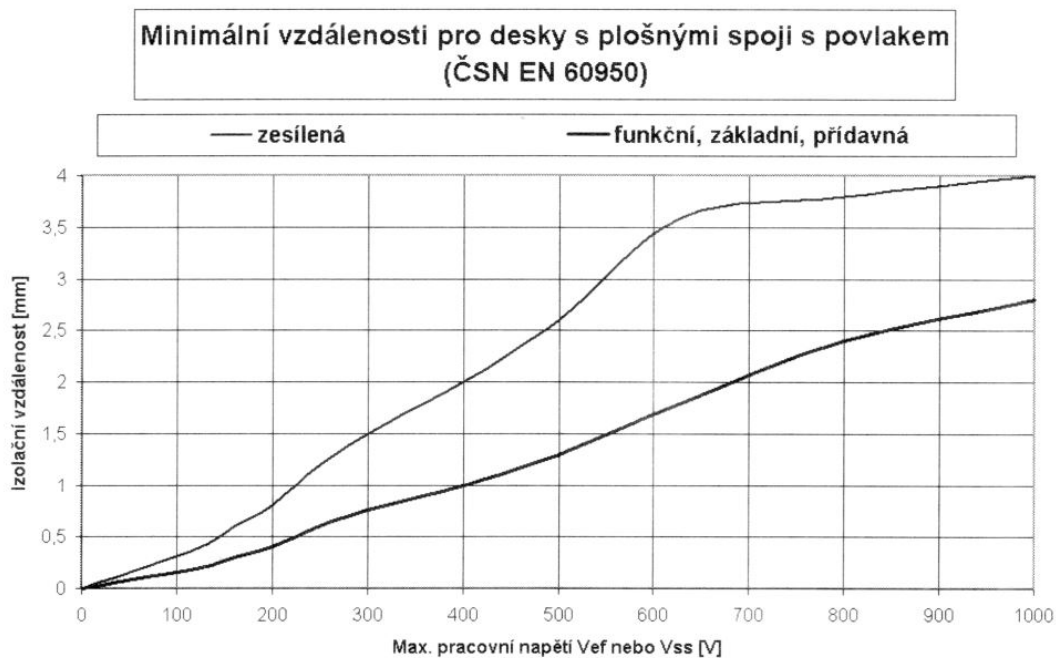
Při návrhu je třeba zvážit, jakým způsobem budou součástky na desku osazovány, jestli budou osazovány strojově nebo ručně. Pro tuto aplikaci bylo zvoleno ruční pájení součástek. Proto je třeba při návrhu dbát i na dostupnost hrotu páječky na pájivou plochu.

Další zásadou je zajištění elektrické funkčnosti zapojení na desce plošných spojů. Jinými slovy je nutné splnit funkční požadavky konkrétní součástky. Tyto požadavky jsou dostupné v datasheetech jednotlivých součástek.

Finální zásadou návrhu DPS je maximální hustota spojů. Jinými slovy, aby byla výroba desky co nejlevnější a tím pádem, aby měla deska co nejmenší rozměry.

### 5.2 Napěťové a proudové dimenzování

Napěťové dimenzování souvisí s použitými izolačními vrstvami. Na tuto desku bude při výrobě nanesena přídatná izolační vrstva. Maximální napětí, na které je deska konstruovaná, je 100V. Proto je minimální izolační vzdálenost určena podle obr.5.1 na 0,2 mm. Dodržování této minimální vzdálenosti lze nastavit v editoru DPS.



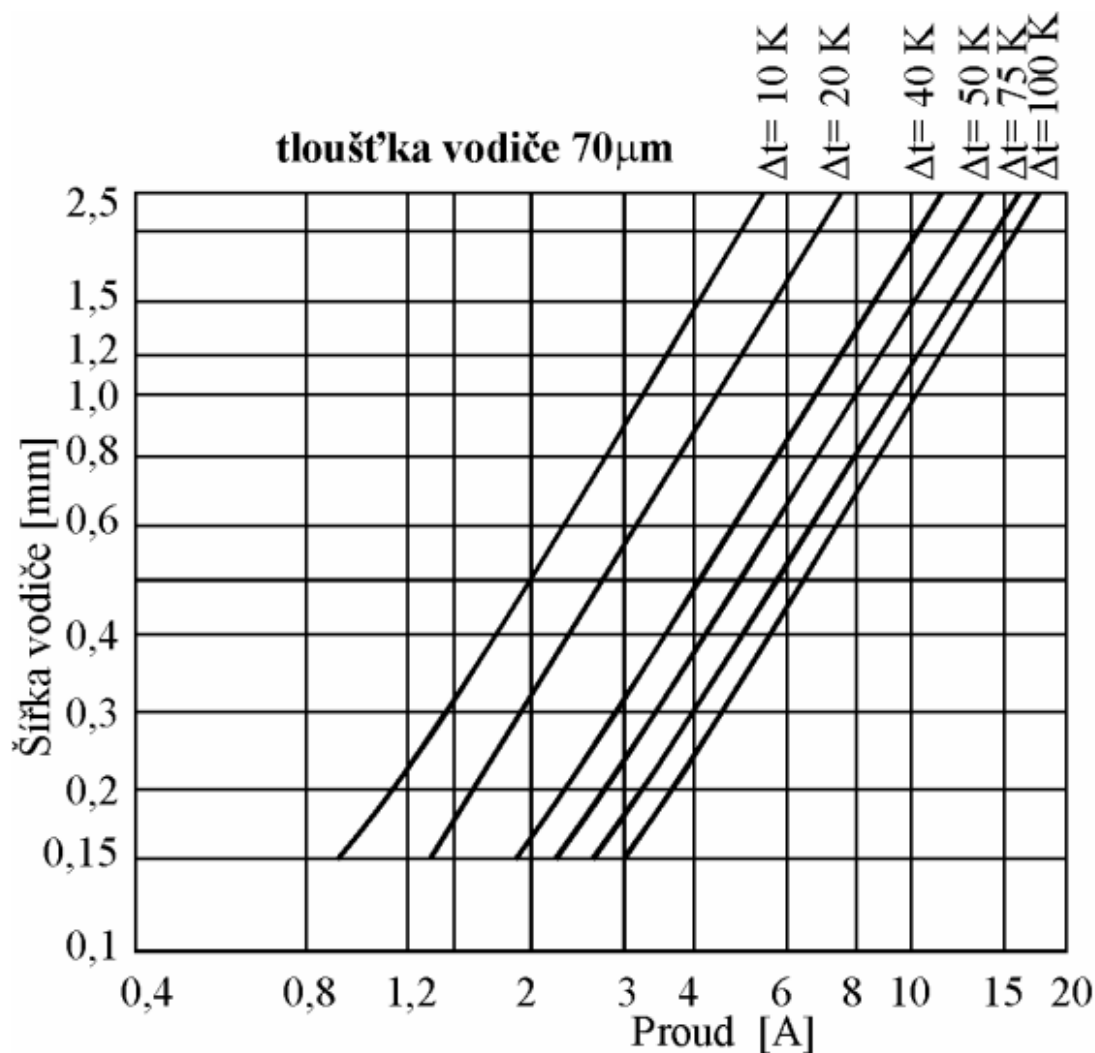
**Obrázek 5.1:** Napěťové dimenzování, převzato [16]

Proud na DPS je rozváděn pomocí poměděných ploch. Tyto plochy mají malou výšku, zato větší šířku vodivé mědi. Díky této konstrukci je z nich dobře odváděno teplo. I přes tuto vlastnost je třeba dbát, aby teplota mědi vlivem průchodu vysoké hodnoty proudu nezačala tepelně poškozovat DPS. Proto je třeba zvyšovat šířku cest, kterými poteče velký proud. Měnič je navrhován v proudovém poměru 1:2. Silové cesty lze v měničích z pohledu velikosti proudu rozdělit do dvou částí.

V části od vstupních svorek k tranzistorům teče menší proud než v části od tranzistorů k výstupním svorkám. V tomto případě je druhá část dimenzována na průtok proudu 100 A a první část je tedy dimenzována na proud 50 A.

Teplota, při které bude deska provozovaná, je  $40^{\circ}C$  a maximální výpočtové oteplení je  $\Delta T = 20 K$ . Díky znalostem maximálního přípustného protékaného proudu a oteplení lze vybrat potřebnou šířku trasy pomocí grafu na obrázku 5.2. Vzhledem k vysokým hodnotám protékaného proudu a nárokům na maximální oteplení desky byla vybrána výška vrstvy mědi na desce jako  $70 \mu m$ . Protože graf 5.2 poskytuje šířky plošných vodičů pouze do proudu 20 A, je třeba hodnoty pro vyšší proudy dopočítat lineární interpolací.

K tomu, aby plošné vodiče na vysoký proud nezabíraly mnoho místa na desce, lze využít obě vrstvy a spojit je pomocí pokovených děr. Každý takový prokov má průměr  $0,8 mm$ . K tomu, aby bylo využití druhé vrstvy účinné, je třeba vytvořit pole prokovů, aby byl zaručen průchod požadovaného proudu do druhé vrstvy.



Obrázek 5.2: Proudové dimenzování, převzato [16]

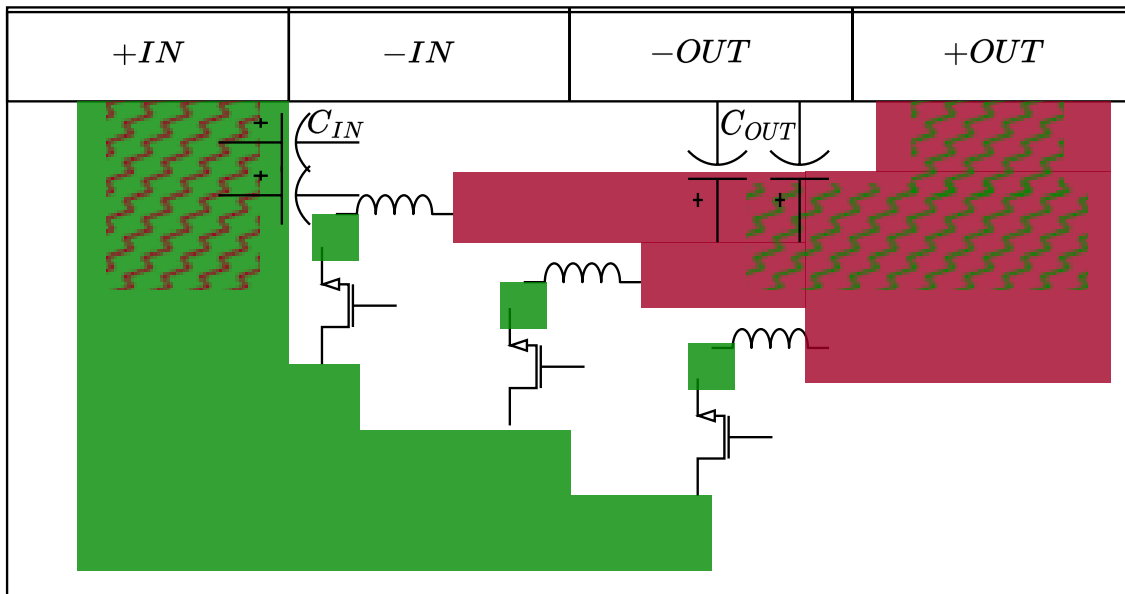
### 5.3 Pouzdra součástek

Ještě před začátkem rozmístování součástek je nutné znát, v jakém provedení budou jejich pouzdra. Jestli budou použity součástky SMD (součástky pro povrchovou montáž) nebo THT (součástky s drátovými vývody). Tranzistory GS61008T jsou v provedení SMD. Proto byla snaha, aby co nejvíce součástek bylo vybráno právě, v provedení SMD. Pokud není řečeno jinak, tak se předpokládá, že všechny zmiňované součástky jsou v provedení SMD.

Při návrhu desky byla snaha o to, aby byla zvolena nejpoužívanější pouzdra. Pak je totiž jednodušší zvolenou součástku získat. Pro pasivní součástky bylo nejčastěji vybíráno pouzdro "0805". Toto číslo označuje fyzické rozměry součástky v palcích. Pro 0805 platí: *délka* = 0,08 in = 2 mm a *šířka* = 0,05 in = 1,2 mm. Pro diody bylo vybráno pouzdro SOD-123, MELF nebo Mini MELF. Integrované obvody byly vybírány podle funkčnosti a ne podle pouzdra. Proto je na desce několik typů pouzder IO. Například LQFP48 (mikroprocesor), SOT-223 (lineární regulátor), SO-16 (drivery), a tak další. Seznam součástek a jejich pouzder je v příloze B.

## 5.4 Rozmístění součástek na DPS

Součástky není možné začít rozmisťovat bez uvážení. Proto je třeba nejdříve určit přibližné umístění nejdůležitějších součástek a cest. V tomto případě má jasnou prioritu cesta a součástky, přes které poteče největší proud (silová část). K tomu, aby bylo uspořeno místo na DPS, bylo zvoleno toto rozmístění silové části (obr 5.3). V naznačeném rozvržení jsou ve vrchní části silové svorky. Silové svorky jsou z důvodu velkého zatížení vybrány v provedení THT. Červeně je vyznačena vrchní vrstva. Zeleně vyznačená je spodní vrstva. Tranzistorem je naznačen half bridge, cívkou je myšlena silová cívka. Tranzistory half bridgů jsou umístěny ve spodní vrstvě kvůli snadné montáži chladiče, cívky jsou umístěny ve vrchní vrstvě. Dalšími zařízeními, která jsou umístěna ve vrchní vrstvě, jsou vstupní ( $C_{IN}$ ) a výstupní ( $C_{OUT}$ ) kondenzátory. Tyto kondenzátory jsou v provedení THT. V takto navrženém rozložení jsou high side tranzistory half bridgů umístěny pod low side tranzistory. Takto otočené half bridge mají snadný přístup k -OUT svorce na které je GND. Half bridge jsou vůči sobě posunuty "schodově". Tímto opatřením je dosaženo malého zmenšení šířky desky. Navíc toto opatření omezuje délku nejširší potřebné proudové cesty. Spojení half bridgů s cívkami ve spodní vrstvě umožňuje rozlítí GND do všech částí desky.

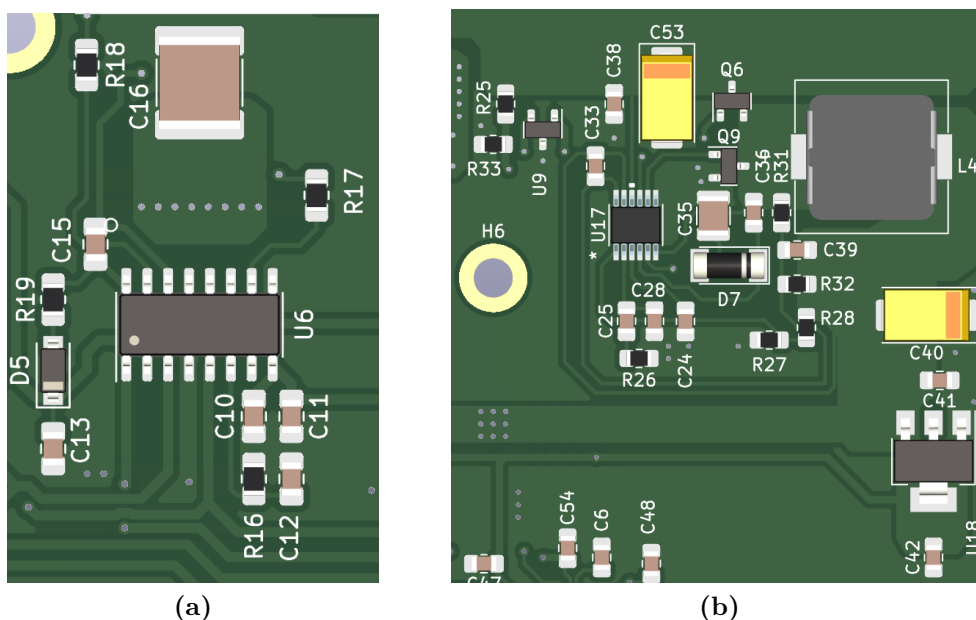


Obrázek 5.3: Návrh rozvržení silové části

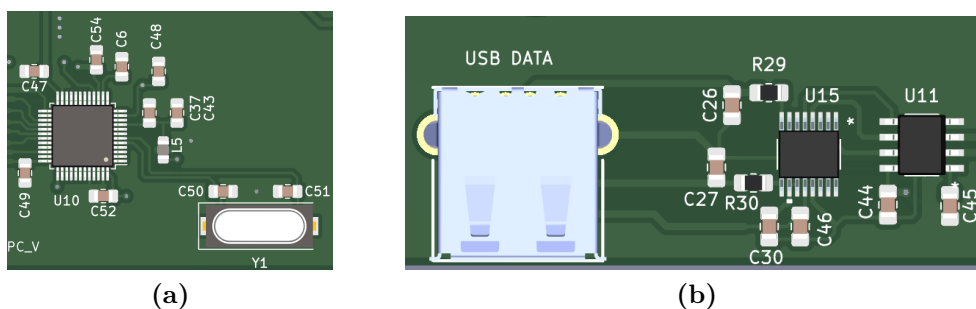
Dalšími důležitými součástkami pro funkci desky jsou drivery na ovládání GaN tranzistorů. Drivery musí být umístěny v těsné blízkosti half bridgů kvůli omezení parazitních jevů na řídicích vodičích. Drivery jsou umístěny pod high side tranzistory, ale do vrchní vrstvy (obr. 5.4a). Ve vrchní vrstvě jsou proto, aby byl umožněn snadný přístup driverů k tranzistorům bez interakce se silovou cestou ve spodní vrstvě. Dle datasheetu driverů byl sestaven obvod obklopující drivery skládající se z pasivních prvků a bootstrapového obvodu. Bootstrapový kondenzátor bylo třeba umístit co nejblíže k driveru. Do Gatového obvodu každého tranzistoru GS61008T bylo třeba umístit rezistor o velikosti  $4,7\ \Omega$ . Tento rezistor bylo třeba umístit co nejblíže k tranzistoru. Kondenzátor C16 slouží k vyrovnání přechodových dějů při

spínání half bridge. Je třeba, aby byl co nejbližší k half bridgi, jak je to, jen možné. Je umístěn přímo na half bridgi, pouze na vrchní straně.

Na obrázku 5.3 si lze povšimnout volného prostoru v levém dolním okraji. Toto místo lze využít pro umístění zdrojů napětí potřebných k funkci desky. Na obrázku 5.4b zleva je umístěn odporový dělič pro měření napětí baterie  $U_b$ . Vpravo od děliče je umístěno čidlo na měření teploty (U9). Dále vpravo je již zdroj 5V. Celý tento zdroj je řízený IO U17, jehož funkce byla probrána v kapitole 4. Důležitými součástkami zdroje jsou tranzistory Q6 a Q9. Tato dvojice tranzistorů spolu tvoří half bridge, pomocí kterého je snižováno napětí baterie na 5V. Hodnota indukčnosti cívky L4 určuje maximální proudové zvlnění 5V zdroje. Za cívku L4 je připojen kondenzátor C40, který stabilizuje zvlnění napětí výstupu zdroje 5V. Z kondenzátoru C40 je vyveden vodič, který je široký 3mm a vede k USB-A, které slouží k nabíjení externího zařízení. Za kondenzátorem C40 je připojen kondenzátor C41, který dále stabilizuje napětí na vstup U18. U18 je lineární regulátor, který mění napětí 5V na 3,3V. Tímto napětím je napájen procesor a drivery.

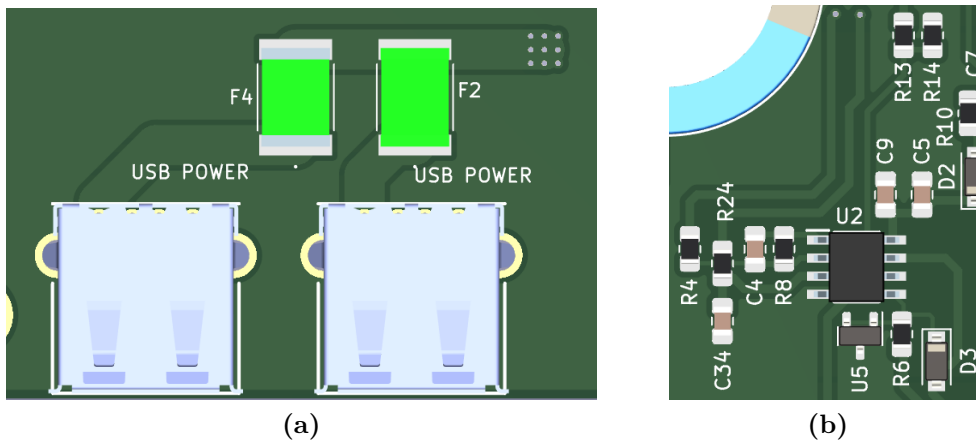


Obrázek 5.4: Obvod driverů (a) a 5V zdroje (b)

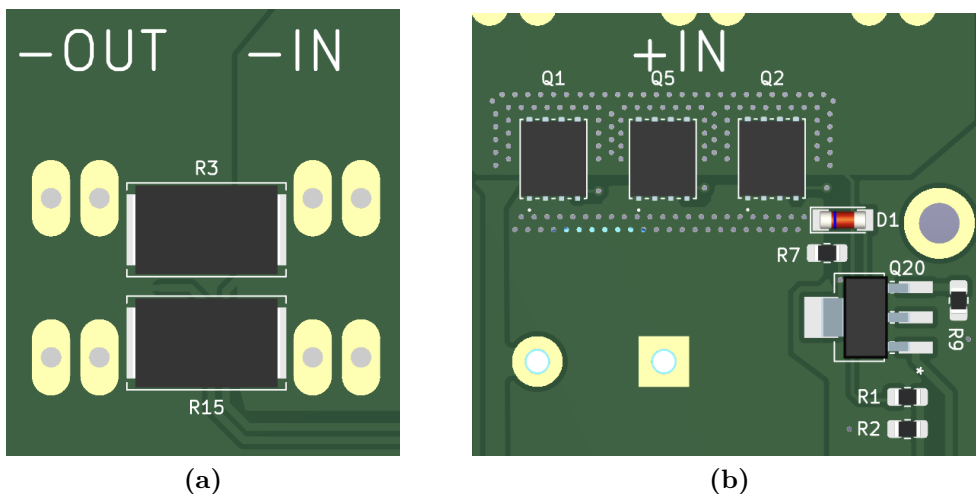


Obrázek 5.5: Obvod MCU (a) a komunikace s PC (b)

Dále směrem dolů se na desce nachází mikroprocesor U10. Mikroprocesor obklopují hlavně kondenzátory (obr. 5.4a). Funkce většiny kondenzátorů byla popsána v kapitole 4. Navíc jsou u MCU i kondenzátory příslušící k obvodům odporových děličů, operačních zesilovačů a teplotnímu čidlu. U MCU jsou tyto kondenzátory hlavně kvůli odfiltrování rušení, která mohla být přibrána během putování signálu k MCU. Vpravo od U10 je krystal označený jako Y1. V levé dolní části obrázku 5.5a je vidět nápis PC\_V. Nápis značí přítomnost komunikační sběrnice levým směrem od MCU. Více vlevo se nachází součástky na obrázku 5.5b. IO označený U11 je kapacitní oddělovač a U15 je IO zodpovědný za překlád komunikace mezi UART a USB protokoly. Pak už může být připojen USB-A komunikační port, všechny USB-A porty jsou THT. Z tohoto portu je vyveden vodič, který je spojen s MCU napájením. Díky tomuto lze napájet MCU z připojeného PC, takto je MCU schopno komunikovat s PC.



Obrázek 5.6: Nabíjecí USB-A porty (a) a obvod operačního zesilovače (b)



Obrázek 5.7: Spodní strana desky: bočníky (a) a vstupní P MOSFETy (b)

Vlevo od komunikačního portu USB-A se nachází USB-A porty (obr. 5.6a), ze kterých je možné nabíjet externí zařízení na 5V (telefon, ...). Jsou jistěny pojistkami F2 a F4. USB-A porty jsou na druhé straně desky než je MCU. Směrem vzhůru, nedaleko driveru, který ovládá half bridge a je nejbližší vstupním svorkám, je IO U2. U2 je IO s operačními zesilovači (obr. 5.6b). Součástky vpravo od U2 s R13 a R14 zodpovídají za blokadu nabíjení baterie, pokud je plně nabitá. IO U5 je napěťová reference. Součástky vlevo od U2 s bočníky ve spodní vrstvě (obr. 5.7a) zajišťují měření vstupního proudu.

Na obrázku 5.7b je znázorněno zapojení, které zajišťuje odpojování FV panelů od měniče. Toto zapojení je umístěno ve spodní vrstvě DPS. Na vrchní straně jsou totiž silové svorky a vstupní kondenzátory.

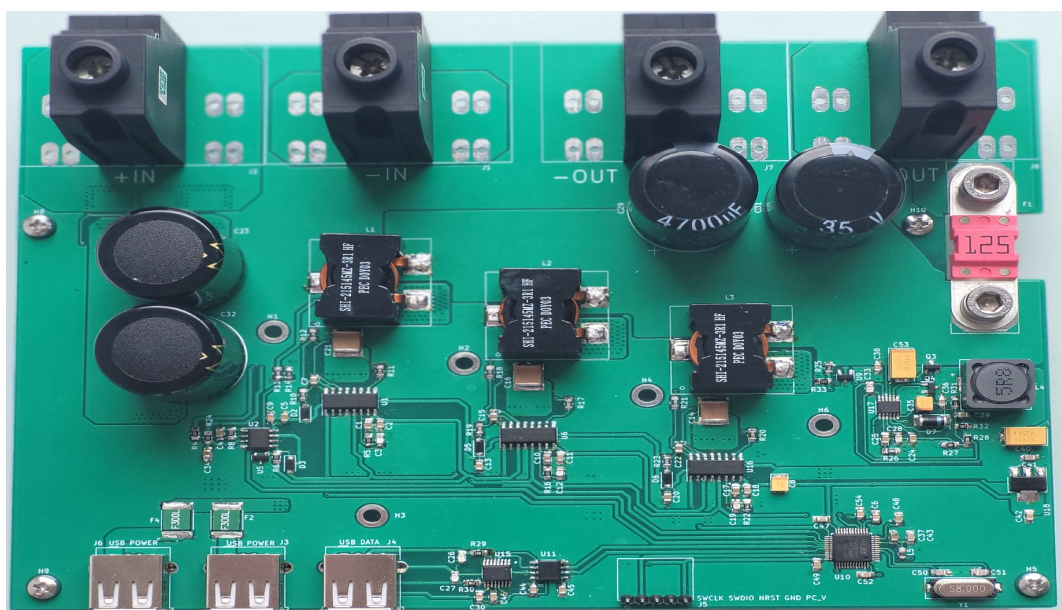
Mezi výstupními kondenzátory a svorkou +OUT je třeba umístit cívku. Vybraná cívka BF1 má kvůli velikosti proudu na, který je dimenzovaná a vyměnitelnosti, má velké pouzdro. Vyměnitelností je myšleno její uchycení na šroubech na místo pájení. Kvůli velikosti pouzdra pojistky, byla pojistka umístěna na kraj desky. V místě těla pojistky je obdélníkový výřez. Díky tomuto výřezu lze pojistku na desku umístit snadno.

## 5.5 Finální výrobek

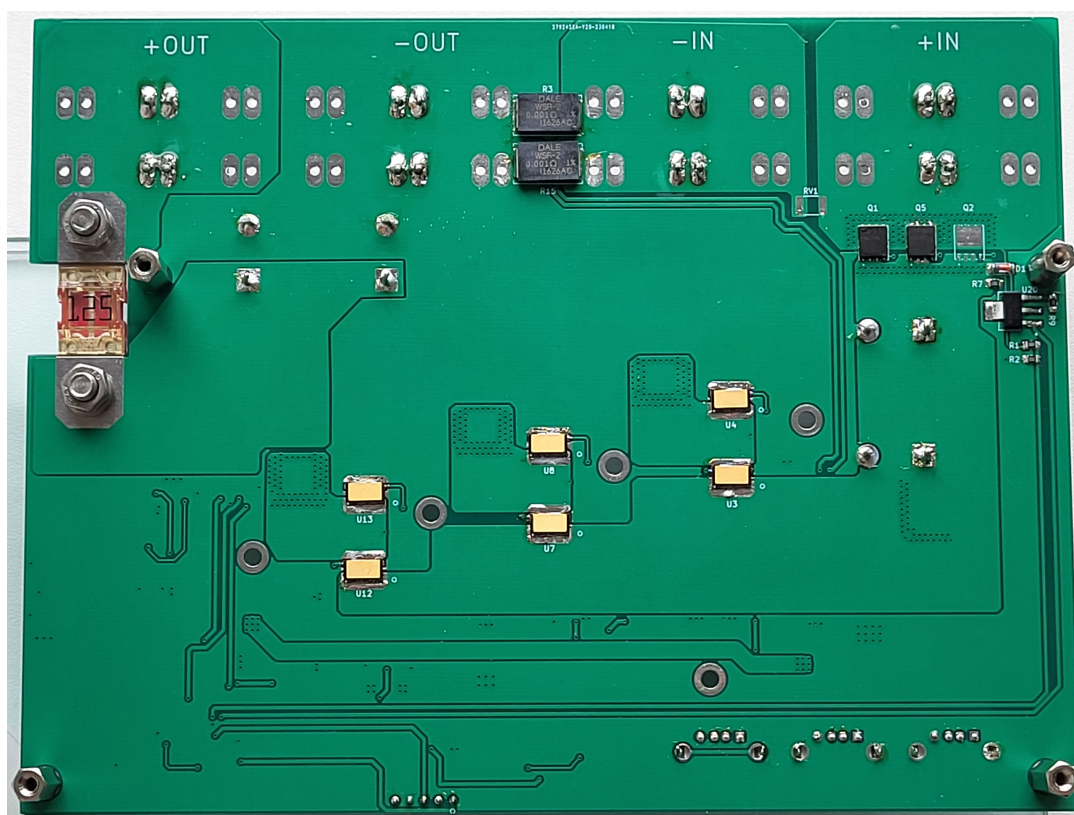
Po dokončení návrhu desky, byl návrh odeslán výrobcí DPS. Po vyrobení přišla neosazená deska. Deska byla osazena součástka ze seznamu součástek. Pro osazování desky bylo zvoleno pájení ruční páječkou. Osazená deska vypadá následovně: obr.5.8 a obr.5.89 Konečné rozměry desky jsou 14,35x18,67 cm.

U svorek na obrázku 5.8 jsou vidět THT otvory, ve kterých chybí součástka. To není chyba. Osazené svorky jsou správné, jen byla zaslaná pouze varianta s jednou svorkou a nikoliv se třemi. Čtyři diagonálně umístěné díry na šrouby uprostřed desky, mají sloužit na osazení chladiče. Do zbylých děr byly umístěny distanční sloupky, aby deska nestála na součástkách ve spodní vrstvě.

Prokovy byly umístovány tam, kde je očekáván průtok velké hodnoty proudu a je třeba přechod mezi vrstvami. Z tohoto důvodu je mnoho prokovů u tranzistorů, které slouží na odpojování FV panelů od měniče, u +IN svorky. Dále jsou ve velkém množství umístěny mezi výstupy half bridgů a silové cívky. Před výstupní pojistkou je silový vodič taktéž v obou vrstvách. Zde nejsou prokovy třeba. Proud projde přes nohy na kladných pólech výstupních kondenzátorů.



Obrázek 5.8: Osazená deska - vrchní vrstva



Obrázek 5.9: Osazená deska - spodní vrstva



Po dokončení pájení desky byla zkoušena funkčnost jednotlivých částí desky. Největší pozornost byla věnována zdroji 5V. Na jeho výstupu byl naměřeno nadměrně vysoká hodnota zvlnění proudu. Při bližší analýze bylo zjištěno, že nefunguje obvod zajišťující měření proudu (sense+, sense-). Kvůli tomu řídicí obvod LTC3854 spínal externí half bridge na mnohem vyšší frekvenci, než je výrobcem uváděno (400 kHz). Zdroj 5V byl na navrhnutí velice náročný, z důvodu vysokého množství požadavků. Důvody proč IO LTC3854 nefunguje, jak má, jsou: defekt při pájení, vadný IO nebo nesplnění jednoho z požadavků IO. Po vizuální prohlídce nemohl být defekt při pájení potvrzen ani vyvrácen. Pokud se jedná o vadný IO nebylo možné vyzkoušet, protože byl objednan jen jeden kus. Chyba při návrhu se nedá vyvrátit, vzhledem k náročnosti návrhu. Zdroj 5V je pro solární nabíječ při ostrovním provozu zásadní. Pokud zdroj 5V nebude fungovat nebude možné napájet MCU a tím pádem bude zamezeno funkčnosti desky.

Chyba byla uskutečněna při připojování driveru ke Gatu tranzistorů. Bylo vhodné při kreslení těchto vodivých cest byl zaměněn pin na driveru, který zodpovídá za řízení high a low side tranzistoru. Bootstrapový obvod byl připojen na low side tranzistor. Takto by nebylo možné sepnout high side tranzistor kvůli nedostatečnému napětí  $U_{GS}$ . Další chyba byla způsobena prohozením napájení kapacitního oddělovače ISO7221A-Q1. Tato chyba by se projevila až při vnější poruše na připojeném zařízení při USB-A pro komunikaci. Kapacitní oddělovač by nebyl schopen ochránit MCU a výsledkem by mohlo být zničení MCU.



# Závěr

Tato práce se zabývala návrhem schématu a DPS solárního nabíječe pro použití v obytném voze. V první kapitole bylo probráno, z jakých prvků se solární nabíječ skládá a jaká je jejich funkce. Navíc v této kapitole byly určeny důležité parametry pro měnič, a to:  $U_{IN} = 100V$ ,  $I_{OUT} = 100A$ ,  $f = 400kHz$  a  $U_{OUT} = U_b$ . Také bylo určeno, že napětí baterie je při normálním provozu měniče vždy menší než napětí z FV panelů:  $U_b < U_{IN}$ .

Ve druhé kapitole byl diskutován výběr vhodné technologie výroby MOSFETu pro tuto aplikaci. Byla vybrán *GaN* MOSFET, respektive tranzistor GS61008T od firmy GaN Systems.

Další kapitola se zabývala výběrem vhodné topologie snižujícího měniče napětí a následné simulaci. Bylo vybíráno z jednofázového, dvoufázového a třífázového DC/DC měniče. Jako nejvhodnější byl vybrán třífázový DC/DC měnič, kvůli malé velikosti poměrného výstupního zvlnění proudu  $\Delta I_{\%}$  a malé celkové ztráty v sepnutém stavu na tranzistorech. Ze závislosti účinnosti na střídě vyplývá, že z pohledu účinnosti je měnič ideální provozovat se střídou alespoň 0,2. Ze závislosti poměrného zvlnění proudu na střídě je vidět, že z pohledu zvlnění bude nejlepší provozovat měnič při střídě kolem 0,33. Proto si myslím, že je optimální provozovat měnič při střídě v rozmezí 0,2 až 0,45. Z tohoto důvodu bude třeba nastavit napětí na FV panelech na hodnotu v intervalu 30 až 60 V.

Ve čtvrté kapitole byl popsán návrh schématu měniče. V páté kapitole byl popsán návrh desky plošných spojů. Z požadavku na maximální hustotu plošných spojů a z rozměrů finální desky (14,35x18,67 cm) lze říci, že tento požadavek nebyl dodržen. Hlavní překážkou ve splnění tohoto požadavku jsou vybrané silové svorky. Zvolená trísworková varianta svorek zabírá na desce moc místa. Proto je na místě pro příští verzi desky vybrat buď menší svorky stejného typu, nebo úplně jiné svorky. Další úspory prostoru na desce by se nejspíše dalo dosáhnout přeskládáním dolní části desky (MCU a USB-A).

Nedostatky a chyby, jako prohození pinů na driverech pro řízení half bridge a špatně zapojené napájení kapacitního izolátoru, budou na budoucí variantě desky opraveny. Ještě bude na budoucí desce snaha zvýšit hustotu plošných spojů na desce. Navíc bude deska doplněna o software, který nebyl v zadání této práce.



# Bibliografie

1. C.B.HONSBURG; S.G.BOWDEN. *Photovoltaics Education Website*. 2019. Dostupné také z: [www.pveducation.org](http://www.pveducation.org).
2. PODDER, Amit Kumer; ROY, Naruttam Kumar; POTA, Hemanshu Roy. MPPT methods for solar PV systems: a critical review based on tracking nature. *IET Renewable Power Generation*. 2019, roč. 13, č. 10, s. 1615–1632. Dostupné z DOI: <https://doi.org/10.1049/iet-rpg.2018.5946>.
3. CELL, Green. *GC LiFePO<sub>4</sub> Battery*. 2019. Dostupné také z: <https://greencell.global/en/lifepo4-batteries/4098-green-cell-lifepo4-battery-128v-100ah-1280wh-lfp-lithium-battery-12v-with-bms-for-motorhome-solar-battery-outboard.html>.
4. TAR, Bora; FAYED, Ayman. An overview of the fundamentals of battery chargers. In: *2016 IEEE 59th International Midwest Symposium on Circuits and Systems (MWSCAS)*. 2016, s. 1–4. Dostupné z DOI: [10.1109/MWSCAS.2016.7870048](https://doi.org/10.1109/MWSCAS.2016.7870048).
5. STUDER. *Studer<sub>ariotrack</sub>A4 – WEB.pdf*. 2019. Dostupné také z: <https://studer-innotec.com/vt65/#technical-data>.
6. ZHANG, Meng; WEI, Jin; ZHOU, Xianda; JIANG, Huaping; LI, Baikui; CHEN, Kevin J. Simulation Study of a Power MOSFET With Built-in Channel Diode for Enhanced Reverse Recovery Performance. *IEEE Electron Device Letters*. 2019, roč. 40, č. 1, s. 79–82. Dostupné z DOI: [10.1109/LED.2018.2881234](https://doi.org/10.1109/LED.2018.2881234).
7. SUN, Bingyao. Does GaN Have a Body Diode? - Understanding the Third Quadrant Operation of GaN. *Texas Instruments*. 2019, s. 7.
8. INCORPORATED, Diodes. *DMT10H009LK3*. 2019. Dostupné také z: <https://www.diodes.com/assets/Datasheets/DMT10H009LK3.pdf>.
9. SYSTEMS, GaN. *Top-side cooled 100 V E-mode GaN transistor*. 2020. Dostupné také z: <https://gansystems.com/gan-transistors/ga61008t/>.
10. NUNE, Rajender; ANURAG, Anup; ANAND, Sandeep; CHAUHAN, Yogesh Singh. Comparative analysis of power density in Si MOSFET and GaN HEMT based flyback converters. In: *2016 10th International Conference on Compatibility, Power Electronics and Power Engineering (CPE-POWERENG)*. 2016, s. 347–352. Dostupné z DOI: [10.1109/CPE.2016.7544212](https://doi.org/10.1109/CPE.2016.7544212).
11. STEVE ROBERTS, M.Sc. B.Sc. *DC/DC book of knowledge*. 3. vyd. 2016.
12. INFINEON. *Fast Switching Emitter Controlled Diode*. 2013. Dostupné také z: <https://www.infineon.com/cms/en/product/power/diodes-thyristors/silicon-diodes/idw75e60/>.

13. BILLINGS, Keith; MOREY, Taylor. *Switchmode power supply handbook*. McGraw-Hill Education, 2011.
14. PROF. ING. JIŘÍ PAVELKA DRSC., Prof. Ing. Zdeněk Čeřovský DrSc. *VYKONOVÁ ELEKTRONIKA*. Česká technika – nakladatelství ČVUT, Praha, 2000.
15. CORPORATION, Linear Technology. *LTC3854*. 2009. Dostupné také z: <https://www.analog.com/media/en/technical-documentation/data-sheets/3854fb.pdf>.
16. ZÁHLAVA, Vít. *Návrh a konstrukce desek plošných spojů: principy a pravidla praktického návrhu*. 1. vyd. Praha: BEN - technická literatura, 2010. ISBN 8073002663;9788073002664;

# Přílohy

**A** Kompletní elektrické schéma

**B** Seznam součástek

**C** Schemata návrhu DPS

**C.1** Vrchní strana

**C.2** Spodní strana

**C.3** Obě strany

Název: Seznam součástek		Příloha B	
Počet	Reference	Hodnota	Pouzdro
12	C1, C4, C5, C7, C10, C13, C15, C17, C20, C22, C34, C37	1u	0805
17	C2, C6, C9, C11, C18, C24, C30, C36, C38, C44-49, C52, C54	0,1u	0805
5	C3, C12, C19, C28, C33	100p	0805
1	C8	10u	Tantal B
3	C14, C16, C21	4,7u	2210
2	C23, C32	1000u	SnapIn
1	C25	2,2n	0805
2	C26, C27	47p	0805
2	C29, C31	4700u	SnapIn
1	C35	4,7u	1210
1	C39	0,22u	0805
2	C40, C53	150u	Tantal D
2	C41, C42	100n	0805
1	C43	10n	0805
2	C50, C51	27p	0805
1	D1	Zener 22V	MiniMELF
3	D2, D5, D6	D_Schottky	SOD-123
1	D3	D_Schottky	SOD-123
1	D7	D_Schottky 40V	MELF
1	F1	Fuse	BF1_fuse
2	F2, F4	OZCF0300BF2C	Library:OZCF0300BF2C
9	H1, H2, H3, H4, H5, H6, H8, H9, H10	MountingHole	
4	J1, J2, J7, J8	Svorky	Library:svorky
2	J3, J6	USB_A	USB A
1	J4	USB_A	USB A
1	J5	Kom. Sběrnice	Library:TSW-105-08-T-S-RA
3	L1, L2, L3	3,1u	Library:CivkaSila
1	L4	4,7u	Library:IHLP4040DZEK220M8A
1	L5	1u	0805
1	NT1	NetTie_2	NetTie:NetTie-2_SMD_Pad0.5mm
3	Q1, Q2, Q5	BSC030P03NS3G	Library:BSC030P03NS3GAUMA1
1	Q3	GS61008T	GS61008T
1	Q4	GS61008T	GS61008T
2	Q6, Q9	DMN3023L-7	SOT-23
1	Q7	GS61008T	GS61008T
1	Q8	GS61008T	GS61008T
1	Q12	GS61008T	GS61008T
1	Q13	GS61008T	GS61008T
1	Q20	BCP56-16T1G	Library:BCP56-16T1G
1	R1	100k	0805
2	R2, R8	3,3k	0805
2	R3, R15	1m	Library:4527
2	R4, R24	1k	0805
4	R5, R9, R16, R22,	10k	0806
4	R26, R28, R32, R33	10k	0806



1	R6	16k	0806
2	R7, R14	22k	0806
3	R10, R19, R23	4R7	0806
3	R11, R12, R17,	4,7	0806
3	R18, R20, R21	4,7	0806
1	R13	220k	0806
1	R25	47k	0806
1	R27	1,8k	0806
2	R29, R30	27R	0806
1	R31	10k	0806
1	RV1	Varistor	0806
1	U1	Si8274GB1	SOIC-16
1	U2	TS27L2CD	SO-8
1	U5	TLV431	SOT-23
1	U6	Si8274G	SOIC-16
1	U9	MCP9700AT-E/TT	SOT-223
1	U10	STM32F334C8T6	LQFP-48
1	U11	ISO7221AQDRQ1	Library:ISO7221AQDRQ1
1	U15	FT230XS	Library:FT230XS
1	U16	Si8274G	SOIC-16
1	U17	LTC3854EMSE-PBF	Library:LTC3854EMSE-PBF
1	U18	AMS1117	SOT-223
1	Y1	Crystal	Crystal:Crystal_SMD_HC49-SD