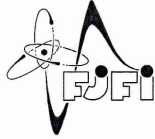


České vysoké učení technické v Praze
Fakulta jaderná a fyzikálně inženýrská
Katedra fyzikální elektroniky

Nový řídicí elektronický obvod detektoru jednotlivých fotonů pro kosmické projekty

Bakalářská práce

Autor práce: **Tomáš Novotný**
Vedoucí práce: **prof. Ing. I. Procházka, DrSc.**
Konzultant: **Ing. Jaroslav Pavel**
školní rok: **2021/2022**



ČESKÉ VYSOKÉ UČENÍ TECHNICKÉ V PRAZE
FAKULTA JADERNÁ A FYZIKÁLNĚ INŽENÝRSKÁ
Katedra fyzikální elektroniky

ZADÁNÍ BAKALÁŘSKÉ PRÁCE

<i>Student:</i>	Tomáš Novotný
<i>Studijní program:</i>	Aplikace přírodních věd
<i>Obor:</i>	Fyzikální elektronika
<i>Akademický rok:</i>	2020/2021
<i>Název práce: (česky)</i>	Nový řídicí elektronický obvod detektoru jednotlivých fotonů pro kosmické projekty
<i>Název práce: (anglicky)</i>	New electronic control circuit of single photon detectors for space projects applications
<i>Cíl práce:</i>	

Experimentální práce sestávající se z návrhu, konstrukce a testování nového elektronického řídicího obvodu detektoru jednotlivých fotonů, jeho testování a ověření činnosti v laboratorních experimentech časově korelovaného čítání fotonů.

Pokyny pro vypracování:

1. Seznamte se s principem funkce polovodičových detektoru jednotlivých fotonů.
2. Seznamte se různými variantami řídicích elektronických obvodů těchto detektorů.
3. Navrhněte nový obvod pro aktivní bránování a aktivní zhášení detektoru, který umožní detektoru pracovat až 20 Voltů nad prahem průrazu a zajistí vypínání přepětí v časech výrazně kratších než 5 nanosekund.
4. Nový obvod sestavte a otestujte jeho elektrické funkce.
5. Prověřte činnost nového řídicího obvodu společně s detekčním čipem na bázi křemíku.

Doporučená literatura:

1. Prochazka I., Hamal K., Sopko B., Recent Achievements in Single Photon Detectors and Their Applications, Journal of Modern Optics, ISSN 0950-034, Publisher.
2. Taylor & Francis, Vol 51, No.9-10, 15 June-10 July 2004, pp. pp. 1289 – 1313, Prochazka I., Blazej J., Kodet J., Kirchner G., Koidl F., Photon counting detector for space debris laser tracking and lunar laser ranging, Journal Advances in Space Research, JASR11779, <http://dx.doi.org/10.1016/j.asr.2014.04.021>
3. Stipcevic M., Skenderovic H., Gracin D., Characterization of A Novel Avalanche Photodiode for Single Photon Detection in VIS-NIR Range, Opt. Express 18, 16, 17448-17459, 2010, doi:10.1364/OE.18.017448.

Jméno a pracoviště vedoucího práce:

prof. Ing. I. Procházka, DrSc.

Katedra fyzikální elektroniky, Fakulta jaderná a fyzikálně inženýrská ČVUT v Praze

Jména a pracoviště konzultantů:

Ing. Jaroslav Pavel

Katedra fyzikální elektroniky, Fakulta jaderná a fyzikálně inženýrská ČVUT v Praze

Datum zadání: 19. říjen 2020

Datum odevzdání: 7. červenec 2021

Doba platnosti zadání je dva roky od data zadání.

Díča Ivan

garant oboru

Tu

vedoucí katedry



[Signature]

děkan

V Praze dne 19.10.2020

Prohlášení

Prohlašuji, že jsem předloženou práci vypracoval samostatně a že jsem uvedl veškerou použitou literaturu.

V Praze dne 7. 7. 2022

Tomáš Novotný

Abstrakt

Tato bakalářská práce se zabývá ověřením činnosti a úpravou nového návrhu elektronického řídicího obvodu polovodičového detektoru jednotlivých fotonů (single-photon avalanch diode, SPAD). SPAD mají široké využití jako optické detektory mimo jiné v komunikaci, laserové spektroskopii, nebo vesmírných projektech. Nový řídicí obvod je navržen k aktivnímu bránování a aktivnímu zhašení SPAD v časech výrazně kratších než 5 nanosekund při napětí až 20 Voltů nad prahem průrazu. Testováním bylo zjištěno, že chování řídicího obvodu nedosahuje požadovaných parametrů. Výstupem této práce jsou úpravy návrhu vylepšující činnost obvodu.

Klíčová slova: Polovodičový detektor jednotlivých fotonů, Lavinová fotodioda, obvod aktivního zhašení, obvod aktivní bránování

Abstract

This bachelor thesis is focused on the verification of operation and modification of a new design of electronic control circuit for semiconductor detectors of single photons (single-photon avalanch diode, SPAD). SPADs are widely used as optical detectors in communication, laser spectroscopy and space projects, among others. The new control circuit is designed for active quenching and active gating of SPAD at times significantly shorter than 5 nanoseconds at voltages up to 20 volts above the breakdown threshold. Testing has shown that the behavior of the control circuit does not reach the required parameters. The output of this work are design modifications that improve the operation of the circuit.

Keywords: Semiconductor single photon detector, Avalanche photodiode, active quenching circuit, active gating circuit

Obsah

Úvod	7
1 Lavinová fotodioda	8
1.1 Šum za tmy	9
1.2 Afterpulsing	9
2 Řídící obvod	11
2.1 Pasivní zhášení	11
2.2 Aktivní zhášení	12
2.3 Trvale běžící režim	12
2.4 Bránovaný režim	13
3 Konstrukce obvodu aktivního zhášení	14
3.1 Charakteristiky použitých součástek	15
3.1.1 Komparátor ADCMP553	15
3.1.2 Tranzistory 2SC5551A ON Semiconductor a BFR193 Infineon Technologies	15
3.2 Funkce obvodu aktivního zhášení	16
3.3 Návrh a osazení PCB obvodu aktivního zhášení	17
3.4 Testování správné funkce obvodu aktivního zhášení	18
4 Konstrukce bránovacího obvodu	19
4.1 Charakteristiky použitých součástek	19
4.1.1 Diferenciální přijímač SN65LVDS9637B	19
4.1.2 D flip-flop NL17SZ74	19
4.2 Úprava obvodu aktivního zhášení pro použití s bránovacím obvodem	20
4.3 Funkce bránovacího obvodu	22
4.4 Celková funkce řídicího obvodu	23
4.5 Návrh a osazení desky řídicího obvodu	26
4.6 Testování správné funkce bránovacího obvodu	28
4.7 Testování správné funkce a úprava řídicího obvodu	29
4.7.1 Vliv tvaru lavinového pulzu	30
4.7.2 Nežádoucí rušení signálu	32
4.7.3 Zpoždění zpětné vazby	34
Závěr	38
Literatura	38

Úvod

Lavinové fotodiody (SPAD z anglického single-photon avalanche diode) jsou polovodičové detektory jednotlivých fotonů používané mimo jiné v komunikacích, optických senzorech, laserové spektroskopii, měření vzdáleností a Lidar technologii. Detektory jsou zpravidla zapojeny do řídicího obvodu, který ovládá napájecí napětí na SPAD a chrání detektor před poškozením dlouhodobým protékáním vysokého proudu po průrazu. [1]

V této práci se budu zabývat konstrukcí a testováním funkce nového řídicího obvodu s aktivním bránováním a aktivním zhášením detektoru, který umožní detektoru pracovat až 20 V nad prahem průrazu a zajistí vypínání přepětí v časech výrazně kratších než 5 ns. Nejprve uvedu základy teorie lavinových fotodiód a rozeberu druhy řídicích elektronických obvodů. V praktické části práce navrhnu a sestavím obvodovou desku obsahující pouze část řídicího obvodu pro aktivní zhášení a budu testovat jeho funkci. Popíši jeho logické stavy a sepíši výčet parametrů a charakteristik použitých komponentů obvodu. Otestuji také vlastnosti této části obvodu při použití dvou různých tranzistorů a vyberu vhodnější pro další použití.

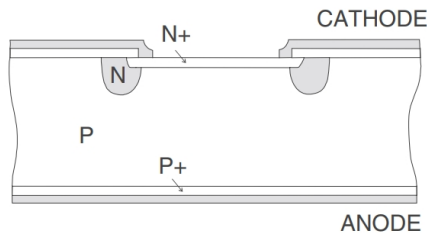
Dále navrhnu a sestavím desku plošných spojů (dále PCB z anglického printed circuit board) pro celý řídicí obvod umožňující aktivní zhášení a bránování detektoru. Detailně rozeberu jeho funkci a popíši logické stavy obvodu. Provedu také výčet a popis funkcí použitých součástí. Prověřím elektronickou funkci obvodu a na závěr prověřím činnost nového řídicího obvodu se zapojeným detekčním čipem na bázi křemíku.

1 Lavinová fotodioda

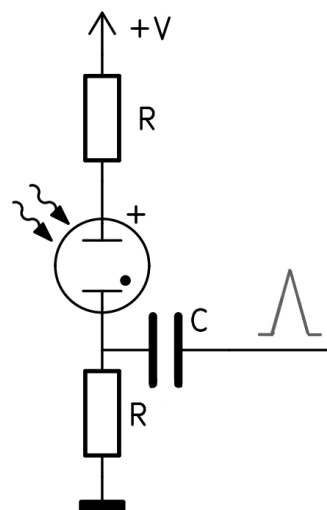
Struktura lavinové fotodiody se skládá z čistých vrstev polovodiče N , P a dopovaných vrstev $N+$, $P+$. Okolo vrstev $N+$ a P , mezi nimiž vzniká lavinový jev, se nachází ochranný prstenec z polovodiče typu N , který zvyšuje odolnost fotodiody proti povrchovému napěťovému průrazu. (Obr. 1) Na lavinovou diodu je přivedeno napětí několik voltů nad prahem průrazu. Energie fotonů dopadajících na aktivní oblast $N+$ (běžně velikosti $20\ \mu\text{m}$ až $200\ \mu\text{m}$ [1]) způsobí vznik páru elektron-díra, který je silným elektrickým polem transportován do „lavinové oblasti“, zde je urychlen na takovou rychlost, že kolize s krystalovou mřížkou způsobí vznik dalšího páru elektron-díra. Nový pár je rovněž urychlen silným elektrickým polem a postupně v řetězové reakci vznikají další a další nové páry elektron-díra, čímž dochází k lavinovému efektu. [2] Oproti lavinové diodě je SPAD konstruována tak, aby mohla být udržována nad průrazným napětím bez poškození. Exponenciální lavinový nárůst proudu je pak spuštěn vznikem jediného páru elektron-díra. Nástupní hrana pulzu na sériově zapojeném rezistoru pak značí detekci fotonu s časovým rozlišením v řádu pikosekund.

SPAD mohou pracovat v takzvaném Geigerově módu. Pojmenovaném podle podobnosti s funkcí Geiger-Müllerovy trubice, zařízení sloužícího k detekci ionizačního záření. Trubice je naplněna směsí inertních plynů, nejčastěji helium, argon nebo neon o nízkém tlaku kolem $100\ \text{kPa}$ a obsahuje dvě elektrody. Potenciál napětí mezi anodou a katodou je v řádu stovek voltů. Dopadající částice záření ionizují plyn a vytvoří páry iontů a volných elektronů. Volné elektrony jsou silným elektrickým polem posunovány k anodě do „lavinové oblasti“, ve které mají dostatečnou energii na ionizaci dalších molekul plynu, což způsobí lavinový nárůst proudu. Dopad ionizačního záření lze detekovat na sériově zapojeném rezistoru jako krátký pulz v řádu jednotek Voltů. [3]

SPAD v Geigerově módu je udržována nad hranicí průrazného napětí. Pro spuštění lavinového efektu stačí vznik jediného páru elektron-díra po dopadu fotonu. Exponenciální nárůst proudu je zastaven pomocí řídicího obvodu (více v kapitole 2). Napětí na SPAD je sníženo pod úroveň průrazu, aby se předešlo poškození struktury nekontrolovaným nárůstem proudu nad meze SPAD. Poté je napětí opět zvýšeno nad práh průrazu pro umožnění detekce dalšího fotonu. SPAD zapojená v tomto módu tedy funguje jako čítač jednotlivých fotonů. [4]



Obrázek 1: Průřez struktury SPAD na bázi křemíku. Převzato z [1]

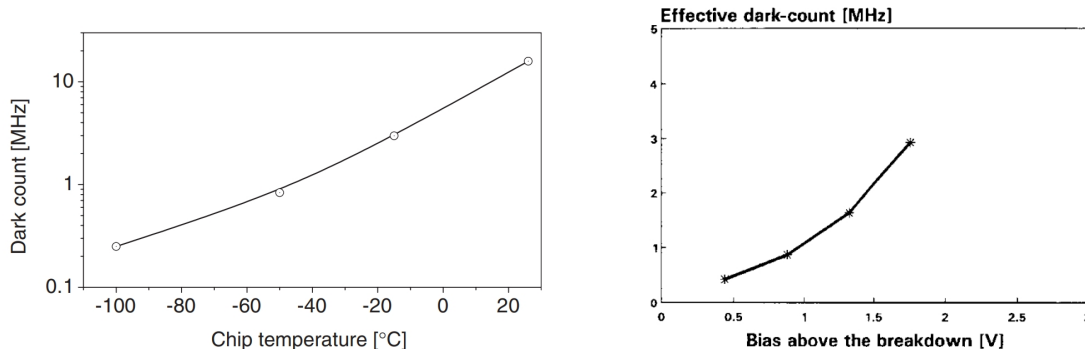


Obrázek 2: Schema zapojení Geiger-Müllerovy trubice.

1.1 Šum za tmy

Lavinový efekt je v praxi spouštěn i jinými mechanismy než dopadem fotonu a ke generaci pulzu dochází i bez přístupu světla.

Páry elektron-díra spouštějící lavinový efekt mohou být generovány také tepelnými procesy v nehomogenním dopovaném polovodiči. Nosič náboje vzniká rekombinací párů elektron-díra a změnou jejich rozložení při přesunu soustavy do nového stavu termodynamické rovnováhy způsobené změnou teploty polovodiče. [5]



(a) Závislost šumu za tmy (dark count) na teplotě pro SPAD na bázi GaAs. Průměr aktivní oblasti 350 nm. 0.7 V nad prahem průrazu.

(b) Závislost šumu za tmy (dark count) na na napětí nad prahem průrazu pro SPAD na bázi germania. Průměr aktivní oblasti 100 nm. Teplota 77 K. Frekvence bránovacího pulzu 10 Hz.

Obrázek 3: Ilustrační závislosti šumu za tmy. Převzato z [1].

Vygenerovaný pulz nelze odlišit od pulzu vzniklého po dopadu fotonu na SPAD, a dochází tak k falešné detekci. Pro charakterizování tohoto zdroje vnitřního šumu SPAD je zavedena veličina efektivní šumu za tmy jako inverzní hodnota střední hodnoty času, ve kterém může být SPAD otevřená s napětím nad bodem průrazu bez přístupu světla, než dojde k průrazu způsobeném tepelně generovaným nosičem náboje. Šum za tmy roste exponenciálně s teplotou a závisí na konstrukci SPAD. [1]

Šum za tmy roste také s výškou napětí nad úroveň průrazu SPADu. Výše napětí určuje elektrickou sílu, kterou jsou nosiče náboje, páry elektron-díra, přesouvány do „lavinové oblasti“. Pravděpodobnost, že nosič náboje vzniklý tepelnými procesy zapříčiní vznik lavinového efektu tedy roste se silou elektrického pole v aktivní oblasti SPAD. [6]

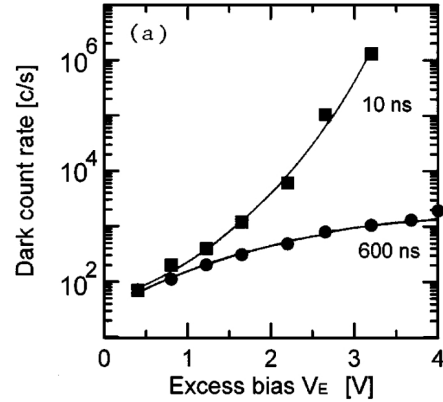
1.2 Afterpulsing

Další zdroj průrazu SPAD je nosič náboje z předchozího lavinového pulzu zachycený ve struktuře polovodiče mimo PN přechod, který může v aktivní oblasti způsobit další lavinový průraz nerozlišitelný od průrazu způsobeného detekcí fotonu. Počet zachycených nosičů je úměrný velikosti procházejícího náboje při průrazu SPAD. Jejich počet zvyšuje pravděpodobnost uvolnění nosiče a vzniku dalšího lavinového efektu.

Tento efekt je označován afterpuls a definován jako pravděpodobnost vzniku afterpulsu

po detekci fotonu. Může vzniknout až sekundy po původním proražení SPAD a klade omezení na délku intervalu, po kterém je možné spolehlivě provést další detekci.

Pravděpodobnost uvolnění roste s teplotou a napětím nad prahem SPADu, a tedy čas, za jaký je možné znovu detekovat, je naopak od šumu za tmy nepřímo úměrný teplotě. Afterpulsing lze omezit použitím řídicího obvodu (více dále viz Kap. 2), který sníží po detekci pulzu na určitou dobu napětí na SPAD pod bod průrazu, což zamezí spuštění lavinového efektu zachycenými nosiči a sníží afterpulsing až o několik řádů. Většina nosičů se tedy uvolní bez možnosti spustit lavinový efekt, a afterpulsing je tedy z větší části znemožněn. (Viz Obr. 4) [7] [8] [6]



Obrázek 4: Závislost celkového šumu za tmy na napětí nad prahem při omezení afterpulsu snížením napětí po dobu 10 ns a 600 ns po průrazu. Převzato z [6]

Při omezení šumu za tmy provozem SPAD za kryogenních teplot je čas, po který se uvolňují zachycené nosiče, natolik dlouhý, že tento způsob eliminace afterpulsingu omezuje efektivní využití SPAD při detekci fotonů. Řešením je technologie konstrukce SPAD na bázi křemíku s nízkým šumem za tmy a minimalizací úrovní umožňujících zachycení nosičů. [6]

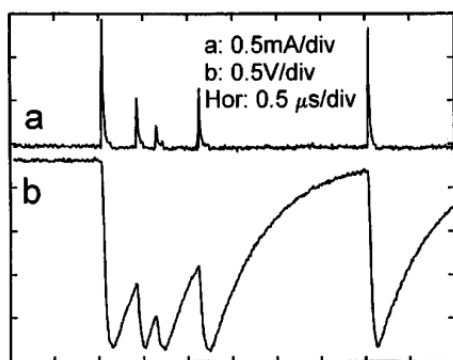
2 Řídicí obvod

Po průrazu lavinové fotodiody narůstá proud exponenciálně, a je tedy nutné, aby bylo napětí na SPAD sníženo pod hranici průrazu během časového intervalu dlouhého v řádu jednotek nanosekund. Delší doba průtoku lavinového proudu způsobuje nejprve výrazné zvýšení šumu za tmy a následně zničení struktury SPAD.

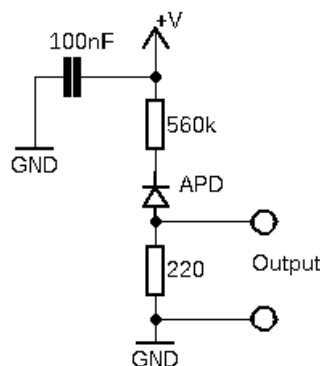
Z tohoto důvodu jsou SPAD zapojeny do řídicího obvodu, který ovládá napájecí napětí na SPAD a po příjmu fotonu nastaví napětí pod bod průrazu (zhášení). Pro zhášení se používají dvě techniky, a to zhášení pasivní a aktivní. [2]

2.1 Pasivní zhášení

Řídicí obvod s pasivním zhášením je založen na jednoduchém principu zapojení rezistoru vysoké hodnoty (100 k Ω a více) v sérii se SPAD. Po průrazu SPADu je obvod sepnut a dochází k exponenciálnímu nárůstu proudu na rezistoru, čímž dojde k poklesu napětí pod práh průrazu SPAD a lavinový efekt je ukončen. Poté napětí roste s tím, jak se nabíjí kapacita detekční struktury na úroveň umožňující další průraz a SPAD je opět připravena k detekci. [4] V tomto zapojení se obvod se SPAD chová analogicky k Geiger–Müllerově detektoru ionizačního záření.



(a) a: amplituda pulzu po průrazech SPAD, b: korespondující křivky napětí na SPAD. Převzato z [9].



(b) Obvod s pasivním zhášením. Převzato z [8].

Obrázek 5: Pasivní zhášení

Výhodou obvodu s pasivním zhášením je jeho jednoduchost a samostatná funkce. Ke změnám napětí na SPAD dochází automaticky a není třeba kontroly nebo vnějšího řízení obvodu.

Nevýhodou je nemožnost přesně určit dobu zhášení, která závisí na vlastnostech rezistoru s vysokou hodnotou a parazitní kapacity, vznikající nevyhnutelně ve vodičích a na spojích součástek (běžně v řádech 1 pF). Doba, po kterou je SPAD zhášená, se běžně pohybuje v řádech mikrosekund, než napětí vzroste nad bod průrazu. Fotony dopadající během této doby nejsou zaznamenány a pravděpodobnost záznamu během první části nabíjení detekční struktury je velmi nízká. Následující fotony mají postupně se zvyšující pravděpodobnost spuštění lavinového průrazu. Pokud k průrazu

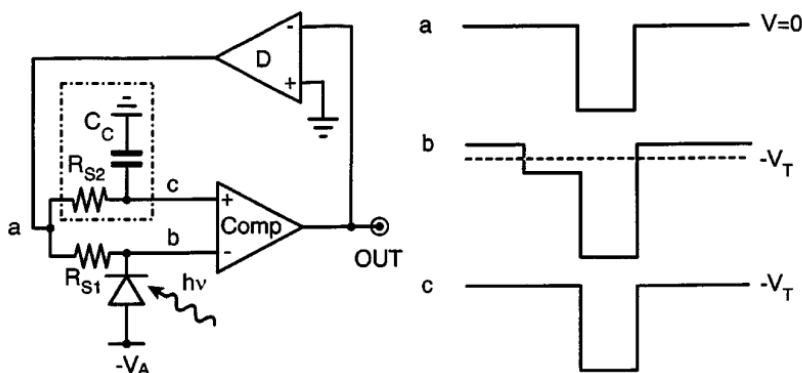
dojde při nízkém napětí nad prahem průrazu, je výsledná amplituda pulzu nižší, což vede k snížené efektivitě detekce a zhoršuje rozlišování mezi jednotlivými fotony. (Viz Obr. 5a) [6] [9]

2.2 Aktivní zhášení

Tato metoda ovládání napětí na SPAD je založena na použití aktivního prvku ve smyčce zpětné vazby, který sleduje proud protékající obvodem a reaguje na nárůst proudu při proražení SPADu. S příchodem lavinového pulzu aktivní prvek skokově sníží napětí pod hranici průrazu SPAD, ukončí tak lavinový efekt a nastaví napětí zpět nad hranici průrazu. SPAD je nyní ve výchozím stavu a může dojít k další detekci.

Jako aktivní prvek se používají rychlé polovodičové spínače. Byly vyvinuty zhášecí obvody za použití MOSFE tranzistorů a komparátorů.

Toto řešení nemá nevýhody pasivního zhášení, umožňuje rychlé přepínání mezi stavy zhášení s přesně danou délkou lavinového pulzu a čas mezi detekcemi v rozmezí nano až mikrosekund, při kterém je SPAD zhášená, je ovlivňován pouze afterpulsingem a teplotou. [6]



Obrázek 6: Zjednodušené schéma obvodu s aktivním zhášením pomocí komparátoru. Čerchovaná oblast slouží k prevenci oscilace obvodu a uzamčení ve spuštěném stavu zhášecím pulzem. Převzato z [6].

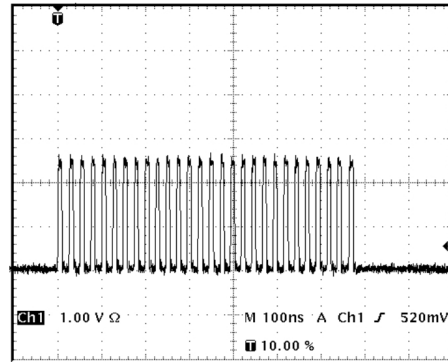
2.3 Trvale běžící režim

Řídící obvody lze provozovat ve dvou různých režimech detekce.

Při trvale běžícím režimu probíhá v obvodu detekce kontinuálně. Ve výchozím stavu je vždy na SPAD přivedeno napětí vyšší, než průrazové. Po průrazu je SPAD aktivně nebo pasivně zhášena a napětí na SPADu klesne pod bod průrazu, pro zastavení lavinového efektu. Pro trvale běžící obvod s pasivním zhášením je další detekce umožněna ve chvíli, kdy napětí opět vzroste nad bod průrazu. Nevýhodou tohoto sestavení jsou jak nevýhody pasivního zhášení, tedy neurčitá doba po kterou je SPAD zhášena a

nízká pravděpodobnost detekce při nabíjení detekční struktury nad prahem průrazu, tak průrazy způsobené afterpulsingem a nestejná výška generovaných lavinových pulzů výstupu, které vyžadují další zpracování. (viz. Obr. 5a)
Příkladem obvodu s pasivním zhášením v trvale běžícím režimu je (Obr. 5b) viz. (Kap. 2.1).

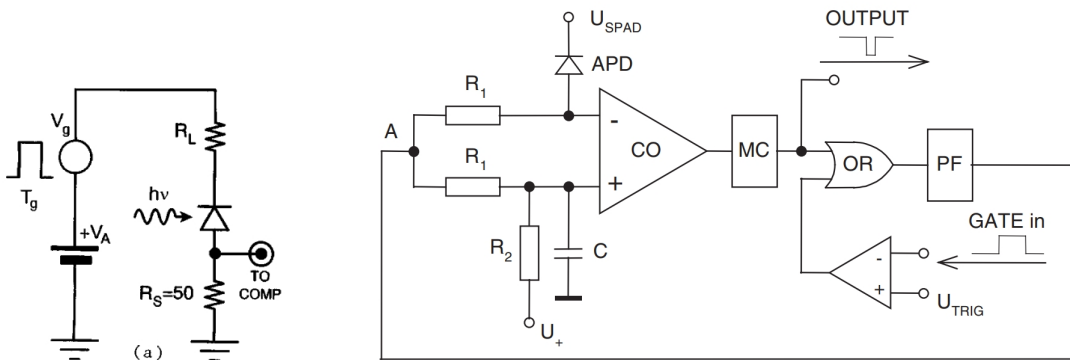
Trvale běžící obvod s aktivním zhášením má výhodu kontrolované délky zhášení a značně omezuje efekt afterpulsingu. Detekce je umožněna kontinuálně s kontrolovanými intervaly zhášení po proražení SPAD.[6]
Příkladem obvodu s aktivním zhášením v trvale běžícím režimu je (Obr. 6) viz. (Kap. 3).



Obrázek 7: Ilustrační výstup obvodu v trvale běžícím režimu s aktivním zhášením. Převzato z [8].

2.4 Bránovaný režim

Pro mnohé aplikace, kupříkladu laserové měření, nebo měření slabých fluorescenčních emisí následovaných intenzivním světelným pulzem, který je způsoben rozptylem z budícího laseru, není vhodné používat trvale běžící režim.



(a) Pasivní zhášení přivedením bránovacího pulzu na SPAD. Převzato z [6].

(b) Aktivní zhášení použitím komparátoru. Převzato z [1].

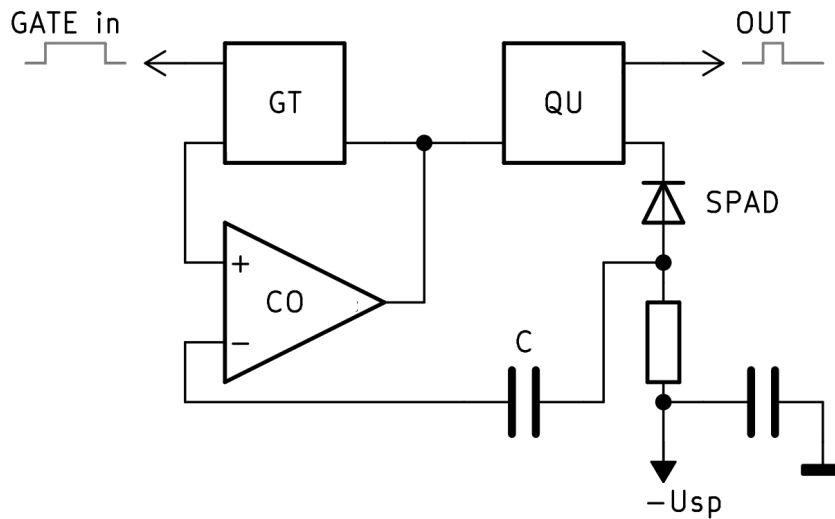
Obrázek 8: Zjednodušené schéma obvodů v bránovacím režimu.

Bránovací režim je založen na omezení detekce pouze na určité okno zájmu definované bránovacím pulzem. Na SPAD je přiváděno napětí nad bodem průrazu pouze po dobu určenou délkou bránovacího pulzu a k detekci tak může dojít pouze v tomto intervalu. Bránování lze implementovat přivedením pulzu s amplitudou vyšší, než průrazné napětí přímo na SPAD a tudíž umožnit průraz pouze po dobu bránovacího pulzu. Další imple-

mentace využívají aktivních prvků, tranzistorů, komparátorů, nebo logických obvodů, sledujících bránovací pulz a skokově měnící úroveň napětí přivedeného na SPAD. Vhodným bránovacím pulzem lze také efektivně snížit afterpulsing. [6]

3 Konstrukce obvodu aktivního zhášení

Chceme vyvinout obvod pro aktivní zhášení s možností přepětí až 20 V nad prahem průrazu a s možností pracovat jak v trvale běžícím, tak v bránovaném režimu s vypínáním přepětí v časech výrazně kratších než 5 nanosekund.



Obrázek 9: Blokové schéma řídicího obvodu. GT bránovací obvod. QU obvod aktivního zhášení. CO komparátor. GATE in je bránovací pulz.

Řídicí obvod (Obr. 9) se skládá z nového návrhu obvodu aktivního zhášení QU, pro který jsem navrhl PCB a otestoval jsem jeho funkci. (viz dále Kap. 3.2). Spolu s komparátorem CO tvoří vnitřní smyčku řídicího obvodu, ve které probíhá aktivní zhášení SPADu. Bránovací obvod GT je již dříve odzkoušeného a osvědčeného návrhu. Bránovací obvod přepíná stavy komparátoru, a tím ovládá funkci obvodu aktivního zhášení v závislosti na vstupním bránovacím pulzu GATE a v reakci na průraz SPADu. (viz dále Kap. 4.3)

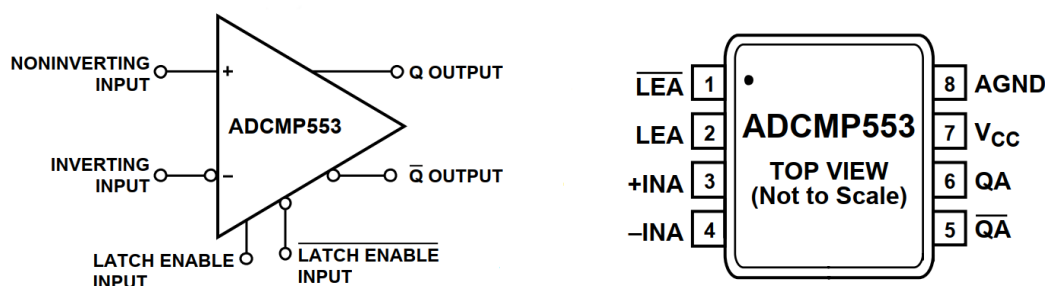
V prvním kroku jsem navrhl a osadil desku obsahující pouze komparátor a obvod aktivního zhášení, abych mohl bez vlivů zbytku řídicího obvodu ověřit správnou funkci návrhu vnitřní smyčky.

3.1 Charakteristiky použitých součástek

3.1.1 Komparátor ADCMP553

Hlavním prvkem řídicího obvodu je vysokorychlostní komparátor ADCMP553 vyrobený společností Analog Devices, navržený na tepelné podmínky v rozsahu -40°C až 85°C , fungující pro napájení v rozmezí 3.135 V až 5.25 V. Tato součástka porovnává napětí na vstupu INPUT+ oproti napětí na INPUT- (Obr. 10a) v rozsahu -0.2 V až 2.2 V s propagačním zpožděním vstup-výstup 500 ps. Pokud je $\text{INPUT+} > \text{INPUT-}$, pak je na komplementárních výstupech Q a \bar{Q} digitální signál 1 a 0 kompatibilní s logickou architekturou PECL a 3.3 V LVPECL a naopak, pro $\text{INPUT+} < \text{INPUT-}$ je výstup $Q = 0$ a $\bar{Q} = 1$.

ADCMP553 umožňuje použít funkci Latch a ponechat komparátor v aktuálním stavu po určitou dobu bez ohledu na změny vstupu. Tato funkce zde není použita. [10]



(a) Funkční blokové schéma ADCMP553. (b) Schéma konfigurace pinů ADCMP553. Převzato z [10]. Upraveno.

LEA a \bar{LEA} - latch vstupy, +INA a -INA - vstupy pro porovnání napětí, AGND - zem, Vcc - napájení, QA a \bar{QA} - digitální výstup. Převzato z [10]. Upraveno.

Obrázek 10: ADCMP553 komparátor

3.1.2 Tranzistory 2SC5551A ON Semiconductor a BFR193 Infineon Technologies

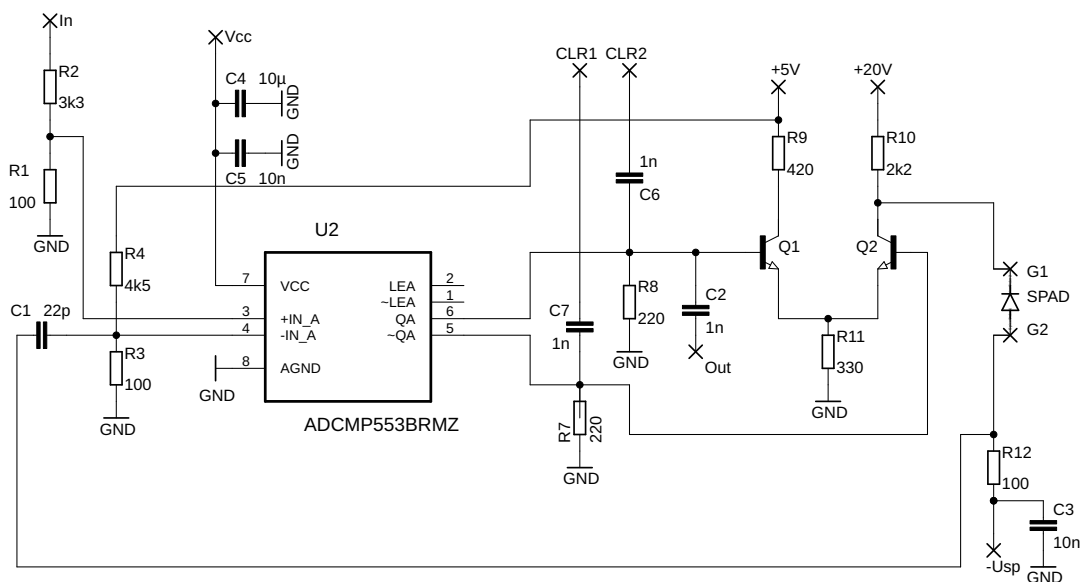
Pro dosažení hodnot definovaných v zadání, a to napětí až 20 V nad prahem průrazu a rychlosti obvodu výrazně kratší než 5 nanosekund, což odpovídá frekvencím větším, než 0.2 GHz, jsem našel dva odpovídající NPN SMD tranzistory.

2SC5551A vyráběný ON Semiconductor, s maximální frekvencí 3.5 GHz, má maximální napětí kolektor-emitor 30 V a operuje v tepelném rozmezí -55°C až 150°C [11]. A BFR193 vyráběný Infineon Technologies s maximálním napětím kolektor-emitor 20 V a maximální frekvencí 8 GHz v tepelném rozmezí -55°C až 150°C . [12]

3.2 Funkce obvodu aktivního zhášení

Návrh obvodu aktivního zhášení (Obr. 11) se skládá z komparátoru ADCMP553 (na schematu označen U2), tranzistorů stejných charakteristik označených Q1 a Q2, G1 a G2 jsou vstup a výstup SPAD, IN je vstup napětí na INPUT+ komparátoru, VCC je označeno napájení komparátoru o hodnotě 3.3 V, CLR1 a CLR2 jsou výstupy digitálního signálu z komparátoru pro další logické obvody. OUT je výstup detektoru, -USP je výstup pro napájení SPAD. Při testování bez SPADu byl použit pro sledování pulzů. Piny LEA a \sim LEA pro nastavení Latch komparátoru nejsou použity, a tudíž nejsou zapojeny.

Výchozí stav obvodu je následující: na vstup +IN_A komparátoru je přivedeno napětí větší než napětí na vstupu -IN_A. Výstupy jsou tedy logická 1 pro QA a 0 pro \overline{QA} . Tranzistor Q1 je tedy otevřený a zdroj +5 V sveden na zem. Tranzistor Q2 je zavřený a na SPAD je přivedeno napětí +20 V. SPAD je připravena pro vznik lavinového efektu.



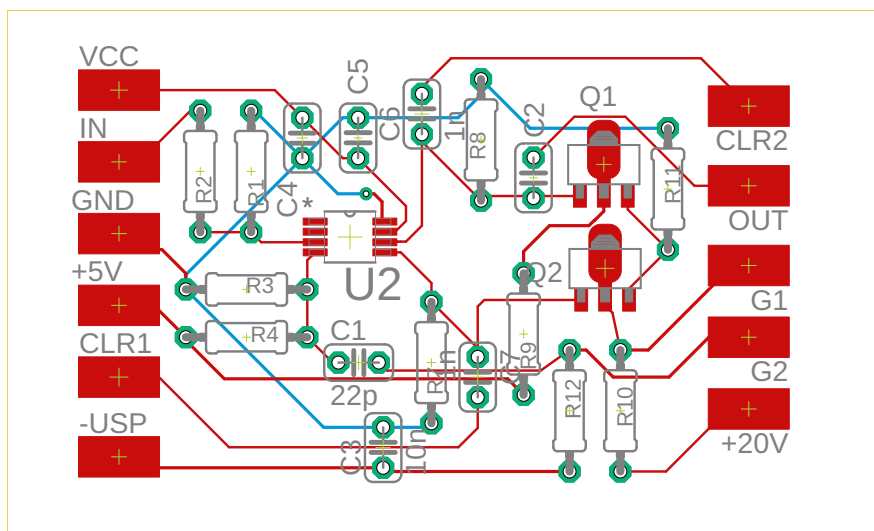
Obrázek 11: Schéma obvodu aktivního zhášení.

Při průrazu SPAD vzniká na rezistoru R12 pulz, jehož hodnota napětí je porovnávána komparátorem s napětím na vstupu +IN_A. Pokud je vyšší, tak dojde ke inverzi signálu na výstupu, což způsobí otevření Q2, svedení napětí +20 V na zem, a tím dojde ke skokovému snížení napětí na SPAD pod bod průrazu. Q1 se uzavře a je přivedeno napětí menší než na vstupu +IN_A na vstup -IN_A komparátoru. To způsobí inverzi signálu na výstupu, uzavření Q2 a otevření Q1. Obvod se nyní vrátil do výchozího stavu před průrazem SPAD.

Změnou hodnoty napětí +IN_A lze pomocí bránovacích impulsů s přesně definovanou délkou umožnit detekci fotonu na SPAD pouze v přesně daném časovém oknu. Obvod pak pracuje v režimu aktivního zhašení a bránování.

3.3 Návrh a osazení PCB obvodu aktivního zhašení

První verze PCB byla navržena pro ověření správnosti funkce návrhu obvodu aktivního zhašení a měření času vypínání při zapojení „na prázdnou“, tedy bez zapojení SPAD a při spojení G1 a G2 (Obr. 11) kondenzátorem o velikosti 68 pF nahrazujícím při měření SPAD. V tomto sestavení se obvod chová tak, jako by došlo k lavinovému průrazu okamžitě po přivedení napětí vyšší, než průrazné na SPAD a můžeme tak měřit rychlost obvodu. Chceme dosáhnout časů zhašení kratších než 5 ns.



Obrázek 12: Návrh uspořádání PCB obvodu aktivního zhašení. Vytvořeno v programu EAGLE.

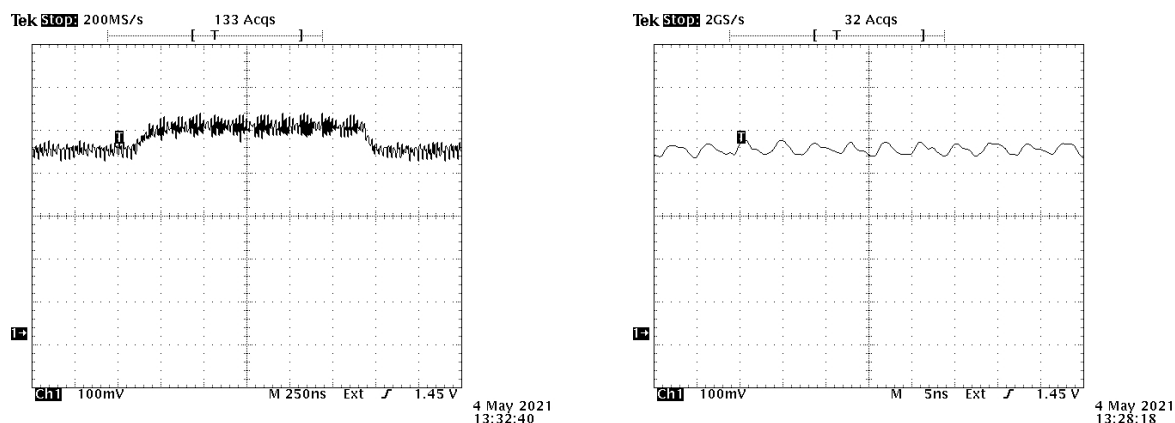
Rozložení na PCB (Obr. 12) jsem navrhl v programu EAGLE jako dvouvrstvou desku s osazením plošných spojů součástkami s drátovými vývody. Návrh byl vytvořen s nutností minimalizace zpoždění smyčky komparátor-tranzistor-SPAD, aby nedošlo ke snížení maximální rychlosti, na které zhašecí obvod operuje. Další rozhodující faktor byla potřeba stejné délky drah k tranzistorům, aby nedocházelo k rozkmitání obvodu. Při testování obvodu je deska zasunuta do 1 mm širokých kovových zářezů v housingu, proto se ve vzdálenosti 1.5 mm od okraje desky nenacházejí vodivé vrstvy, aby nedocházelo ke zkratu. Výstupy a vstupy jsou vyvedeny na pájecí plošky na kratších stranách desky.

Deska byla podle mého návrhu vyrobena komerční společností ze souborů EAGLE. Je vyrobena z FR-4 epoxidového laminátu ve velikosti 33x55 mm o tloušťce 1.5 mm s

18 μm tlustou vrstvou mědi a povrchovou úpravou pájitelným lakem. Při výrobě došlo ke slití drah z pinů Vcc a QA komparátoru (Obr. 10b). Závada byla opravena během osazování odstraněním slité mědi mezi dráhami. Pro potřeby opakovaní měření by bylo vhodné zvětšit vzdálenost mezi těmito dráhami, aby se problému předešlo.

3.4 Testování správné funkce obvodu aktivního zhášení

Testoval jsem funkci obvodu v režimu aktivního zhášení „na prázdkno“, tj. při spojení G1 a G2 (Obr. 11) kondenzátorem o velikosti 80 pF nahrazujícím v zapojení SPAD. Na vstup +IN_A komparátoru jsem přivedl 1.5 μs dlouhý bránovací pulz. Obvod zapojený bez SPAD začal kmitat, jak bylo očekáváno. Osciloskopem jsem naměřil periodu těchto vlastních kmitů (Obr. 13) a to 4 ns pro obvod používající tranzistory 2SC5551A (Kap. 3.1.2) a 2.5 ns při použití tranzistorů BFR19.



(a) Naměřený průběh napětí v časovém rozlišení 250 ns. Viditelný 1.5 μs bránovací impuls.

(b) Naměřený průběh napětí v časovém rozlišení 5 ns s viditelnou periodou obvodu 2.5 ns.

Obrázek 13: Výsledky měření napětí na OUT vnitřní smyčky zhášečného obvodu pomocí osciloskopu pro obvod osazený tranzistory BFR19 (Kap. 3.1.2)

Elektronická funkce obvodu aktivního zhášení byla prověřena a interval spínání obvodu pro oba tranzistory je vyhovující. Pro další použití jsem zvolil tranzistor BFR19 s vyšší operační frekvencí 8 GHz.

4 Konstrukce bránovacího obvodu

Účelem obvodu aktivního zhášení (Kap. 3.2) je snížení napětí na SPAD pod bod průrazu po nárůstu lavinového pulzu, aby nedošlo k poškození SPAD. Obvod aktivního zhášení běží v kontinuálním režimu detekce.

Bránovací obvod (Kap. 2.4) ovládá obvod aktivního zhášení. Sleduje bránovací pulz a reaguje na nárůstu lavinového pulzu přepínáním stavů komparátoru. Účelem je umožnit detekci pouze v oknu zájmu, po proražení SPADu obvod zhášení deaktivovat, a zamezit tak vzniku dalších lavinových efektů až do následujícího okna zájmu.

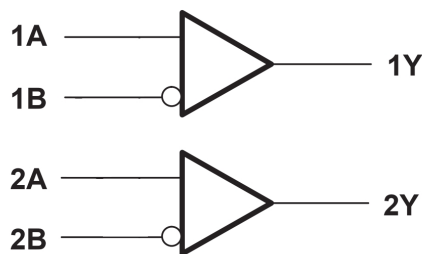
Hlavními prvky bránovacího obvodu jsou diferenciální přijímač a klopný obvod. (Viz. dále a Kap. 4.3)

4.1 Charakteristiky použitých součástek

4.1.1 Diferenciální přijímač SN65LVDS9637B

SN65LVDS9637B je diferenciální přijímač signálů LVDS standartu. Diferenciální signál je metoda přenosu informací pomocí dvojice komplementárních signálů o stejné absolutní hodnotě napětí, ale opačné polaritě. Každý signál je veden po vlastním vodiči. Low-voltage differential signaling (LVDS) je standart udávající napětí pro logickou 0 $V_L = 1.0\text{ V}$ a pro logickou 1 $V_H = 1.4\text{ V}$. [13] [14] [15]

Součástka funguje v rozmezím vstupního napětí -2 V až 4.4 V s napájením 3.3 V pracující v rozmezí teplot $-40\text{ }^\circ\text{C}$ až $85\text{ }^\circ\text{C}$. Funguje jako dva komparátory porovnávající napětí mezi vstupy 1A, 1B a 2A, 2B (Obr. 14) s prahem rozdílu vstupních hodnot $< 50\text{ mV}$ a propagačním zpožděním 4 ns . Pro stav $A > B$ je výstupem Y logická 1. Pro stav $A < B$ výstupem logická 0.



Obrázek 14: Schéma logiky SN65LVDS9637B. Převzato z [13]. Upraveno.

SN65LVDS umožňuje dva režimy výstupu podle velikosti rozdílu vstupního napětí. Pro rozdíl porovnávaného napětí $V_{ID} \geq -32\text{ mV}$ je výstup Y v režimu high-level a hodnota logické 1 je minimálně 2 V . Pro $V_{ID} \leq -100\text{ mV}$ je v režimu low-level napětí na výstupu Y maximálně 0.8 V . V tomto obvodu operuje výstup v high-level režimu s hodnotou obou výstupů Y je 3.3 V .

Výrobcem je Texas Instruments.[13]

4.1.2 D flip-flop NL17SZ74

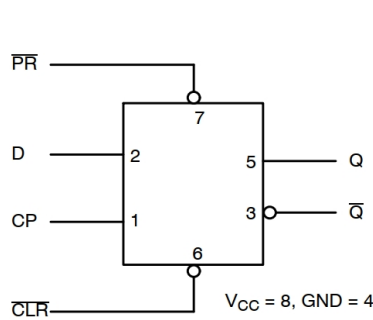
Klopný obvod NL17SZ74 je hranou spouštěný D flip-flop s Preset a Clear funkcemi, fungující v rozsahu vstupního napětí $V_{in} -0.5\text{ V}$ až 7.0 V při napájecím napětí V_{cc} v rozsahu -0.5 V až 7.0 V . Zde použito $V_{cc} = 3.3\text{ V}$. Umožňuje napětí na výstupu v

rozmezí -0.5 V až $V_{cc} + 0.5\text{ V}$ v zapnutém stavu, nebo -0.5 V až 7.0 V při $V_{cc} = 0\text{ V}$ s propagačním zpožděním 2.6 ns .

NL17SZ74 má datový vstup D, řídicí vstup CP, výstup Q a komplementární \bar{Q} a ovládací vstupy Clear $\overline{\text{CLR}}$ a Preset $\overline{\text{PR}}$.

Flip-flop při náběžné hraně signálu na vstupu CP ovzorkuje datový vstup D a jeho logickou hodnotu nastaví jako výstup na Q a inverzní hodnotu na \bar{Q} . Tyto hodnoty zůstávají na výstupech až do příchodu další náběžné hrany na vstup CP. Pokud je hodnota na ovládacím vstupu $\overline{\text{CLR}}$ logická 0, je výstup nastaven na $Q = 0$ a $\bar{Q} = 1$, bez ohledu na hodnotu CP a D. Pro $\overline{\text{PR}} = 0$ jsou hodnoty výstupu nastaveny na $Q = 1$ a $\bar{Q} = 0$, bez ohledu na ostatní vstupy. Pro stav, ve kterém je současně $\bar{Q} = 0$ a $\overline{\text{PR}} = 0$ není výstup definován.

Oproti běžnému D flip-flopu má NL17SZ74 inverzní ovládací vstupy Clear a Preset. Výrobce je firma Onsemi.[16]



(a) Schéma konfigurace pinů NL17SZ74. Převzato z [16].

CP	Vstup			Výstup	
	$\overline{\text{PR}}$	$\overline{\text{CLR}}$	D	Q	\bar{Q}
X	0	1	X	1	0
X	1	0	X	0	1
X	0	0	X	X	X
1	1	1	0	0	1
1	1	1	1	1	0

(b) Tabulka logických hodnot D flip-flopu s Clear a Preset. X značí nedefinovanou hodnotu. Převzato z [16].

Obrázek 15: D flip-flop NL17SZ74

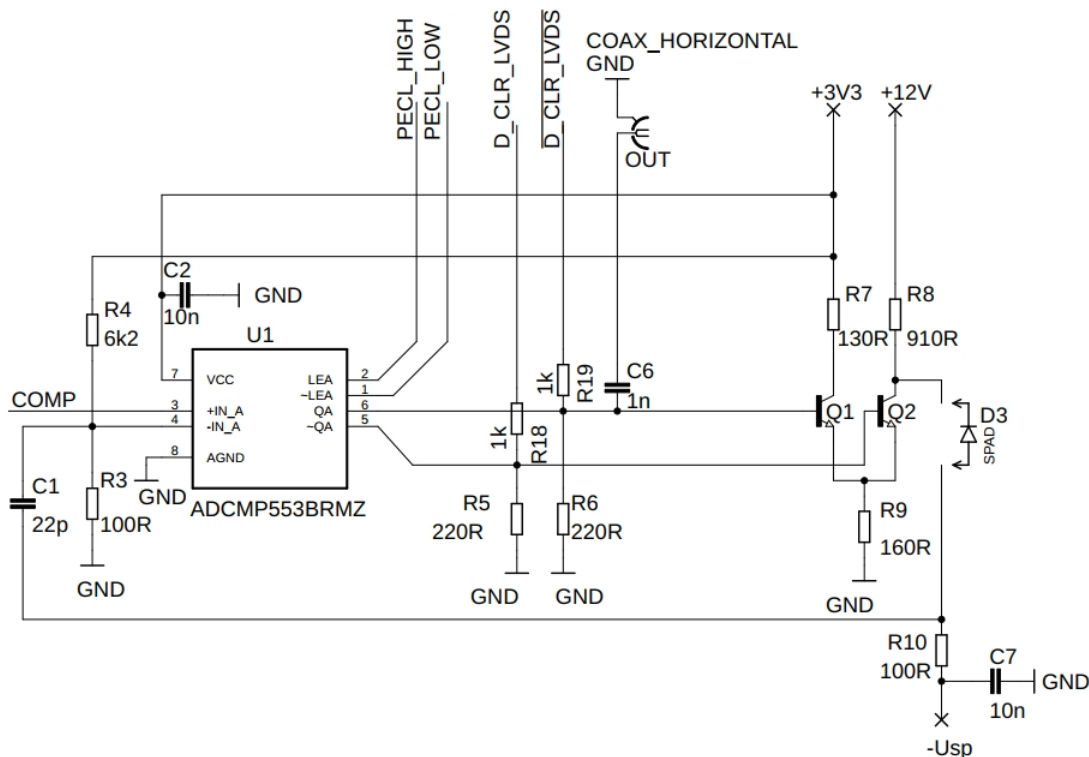
Od dodavatele přišel flip-flop v pouzdru neshodujícím se diagramy značení v datasheetu. Testováním jsem zjistil, že se jedná o pouzdro US8 typu NLV Prefix (viz. [16]), které bylo vhodné pro použití v obvodu.

4.2 Úprava obvodu aktivního zhášení pro použití s bránovacím obvodem

Přijímač je napájen $V_{cc} = 3.3\text{ V}$ a podle datasheetu (viz Kap. 4.1.1) nedovoluje větší odchylky hodnoty. Tudíž byly změněny hodnoty vstupních napětí řídicího obvodu z 5 V a 20 V na 3.3 V a 12 V .

Komparátor ADCMP553 může operovat v rozmezí napájecího napětí 3.135 V až 5.25 V a změna napájecího napětí neovlivní jeho funkci. Hodnoty ostatních komponentů obvodu aktivního zhášení jsou ovšem navrženy pro napájecí napětí o hodnotě 5 V , a tudíž vyvstal problém, neboť jsou pro napětí $V_{cc} = 3.3\text{ V}$ předimenzované.

Pro použití obvodu aktivního zhašení spolu s flip-flopem v obvodu bránování bylo nutné provést následující změny.



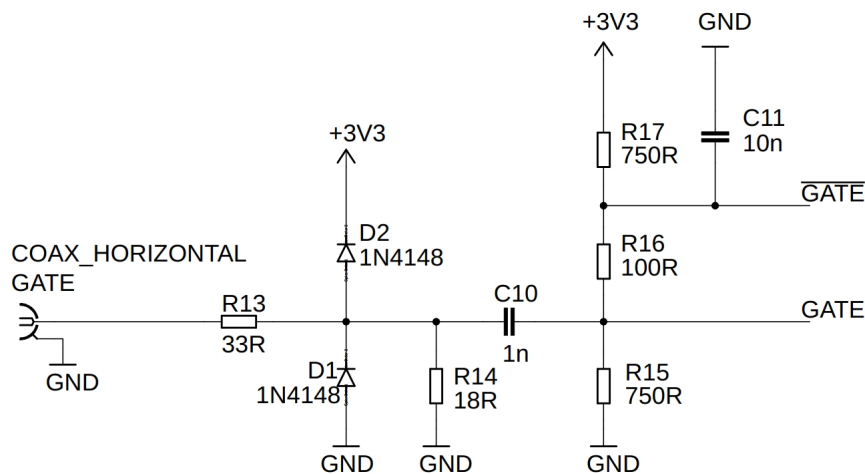
Obrázek 16: Upravené schéma obvodu aktivního zhašení pro použití s bránovacím obvodem. V blokovém schématu Obr. 9 zobrazeno jako komparátor CO a obvod QU. Vstupem COMP je napojeno na výstup bránovacího obvodu viz. Obr. 18

Pro zachování úrovně napětí mezi komponenty zhašicího obvodu, pro které byla ověřena správná funkce, byly změněny následující hodnoty: (porovnání Obr. 11 ku upravenému schématu Obr. 16) hodnota rezistoru R2 změněna z 3.3 kV na 2.2 kV pro zachování vhodného napětí na vstupu komparátoru. Hodnota R4 změněna z 4.5 k Ω na 6.2 k Ω pro zachování úrovně napětí 70 mV na vstupu -IN_A komparátoru ve výchozím stavu obvodu při čekání na průraz SPAD. Série SMD kondenzátorů použitých pro C4 = 10 μ F je možnou příčinou problémů, které se vyskytly po delší době provozu několika obvodů v laboratoři. Kondenzátor C4 byl z tohoto důvodu odstraněn. Kondenzátory C6, C7 = 1 nF jsou chyba v zadání, která byla nalezena při osazování obvodu aktivního zhašení. Byly vyměněny za rezistory R18, R19 = 1 k Ω , které spolu s párem rezistorů R11, R12 (viz Obr. 18) tvoří dělič napětí zpracovávající výstupní pulzy komparátoru pro použití bránovacím obvodem. Byla změněna poloha rezistoru R2 oproti zadání. Rezistor byl přesunut z pozice za kolektorem tranzistoru Q3 na pozici mezi emitorem Q3 a rezistor R1, se kterým tvoří dělič napětí pro úpravu impulzů pro komparátor tak, jak bylo v návrhu zamýšleno. Dělič napětí s emitorem tranzistoru mezi rezistory nefunguje korektně kvůli příspěvku napětí na bázi tranzistoru. Následující trojice rezistorů byla

změněna pro zachování otestovaných úrovní napětí na kolektorech a emitorech tranzistorů Q1 a Q2. $R9 = 420 \Omega$ změněn na $R7 = 130 \Omega$, $R10 = 2.5 \text{ k}\Omega$ změněn na $R8 = 910 \Omega$ a $R11 = 330 \Omega$ změněn na $R9 = 160 \Omega$.

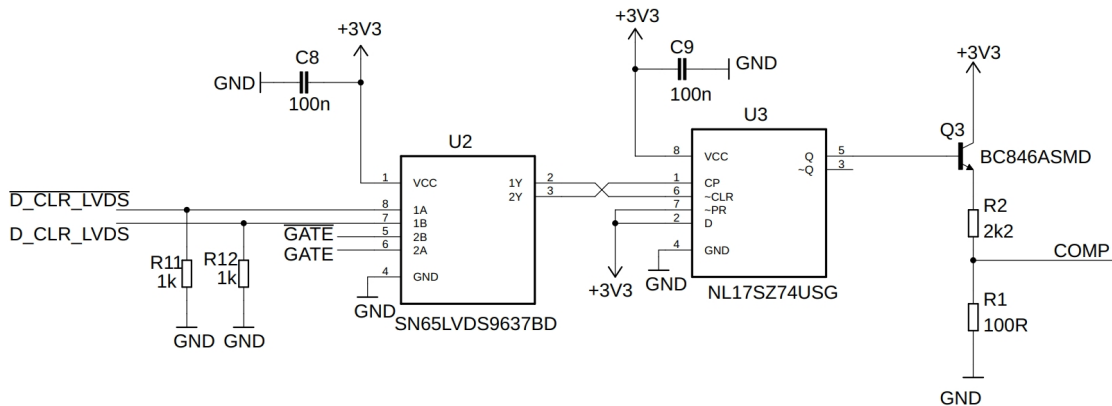
4.3 Funkce bránovacího obvodu

Účelem řídicího obvodu je umožnit v oknu zájmu detekci pouze jednoho fotonu. První část bránovacího obvodu (Obr. 17) zpracovává vstupní bránovací pulz. Dvojice diod D1, D2 tvoří ochranu před přepětím v kladném i záporném směru, které by mohlo poškodit aktivní prvky bránovacího obvodu. Výstupem je po dobu trvání bránovacího pulzu na GATE logická 1 a logická 0 na $\overline{\text{GATE}}$ kompatibilní s architekturou diferenciálního přijímače SN65LV.



Obrázek 17: Část bránovacího obvodu zpracovávající bránovací pulz GATE pro vstupy diferenciálního přijímače SN65LV.

Druhá část bránovacího obvodu (Obr. 18) je logický obvod s aktivními prvky diferenciálního přijímače a flip-flopu. Funkce je následující: na vstupy 2B a 2A přijímače SN65L (ve schématu označen U2) přichází zpracované pulzy z první části bránovacího obvodu. Po dobu trvání bránovacího pulzu platí, že $2A > 2B$, a výstupem 2Y bude logická 1. V čase mezi bránovacími pulzy je situace opačná a $2A < 2B$ a tedy výstupem 2Y bude logická 0. Druhá dvojice vstupů porovnává signály z obou větví výstupů komparátoru obvodu aktivního zhášení (Obr. 16). Vstup 1B sleduje signál (ve schématu označené D_CLR_LVDS) komplementárního výstupu komparátoru $\sim QA$ určeného tranzistoru Q2, který spíná napájení SPAD 12V se zemí. Vstup 1A sleduje signál (ve schématu označené $\overline{D_CLR_LVDS}$) výstupu QA určeného tranzistoru Q1, který spíná napájení 3.3V se zemí. Stav, při kterém je $1A > 1B$ a výstupem 1Y tedy bude logická 1 nastává v případě, že výstupy komparátoru jsou $\sim QA = 0$ a $QA = 1$. Opačný výstup $1Y = 0$ nastává pro $1A < 1B$, tedy pro výstupy komparátoru $\sim QA = 1$ a $QA = 0$. Výstupem přijímače tedy bude $1Y = 1$ pro stav, kdy je SPAD připravena k detekci a $1Y = 0$ při detekci fotonu. Výstup 2Y zůstává logická 1 po dobu trvání bránovacího pulzu.



Obrázek 18: Část bránovacího obvodu s aktivními prvky diferenciálního přijímače a D flip-flopu generující řídicí pulzy pro komparátor.

Datový vstup D flip-flopu (viz Kap. 4.1.2) je připojen k napájení 3.3 V. Každé ovzorkování datového vstupu tudíž vrátí logickou 1. K 3.3 V je také připojen inverzní ovládací preset vstup \sim PR. Preset výstupu flip-flopu (nastavení hodnot $Q = 1$, $\sim Q = 0$) tedy nikdy nenastane. Řídicím vstupem CP je výstup 2Y přijímače. Flip-flop se spouští náběžnou hranou vstupu CP a sepne pokaždé, když se změní stav 2Y z 0 na 1, což nastává pro náběžnou hranu počátku bránovacího pulzu. Při sepnutí flip-flop ovzorkuje datový vstup D a jeho hodnotu nastaví na výstup Q a inverzní na $\sim Q$. Flip-flop tedy pokaždé na počátku bránovacího pulzu nastaví hodnotu $Q = 1$.

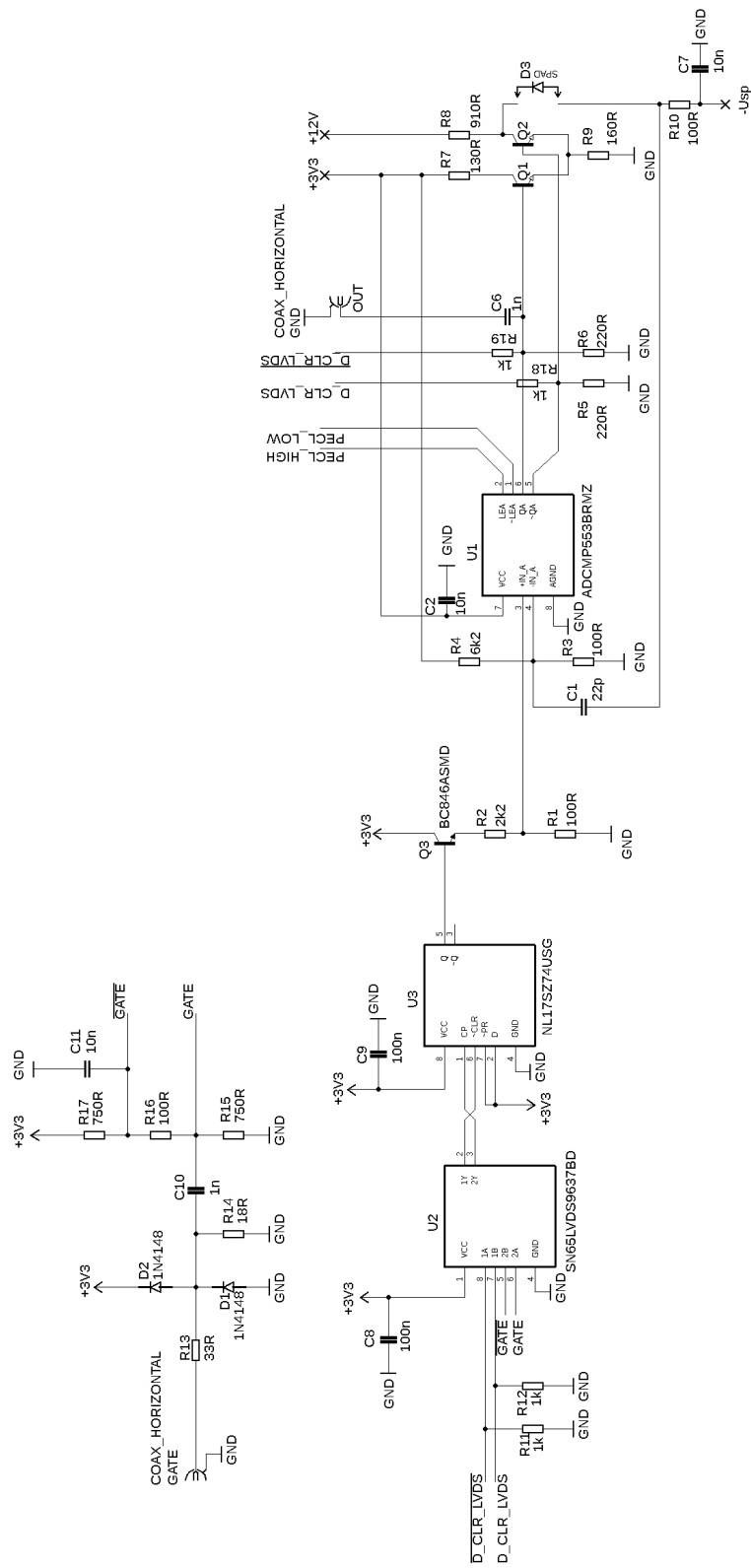
Inverzní Clear vstup \sim CLR přebírá výstup 1Y přijímače. Clear (nastavení hodnot $Q = 0$, $\sim Q = 1$) nastane pokud na vstupu \sim CLR dojde ke změně hodnoty na logickou 0. Tedy pro případ, kdy pro vstupy přijímače platí, že $1A < 1B$. Tedy flip-flop aktivuje Clear po průrazu SPADu a nastaví výstup Q na logickou 0.

Flip-flop tedy reaguje na bránovací pulz a průraz SPADu tak, že nastaví $Q = 1$ na počátku okna zájmu daného bránovacím pulsem a $Q = 0$ po detekci fotonu průrazem spad.

Výstup flip-flopu ovládá tranzistor Q3. Pokud je tranzistor otevřený, tak je zdroj napětí 3.3 V přes dělič tvořený rezistory R1 a R2 přiveden na vstup +IN_A komparátoru obvodu aktivního zhášení (ve schématu označeno COMP). Jinak je vstup +IN_A komparátoru spojen přes rezistor R1 se zemí.

4.4 Celková funkce řídicího obvodu

Před příchodem bránovacího pulzu je hodnota signálu GATE logická 0. Pro vstupy 2B ($= \overline{\text{GATE}}$) a 2A ($= \text{GATE}$) přijímače SN65L platí: $2A < 2B$ a tedy výstupem 2Y je logická 0. Vstup CP flip-flopu přebírá výstup 2Y a jeho výstupem je $Q = 0$. Tranzistor Q3 je rozpojen. Vstup +IN_A komparátoru ADCMP553 je tudíž sveden na zem a hodnota napětí +IN_A je 0 V. Hodnota druhého vstupu -IN_A je 75 mV. +IN_A tedy $< -IN_A$ a výstupem komparátoru je $QA = 0$ a $\sim QA = 1$. Výstup $QA = 0$ je připojen na bázi tranzistoru Q1, který zavřený. Výstup $\sim QA = 1$ otevře tranzistor Q2.



Obrázek 19: Celkové schéma řídicího obvodu.

Napětí +12 V je svedeno přes tranzistor Q2 na zem. Na SPAD je tedy přivedeno napětí nižší, než průrazné a ke vzniku lavinového efektu nemůže dojít. Obvod je ve stavu 1 (viz. Obr. 20), detekce není umožněna.

Stav	GATE	Přijímač						Flip-flop			Komparátor				SPAD
		1A	1B	2A	2B	1Y	2Y	CP	~CLR	Q	+IN_A	-IN_A	QA	~QA	
1	0			0	1		0	0		0	0 mV	75 mV	0	1	3.3 V
2	1	1	0	1	0	1	1	1	1	1	150 mV	75 mV	1	0	12 V
3	1	1	0	1	0	1	1	1	1	1	150 mV	>150 mV	0	1	3.3 V
4	1	0	1	1	0	0	1	1	0	0	150 mV	>150 mV	0	1	3.3 V

Obrázek 20: Stavby řídicího obvodu.

Signálem GATE přijde bránovací pulz o hodnotě logická 1. Pro vstupy přijímače teď platí: $2A > 2B$ a tedy výstupem 2Y je logická 1. Flip-flop se spustí náběžnou hranou změny signálu z 0 na 1 na vstupu CP, ovzorkuje datový vstup D (který má vždy hodnotu 3.3 V) a na výstup Q nastaví jeho hodnotu. Výstup Q se tedy změní na logickou 1. Tranzistor Q3 je výstupem flip-flopu otevřen a je přes něj přivedeno napětí 3.3 V na dělič tvořený rezistory R1 a R2 a dále pak na vstup +IN_A komparátoru. Na vstupu +IN_A komparátoru je nyní 150 mV a platí, že $+IN_A > -IN_A = 75$ mV. Komparátor se přepne a změní hodnoty výstupů na $QA = 1$ a $\sim QA = 0$. Zavřený tranzistor Q1 je výstupem QA otevřen a napětí 3.3 V je svedeno na zem. Otevřený tranzistor Q2 je výstupem $\sim QA$ zavřen a na SPAD je přivedeno napětí 12 V. Celkové napětí na SPAD je nyní vyšší, než průrazové napětí a může dojít ke vzniku lavinového efektu. Obvod je nyní ve stavu 2, detekce je umožněna a obvod očekává průraz SPAD. Vstupy přijímače 1A a 1B sledují výstupy komparátoru. 1A (= QA) je tedy 1 a 1B (= $\sim QA$) je 0. Platí, že $1A > 1B$ a tedy výstup 1Y = 1. Vstup $\sim CLR$ (= 1Y) flip-flopu je tedy 1 a stav flip-flopu se nezmění. Řídicí obvod setrvává ve stavu 2 až do proražení SPAD, nebo konce bránovacího pulzu.

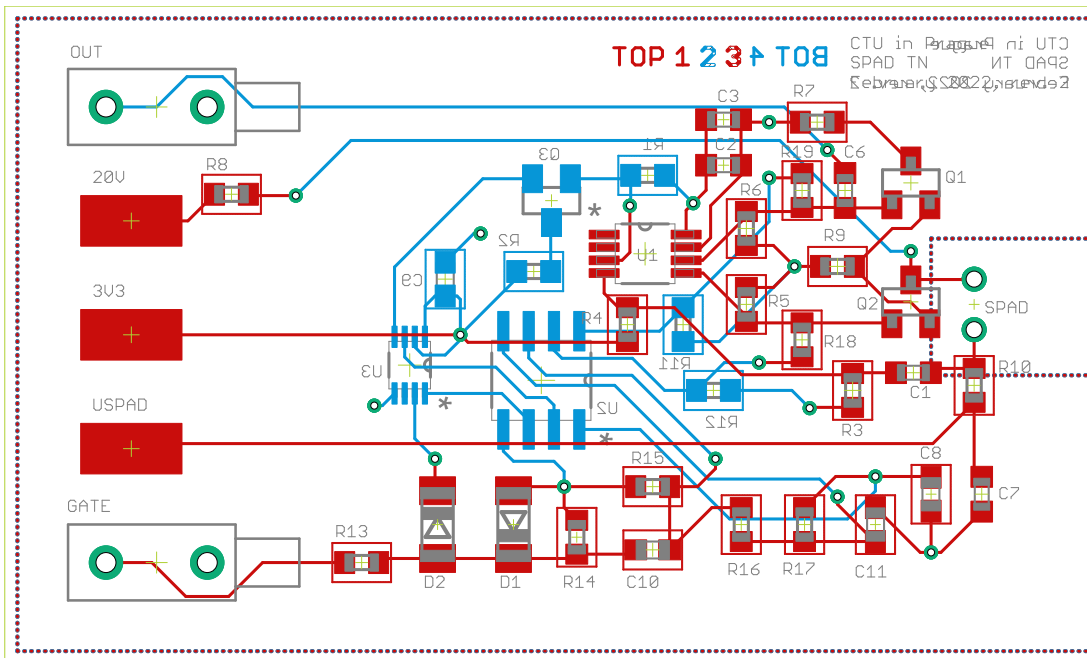
Pokud v okně zájmu určeném bránovacím pulzem nedojde k proražení SPAD, změní se s koncem bránovacího pulzu hodnota GATE na 0 a obvod se přepne zpět do stavu 1 (viz výše), ve kterém setrvá až do příchodu dalšího bránovacího pulzu.

Pokud k proražení SPAD v okně zájmu dojde, přichází na vstup -IN_A komparátoru vygenerovaný pulz o amplitudě > 150 mV. Pro vstupy komparátoru tedy po proražení SPAD platí $+IN_A = 150$ mV $< -IN_A$ a komparátor se přepne. Výstupy jsou nyní $QA = 0$ a $\sim QA = 1$. Tranzistor Q1 je zavřený, Q2 je otevřený. Napětí 12 V je svedené na zem a napětí přivedené na SPAD klesne pod bod průrazu. Lavinový efekt je aktivně zhašen. Obvod je nyní ve stavu 3, popisujícím reakci obvodu aktivního zhašení na průraz SPAD.

Bránovací část řídicího obvodu reaguje na proražení SPAD. Vstupy 1A a 1B přijímače sledují výstupy komparátoru a po proražení dojde ke změně jejich hodnot na $1A = 0$ a $1B = 1$. Platí $1A < 1B$, výstupem 1Y přijímače je tedy 0, která je předána na

vstup \sim CLR flip-flopu. S příchodem 0 na \sim QA provede flip-flop CLEAR a nastaví na výstupu hodnotu $Q = 0$. Řídicí obvod je ve stavu 4, popisujícím reakci bránovacího obvodu. 0 na výstupu Q z flip-flopu zavře tranzistor $Q3$. Vstup komparátoru $+IN_A$ je sveden na zem a tudíž roven 0 V. Řídicí obvod je přepnutý do stavu 1. Další detekce není umožněna a obvod zůstává ve stavu 1 až do dalšího bránovacího pulzu.

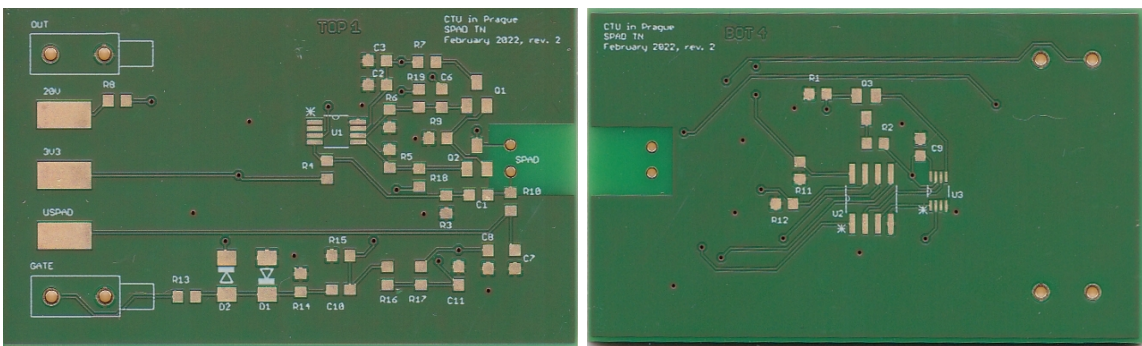
4.5 Návrh a osazení desky řídicího obvodu



Obrázek 21: Návrh PCB řídicího obvodu.

PCB řídicího obvodu jsem navrhoval s přihlédnutím k návrhům podobných řídicích obvodů, primárně návrhu SPAD25um od firmy Arem pro s.r.o a návrhu SPAC_PCB vyrobeným na FJFI ČVUT, poskytnutým Prof. Ing. I. Procházkou, DrSc. PCB je čtyřvrstvá, přičemž na svrchní a spodní vrstvě jsou vedené měděné vodiče, druhá vrstva slouží jako zem a třetí vrstva je napájecí s napětím 3.3 V. Návrh je naopak od PCB pro testování funkce aktivně zhašecího obvodu koncipován pro použití SMD součástek. Je použito ověřené sestavení obvodu aktivního zhašení z první PCB a použití SMD komponentů umožnilo další zmenšení vnitřní smyčky komparátor-tranzistor-SPAD. Pro přehlednost při práci s návrhem a následném osazení jsem umístil většinu komponentů obvodu aktivního zhašení na svrchní vrstvu a komponenty bránovacího obvodu převážně na spodní vrstvu. PCB je rozměrů 33x55 mm s 1.5 mm širokými okraji bez vodivých vrstev pro zasunutí do housingu. Po vzoru podobných návrhů není vodivou plochou vylité okolí SPAD, aby nedocházelo ke vzniku parazitní kapacity v obvodu

a zamezilo se nechtěnému rušení. Na základě zkušeností Ing. R. Bimbové s předchozími návrhy a jejich použitím v osvědčeném housingu jsem umístil pájecí plošky vstupních signálů a výstupy pro koaxiální konektor na kratší stranu desky a konektory SPAD na stranu opačnou.



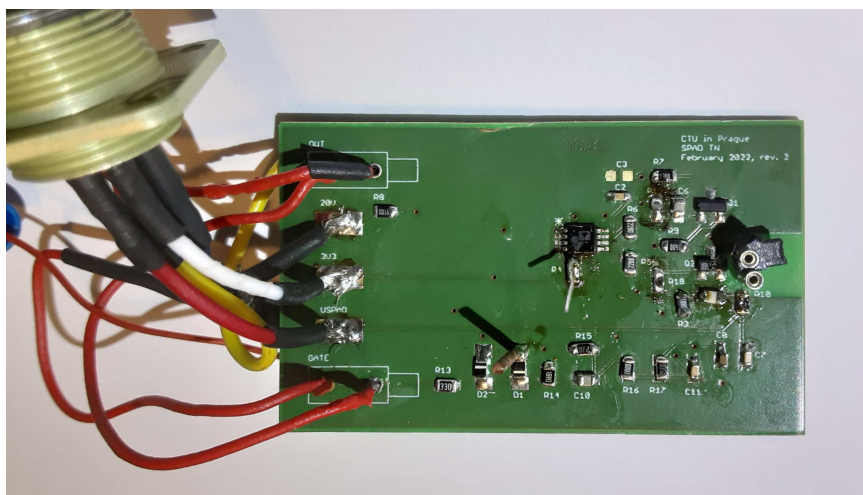
(a) Svrchní strana.

(b) Spodní strana.

Obrázek 22: Vyrobená PCB řídicího obvodu.

Při osazování a testování funkce obvodu došlo ke zničení testované PCB nezamýšleným přivedením napájení vyššího, než 20 V na pájecí plošku pro napájení o výši 3.3 V. Je možné, že v PCB došlo k propálení mezi dvěma vrstvami, protože protékající proud v obvodu vzrostl z řádu 10 mA na více než 300 mA a PCB se začala zahřívat.

K neopravitelnému poškození další PCB došlo při ověřování funkce flip-flopu v nestandardním pouzdru. Při odpájení zůstal flip-flop částečně připevněn k pájecí plošce a při sundání z PCB odtrhl část měděného vodiče.



Obrázek 23: Osazená PCB plošných spojů řídicího obvodu použitá při testování.

4.6 Testování správné funkce bránovacího obvodu

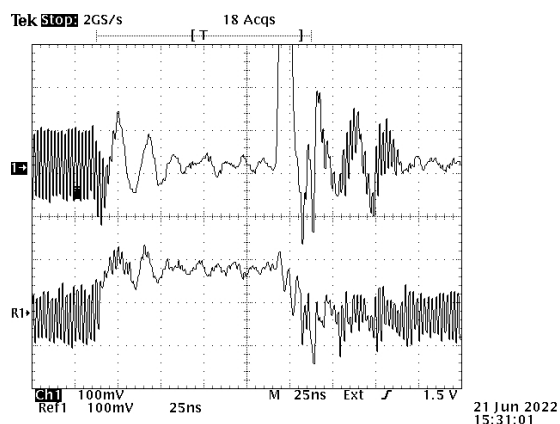
Správná funkce jednotlivých součástí, zvláště přijímače a flip-flopu v bránovací části řídicího obvodu, byla ověřena při osazování PCB a funkce obvodu aktivního zhášení ověřena v Kap. 3.4.

Pro účely testování funkce bránovacího obvodu jsem rozpojil smyčku zpětné vazby mezi částí řídicího obvodu pro aktivní zhášení a částí pro bránování přeruším vodiče mezi rezistorem R2 a tranzistorem Q3 (viz Obr. 18 a 35), abych mohl testovat správnou funkci úseků obvodu bez vlivu ostatních komponentů.

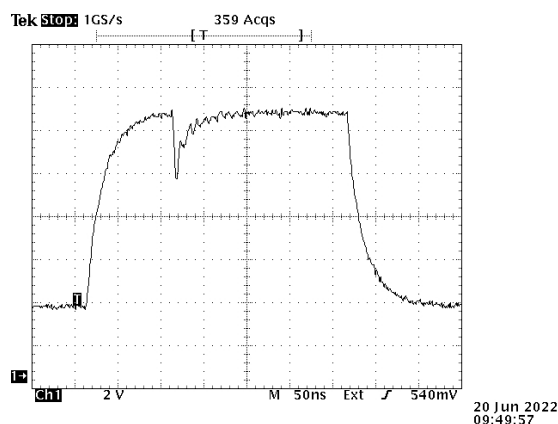
Použil jsem bránovací pulz o napětí 3.3 V a délce 300 ns přivedený na vstup GATE (viz Obr. 17 a 35). Aby nedošlo k poškození SPAD přepětím, nebo při chybné funkci zhášení a bránování, jsem SPAD do řídicího obvodu nezapojil a průraz SPADu simuloval přivedením pulzu o napětí 3.3 V a délce 2 ns přes kondenzátor o hodnotě 200 pF na konektor pro anodu SPAD (viz Obr. 16) v čase 100 ns od počátku bránovacího pulzu. Abych mohl sledovat reakce bránovacího obvodu na simulovaný průraz SPAD přivedl jsem pulz o výšce 150 mV a délce udávající okno zájmu detekce na vstup +IN_A komparátoru.

Při měření se v signálech vyskytovalo velké množství rušení (viz Obr. 24a a viditelné v dalších měřeních). O příčině rušení více v Kap. 4.7.2

V intervalu určeném bránovacím pulzem (Obr. 24a) na +IN_A vstupu komparátoru je napětí přivedené na SPAD zvýšeno z 3.3 V na 12 V (viz Obr. 24b). Na příchod pulzu simulujícího průraz SPAD reagoval obvod aktivního zhášení korektně (viz Kap. 3.2) snížením napětí po dobu trvání lavinového pulzu.

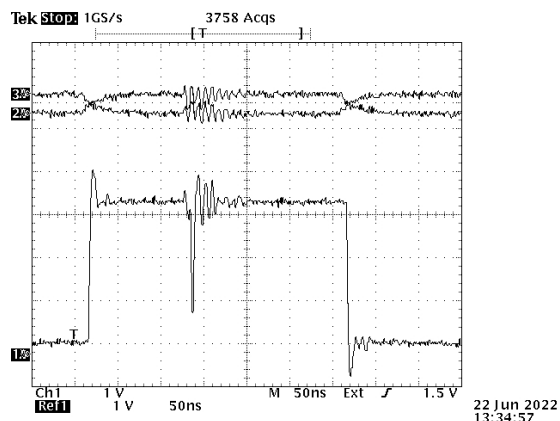


(a) Vstupy komparátoru. Kanál 1: vstup -IN_A. Viditelný peak simulovaného lavinového pulsu kolem $T = 100$ ns. Kanál R1: vstup +IN_A, simulovaný výstup korektně fungujícího flip-flopu po průchodu děličem napětí R2/R1.

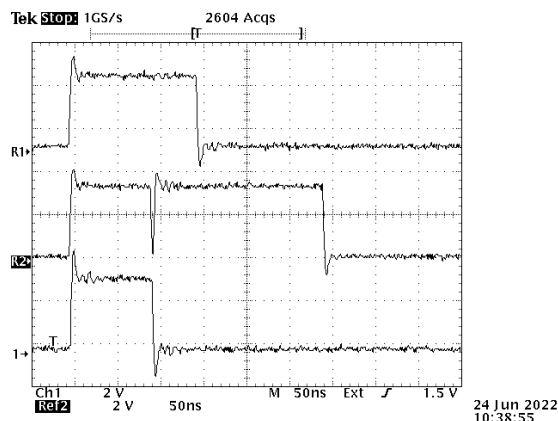


(b) Průběh změny napětí na katodě SPAD při měření. Úroveň napětí se pohybuje v rozmezí 3.3 V až 12 V. V čase $T = 100$ ns. Obvod aktivního zhášení reaguje na průraz SPAD a skokově snižuje napětí na SPAD.

Obrázek 24



(a) Měření funkce diferenciálního přijímače SN65L. Kanál 3: vstup 1A sledující výstup QA komparátoru. Kanál 2: vstup 2A sledující výstup \sim QA komparátoru. Kanál 1: výstup 1Y přijímače.



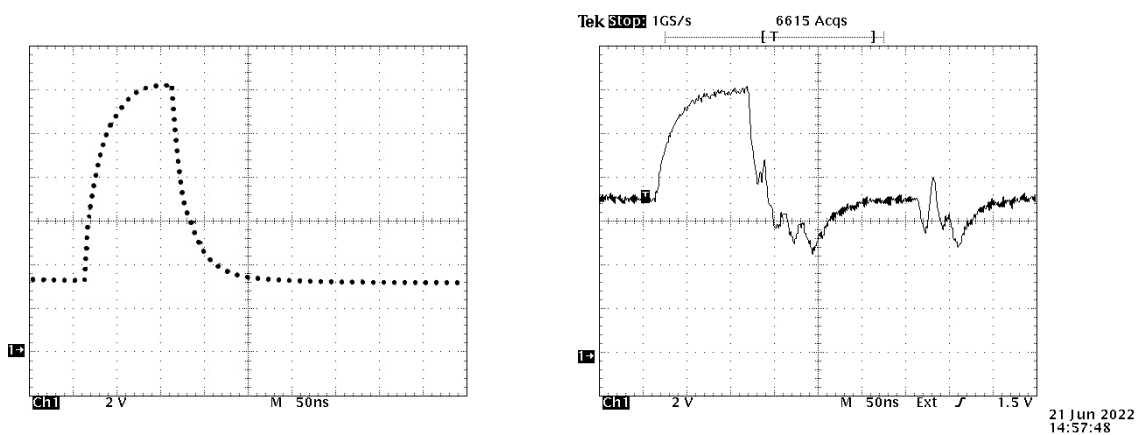
(b) Měření funkce flip-flopu NL17S. Kanál 1: vstup CP sledující zpracovaný bránovací pulz z výstupu 2Y přijímače. Kanál 2: vstup \sim CLR sledující výstup výstup 1Y přijímače. Kanál 3: výstup Q flip-flopu.

Obrázek 25

Žádné nežádoucí chování v části řídicího obvodu pro bránování jsem nenalezl. S příchodem hrany simulovaného proražení SPAD bránovací obvod změnil hodnotu napětí na vstupu +IN_A komparátoru z 150 mV na 0 mV. Bránovací část řídicího obvodu funguje korektně.

4.7 Testování správné funkce a úprava řídicího obvodu

Dalším krokem testování bylo uzavřít smyčku zpětné vazby a sledovat chování uzavřeného kompletního obvodu. Testování jsem provedl bez zapojení SPAD. Průraz SPADu jsem opět simuloval přivedením pulzu o napětí 3.3 V a délce 2 ns přes kondenzátor o hod-



(a) Očekávaný průběh změny napětí na katodě SPAD. Ilustrační obrázek.

(b) Průběh změny napětí na katodě SPAD při měření.

Obrázek 26

notě 200 pF na konektor pro anodu SPAD (viz Obr. 16) v čase 100 ns od počátku bránovacího pulzu. Bránovací pulz byl opět 3.3 V a délce 300 ns přivedený na vstup GATE (viz Obr. 17 a 35).

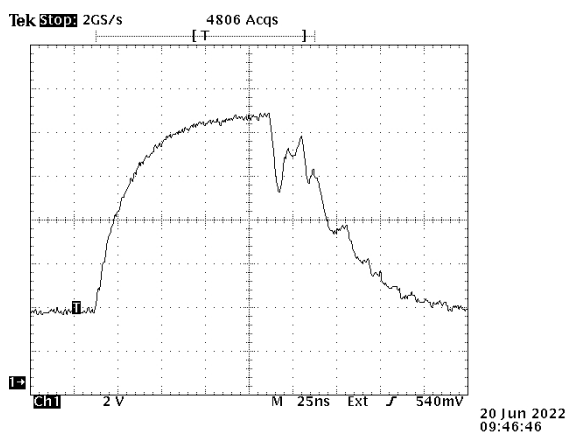
Očekávaný průběh napětí přivedeného na SPAD při správné funkci řídicího obvodu je ilustrativně naznačen na (Obr. 26a). S příchodem bránovacího pulzu se napětí má zvýšit z 3.3 V na 12 V a po průrazu SPAD (při testování simulovaný průraz v $T = 100$ ns) má být sníženo zpět na 3.3 V. Při testování ovšem skutečný průběh napětí (Obr. 26b) neodpovídal. K zhášení a bránování zřejmě došlo, ale oproti předpokladům klesá napětí pouze na úroveň 6 V. Operovat s rozdílem hladin napětí na SPAD jenom 5 V není pro tento návrh obvodu vyhovující výsledek.

K odhalení, proč při testování nedochází k poklesu napětí na SPAD na požadovaných 3.3 V jsem provedl následující testy:

4.7.1 Vliv tvaru lavinového pulzu

Opakoval jsem test s rozpojenou smyčkou zpětné vazby. Délku pulzu přivedeného na resistor R2, udávajícího okno zájmu po které má být umožněna detekce jsem zkrátil z délky 300 ns na 100 ns, čímž jsem v řídicím obvodu simuloval správnou funkci flip-flopu. Sledoval jsem průběh změn napětí na katodě SPAD. Při očekávaném průběhu (Obr. 26a) má napětí přivedené na SPAD začít narůstat z 3.3 V na 12 V s příchodem bránovacího pulzu, tedy v čase $T = 0$ s, a po simulaci průrazu SPAD v $T = 100$ ns reakcí aktivního zhášení a následně bránováním skokově klesnout zpět na 3.3 V, aby se zamezilo dalším průrazům.

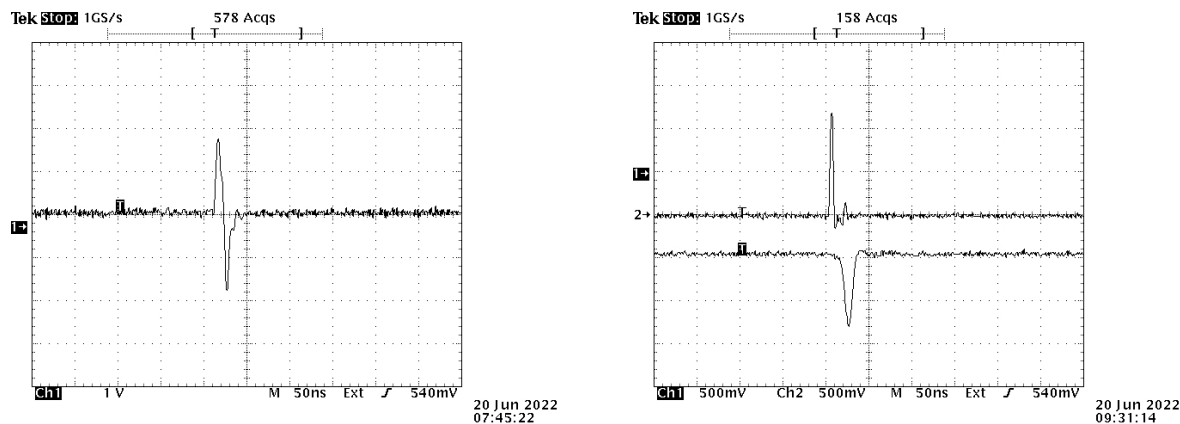
Při skutečném průběhu ovšem došlo ke vzniku sekundárnímu peaku zvýšení napětí na SPAD po průrazu (Obr. 27) mimo okno zájmu v čase 130 ns až 170 ns od příchodu bránovacího pulzu. V obvodu tedy došlo po simulovaném průrazu SPAD k zhruba 40 ns úseku, během kterého se řídicí obvod přepne ze stavu 3 zpět do stavu 2 (viz Tab. 20). Toto chování je nežádoucí a bylo možnou příčinou problematického chování obvodu.



Obrázek 27: Průběh změny napětí na katodě SPAD při měření s použitím 100 ns pulzu na vstupu komparátoru.

Příčinu vzniku sekundárního peaku napětí na SPAD jsem odhalil při sledování vstupů komparátoru.

Vstup $-IN_A$ komparátoru je porovnáván se vstupem $+IN_A$ o hodnotě 150 mV nebo 0 mV (viz Kap. 3.2). V návrhu řídicího obvodu vstup $-IN_A$ nikdy neklesá pod 75 mV. Snížením napětí na $+IN_A$ na 0 mV tedy přepne komparátor do stavu 1, bez ohledu na hodnotu $-IN_A$, protože vždy platí $-IN_A > +IN_A$.



(a) Průběh napětí na vstupu $-IN_A$ komparátoru. Simulovaný lavinový pulz po průchodu kondenzátorem $C1 = 22$ pF.

(b) Pulzy použité k otestování vlivu „kladné“ a „záporné“ části pulzu na vstupu $-IN_A$ komparátoru na zbytek obvodu.

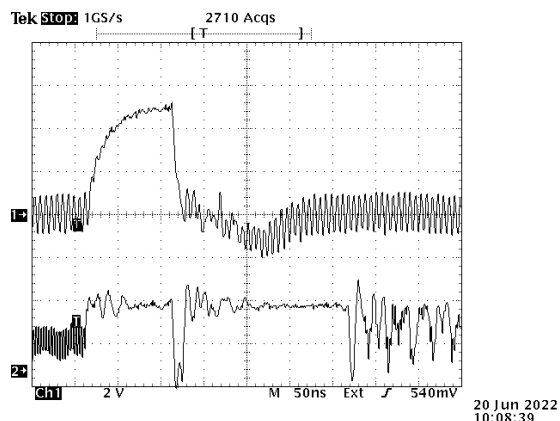
Obrázek 28: Měření vstupu $-IN_A$ komparátoru.

Skutečný průběh napětí na $-IN_A$ (Obr. 28a) se ovšem kvůli záporné části lavinového pulzu dostává v krátkém intervalu pod 0 mV a nastane tedy situace, kdy $-IN_A < +IN_A$, což zapříčiní dočasné přepnutí komparátoru zpět do stavu 2 a vznik sekundárního peaku napájení SPAD.

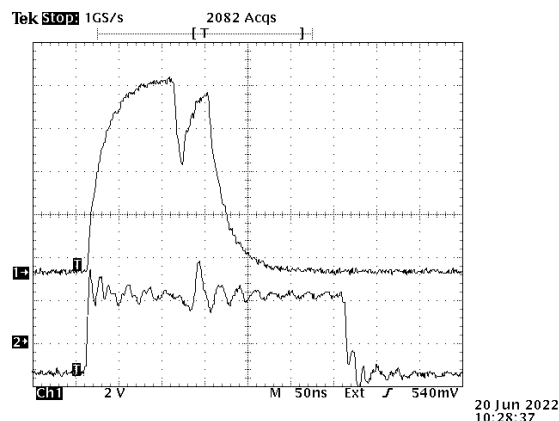
Pro ověření jsem provedl měření při kterém jsem na vstup $+IN_A$ komparátoru přivedl pulz o hodnotách 0 mV až 150 mV a délce 100 ns nahrazující správně fungující bránování. Na vstup $-IN_A$ jsem postupně přivedl pulzy (Obr. 28b) simulující „kladnou“ a „zápornou“ část lavinového pulzu (Obr. 28a). Účelem měření bylo zjistit vliv nežádoucí „záporné“ části lavinového pulzu na řídicí obvod. Sledoval jsem průběh napětí přivedeného na katodu SPAD a průběhy pulzů ve zbytku obvodu.

Jak je vidět z měření (Obr. 29 a 30) řídicí obvod funguje korektně v souladu s návrhem pro „kladnou“ část lavinového pulzu. Kondenzátor $C1 = 22$ pF (viz Obr. 11) slouží v obvodu aktivního zhasení jako ochrana komparátoru před napětím vyšším, než dovolená mez na vstupu $-IN_A$. Příchodem lavinového pulzu po proražení SPAD se kondenzátor nabíjí a limituje výšku pulzu pro komparátor. Po aktivním zhasení SPAD je přerušena vnitřní smyčka obvodu a kondenzátor se vybije, čímž vzniká „zápornou“ část pulzu. Ta způsobí nežádoucí, opačný stav sepnutí komparátoru po dobu kdy $-IN_A < +IN_A = 0$.

„Záporná“ část je následkem způsobu simulace průrazu spad, který nedokonale napodobuje chování skutečné SPAD. Odlíšný tvar lavinového pulzu nemá vliv na zbytek

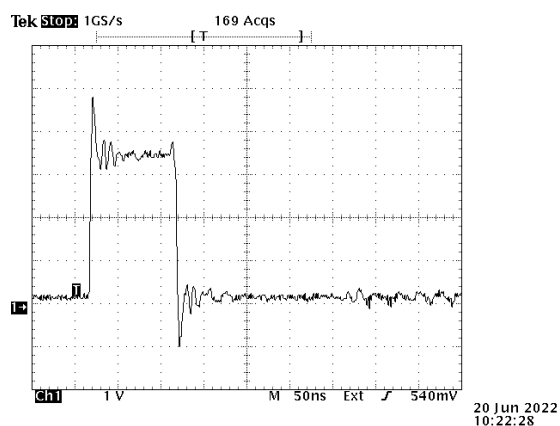


(a) Kanál 1: průběh napětí přivedené na SPAD, měřeno na katodě. Kanál 2: průběh napětí na výstupu 1Y přijímače. Měření při použití kladné části lavinového pulzu. Upraveno pro přehlednost.

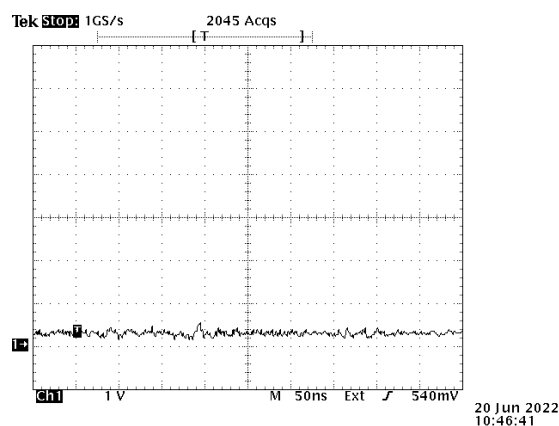


(b) Kanál 1: průběh napětí přivedené na SPAD, měřeno na katodě. Kanál 2: průběh napětí na výstupu 1Y přijímače. Měření při použití záporné části lavinového pulzu. Upraveno pro přehlednost.

Obrázek 29: Měření vývoje napětí přivedeného na SPAD a na výstupu 1Y přijímače.



(a) Výstup flip-flopu Q po zpracování signálů z přijímače. Měření pro kladnou část lavinového pulzu.



(b) Výstup flip-flopu Q po zpracování signálů z přijímače. Měření pro zápornou část lavinového pulzu.

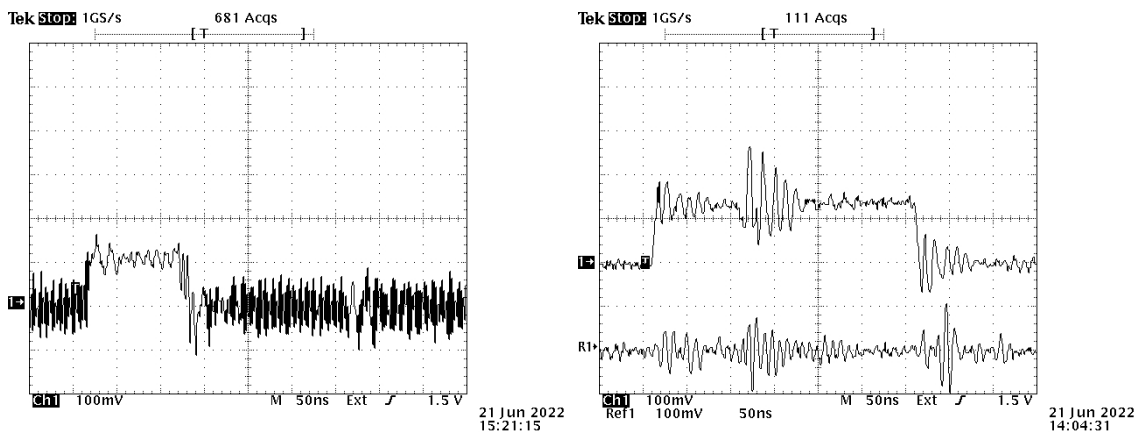
Obrázek 30: Měření vývoje napětí na výstupu Q flip-flopu.

obvodu a bránovací část obvodu „zápornou“ část pulzu neregistruje. Není tedy příčinou problému s napětím na SPAD.

4.7.2 Nežádoucí rušení signálu

Při měření průběhu napětí přivedeného na SPAD (Obr. 26b, 29a a 31a) je v intervalech, kde se průběh napětí nechová podle očekávání viditelná výrazná oscilace signálu. Další uvažovanou příčinou nedostatečného klesání napětí na SPAD bylo tedy rušení v signálu obvodu. (Viditelné v Obr. 25a.)

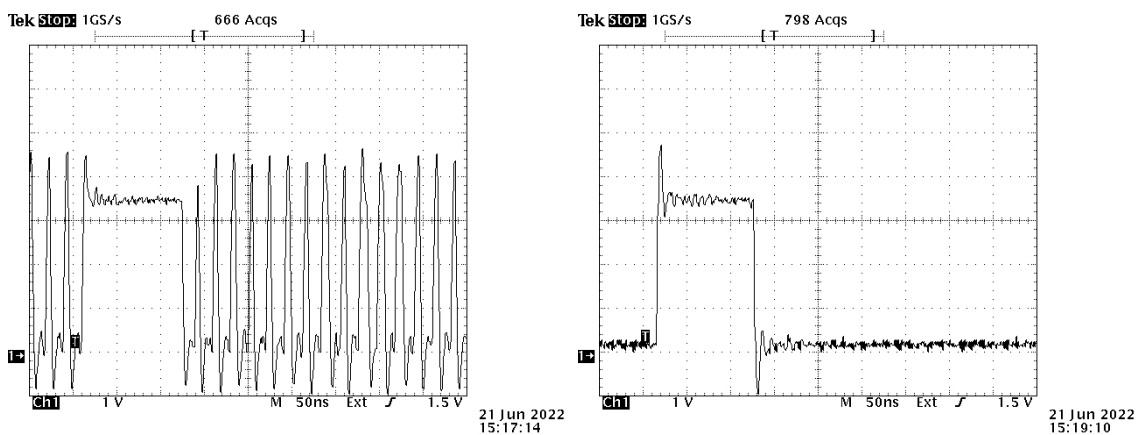
Za příčinu vzniku rušení byl navržen dělič $R2/R1$ (viz. Obr. 18). Přesněji rezistor



(a) Vstup +IN_A komparátoru s nežádoucím rušením. (b) Kanál 1: Vstup +IN_A komparátoru po odstranění zdroje rušení. Kanál R1: měření země pro porovnání polohy rušení.

Obrázek 31: Měření signálu na vstupu +IN_A komparátoru.

$R2 = 2.2\text{k}\Omega$, na který je přivedeno napětí 3.3V . Hodnoty rezistorů byly změněny z $R2 = 2.2\text{k}\Omega$ a $R1 = 100\ \Omega$ na $R2 = 220\ \Omega$ a $R1 = 10\ \Omega$. Rušení v obvodu bylo drastickým snížením impedance redukováno, ale nedošlo k jeho úplnému odstranění. Tvar rušení na vstupech komparátoru se změnil na periodické oscilace o délce v řádu 1 ns a amplitudě v řádu 10 mV . Oscilace procházely přes komparátor dále do obvodu (viditelné na výstupu přijímače Obr. 32a). To mě vedlo k úvaze, že v obvodu se nachází další zdroj rušení, který jsem odhalil v děliči $R4/R3$ na druhém vstupu komparátoru. Problém je totožný, rezistor v řádu $1\text{ k}\Omega$ s napětím 3.3V . Hodnoty rezistorů jsem změnil z $R4 = 6.2\text{k}\Omega$ a $R3 = 100\ \Omega$ na $R4 = 620\ \Omega$ a $R1 = 10\ \Omega$. Rušení v obvodu bylo tímto odstraněno (Obr. 32) až na tři intervaly, ve kterých v menší míře přetrvávalo. Zbylé úseky rušení časově odpovídají nástupné a sestupné hraně bránovacího signálu a lavinovému pulzu. Toto rušení je artefaktem měřících přístrojů a generátoru pulzů (viz. Obr. 31b).



(a) Signál výstupu přijímače 1Y po odstranění prvního zdroje rušení. (b) Signál výstupu přijímače 1Y po odstranění rušení.

Obrázek 32: Měření signálu na výstupu 1Y přijímače.

Rušení bylo ze signálu obvodu úspěšně odstraněno, ale s vyčištěním signálu se projevil nový problém. Řídící obvod přestal reagovat na bránovací a lavinový pulz a namísto nedokonalé funkce (Obr. 28a) trvale zůstal ve stavu 4 (Obr. 20), při kterém není umožněna detekce a výstupem flip-flopu bylo 0 V bez ohledu na délku bránovacího pulzu a tvar simulovaného lavinového pulzu.

4.7.3 Zpoždění zpětné vazby

Toto chování lze vysvětlit existencí zpoždění zpětné vazby obvodu. Flip-flop má vstupy CP a \sim CLR (viz. Kap. 4.1.2). Na vstup CP je přiveden zpracovaný bránovací pulz. Flip-flop nastaví svůj výstup Q na 1, tedy do stavu 2 umožňujícím detekci (viz. Obr. 20 a Kap. 4.4). Výstup Q je přichází ve zpětné vazbě zpět na flip-flop na vstup \sim CLR (Obr. 35) jako logická 1. Průraz SPADu způsobí krátkodobý pokles \sim CLR na 0 (viz. Obr. 25). Flip-flop reaguje na příchod 0 na \sim CLR nastavením 0 na výstupu Q. Obvod je nyní ve stavu 4 neumožňujícím detekci, až do dalšího okna zájmu.

Změna hodnoty na Q se vrací zpětnou vazbou na \sim CLR se zpožděním daným délkou zpětnovazebné smyčky a rychlostí s jakou operuje flip-flop, komparátor a přijímač. Po příchodu bránovacího pulzu na vstup CP změní flip-flop stav obvodu. Tato změna se ovšem projeví na vstupu \sim CLR se zpožděním a je tedy možné, že v intervalu mezi příchodem bránovacího pulzu a příchodem zpětné vazby je vstup \sim CLR stále nezměněn a roven 0 a flip-flop tedy nastaví svůj výstup zpět na 0.

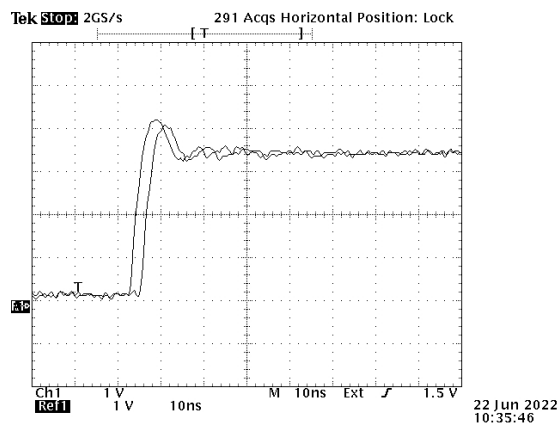
Pro ověření této úvahy jsme provedli měření analogické s (Kap. 4.6). Na obvod s rozpojenou smyčkou zpětné vazby jsem přivedl bránovací pulz o napětí 3.3 V a délce 300 ns na vstup GATE a řídicí pulz nahrazující výstup flip-flopu o napětí 150 mV a délce 300 ns na vstup +IN_A komparátoru. Sledoval jsem vliv časového rozdílu mezi náběžnými hranami signálu na vstupech CP a \sim CLR flip-flopu na výstupu Q.

Výstupem flip-flopu byl požadovaný řídicí signál (Obr. 33b kanál 1) pouze pokud byl časový rozdíl mezi hranami vstupních signálů menší, než přibližně \sim 2.5 ns. Pro větší zpoždění bylo výstupem flip-flopu vždy 0 (Obr. 33b kanál 2). Tento výsledek potvrzuje úvahu výše.

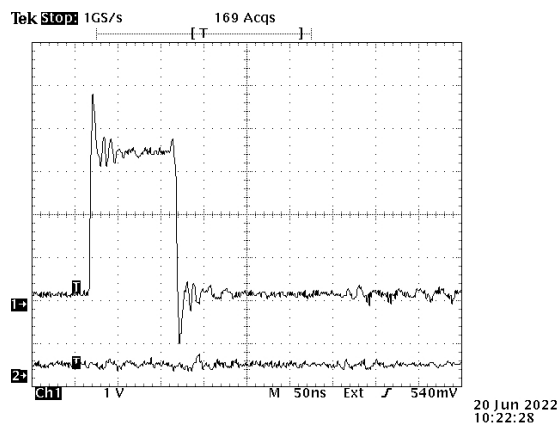
Po příchodu hrany bránovacího pulzu nastaví flip-flop výstup Q na 1. Pokud změna signálu nepříjde zpětnou vazbou na vstup \sim CLR do \sim 2.5 ns reaguje flip-flop na hodnotu 0 na \sim CLR po předchozím cyklu a nastaví výstup Q na 0. Výsledky souhlasí s maximální operační frekvencí flip-flopu [16]. Flip-flop změní výstup s nástupní hranou bránovacího pulzu a ve svém dalším cyklu reaguje na 0 na \sim CLR a změní výstup zpět na 0.

Při uzavření smyčky zpětné vazby je zpoždění vstupu \sim CLR oproti CP větší, než \sim 2.5 ns, výstupem Q flip-flopu tedy je vždy 0 a chování řídicího obvodu neodpovídá návrhu. Dříve naměřené částečně korektní fungování obvodu (Obr. 26b) bylo způsobeno rušením v signálu (Obr. 31a) a ne správnou funkcí řídicího obvodu.

Problém jsem se pokusil vyřešit zrychlením zpětné vazby odstraněním děličů napětí R18/R11 a R19/R12 (viz. Obr. 35). Přijímač operuje v rozmezím vstupního napětí



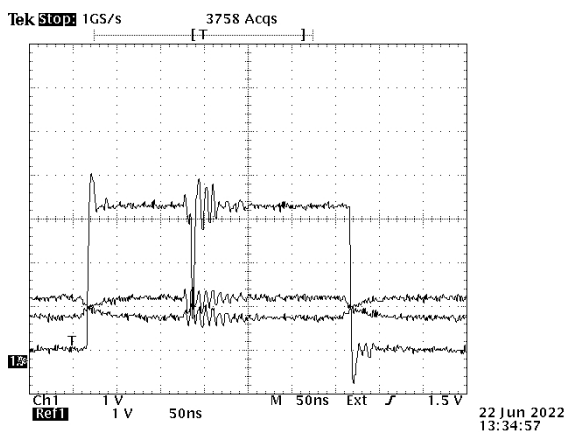
(a) Časový rozdíl mezi náběžnými hranami signálu na vstupech CP (Obr. 25b kanál 1) a \sim CLR (Obr. 25b kanál 2).



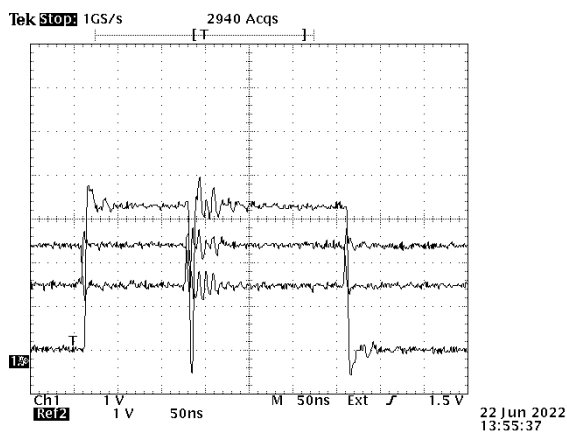
(b) Signály na výstupu flip-flopu Q. Kanál 1: zpoždění vstupních signálů $<$ \sim 2.5 ns. Kanál 2: zpoždění vstupních signálů $>$ \sim 2.5 ns.

Obrázek 33: Měření vlivu časového rozdílu mezi náběžnými hranami signálu na vstupech CP a \sim CLR flip-flopu na výstupu Q.

-2 V až 4.4 V a přivedení výstupu komparátoru přímo, bez použití děliče je v normě. Odstraněním impedance resistorů R18 a R19 jsem dosáhl rychlejší reakce přijímače (Obr. 33).



(a) Vstupní signály a výstup přijímače s použitím děličů napětí.



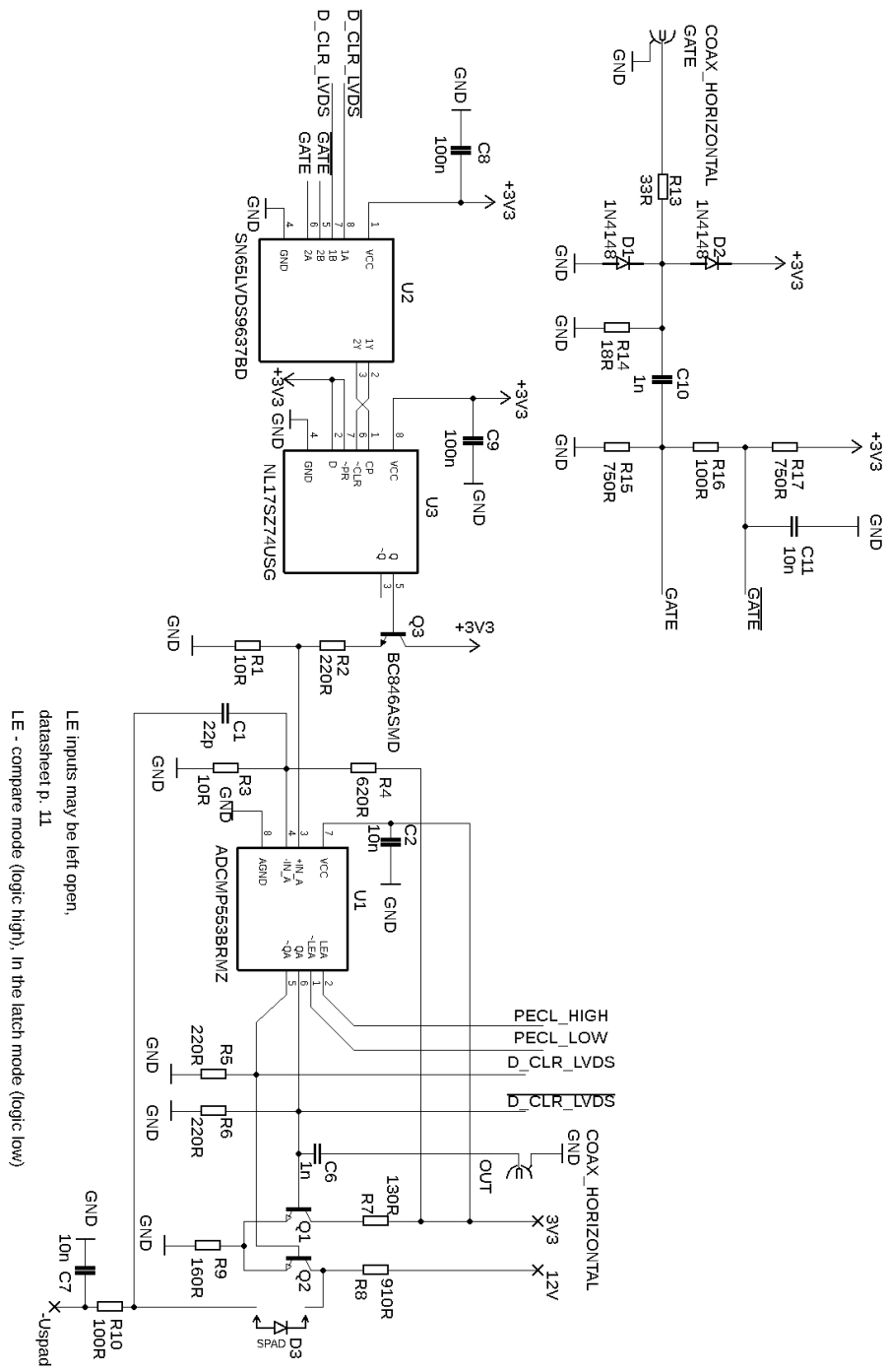
(b) Vstupní signály a výstup přijímače bez použitím děličů napětí.

Obrázek 34: Měření vlivu časového rozdílu mezi náběžnými hranami signálu na vstupech CP a \sim CLR flip-flopu na výstupu Q.

Odstraněním děličů jsem dosáhl zrychlení smyčky zpětné vazby, ale nežádoucí výstup flip-flopu $Q = 0$ zůstal nezměněn.

Typické propagační zpoždění signálu v samotném flip-flopu je 2.6 ns [16] a pro ostatní komponenty řídicího obvodu, jmenovitě přijímač a komparátor se hodnoty pohybují také v řádu 1 ns. Při současném návrhu řídicího obvodu je tedy nemožné dosáhnout

potřebné rychlosti ve smyčce zpětné vazby a flip-flop bude vždy reagovat na $\sim\text{CLR} = 0$ z předchozího cyklu místo na $\sim\text{CLR} = 0$ z průrazu SPAD. Řídicí obvod tedy zůstává permanentně sepnutý ve stavu neumožňujícím detekci. Tento problém v logice obvodu nebylo možné vyřešit na současné podobě obvodové desky a je třeba ho řešit změnou návrhu.



Obrázek 35: Finální schéma řídicího obvodu po provedení úprav popsaných v (Kap. 4.6).

Závěr

Tato bakalářská práce se zabývala konstrukcí a testování nového návrhu elektronického řídicího obvodu pro detektor jednotlivých fotonů (single-photon avalanche diode, SPAD), které se jako optické detektory využívají v komunikaci, nebo například v laserové spektroskopii. Cílem této práce bylo zkonstruovat a otestovat řídicí obvod s aktivním zhášením a bránováním, který umožní detektoru SPAD pracovat až 20 V nad prahem průrazu a zajistí vypínání přepětí v časech výrazně kratších než 5 ns.

V první části práce uvádím základy teorie, popisu struktury a procesů ve SPADu. Popisuji také důležité charakteristiky detektorů jednotlivých fotonů a to šum za tmy a afterpulsing. Proces jejich vzniku a vliv těchto efektů na chování SPAD. Dále popisuji druhy obvodů používaných pro řízení SPAD, jejich funkci a klady a zápory při použití. V druhé části práce popisuji navržení, sestavení a testování desky plošných spojů (printed circuit board, PCB) části řídicího obvodu pro aktivní zhášení SPADu. Popisuji funkci a uvádím charakteristiky použitých součástek a to komparátoru AD-CMP553 a tranzistorů 2SC5551A a BFR193. Dále se věnuji popisu funkce obvodu a jeho logickým stavům. Uvádím a detailně popisuji experimenty, kterými jsem ověřoval správnou funkci této části řídicího obvodu. Z testování vyplývá, že aktivní zhášení řídicího obvodu funguje korektně v souladu s návrhem a splňuje zadané parametry pro rychlost vypínání přepětí a výšky napětí nad prahem průrazu SPAD. Tranzistory BFR193 mají lepší výsledky a jsou proto vhodnější pro další použití v obvodu. Třetí část práce se věnuje návrhu, sestavení a testování PCB celého řídicího obvodu s funkcí aktivního zhášení a bránování SPADu. Uvádím charakteristiky a popisuji funkci použitých komponentů a to diferenciálního přijímače SN65LVDS9637B a D flip-flopu NL17SZ74. Dále detailně popisuji funkci a logické stavy řídicího obvodu. Použitý přijímač nebyl kompatibilní s napájecím napětím 5 V použitým při předchozích testech. Část obvodu pro aktivní zhášení jsem upravil pro použití vstupních napájení o hodnotách 12 V a 3.3 V oproti hodnotám 20 V a 5 V původního návrhu. Podrobně popisuji testy použité k ověření správné funkce řídicího obvodu a uvádím změny návrhu potřebné k odstranění nalezených problémů a vylepšení funkce.

Při testování funkce řídicího obvodu jsem našel chybu v logice obvodu, která způsobuje, že řídicí obvod zůstává trvale ve stavu neumožňujícím detekci pomocí SPAD. K odstranění tohoto problému by bylo zapotřebí vypracovat úpravu logiky obvodu. Pátá část zadání, tedy otestování řídicího obvodu společně s detekčním čipem na bázi křemíku nemohla být kvůli této chybě logiky obvodu provedena a není tedy součástí této práce. Řídicí obvod sestavený podle současného návrhu nefunguje v souladu s požadavky a nelze jej použít pro ovládání SPAD.

Z výše uvedených důvodů nebyly splněny všechny body zadání. Nesplnění posledního bodu bylo z části důsledkem použitého zadání práce. Přínosným výstupem této práce je detailní dokumentace funkce, chování a logických stavů řídicího obvodu a změny návrhu odstraňující některé zjištěné problémy a vylepšující funkci obvodu.

Odkazy

1. PROCHAZKA, I.; HAMAL, K.; SOPKO, B. Recent achievements in single photon detectors and their applications. *Journal of Modern Optics*. 2004, roč. 51, č. 9-10, s. 1289–1313. Dostupné z DOI: 10.1080/09500340408235273.
2. WIKIPEDIE. *Lavinová fotodioda* — *Wikipedie: Otevřená encyklopedie*. 2019. Dostupné také z: [\url{https://cs.wikipedia.org/w/index.php?title=Lavinov%C3%A1_fotodioda&oldid=17418354}](https://cs.wikipedia.org/w/index.php?title=Lavinov%C3%A1_fotodioda&oldid=17418354). [Online; navštíveno 11. 03. 2021].
3. WIKIPEDIA CONTRIBUTORS. *Geiger–Müller tube* — *Wikipedia, The Free Encyclopedia*. 2022. Dostupné také z: https://en.wikipedia.org/w/index.php?title=Geiger%E2%80%93M%C3%BCller_tube&oldid=1091089835. [Online; accessed 5-June-2022].
4. WIKIPEDIA CONTRIBUTORS. *Single-photon avalanche diode* — *Wikipedia, The Free Encyclopedia* [https://en.wikipedia.org/w/index.php?title=Single-photon_avalanche_diode&oldid=1000479581]. 2021. [Online; navštíveno 28. 4. 2021].
5. VOLOVICHEV, Igor; GUREVICH, Yuri. Generation-recombination processes in semiconductors. *Semiconductors*. 2001, roč. 35, s. 306–315. Dostupné z DOI: 10.1134/1.1356153.
6. COVA, S.; GHIONI, M.; LACAITA, A.; SAMORI, C.; ZAPPA, F. Avalanche photodiodes and quenching circuits for single-photon detection. *Appl. Opt.* 1996, roč. 35, č. 12, s. 1956–1976. Dostupné z DOI: 10.1364/A0.35.001956.
7. HAITZ, Roland H. Mechanisms Contributing to the Noise Pulse Rate of Avalanche Diodes. *Journal of Applied Physics*. 1965, roč. 36, č. 10, s. 3123–3131. Dostupné z DOI: 10.1063/1.1702936.
8. STIPČEVIĆ, Mario; SKENDEROVIC, Hrvoje; GRACIN, Davor. Characterization of A Novel Avalanche Photodiode for Single Photon Detection in VIS-NIR Range. *Optics express*. 2010, roč. 18, s. 17448–59. Dostupné z DOI: 10.1364/OE.18.017448.
9. WIKIPEDIA CONTRIBUTORS. *Parasitic capacitance* — *Wikipedia, The Free Encyclopedia*. 2021. Dostupné také z: https://en.wikipedia.org/w/index.php?title=Parasitic_capacitance&oldid=1018335846. [Online; accessed 21-October-2021].
10. *Data Sheet ADCMP551/ADCMP552/ADCMP553*. 2015. Č. D04722-0-3/15(B). Dostupné také z: https://www.analog.com/media/en/technical-documentation/data-sheets/ADCMP551_552_553.pdf. Rev. B.
11. *2SC5551A RF Transistor*. 2013. Č. A1118. Dostupné také z: <https://www.onsemi.com/pdf/datasheet/2sc5551a-d.pdf>.
12. *BFR193 Low Noise Silicon Bipolar RF Transistor*. 2014. Č. 2014-04-04. Dostupné také z: https://www.infineon.com/dgdl/Infineon-BFR193-DS-v01_01-en.pdf?fileId=db3a30431400ef68011426adab31066c.

13. *HIGH-SPEED DIFFERENTIAL RECEIVERS*. 2017. Č. SLLS440B. Dostupné také z: <https://www.ti.com/lit/gpn/sn65lvds9637b>.
14. WIKIPEDIA CONTRIBUTORS. *Differential signalling* — *Wikipedia, The Free Encyclopedia*. 2022. Dostupné také z: https://en.wikipedia.org/w/index.php?title=Differential_signalling&oldid=1085982901. [Online; accessed 17-June-2022].
15. WIKIPEDIA CONTRIBUTORS. *Low-voltage differential signaling* — *Wikipedia, The Free Encyclopedia*. 2022. Dostupné také z: https://en.wikipedia.org/w/index.php?title=Low-voltage_differential_signaling&oldid=1087362714. [Online; accessed 17-June-2022].
16. *Single D Flip Flop NL17SZ74*. 2011. Č. NL17SZ74/D. Dostupné také z: <https://www.onsemi.com/pdf/datasheet/nl17sz74-d.pdf>.