

## I. IDENTIFIKAČNÍ ÚDAJE

<b>Název práce:</b>	<b>Vyčítací systém s FPGA pro částicové detektory</b>
<b>Jméno autora:</b>	<b>Marek Janský</b>
<b>Typ práce:</b>	diplomová
<b>Fakulta/ústav:</b>	Fakulta elektrotechnická (FEL)
<b>Katedra/ústav:</b>	Katedra mikroelektroniky
<b>Oponent práce:</b>	Ing. Jan Jeřábek
<b>Pracoviště oponenta práce:</b>	TTC MARCONI

## II. HODNOCENÍ JEDNOTLIVÝCH KRITÉRIÍ

<b>Zadání</b>	<b>náročnější</b>
<i>Hodnocení náročnosti zadání závěrečné práce.</i>	
Zadání požadovalo vytvořit ucelené řešení vyčítacího systému a bylo tedy nutné projevit jak znalosti hardware, tak znalosti programování hradlových polí a programování v jazyce C++. Z hlediska potřebných znalostí hodnotím zadání jako náročnější.	

<b>Splnění zadání</b>	<b>splněno</b>
<i>Posuďte, zda předložená závěrečná práce splňuje zadání. V komentáři případně uveďte body zadání, které nebyly zcela splněny, nebo zda je práce oproti zadání rozšířena. Nebylo-li zadání zcela splněno, pokuste se posoudit závažnost, dopady a případně i příčiny jednotlivých nedostatků.</i>	
Všechny body zadání byly splněny.	

<b>Zvolený postup řešení</b>	<b>správný</b>
<i>Posuďte, zda student zvolil správný postup nebo metody řešení.</i>	
Zvolený postup řešení se jeví jako správný a efektivní. V průběhu vypracování se student musel od některých navržených postupů odchýlit a navrhnout náhradní řešení, které sice není optimální, ale zadání splňuje a dává tak možnosti pro budoucí vylepšení.	

<b>Odborná úroveň</b>	<b>A - výborně</b>
<i>Posuďte úroveň odbornosti závěrečné práce, využití znalostí získaných studiem a z odborné literatury, využití podkladů a dat získaných z praxe.</i>	
Odborná úroveň práce a teoretické znalosti jsou na dobré úrovni.	

<b>Formální a jazyková úroveň, rozsah práce</b>	<b>A - výborně</b>
<i>Posuďte správnost používání formálních zápisů obsažených v práci. Posuďte typografickou a jazykovou stránku.</i>	
Po formální stránce je práce napsaná jasně a srozumitelně. Práce je psaná v anglickém jazyce, jehož úroveň je dostačující a občasné gramatické a větné chyby nejsou na úkor srozumitelnosti textu.	

<b>Výběr zdrojů, korektnost citací</b>	<b>A - výborně</b>
<i>Vyjáďte se k aktivitě studenta při získávání a využívání studijních materiálů k řešení závěrečné práce. Charakterizujte výběr pramenů. Posuďte, zda student využil všechny relevantní zdroje. Ověřte, zda jsou všechny převzaté prvky řádně odlišeny od vlastních výsledků a úvah, zda nedošlo k porušení citační etiky a zda jsou bibliografické citace úplné a v souladu s citačními zvyklostmi a normami.</i>	
Odbornost zdrojů je dostačující a veškeré citace jsou řádně uvedeny.	

<b>Další komentáře a hodnocení</b>
<i>Vyjáďte se k úrovni dosažených hlavních výsledků závěrečné práce, např. k úrovni teoretických výsledků, nebo k úrovni a funkčnosti technického nebo programového vytvořeného řešení, publikačním výstupům, experimentální zručnosti apod.</i>

Práce je celkově dobře zpracovaná, uvítal bych ale lepší vysvětlení, proč nemohl být použit hodinový syntetizér Si5324 na vývojovém FPGA kitu AC701 a více rozvézt, jaké to mohlo mít dopady na výslednou kvalitu návrhu. Také bych více rozvedl problémy spojené s FTDI rozhraním a proč se nepodařilo vyčítat data vyšší rychlostí.

### **III. CELKOVÉ HODNOCENÍ, OTÁZKY K OBHAJOBĚ, NÁVRH KLASIFIKACE**

*Shrňte aspekty závěrečné práce, které nejvíce ovlivnily Vaše celkové hodnocení. Uveďte případné otázky, které by měl student zodpovědět při obhajobě závěrečné práce před komisí.*

Vypracování práce vyžadovalo komplexní přístup a student musel projevit jak teoretické znalosti, tak práci s reálným hardware. Bylo potřeba nastudovat principy detektorů gamma záření a jejich vyčítacích obvodů společně s vhodným FPGA kitem a FTDI rozhraním. V neposlední řadě pak napsání C++ aplikace s grafickým uživatelským rozhraním. Při vyskytnutí problémů oproti původnímu navrhovanému postupu student projevil schopnost najít náhradní řešení a práce byla dobrou průpravou pro budoucí reálný vývoj v praxi.

Otázky k obhajobě:

1. V kapitole 4.1.1 je psáno, že je možné redukovat frekvenci PLL na 800MHz. Byl vyzkoušen příjem dat s touto poloviční frekvencí a pokud ano, jaký to mělo vliv na výslednou kvalitu?
2. Proč nebyla implementována BER detekce přímo v FPGA, ale až následně po přeposlání do počítače?

Předloženou závěrečnou práci hodnotím klasifikačním stupněm **A - výborně**.

Datum: 7.6.2022

Podpis: